

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2008-535419

(P2008-535419A)

(43) 公表日 平成20年8月28日(2008.8.28)

(51) Int.Cl.		F I		テーマコード(参考)
HO4N 1/405 (2006.01)		HO4N 1/40	B	5B057
GO6T 5/00 (2006.01)		GO6T 5/00	200A	5C077

審査請求 有 予備審査請求 未請求 (全 22 頁)

(21) 出願番号 特願2008-504606 (P2008-504606)
 (86) (22) 出願日 平成18年3月31日 (2006.3.31)
 (85) 翻訳文提出日 平成19年12月10日 (2007.12.10)
 (86) 国際出願番号 PCT/CN2006/000567
 (87) 国際公開番号 W02006/105721
 (87) 国際公開日 平成18年10月12日 (2006.10.12)
 (31) 優先権主張番号 200510063255.3
 (32) 優先日 平成17年4月7日 (2005.4.7)
 (33) 優先権主張国 中国 (CN)

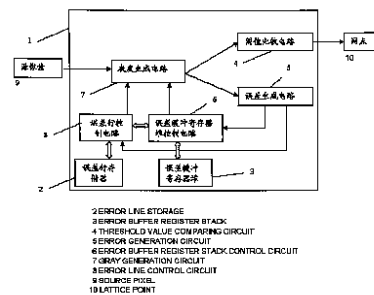
(71) 出願人 507231932
 北大方正集▲団▼有限公司
 PEKING UNIVERSITY F
 OUNDER GROUP CO., L
 TD
 中華人民共和国北京市▲海▼淀区成府路2
 98号中▲関▼村方正大厦5▲層▼
 5 Floor, Zhongguanc
 un Founder Building
 , No. 298, Chengfu R
 oad, Haidian Distri
 ct, Beijing 100871,
 China

最終頁に続く

(54) 【発明の名称】 高速でFM格子点の発生を可能にする方法および装置

(57) 【要約】

本発明はデジタル画像ハーフトーン分野に属し、周波数変調格子点 (frequency-modulation lattice points) を高速で発生させることを可能にする方法および装置を開示している。従来技術では、ピクセルの処理時に誤差行に読み書き操作が多数回行なわれるため、格子点の生成が遅くなっている。本発明による方法では、カレントピクセルによって発生した誤差はレジスタスタックにバッファリングされ、最終誤差累積値が誤差行に書き込まれるのは、すべての関連ピクセルが処理された後だけであるので、処理されるピクセルごとに、誤差行に行なう読み書き操作は一回だけで済んでいる。本発明は当該方法を実現する装置も提供している。装置は7つの部分、すなわち、誤差行ストレージ、誤差バッファレジスタスタック、グレー生成回路、しきい値比較回路、誤差生成回路、誤差バッファレジスタスタック制御回路および誤差行制御回路から構成されている。本発明の方法と装置を採用すると、操作ステップ数は低減され、FM格子点の生成速度は大幅に向上する。



【特許請求の範囲】

【請求項 1】

周波数変調ハーフトーンドットを高速で発生させることを可能にする方法であって、

- (a) 列に編成し、誤差行メモリを初期化するステップと、
 - (b) 誤差バッファレジスタファイルを設定するステップと、
 - (c) カレントソースピクセルを取得するステップと、
 - (d) カレントソースピクセル、誤差行および誤差バッファレジスタファイルに基づいてハーフトーンドットを発生させるステップと、
 - (e) 誤差行および誤差バッファレジスタファイルを更新するステップと、
 - (f) カレント行が完全に処理されるまで前記ステップ (c)、(d) および (e) を繰り返すステップと、
 - (g) 画像が完全に処理されるまで前記ステップ (b)、(c)、(d)、(e) および (f) を繰り返すステップと
- を含むことを特徴とする方法。

10

【請求項 2】

前記ステップ (a) は、

- (1) 繰り返し使用される誤差行であって、1つのピクセルからの誤差をそこに分散させることができる行の数より少なくない誤差行の数を、 n が正の整数である 2^n としてセットするステップであって、前記誤差行メモリのバスの幅は 2^n 個の要素を誤差行メモリから同期的に読み書きすることを可能にするステップと、
 - (2) 同じ列では同じ数になっている誤差位置であって、 2^n 個の列の誤差位置の各々を隣接して配列するステップと、
 - (3) 前記誤差行を0として初期化するステップと
- をさらに含むことを特徴とする請求項 1 に記載の方法。

20

【請求項 3】

前記ステップ (b) は、

- (1) 誤差バッファレジスタファイルを、誤差分散バッファレジスタファイルと誤差累積バッファレジスタファイルとを含むようにセットするステップと、
 - (2) 前記誤差バッファレジスタファイルを初期化するステップであって、前記誤差バッファレジスタファイルは各々の行の処理の開始時に0として初期化されるステップと
- をさらに含み、

30

前記誤差分散バッファレジスタは、誤差行内のある位置の相対ピクセルのすべてからの誤差分散値のすべてをストアするのに十分になっており、カレント相対ピクセルはカレント操作行内のピクセルのすべてとしてセットされ、その誤差値は誤差行内のその位置に分散させることができ、

前記誤差累積バッファレジスタファイルは、カレント操作行の後に続くオリジナル誤差行の相対累積誤差値のすべてをストアするのに十分になっており、前記相対累積誤差値は、誤差行内のある位置のオリジナル累積誤差値を読み出してからその位置の新しい累積誤差値を書き込むまでの行程における誤差行内の読み取られたオリジナル累積誤差値のすべてとしてセットされることを特徴とする請求項 1 に記載の方法。

40

【請求項 4】

前記ステップ (d) は、

- (1) カレントソースピクセルの位置と、次の行および同じ列における位置とに対応する累積誤差値を誤差行メモリから同期的に読み出すステップと、
- (2) 同じ行内の先行ピクセルのすべてによって生成された誤差の分散に由来するカレントソースピクセルの誤差値の総和 S を、誤差バッファレジスタファイルに照らして計算するステップと、
- (3) カレントピクセルに対応する位置のオリジナル累積誤差値、総和 S およびカレントソースピクセルの値を加算することによってピクセルの最終値を求め、該最終値をしきい値と比較することによって最終ハーフトーンビットを発生させるステップと

50

をさらに含むことを特徴とする請求項 1 に記載の方法。

【請求項 5】

前記ステップ (e) は、

(1) 隣接するピクセルのすべてについて、カレントピクセルによって生成された誤差の分散によって引き起こされた値 D_j をピクセルの最終値としきい値とに照らして求めるステップと、

(2) 誤差分散バッファレジスタファイル内の各ピクセルの誤差分散値を、その次のピクセルの誤差分散値として更新し、最終ピクセルの誤差分散値を値 D_j として更新するステップと、

(3) 誤差累積バッファレジスタファイル内の各ピクセルの累積誤差値をその次のピクセルの累積誤差値として更新し、最終ピクセルの累積誤差値をカレントピクセルに対応して、次の行内の位置のオリジナル累積誤差値として更新するステップと、

(4) 誤差行内の 1 つの列内の書き込まれたデータ値のすべてを誤差バッファレジスタファイルに照らして求め、書き込まれたデータ値を誤差行メモリに同期的に書き込むステップと

をさらに含み、

誤差行内の列におけるある位置の書き込まれたデータ値は、その位置のオリジナル累積誤差値と、その位置に分散され、誤差バッファレジスタファイルにストアされたすべての誤差分散値との総和に等しいことを特徴とする請求項 1 に記載の方法。

【請求項 6】

請求項 1 に記載の方法を実現するために周波数変調ハーフトンドットを高速で発生させることができる装置 (1) であって、しきい値比較回路 (4) と、誤差生成回路 (5) と、誤差行メモリ (2) と、誤差バッファレジスタファイル (3) と、誤差バッファレジスタファイル制御回路 (6) と、グレー生成回路 (7) と、誤差行制御回路 (8) とを備えた装置 (1) であって、

前記誤差行メモリ (2) は、処理期間中に誤差分散の結果をストアするために使用され、前記誤差バッファレジスタファイル (3) は、中間誤差値をバッファリングするために使用され、前記グレー生成回路 (7) は、ソースピクセル、前記誤差行メモリ (2) 、および誤差バッファレジスタファイル (3) に結合され、誤差分散の後ソースピクセルの最終グレーレベルを生成するために使用され、

前記しきい値比較回路 (4) は、グレー生成回路 (7) に接続されていて、最終グレーレベルをしきい値と比較して最終ハーフトンドットを発生させ、前記誤差生成回路 (5) は、グレー生成回路 (7) に接続されていて、しきい値および最終グレーレベルに照らしてカレント誤差分散値を算出し、前記誤差バッファレジスタファイル制御回路 (6) は、誤差バッファファイルの更新と出力を制御するために使用され、誤差バッファレジスタファイル制御回路 (6) の入力、誤差生成回路 (5) 、誤差行制御回路 (8) 、および誤差バッファレジスタファイル (3) のフィードバックから得られ、前記誤差行制御回路 (8) は、誤差行メモリ (2) に結合されていて、誤差行メモリに対して読み書きアドレス、読み書き制御信号および読み書きデータを生成するために使用され、前記誤差行制御回路 (8) の入力、カレント操作ピクセル、誤差バッファレジスタファイル制御回路 (6) 、および誤差生成回路 (5) を含む座標から得られることを特徴とする装置。

【請求項 7】

誤差バッファレジスタファイル (3) はトリガを含み、誤差分散バッファレジスタファイルおよび誤差累積バッファレジスタファイルを含んでおり、

前記誤差分散バッファレジスタファイルは、誤差行内のある位置の相対ピクセルのすべてからの誤差分散値のすべてをストアするのに十分になっており、カレント相対ピクセルはカレント操作行内のピクセルのすべてとしてセットされ、その誤差値は誤差行内のその位置に分散させることが可能であり、前記誤差累積バッファレジスタファイルはカレント操作行の後に続くオリジナル誤差行の相対累積誤差値のすべてをストアするのに十分になっており、前記相対累積誤差値は誤差行内のある位置のオリジナル累積誤差値を読み出し

10

20

30

40

50

てから、その位置の新しい累積誤差値に書き込むまでの行程における誤差行内の読み出されたオリジナル累積誤差値のすべてとしてセットされることを特徴とする請求項 6 に記載の装置。

【請求項 8】

グレー生成回路(7)は加算器を含み、

前記加算器の入力は、ソースピクセル、誤差行から読み出されたカレント誤差値、および誤差バッファレジスタファイル内のバッファリングされたカレント誤差値から得られることを特徴とする請求項 6 に記載の装置。

【請求項 9】

誤差バッファレジスタファイル制御回路(6)は、n個のマルチプレクサを含み、

nは誤差バッファレジスタファイル内のレジスタの数であり、前記マルチプレクサの入力は、カレント誤差分散値、カレント累積誤差値、および誤差バッファレジスタファイル内のオリジナル値を含み、前記マルチプレクサの出力は誤差バッファレジスタファイル内のレジスタの更新値であることを特徴とする請求項 6 に記載の装置。

10

【請求項 10】

誤差行制御回路(8)は、読み取りアドレスレジスタ、書き込みアドレスレジスタ、読み書き制御回路、および書き込みデータ生成回路を含み、

前記読み取りアドレスレジスタおよび書き込みアドレスレジスタは、カレントピクセルの列番号別に生成され、

前記書き込みデータ生成回路は加算器を含み、前記加算器の入力は、オリジナル累積誤差値、カレント誤差分散値およびバッファリングされた相対誤差値から得られることを特徴とする請求項 6 に記載の装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明はデジタル画像ハーフトーン分野においてハーフトンドットを発生させるための方法および装置に関し、さらに具体的には、周波数変調(FM)ハーフトンドットを高速で発生させることができる方法および装置に関する。

【背景技術】

【0002】

デジタル画像ハーフトーンの技術としては、振幅変調スクリーニングと周波数変調スクリーニングとがある。誤差拡散法(Error Diffusion method)は、共通周波数変調スクリーニング法で広く使用されている。誤差拡散法では、ハーフトンドットはオリジナル画像の各ドットのグレーレベルをしきい値と比較することによって作り出されているが、各ドットのグレーレベルとしきい値との差は隣接ドットに分散されている。例えば、256のグレーレベルを持つ画像では、しきい値は127にセットされている。比較後、グレーレベルが150であるドットはホワイトドット(white dot)になっている。しかし、このドットは、ドットのグレーレベルとホワイトドットとの間に差があるため、純粋にホワイトになっていないはずである。この誤差値23は、なんらかの手段によってそのドットの前後の隣接ドットに分散されている。

30

40

【0003】

Floyd-Steinberg法(algorithm)は、誤差拡散法のための最も周知の共通アルゴリズムである。このアルゴリズムを使用すると、カレントドットのグレーレベルがしきい値と比較された後、ドットのグレーレベルは1または0にセットされる(すなわち、ドットはブラックドットまたはホワイトドットにセットされる)。次に、グレーレベルとしきい値との差を計算することによって誤差が求められる。最後に、誤差は隣接ドットのグレーレベルを調整するために隣接ドットに分散される。特に、Floyd-Steinberg法によると、誤差値の7/16がカレントドットに隣接し、その右側にあるドットに加算され、誤差値の5/16は、カレントドットに対応している次の行内のドットに加算され、誤差値の3/16は、次の行(row)内のカレントドットに対応するドットに隣接し、その左側にあるド

50

ットに加算され、誤差値の $1/16$ は次の行内のカレントドットに対応するドットに隣接し、その右側にあるドットに加算される。このようにして、カレントドットの誤差は隣接ドットに分散される。このプロセスは画像内のすべてのドットごとに実行され、ハーフトーンを生成し、グレーレベルを改善する。

【0004】

Stucki法 (algorithm) などの、いくつかの改良アルゴリズムがFloyd-Steinberg法に基づいて出現している。Stucki法を使用すると、カレントドットによって発生した誤差はカレントドットの12個の隣接ドットに分散される。アウトプット画像の効果が向上しているのは、分散期間により多くのドットが関係しているためである。さらに、誤差を分散する期間に、各行のドットが左から右に向かって処理される場合、各行からの誤差は次の行の誤差に加算されるので、誤差が累積される。このようにすると、アウトプット画像は視覚に傾向を持つことになる。良好な効果を得るために、スキャンが行なわれるときS形状スキャン (S-shaped scan) が使用される。具体的に説明すると、画像全体について、奇数の行は左から右に向かってスキャンされ、偶数の行は右から左に向かってスキャンされる。

【0005】

一般的に、誤差拡散法によると、良好な効果が得られる。しかし、この方法に欠点があることは明らかである。この方法によると、メモリにおける計算と操作の回数が多くなるためドットの発生速度が低速になっている。例えば、Stucki法をS形状スキャンと併用するとき、一般に誤差行メモリ (error row memory) と呼ばれているメモリは、誤差拡散の後、カレント行と次の2行の結果を格納するために使用されるのが一般的である。誤差行の各位置は対応する位置の累積誤差値 (accumulated error value) を示している。従って、カレントピクセルおよび誤差行内の12個の隣接位置に対応するオリジナル累積誤差値は、すべてのピクセルを処理するために読み出される必要がある。カレントピクセルの計算誤差値が得られた後、その値は12個の隣接位置に分散される。各分散値は、対応する位置のオリジナル累積誤差値に加算され、その結果はそれぞれ誤差行内の12個の位置に書き込まれる。以上から明らかであるように、従来の方法では、メモリにおいて要求される操作が多くなっている。メモリの読み書き速度はコンピュータシステムのボトルネックになっている。従って、誤差拡散法に基づくスクリーニング法を適用する範囲が制限されているのは、アウトプット効果を向上できる一方でその処理速度によるためである。誤差拡散法に基づく方法でドットを発生させる速度を向上するために特殊なハードウェアが使用されるのが一般的であるが、メモリにおける操作が複数あるため、速度に影響を与え、リアルタイム機能を持つ高速プリンタや複写マシンの要求条件を満たすことが困難であるので、誤差拡散法に基づくスクリーニング法は、最新の高速プリンタや複写マシンに適用することが困難になっている。

【発明の開示】

【発明が解決しようとする課題】

【0006】

従来技術の欠点を解消するために、本発明は、周波数変調ハーフトードットを高速で発生させることができる方法と装置を提供する。各々のピクセルを処理するとき、装置は、周波数変調ハーフトードットを発生させる速度を向上させるように、一回の読み取り操作と一回の書き込み操作だけで誤差行メモリにアクセスする。

【課題を解決するための手段】

【0007】

上記目的を達成するために、本発明は周波数変調ハーフトードットを高速で発生させることを可能にする方法であって、

- (a) 列に編成し、誤差行メモリを初期化するステップと、
- (b) 誤差バッファレジスタファイルを設定するステップと、
- (c) カレントソースピクセルを取得するステップと、
- (d) カレントソースピクセル、誤差行および誤差バッファレジスタファイルに基づい

てハーフトーンドットを発生させるステップと、

(e) 誤差行および誤差バッファレジスタファイルを更新するステップと、

(f) カレント行が完全に処理されるまで前記ステップ(c)、(d)および(e)を繰り返すステップと、

(g) 画像が完全に処理されるまで前記ステップ(b)、(c)、(d)、(e)および(f)を繰り返すステップと

を含むことを特徴とする方法を提供している。

【0008】

さらに、本発明の効果を向上させるために、前記ステップ(a)は、さらに、

1) 繰り返し使用される誤差行であって、1つのピクセルからの誤差をそこに分散させることができる行の数より少なくない誤差行の数を、 n が正の整数である 2^n としてセットするステップであって、当該誤差行メモリのバスの幅は 2^n 個の要素を誤差行メモリから同期的に読み書きすることを可能にするステップと、

2) 同じ列では同じ数になっている誤差位置であって、 2^n 個の列の誤差位置の各々を隣接して配列するステップと、

3) 誤差行を0として初期化するステップと、

を含むことを特徴としている。

【0009】

本発明の効果を向上させるために、前記ステップ(b)は、さらに、

1) 誤差バッファレジスタファイルを、誤差分散バッファレジスタファイルと誤差累積バッファレジスタファイルを含むようにセットし、当該誤差分散バッファレジスタは、誤差行内のある位置の相対ピクセルのすべてからの誤差分散値のすべてをストアするのに十分になっており、カレント相対ピクセルはカレント操作行内のピクセルのすべてとしてセットされ、その誤差値は誤差行内のその位置に分散させることができ、当該誤差累積バッファレジスタファイルは、カレント操作行(current operating row)の後に続くオリジナル誤差行の相対累積誤差値のすべてをストアするのに十分になっており、相対累積誤差値は、誤差行内のある位置のオリジナル累積誤差値を読み出してからその位置の新しい累積誤差値を書き込むまでの行程における誤差行内の読み取られたオリジナル累積誤差値のすべてとしてセットされ、

2) 誤差バッファレジスタファイルを初期化し、当該誤差バッファレジスタファイルは、各々の行の処理の開始時に0として初期化される、ことを含むことを特徴としている。

【0010】

本発明の効果を向上させるために、前記ステップ(d)は、さらに、

1) カレントソースピクセルの位置と、次の行および同じ列における位置とに対応する累積誤差値を誤差行メモリから同期的に読み出し、

2) 同じ行内の先行ピクセルのすべてによって生成された誤差の分散に由来するカレントソースピクセルの誤差値の総和 S を、誤差バッファレジスタファイルに照らして計算し、

3) カレントピクセルに対応する位置のオリジナル累積誤差値、総和 S およびカレントソースピクセルの値を加算することによってピクセルの最終値を求め、当該最終値をしきい値と比較することによって最終ハーフトーンビットを発生させる、ことを含むことを特徴としている。

【0011】

本発明の効果を向上させるために、前記ステップ(e)は、さらに、

1) 隣接するピクセルのすべてについて、カレントピクセルによって発生した誤差の分散によって引き起こされた値 D_j をピクセルの最終値としきい値とに照らして求め、

2) 誤差分散バッファレジスタファイル内の各ピクセルの誤差分散値を、その次のピクセルの誤差分散値として更新し、最終ピクセルの誤差分散値を値 D_j として更新し、

3) 誤差累積バッファレジスタファイル内の各ピクセルの累積誤差値をその次のピクセル

ルの累積誤差値として更新し、最終ピクセルの累積誤差値をカレントピクセルに対応して、次の行内の位置のオリジナル累積誤差値として更新し、

4) 誤差行内の1つの列内の書き込まれたデータ値のすべてを誤差バッファレジスタファイルに照らして求め、書き込まれたデータ値を誤差行メモリに同期的に書き込み、ここでは、誤差行内の列におけるある位置の書き込まれたデータ値は、その位置のオリジナル累積誤差値と、その位置に分散され、誤差バッファレジスタファイルにストアされたすべての誤差分散値との総和に等しくなっている、ことを含むことを特徴としている。

【0012】

上記方法を実施するために、本発明はハードウェア回路を使用した装置も提供する。この装置1は、誤差行メモリ(error row memory) 2、誤差バッファレジスタファイル(error buffer register file) 3、しきい値比較回路(threshold comparison circuit) 4、誤差生成回路(error generation circuit) 5、誤差バッファレジスタファイル制御回路(error buffer register file control circuit) 6、グレー生成回路(gray generation circuit) 7、および誤差行制御回路(error row control circuit) 8を備える。さらに、誤差行メモリ2は処理期間中に誤差分散の結果をストアするために使用され、誤差バッファレジスタファイル3は中間誤差値をバッファリングするために使用され、グレー生成回路7は、ソースピクセル、誤差行メモリ2、および誤差バッファレジスタファイル3に結合され、誤差分散の後ソースピクセルの最終グレーレベルを生成するために使用される。しきい値比較回路4はグレー生成回路7に接続され、最終グレーレベルをしきい値と比較して最終ハーフトンドットを発生させる。誤差生成回路5はグレー生成回路7に接続され、しきい値と最終グレーレベルに照らしてカレント誤差分散値を算出する。誤差バッファレジスタファイル制御回路6は誤差バッファレジスタファイルの更新と出力を制御するために使用され、誤差バッファレジスタファイル制御回路6の入力は誤差生成回路5、誤差行制御回路8および誤差バッファレジスタファイル3のフィードバックから得られ、誤差行制御回路8は誤差行メモリ2に結合され、誤差行メモリに対する読み書きアドレス、読み書き制御信号および読み書きデータを生成するために使用され、誤差行制御回路8の入力はカレント操作ピクセル、誤差バッファレジスタファイル制御回路6および誤差生成回路5を含む座標から得られる。また、当該装置が動作状態にあるとき、最終ピクセルのグレーレベルは、カレント操作ピクセル、誤差行メモリ2および誤差バッファレジスタファイル3に照らしてグレー生成回路7によって得られる。次に、ハーフトンドットはしきい値比較回路4によって発生し、そのピクセルに対応する誤差分散値は最終ピクセルのグレーレベルに対して誤差生成回路5によって得られる。その後、誤差バッファレジスタファイル3および誤差行メモリ2は、それぞれ誤差バッファレジスタファイル制御回路6および誤差行制御回路8によって更新される。

【0013】

さらに、装置において本発明の効果を向上させるために、誤差バッファレジスタはトリガを含み、誤差分散バッファレジスタファイルおよび誤差累積バッファレジスタファイルを含んでおり、誤差分散バッファレジスタファイルは誤差行内のある位置の相対ピクセルのすべてからの誤差分散値のすべてをストアするのに十分になっており、カレント相対ピクセルはカレント操作行内のピクセルのすべてとしてセットされ、その誤差値は誤差行内のその位置に分散させることができ、誤差累積バッファレジスタファイルは、カレント操作行の後に続くオリジナル誤差行の相対累積誤差値のすべてをストアするのに十分になっており、相対累積誤差値は、誤差行内のある位置のオリジナル累積誤差値を読み出してからその位置の新しい累積誤差値を書き込むまでの行程における誤差行内の読み出されたオリジナル累積誤差値のすべてとしてセットされる。

【0014】

さらに、当該装置において本発明の効果を向上させるために、グレー生成回路は加算器を含み、当該加算器の入力はソースピクセル、誤差行から読み出されたカレント誤差値および誤差バッファレジスタファイル内のバッファリングされたカレント誤差値から得られ

10

20

30

40

50

る。グレー生成回路は、カレントソースピクセルの値、ピクセルに対応して誤差行から読み出された誤差値、およびカレントピクセルをもつ行内の先行ピクセルによって当該カレントピクセルに対して生成された、誤差バッファレジスタファイル内のバッファリングされたカレント誤差値を加算することによってカレントピクセルの最終グレーレベルを得ている。

【0015】

さらに、当該装置において本発明の効果を向上させるために、誤差バッファレジスタファイル制御回路は n 個のマルチプレクサを含み、ここで n は誤差バッファレジスタファイル内のレジスタの数であり、当該マルチプレクサは、処理するピクセルの各周期において各行の開始時に誤差バッファレジスタファイルの更新と初期化（ゼロにクリアする）を実行するために誤差バッファレジスタファイルの入力および制御信号を生成するために使用され、マルチプレクサの入力はカレント誤差分散値、カレント累積誤差値および誤差バッファレジスタファイル内のオリジナル値を含み、マルチプレクサの出力は誤差バッファレジスタファイル内のレジスタの更新値である。

10

【0016】

さらに、当該装置において本発明の効果を向上させるために、誤差行制御回路は、読み取りアドレスレジスタ、書き込みアドレスレジスタ、読み書き制御回路、および書き込みデータ生成回路を含み、当該読み取りアドレスレジスタおよび書き込みアドレスレジスタは、カレントピクセルの列番号別に生成され、当該書き込みデータ生成回路は加算器を含み、当該加算器の入力はオリジナル累積誤差値、カレント誤差分散値、およびバッファリングされた相対誤差値から得られる。

20

【発明の効果】

【0017】

本発明には次のような効果がある。すなわち、デジタル画像ハーフトーン分野において、周波数変調ハーフトンドットが誤差拡散法に基づく方法によって発生するとき、本発明の方法と装置は、各々のピクセルを処理する行程で一回の読み取り操作と一回の書き込み操作だけでメモリを操作する。さらに、本発明の方法と装置は特殊なハードウェア回路を使用して実現することができる。従って、周波数変調ハーフトンドットを発生させる速度は向上する。

【発明を実施するための最良の形態】

30

【0018】

以下、添付図面と実施形態を参照して本発明を詳しく説明する。

【0019】

図1は、Floyd-Steinberg法に基づく誤差拡散 (Error Diffusion) の原理を示す図である。カレントピクセル*の誤差は図1に示す4個の隣接ピクセルに分散される。

【0020】

図2は、Stucki法に基づく誤差拡散の原理を示す図である。カレントピクセル*の誤差は図2に示す12個の隣接ピクセルに分散される。一般的に、これらの12個の位置のいくつかは、誤差分散比率 (error distribution ratio) が同じになっている。図2に示すアルゴリズムは、5つの異なる誤差分散比率だけを必要としており、そこではカレントピクセル*の誤差は $D_1 = 1/44$ 、 $D_2 = 2/44$ 、 $D_3 = 5/44$ 、 $D_4 = 4/44$ 、および $D_5 = 8/44$ の比率で分散させることができる。一般的に、このアルゴリズムとS形状スキニングプロセス (S-shaped scanning process) が採用されるときは、カレントピクセルからの後続2行の累積誤差分散値を格納するために誤差行 (error row) が必要になる。従って、3個の誤差行が必要になり、これらの行の幅はソース画像の幅に等しくなっている。以上から理解されるように、ピクセルが処理されるとき、誤差行メモリ (error row memory) 内の12個の位置上の累積誤差値を更新するために複数の読み書き操作が必要になる。

40

【0021】

図3は、Stucki法に基づく7ピクセル幅の画像と共に誤差行メモリを示す図であり、そ

50

ここでは (i, j) は、ピクセルが誤差行において行 i と列 j の位置にあることを示している。公知のように、Stucki法に基づく誤差行は繰り返し使用することができる。従って、必要になる誤差行は3つだけであり、そこでは i 番目の行内のピクセルと $(i + 3)$ 番目の行内のピクセルは同じ誤差行を使用している。

【0022】

図4に示すように、本発明は、画像に対してFMハーフトーンドットを高速で発生させることができる方法を提供しており、この方法は、

- (1) 列に編成し、誤差行メモリを初期化するステップと、
 - (2) 誤差バッファレジスタファイルを設定するステップと、
 - (3) カレントソースピクセルを取得するステップと、
 - (4) カレントソースピクセル、誤差行および誤差バッファレジスタファイルに基づいてハーフトーンドットを発生させるステップと、
 - (5) 誤差行および誤差バッファレジスタファイルを更新するステップと、
 - (6) ある行が完全に処理されたかどうかを判断し、処理されていない場合は、プロセスはステップ(3)に戻され、処理されていれば、ステップ(7)を実行するステップと、
 - (7) 画像が完全に処理されたかどうかを判断し、処理されていない場合は、プロセスはステップ(2)に戻され、処理されていれば、プロセスを終了させるステップと、
- を含んでいる。

【0023】

図5は、ステップ(1)におけるStucki法に基づく誤差行メモリを示す図であり、ここでは画像は7ピクセル幅になっており、 (i, j) はピクセルが誤差行の行 i と列 j の位置にあることを示している。従来のコンピュータシステムでは、メモリのデータバスの幅は一般に16、32、64などの、2の n 乗 (n は一定の整数である) になっている。従って、本発明で使用される誤差行の数は2の n 乗と定義されている。具体的には、Stucki法に基づく方法では、4個の誤差行が必要であり、これらの誤差行は繰り返し使用されている。すなわち、 i 番目の行内のピクセルと $(i + 4)$ 番目の行内のピクセルは同じ誤差行を使用している。さらに、図5に示すように、本発明の方法と従来技術の方法との違いは、本発明の方法では誤差行は列に編成され(すなわち、同じ列では数が同じになっている誤差行の4つの列の要素は隣接して配列されている)、誤差行の同じ列内のすべての累積誤差値は32ビットのバス幅の誤差行メモリと共に同期的に読み書きされるようになっている。

【0024】

図6は、ステップ(2)におけるStucki法に基づく誤差バッファレジスタファイルを示す図であり、このファイルにはカレント操作ピクセルおよびカレント操作行内のいくつかの先行相関ピクセル(correlative pixels)の誤差分散値のすべてと、カレント操作行の後に続く複数のオリジナル誤差行の値とが含まれている。例えば、図2に示すStucki法では、誤差行内のある位置の誤差は多くても、カレント行内の5つのピクセルに由来しているので、誤差バッファレジスタファイルは、その行内の5個の隣接ピクセルの誤差分散値のすべてをストアしているはずである。さらに、カレント操作ピクセルの誤差は次の2行内の2つの先行ピクセルだけに分散させることができるので、当然に理解されるように、カレント行の後の次の行内の最終誤差値だけが誤差行メモリ内のオリジナル値に相対し、次の行の後の行内の誤差値はカレント行が処理される前は0に等しくなっている。カレント行の次の行のある位置の最終累積誤差値を書き込むことは、後続の2ピクセルに対応する誤差行が読み出されたあと実行される。この行程において、読み取られた誤差行は3つのオリジナル累積誤差値になっている。従って、誤差バッファレジスタファイルにストアする必要があるのは、次の行内の誤差行の3つのオリジナル値だけである。本実施形態では、図6に示すように、誤差バッファレジスタファイルは、5個の隣接ピクセルの誤差分散値のすべてと、次の行内の誤差行の3つのオリジナル値とをバッファリングすることができ、そこでは P_5 はカレント操作ピクセルとしてセットされ、 $P_i D_j$ ($i, j = 1, \dots, 5$) は、それぞれ、誤差値 P_5 および同じ行内の4つの先行隣接ピクセルの誤差値を

示しており、 $P_i L_1$ ($i = 3, 4, 5$) は、それぞれ、読み取られた位置 P_i が誤差行メモリ内に置かれている行の後に続く行のオリジナル累積誤差値を示している。

【0025】

本発明の方法において、カレントソースピクセル、誤差行および誤差バッファレジスタファイルに照らしてハーフトンドットを発生させるステップ(4)は以下のステップを含んでいる。

【0026】

1) カレントソースピクセルの位置と、次の行および同じ列内の位置とに対応する累積誤差値は、誤差行メモリから同期的に読み出される。誤差行は列に編成され、誤差行の数は誤差行メモリのバス幅に一致しているので、読み取りアドレスレジスタと書き込みアドレスレジスタはカレント操作ピクセルの列番号に照らして得られている。例えば、図2に示すStucki法によれば、カレント操作ピクセルの列番号が j であると想定すると、読み取りアドレスレジスタは $4 * j$ になっている。繰り返し使用される誤差行は4つであるので、誤差行が読み出された後、誤差行内のカレント操作ピクセルに対応するオリジナル累積誤差値 L_0 は、カレント操作ピクセルの行番号の最後の2桁に従って得られる。誤差行における次の行内のピクセルに対応する値は L_1 としてセットされる。

10

【0027】

2) 同じ行内の先行ピクセルのすべてによって発生した誤差の分散から得られるカレントソースピクセルの誤差値の総和 S は、誤差バッファレジスタファイルに従って計算される。図2に示すように、Stucki法によれば $S = P_5 D_5 + P_4 D_3$ である。

20

【0028】

3) ピクセルの最終値は、カレントピクセルに対応する位置のオリジナル累積誤差値 L_0 を S とカレントソースピクセルの値に加算することによって得られる。最終ハーフトンドットはこの値をしきい値と比較することにより得られる。

【0029】

本発明の方法において、ステップ(5)は、さらに、以下のステップを含んでいる。

【0030】

1) カレントピクセルによって発生した誤差を分散させると引き起こされる、すべての隣接ピクセルの値 D_j は、ピクセルの最終値としきい値に照らして得られる。図2に示すStucki法によれば、分散比率は $D_1 = 1 / 44$ 、 $D_2 = 2 / 44$ 、 $D_3 = 5 / 44$ 、 $D_4 = 4 / 44$ および $D_5 = 8 / 44$ である。

30

【0031】

2) 誤差分散バッファレジスタファイル内の各ピクセルの誤差分散値は、その次のピクセルの誤差分散値として更新され、最終ピクセルの値は D_j として更新される。図2に示すStucki法によれば、 $P_i D_j$ には $P_{i+1} D_j$ が割り当てられ、 $P_5 D_j$ には D_j ($i = 1 \dots 4$, $j = 1 \dots 5$) が割り当てられる。

【0032】

3) 誤差累積バッファレジスタファイル内の各ピクセルの累積誤差値は、その次のピクセルの累積誤差値として更新され、最終ピクセルの値は、カレントピクセルに対応していて、次の行内の位置上のオリジナル累積誤差値として更新される。例えば、図2に示すStucki法によれば、 $P_i L_1$ には P_{i+1} ($i = 3, 4$) が割り当てられ、 $P_5 L_1$ には L_1 が割り当てられる。

40

【0033】

4) 誤差行内のある列における書き込みデータ値のすべては誤差バッファレジスタファイルに照らして取得され、誤差行メモリに同期的に書き込まれ、そこでは誤差行内のある列におけるある位置の書き込みデータ値は、その位置上のオリジナル累積誤差値およびその位置に分散され、誤差バッファレジスタファイルにストアされた誤差分散値のすべての総和に等しくなっている。例えば、図2に示すStucki法によれば、カレント操作ピクセルが P_5 であると想定すると、 P_5 の前で、1ピクセルによって P_5 から分離されたピクセルをもつ列の最終書き込みデータ PL_1 と PL_2 は、次のように得ることができる。すな

50

わち、 $PL_1 = P_3 L_1 + P_1 D_2 + P_2 D_4 + P_3 D_5 + P_4 D_4 + P_5 D_2$ および $PL_2 = P_1 D_1 + P_2 D_2 + P_3 D_3 + P_4 D_2 + P_5 D_1$

本発明は、FMハーフトンドットを高速で発生させることができる装置1も提供しており、装置は、図7に示すように、次の7つのコンポーネント、すなわち、誤差行メモリ2、誤差バッファレジスタファイル3、しきい値比較回路4、誤差生成回路5、誤差バッファレジスタファイル制御回路6、グレー生成回路7、および誤差行制御回路8を備えている。

【0034】

当該装置において、最終ピクセルのグレーレベルは、カレント操作ピクセル、誤差行メモリ2および誤差バッファレジスタファイル3に照らしてグレー生成回路7によって得られる。次に、ハーフトンドットは、しきい値比較回路4によって発生され、そのピクセルに対応する誤差分散値は、最終ピクセルのグレーレベルに対して誤差生成回路5によって得られる。そのあと、誤差バッファレジスタファイル3および誤差行メモリ2は、誤差バッファレジスタファイル制御回路6および誤差行制御回路8によってそれぞれ更新される。

10

【0035】

当該装置において、累積誤差値をストアするために列に編成された誤差行メモリ2は、制御回路8に結合され、制御回路8の制御下に置かれている。

【0036】

誤差バッファレジスタファイル3は、中間誤差分散値をバッファリングするように構成されたハードウェアトリガを含んでいる。誤差バッファレジスタファイル3は、制御回路6に結合され、制御回路6の制御下に置かれている。

20

【0037】

グレー生成回路7は、ソースピクセルの最終グレーレベルを生成するために使用される。その入力端はソースピクセルと誤差バッファレジスタファイル制御回路6に結合され、その出力端はしきい値比較回路4と誤差生成回路5に結合されている。図8は、FMハーフトンドットを高速で発生させることができる装置内のグレー生成回路を示すブロック図である。各ピクセルの最終グレーレベルは加算器によって生成され、ソースピクセル、そのピクセルに対応して、誤差行から読み出されたカレント誤差値、および誤差バッファレジスタファイル内であって、同じ列内のカレントピクセルに先行するピクセルによって生成されたカレントバッファリング誤差値の総和に等しくなっている。例えば、図2に示すStucki法によれば、この回路の論理式は、ピクセルの最終グレーレベル = ソースピクセル値 + $L_0 + (P_5 D_5 + P_4 D_3)$ になっている。

30

【0038】

しきい値比較回路4は、しきい値をグレー生成回路7によって生成されたグレーレベルと比較してハーフトーンを発生させるために使用される。しきい値比較回路4の入力端はグレー生成回路7に結合され、この回路4の出力は最終ハーフトンドットである。

【0039】

誤差生成回路5はカレントピクセルの誤差分散値を、計算またはサーチによってグレー生成回路7によって生成されたグレーレベルに照らして生成するために使用される。誤差生成回路5の入力端はグレー生成回路7に結合され、この回路5の出力端は誤差バッファレジスタファイル制御回路6と誤差行制御回路8に結合されている。

40

【0040】

誤差バッファレジスタファイル制御回路6は、誤差バッファレジスタファイルの更新を制御するために使用される。この制御回路6の入力端は、誤差生成回路5、誤差行制御回路8および誤差バッファレジスタファイル3に結合され、この回路6の出力端は、誤差行制御回路8、誤差バッファレジスタファイル3およびグレー生成回路7に結合されている。図10は、FMハーフトンドットを高速で発生させることができる装置内の誤差バッファレジスタファイル制御回路に含まれるマルチプレクサを示すブロック図である。n個のマルチプレクサを使用して、誤差バッファレジスタファイル制御回路は、1つのピクセル

50

ルを処理した後、誤差バッファレジスタファイルを更新し、各行の開始時に初期化（ゼロにクリアする）する。ここで n は誤差バッファレジスタファイル内のレジスタの数である。すなわち、誤差バッファレジスタファイル内の各レジスタは1つのマルチプレクサに対応付けられている。1つのマルチプレクサの入力は、カレント操作ピクセルの誤差分散値（すなわち、カレント誤差分散値）、カレント操作ピクセルのあとの次の行内において、誤差行から読み出された累積誤差値、および誤差バッファレジスタファイル内のオリジナル値のすべてを含んでいる。また、1つのマルチプレクサのアウトプットは誤差バッファレジスタファイル内のレジスタにおける更新値である。例えば、図2に示すStucki法によれば、カレント誤差分散値 D_j とカレント累積誤差値 L_1 が取得された後、1つのマルチプレクサの出力は、 $P_{i+1} D_j$ が $P_i D_j$ に対応し、 D_j が $P_5 D_j$ ($i = 1 \dots 4$, $j = 1 \dots 5$) に対応し、 $P_{i+1} L_1$ が $P_i L_j$ に対応し、 L_1 が $P_5 L_1$ に対応するものとして示すことができる。

10

【0041】

誤差行制御回路8は、誤差行メモリ2の読み書きを制御するために使用される。誤差行制御回路8の入力は誤差生成回路5と誤差バッファレジスタファイル制御回路6から得られ、出力端はグレー生成回路7に結合されている。さらに、誤差行制御回路8は誤差行メモリ2に結合されている。図9は、FMハーフトーンドットを高速で発生させることができる装置内の誤差行制御回路を示すブロック図であり、この制御回路は読み取りアドレスレジスタ、書き込みアドレスレジスタ、読み書き制御回路、および書き込みデータ生成回路を含み、読み取りアドレスレジスタおよび書き込みアドレスレジスタはカレント操作ピクセルの座標に従って計算され、書き込みデータ生成回路は加算器を含んでいる。誤差行の書き込みデータの列は、オリジナル累積誤差値、カレント誤差分散値およびバッファリングされた相対誤差値に照らして書き込みデータ生成回路によって得られる。読み書き制御回路は、誤差行メモリの読み書き制御信号を生成するために使用される。例えば、図2に示すStucki法によれば、カレント操作ピクセルの列番号が j であると想定すると、読み取りアドレスレジスタは $4 * j$ であり、書き込みアドレスは $4 * (j - 2)$ である。書き込みデータ PL_1 と PL_2 の列は誤差行の書き込みデータ生成回路によって生成され、ここでは PL_1 は $PL_1 = P_3 L_1 + P_1 D_2 + P_2 D_4 + P_3 D_5 + P_4 D_4 + P_5 D_2$ として示すことができ、 PL_2 は $PL_2 = P_1 D_1 + P_2 D_2 + P_3 D_3 + P_4 D_2 + P_3 D_1$ として示すことができる。

20

30

【0042】

図11は、ピクセルが本発明における方法に従って処理されるときに誤差行メモリの読み書きプロセスを示す図である。例えば、図2に示すStucki法によれば、シンボル*がカレント操作ピクセルを示すと想定すると、従来技術が使用される場合、 PL_2 、 PL_1 、 L_0 、 L_1 および図11に示す誤差行内の X でマークしたすべての位置上のオリジナルコンテンツを、カレント操作ピクセル*の処理時に読み出す必要がある。カレント操作ピクセルを処理した後、カレントピクセルに隣接する12個の位置上の累積値を更新する必要もある。これに反して、本発明で提供している方法と装置を使用すると、カレントピクセル*を処理するとき、 L_0 と L_1 が最初に誤差行メモリから読み出される。 L_0 は最終グレーを生成するために使用され、 L_1 は以後の PL_1 の生成に備えてバッファリングされる。カレント操作ピクセルの誤差分散値 D_j が生成された後、当然に理解されるように、誤差行メモリ内の PL_1 と PL_2 の値を判断して、書き込むことができる。後続の行内のピクセルを処理する行程では、誤差行内のピクセルのコンテンツは変更されることがない。さらに、 PL_1 と PL_2 の最終累積値を変更する相対誤差値のすべては誤差バッファレジスタファイルにバッファリングされるので、 PL_2 と PL_1 の書き込みは、メモリを再び読み取ることなく完了することができる。誤差行は本発明によれば列に編成されている。従って、 L_0 と L_1 を読み取るために必要なメモリの読み取り操作は一回で済み、 PL_2 と PL_1 を書き込むのに必要なメモリの書き込み操作は一回で済むことになる。このことから明らかであるように、本発明における方法を使用すると、1つのピクセルを処理するとき L_1 と L_2 を読み出すとき必要なメモリの読み取り操作は一回で済み、 PL_2 と P

40

50

L₁を書き込むとき必要な書き込み操作は一回で済むことになる。従って、ハーフトーンドットを発生させる速度は大幅に向上されることになる。

【0043】

本発明の一実施形態について上述してきたが、本発明はその実施形態に限定されない。例えば、各誤差値が12個の隣接位置に分散するStucki法と関連付けて実施形態を上述してきたが、本発明は、誤差拡散の原理に基づく方法にも適応性があり、誤差をより多くのドットに分散されたハーフトーンドットを発生させることができる。従って、本発明の要旨と原理から逸脱しない限り、いかなる変更、置換および改良も本発明の範囲に属するものである。

【図面の簡単な説明】

10

【0044】

【図1】Floyd-Steinberg法に基づく誤差拡散の原理を示す図である。

【図2】Stucki法に基づく誤差拡散の原理を示す図である。

【図3】一般的にStucki法に基づく7ピクセル幅の画像と共に誤差行メモリを示す図である。

【図4】本発明の方法に従って画像を処理するフローチャートを示す図である。

【図5】本発明の方法に従ってStucki法に基づく7ピクセル幅の画像と共に誤差行メモリを示す図である。

【図6】本発明の方法に従ってStucki法に基づく誤差バッファレジスタファイルを示す図である。

20

【図7】本発明に従ってFMハーフトーンドットを高速で発生させる装置を示すブロック図である。

【図8】本発明に従ってFMハーフトーンドットを高速で発生させる装置におけるグレー生成回路を示すブロック図である。

【図9】本発明に従ってFMハーフトーンドットを高速で発生させる装置における誤差行の制御回路を示すブロック図である。

【図10】本発明に従ってFMハーフトーンドットを高速で発生させる装置における誤差バッファレジスタファイルの制御回路内のマルチプレクサを示すブロック図である。

【図11】本発明の方法に従ってピクセルが処理されるとき誤差行メモリの読み書きプロセスを示す図である。

30

【 図 1 】

	*	7/16
3/16	5/16	1/16

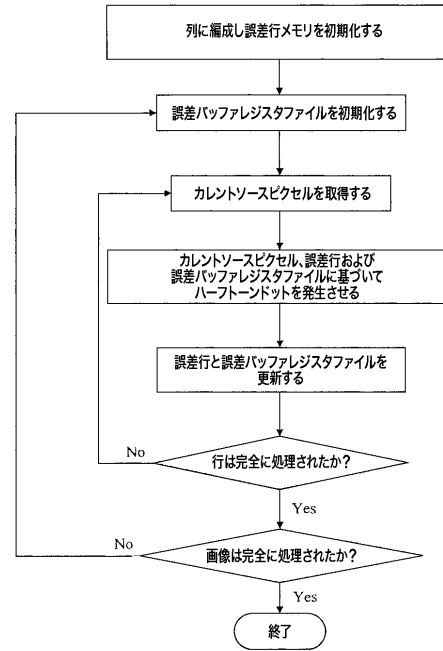
【 図 2 】

		*	D5	D3
D2	D4	D5	D4	D2
D1	D2	D3	D2	D1

【 図 3 】

(0, 0)	(0, 1)	(0, 2)	(0, 3)	(0, 4)	(0, 5)	(0, 6)
(1, 0)	(1, 1)	(1, 2)	(1, 3)	(1, 4)	(1, 5)	(1, 6)
(2, 0)	(2, 1)	(2, 2)	(2, 3)	(2, 4)	(2, 5)	(2, 6)

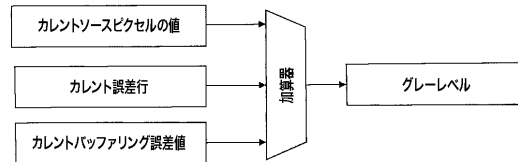
【 図 4 】



【 図 5 】

(0, 0)	(1, 0)	(2, 0)	(3, 0)	(0, 1)	(1, 1)	(2, 1)	(3, 1)
(0, 2)	(1, 2)	(2, 2)	(3, 2)	(0, 3)	(1, 3)	(2, 3)	(3, 3)
(0, 4)	(1, 4)	(2, 4)	(3, 4)	(0, 5)	(1, 5)	(2, 5)	(3, 5)
(0, 6)	(1, 6)	(2, 6)	(3, 6)				

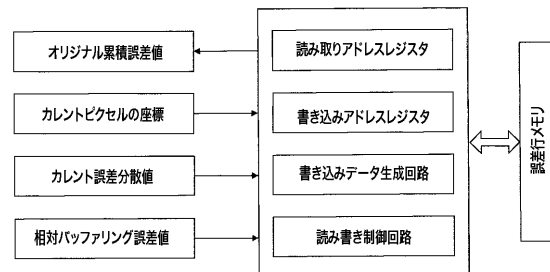
【 図 8 】



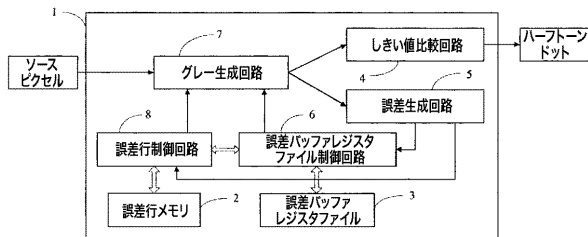
【 図 6 】

P1D1	P2D1	P3D1	P4D1	P5D1
P1D2	P2D2	P3D2	P4D2	P5D2
P1D3	P2D3	P3D3	P4D3	P5D3
P1D4	P2D4	P3D4	P4D4	P5D4
P1D5	P2D5	P3D5	P4D5	P5D5
		P3L1	P4L1	P5L1

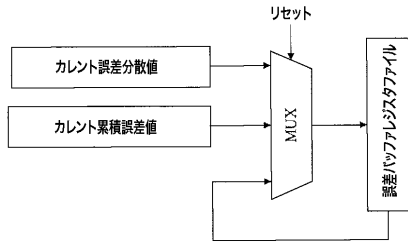
【 図 9 】



【 図 7 】



【 図 1 0 】



【 図 1 1 】

ソース画像				*			
誤差行				L ₀	X	X	
		PL ₁	X	L ₁	X	X	
		PL ₂	X	X	X	X	

【 国際調査報告 】

Translation

PATENT COOPERATION TREATY

PCT

INTERNATIONAL SEARCH REPORT

(PCT Article 18 and Rules 43 and 44)

Applicant's or agent's file reference 06PCT0210	FOR FURTHER ACTION see Form PCT/ISA/220 as well as, where applicable, item 5 below.	
International application No. PCT/CN2006/000567	International filing date (day/month/year) 31.Mar 2006 (31.03.2006)	(Earliest)Priority date (day/month/year) 07.Apr 2005(07.04.2005)
Applicant BEIJING FOUNDER ELECTRONICS CO LTD ET AL		

This international search report has been prepared by this International Searching Authority and is transmitted to the applicant according to Article 18. A copy is being transmitted to the International Bureau.

This international search report consists of a total of 3 sheets.

It is also accompanied by a copy of each prior art document cited in this report.

1. Basis of the report

- a. With regard to the language, the international search was carried out on the basis of:
- the international application in the language in which it was filed
- a translation of the international application into _____, which is the language of a translation furnished for the purposes of international search (Rules 12.3(a) and 23.1(b))
- b. With regard to any nucleotide and /or amino acid sequence disclosed in the international application, see Box No. I.
2. Certain claims were found unsearchable (see Box No. II)
3. Unity of invention is lacking (see Box No. III)
4. With regard to the title,
- the text is approved as submitted by the applicant
- the text has been established by this Authority to read as follows:
5. With regard to the abstract,
- the text is approved as submitted by the applicant
- the text has been established, according to Rule 38.2(b), by this Authority as it appears in Box IV. The applicant may, within one month from the date of mailing of this international search report, submit comments to this Authority
6. With regard to the drawings,
- a. The figure of the drawings to be published with the abstract is Figure No. 7
- as suggested by the applicant
- as selected by this Authority, because the applicant failed to suggest a figure
- as selected by this Authority, because this figure better characterizes the invention
- b. none of the figures is to be published with the abstract

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2006/000567

A. CLASSIFICATION OF SUBJECT MATTER		
H04N 1/40 (2006.01) i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
IPC ⁸ :H04N1/40,H04N1/405		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
CN: IPC ⁸ :H04N1/40,H04N1/405		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
WPI, EPODOC, PAJ: FM, lattice point, error line, buffer register, lattice, halftone, error diffusion, netting, gridding,		
Screening		
CNPAT: the chinese words of "FM, lattice point, error line, buffer register, register, netting"		
CNKI: the chinese words of "FM, netting, error"		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US2001021275A1(FUJITSU LTD) 13.Sep2001(13.09.2001),the whole document	1-10
A	US2004130753A1(AGFA CORP ET AL) 08.Jul 2004 (08.07.2004), the whole document	1-10
A	JP11157132A (DAINIPPON PRINTING CO LTD) 15.Jun 1999(15.06.1999), the whole document	1-10
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&"document member of the same patent family	
"A" document defining the general state of the art which is not considered to be of particular relevance		
"E" earlier application or patent but published on or after the international filing date		
"L" document which may throw doubts on priority claim (S) or which is cited to establish the publication date of another citation or other special reason (as specified)		
"O" document referring to an oral disclosure, use, exhibition or other means		
"P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search 22.Jun. 2006 (22.06.2006)	Date of mailing of the international search report 13 · JU 2006 (13 · 07 · 2006)	
Name and mailing address of the ISA/CN The State Intellectual Property Office, the P.R.China 6 Xitucheng Rd., Jimen Bridge, Haidian District, Beijing, China 100088 Facsimile No. 86-10-62019451	Authorized officer LIU Yuanqian Telephone No. (86-10)62084672	

INTERNATIONAL SEARCH REPORT
Information patent family membersSearch request No.
PCT/CN2006/000567

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US2001021275A1	13.09.2001	JP3583048B2	27.10.2004
		JP2001257880A	21.09.2001
US2004130753A1	08.07.2004	EP1435728A2	07.07.2004
		JP2004215251A	29.07.2004
JP11157132A	15.06.1999	NONE	

专 利 合 作 条 约

PCT

国际检索报告

(PCT18 和 细则 43 和 44)

申请人或代理人的档案号 06PCT0210	关于后续 行 为	见国际检索报告的传送通知书 (PCT/ISA/220 表) 和, 适用时, 见下面第 5 项
国际申请号 PCT/CN2006/000567	国际申请日(日/月/年) 31.3 月 2006 (31.03.2006)	(最早的)优先权日(日/月/年) 07.4 月 2005 (07.04.2005)
申请人 北京北大方正电子有限公司 等		

按照条约 18 由国际检索单位作出的国际检索报告送交申请人。报告副本送交国际局。

本国际检索报告总计 3 页。

它还附有本报告所引用的各现有技术文件的副本。

1. 报告的基础

a. 关于语言, 进行国际检索基于:

申请提出时使用的语言。

该申请的____语言译文, 为了国际检索的目的提供该种语言的译文(细则 12.3(a)和 23.1(b))。

b. 关于国际申请中所公开的核苷酸和/或氨基酸序列列表, 见第 I 栏。

2. 某些权利要求被认为是不能检索的(见第 II 栏)。

3. 缺乏发明的单一性(见第 III 栏)。

4. 关于发明名称,

同意申请人提出的发明名称。

发明名称由本国际检索单位确定如下:

5. 关于摘要,

同意申请人提出的摘要。

根据细则 38.2(b)摘要(抄录在第 IV 栏中)由本国际检索单位制定。自本国际检索报告邮寄日起一个月内, 申请人可以向本单位提出意见。

6. 关于附图,


a. 随摘要一起公布的附图是: 图 7

按照申请人建议的。

因为申请人没有建议一幅图。

因为该图能更好地表示发明的特征。

b. 无摘要附图

国际检索报告		国际申请号 PCT/CN2006/000567
A. 主题的分类		
H04N 1/40 (2006.01) i		
按照国际专利分类表(IPC)或者同时按照国家分类和 IPC 两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
IPC ⁸ :H04N1/40,H04N1/405		
包含在检索领域中的除最低限度文献以外的检索文献		
CN: IPC ⁸ :H04N1/40,H04N1/405		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
WPI, EPDOC, PAJ: FM, lattice point, error line, buffer register, lattice, halftone, error diffusion, netting, gridding, Screening		
CNPAT: 调频, 网点, 误差行, 缓冲寄存器, 寄存器, 挂网		
CNKI: 调频, 挂网, 误差		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	US2001021275A1 (FUJITSU LTD) 13.9 月 2001(13.09.2001), 全文	1-10
A	US2004130753A1 (AGFA CORP ET AL) 08.7月2004 (08.07.2004) , 全文	1-10
A	JP11157132A (DAINIPPON PRINTING CO LTD) 15.6 月 1999 (15.06.1999), 全文	1-10
<input type="checkbox"/> 其余文件在 C 栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。		
* 引用文件的具体类型: "A" 认为不特别相关的表示了现有技术一般状态的文件 "E" 在国际申请日的当天或之后公布的在先申请或专利 "L" 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 "O" 涉及口头公开、使用、展览或其他方式公开的文件 "P" 公布日先于国际申请日但迟于所要求的优先权日的文件 "T" 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 "X" 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 "Y" 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 "&" 同族专利的文件		
国际检索实际完成的日期 22.6 月 2006 (22.06.2006)		国际检索报告邮寄日期 13.7 月 2006 (13.07.2006)
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路 6 号 100088 传真号: (86-10)62019451		受权官员  电话号码: (86-10)62084672

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2006/000567

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
US2001021275A1	13.09.2001	JP3583048B2	27.10.2004
		JP2001257880A	21.09.2001
US2004130753A1	08.07.2004	EP1435728A2	07.07.2004
		JP2004215251A	29.07.2004
JP11157132A	15.06.1999	无	

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(71)出願人 507232456

北京北大方正 電 子有限公司

BEIJING FOUNDER ELECTRONICS CO., LTD.

中華人民共和国北京市 海 淀区上地五街9号方正大厦

Founder Building, No. 9, Shangdiwu Street, Haidian District, Beijing 100085, China

(71)出願人 507232478

北京大学

PEKING UNIVERSITY

中華人民共和国北京市 海 淀区 頤 和 園 路5号

No. 5, Yiheyuan Road, Haidian District, Beijing 100871, China

(74)代理人 100077481

弁理士 谷 義一

(74)代理人 100088915

弁理士 阿部 和夫

(72)発明者 リュウ ディホン

中華人民共和国 100085 ベイジン ハイディアン ディストリクト シャンディウ ストリート ナンバー9 ファウンダー ビルディング

(72)発明者 チェン フェン

中華人民共和国 100085 ベイジン ハイディアン ディストリクト シャンディウ ストリート ナンバー9 ファウンダー ビルディング

(72)発明者 ヤン ピン

中華人民共和国 100085 ベイジン ハイディアン ディストリクト シャンディウ ストリート ナンバー9 ファウンダー ビルディング

Fターム(参考) 5B057 AA11 CA02 CA08 CA12 CA16 CB02 CB07 CB12 CB16 CC02

CE13

5C077 LL18 NN11 PQ24