

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2009年12月30日(30.12.2009)

PCT

(10) 国際公開番号
WO 2009/157284 A1

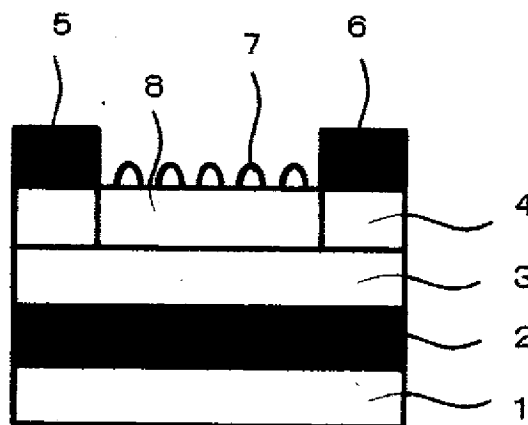
- (51) 国際特許分類:
H01L 29/786 (2006.01) H01L 51/05 (2006.01)
- (21) 国際出願番号: PCT/JP2009/060237
- (22) 国際出願日: 2009年6月4日(04.06.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-163968 2008年6月24日(24.06.2008) JP
- (71) 出願人 (米国を除く全ての指定国について): 国立大学法人九州工業大学 (Kyushu Institute of Technology) [JP/JP]; 〒8048550 福岡県北九州市戸畑区仙水町1番1号 Fukuoka (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 永松 秀一 (NAGAMATSU Shuichi) [JP/JP]; 〒8208502 福岡県飯塚市川津680-4 九州工業大学大学院内 Fukuoka (JP). 高嶋 授 (TAKASHIMA Wataru) [JP/JP]; 〒8080196 福岡県北九州市若松区ひびきの2-4 九州工業大学大学院内 Fukuoka (JP). 金 藤 敬一 (KANETO Keiichi) [JP/JP]; 〒8080196 福岡県北九州市若松区ひびきの2-4 九州工業大学大学院内 Fukuoka (JP).
- (74) 代理人: 前田 純博 (MAEDA Sumihiro); 〒3591133 埼玉県所沢市荒幡329-1 Saitama (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL,

[続葉有]

(54) Title: ORGANIC FIELD EFFECT TRANSISTOR

(54) 発明の名称: 有機電界効果型トランジスタ

[図3]



(57) Abstract: An organic field effect transistor is comprised of a conjugate polymer where an organic semiconductor layer constituting the current path between a source electrode and a drain electrode includes a depletion layer, and controls the conductivity of the organic semiconductor layer by using a gate electrode, wherein the depletion layer is formed by joining a reduction material in Schottky contact with the organic semiconductor layer composed of a conjugate polymer. The organic field effect transistor which uses a conjugate polymer as the organic semiconductor and easily maintains the insulation is provided.

(57) 要約: ソース電極とドレイン電極の間で電流通路となる有機半導体層が空乏層を含む共役系高分子からなり、該有機半導体層の導電率をゲート電極によって制御する有機電界効果型トランジスタにおいて、前記空乏層が、共役系高分子からなる前記有機半導体層にショットキー接合する還元性物質を接合させることによって形成されている有機電界効果型トランジスタ。共役系高分子を有機半導体として用いた、絶縁性を維持しやすい有機電界効果型トランジスタが提供される。

WO 2009/157284 A1

NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, 添付公開書類:
CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, — 國際調查報告 (條約第 21 條(3))
TG).

明 細 書

発明の名称：有機電界効果型トランジスタ

技術分野

[0001] 本発明は、共役系高分子からなる有機半導体を用いた有機電界効果型トランジスタに関する。

背景技術

[0002] 電界効果型トランジスタ (Field Effect Transistor, FET) のチャネル領域 (電流通路) に有機半導体を用いる有機電界効果型トランジスタは、無機半導体を用いる電界効果型トランジスタと比較して、スクリーン印刷等のインク塗布技術により安価に製造することが可能である上、フレキシブルであり大面積化が容易であるという利点を有する。従って、近年、その実用化に向けた技術開発が盛んに行われている。有機電界効果型トランジスタは、ペンタセンなどを用いる低分子系有機トランジスタと、ポリチオフェンなどを用いる高分子系有機トランジスタの2種類に大別される。低分子系トランジスタは、真空蒸着などにより作製されデバイス性能の再現性もよく、ディスプレイの駆動回路に用いられているが、柔軟性の観点からは、高分子系トランジスタの方が優れており、その高性能化が望まれている。

[0003] 有機半導体材料を用いた有機電界効果型トランジスタは、その有機半導体材料の絶縁性をトランジスタのオフ状態として用いている。ペンタセンなどの低分子材料は、成膜を真空蒸着などで行うため、その薄膜には不純物などが含まれにくく絶縁性は維持しやすい。しかし、高分子材料は合成時の残留触媒、湿式プロセスの薄膜作成過程において、不純物イオンの混入や大気中の酸素・水分などにより、容易に導電状態である酸化状態に変化するので、絶縁性の維持が困難である。従って、従来の高分子材料を用いた有機電界効果型トランジスタでは、半導体層内に含まれる不純物などによりノーマリーオン状態のトランジスタが多い。また同様に、これらの理由から高分子材料を用いた有機トランジスタでは、特性の再現性のコントロールが困難である。

[0004] これらを解決する手法として、例えば、酸化され難い共役系高分子などを用いる方法が提案されているが、半導体層内に含まれる不純物などの影響を本質的に抑制できていない。

これら不純物が半導体層に含まれる場合、不純物ドーピングによる共役系高分子の絶縁性の低下からくるサブスレッショルド特性の低下のみならず、不純物イオンの分極によるトランジスタ特性のヒステリシス発現などトランジスタ特性を著しく低下させてしまう。また、他の解決手法として、共役系高分子材料の残留触媒(金属イオン)の除去、溶媒の蒸留・用具の洗浄の徹底、グローブボックスなど脱酸素・脱水分雰囲気制御下での作製等の対策も講じられている。しかしこれらには専用の設備が必要であること、また、これらの操作は徹底して行わなければ効果が期待できないという制約が存在する。その他、共役系高分子材料を用いる有機電界効果型トランジスタに関して、色々な提案がなされているが、前記問題点を解決するに至ってはいない(例えば、特許文献1～6参照)。

先行技術文献

特許文献

- [0005] 特許文献1：特開平1-259563号公報
特許文献2：特開平5-326923号公報
特許文献3：特開2003-119255号公報
特許文献4：特開2004-327553号公報
特許文献5：特開2006-294667号公報
特許文献6：国際公開第2005/122233号パンフレット

発明の概要

発明が解決しようとする課題

- [0006] 本発明の目的・課題は、前記のごとき問題点・課題を解決し、容易かつ簡便(低コスト)な共役系高分子材料を使う手法により、絶縁性を維持しやすい有機電界効果型トランジスタを提供することである。

課題を解決するための手段

- [0007] 本発明は、ソース電極とドレイン電極の間で電流通路となる有機半導体層が空乏層を含む共役系高分子からなり、該有機半導体層の導電率をゲート電極によって制御する有機電界効果型トランジスタにおいて、前記空乏層が、共役系高分子からなる前記有機半導体層にショットキー接合する還元性物質を接合させることによって形成されたものであることを特徴とする有機電界効果型トランジスタである。
- [0008] 本発明は、ソース電極とドレイン電極間の電流通路である有機半導体層の導電率をゲート電極によって制御する有機電界効果型トランジスタにおいて、該有機半導体層を、空乏状態にする。具体的には、例えば、有機半導体層に用いられるp型半導体性共役系高分子膜上に、還元性物質、例えば、低仕事関数の金属アルミニウムなどを成膜すると、その接触界面において、アルミニウム内部の自由電子が、その濃度差によりp型半導体性共役系高分子膜内部へと移動する。高分子膜内部へ移動した電子は、高分子膜内部にある不純物であるアクセプタと結合しアクセプタイオンとなる。このとき、アクセプタに捕縛されていた高分子の電子とアルミニウムの電子が置換することで、高分子が脱ドーパ状態へと遷移する。また、アクセプタイオンにより空間電荷領域が形成され、ショットキー接合が形成される。その結果、その接触界面に空乏層が形成され、非常に高い絶縁状態を維持できる。
- [0009] 本発明においては、このような空乏層を、有機電界効果型トランジスタのチャネル領域に形成することで、オフ電流の抑制ができ、ノーマリーオフ状態のトランジスタを作製できる。更に、ゲート電圧により、空乏層の高い絶縁状態から導電状態に遷移するため、急峻なサブシュレシヨルド特性が実現できる。

発明の効果

- [0010] 本発明の共役系高分子からなる有機半導体を用いた有機電界効果型トランジスタは、有機半導体層が非常に高い絶縁性を示す空乏層となり、高インピーダンスなデバイスとなる。また、不純物が還元物質に捕縛されており可動イ

オンとして振舞うことをできず、トランジスタ特性のヒステリシスを抑制できる。また、完全な空乏状態からオン状態に変化するので、急峻なサブスレッショルド特性を実現できる。

- [0011] これまで実現されている有機トランジスタを用いたフレキシブルディスプレイでは、低分子有機半導体であるペンタセンを半導体層に用いてきたが、ペンタセンは柔軟性を持っておらず、真の意味でのフレキシブルな特性は実現できていない。本発明によると、材料自体に柔軟性をもつ共役系高分子を半導体層に用い、低分子有機半導体並みのトランジスタ特性を実現でき、フレキシブルディスプレイ開発が加速される。

図面の簡単な説明

- [0012] [図1]従来典型的な有機電界効果型トランジスタ素子の形態を、模式的に示す図である。
- [図2]従来典型的な有機電界効果型トランジスタ素子の他の形態を、模式的に示す図である。
- [図3]本発明の空乏型有機電界効果型トランジスタ素子の形態を、模式的に示す図である。
- [図4]本発明の空乏型有機電界効果型トランジスタ素子の他の形態を、模式的に示す図である。
- [図5]従来素子と還元性物質としてアルミニウムを用いた場合の本発明の素子から得られた伝達特性を比較して示した図である。
- [図6]従来素子と還元性物質としてインジウムを用いた場合の本発明の素子から得られた伝達特性を比較して示した図である。
- [図7]還元性物質として用いたアルミニウムの膜厚を変化させた時に本発明の素子から得られた伝達特性を比較して示した図である。

発明を実施するための形態

- [0013] 本発明は、ソース電極とドレイン電極の間で電流通路となる有機半導体層が空乏層を含む共役系高分子からなり、該有機半導体層の導電率をゲート電極によって制御する有機電界効果型トランジスタにおいて、前記空乏層が、共

役系高分子からなる前記有機半導体層にショットキー接合する還元性物質を接合させることによって形成されたものである。

- [0014] 本発明においては、前記空乏層は、共役系高分子からなる有機半導体層に、ショットキー接合する還元性物質を接合させることによって形成される。有機半導体層に還元性物質を接合させる方法・手段としては、有機半導体層に還元性物質を適量堆積及び／又は混入する方法・手段によればよく、かかる方法・手段によって空乏層を有する（含む）有機半導体層が得られる。
- [0015] 一般に、電界効果トランジスタ（FET）は、半導体中の電子や正孔（キャリア）の流れが電界により制御されることを利用した増幅用の素子である。この素子は、ゲート電極、ソース電極、ドレイン電極の三つの電極を持ち、ゲート電極からの信号の付与により、ソース電極とドレイン電極間のチャンネル領域（電流通路）の幅が変わり、それによりドレイン電極への出力電流が変調されるという特徴を有する。
- [0016] 以下、図面を用いて本発明の有機電界効果型トランジスタを説明する。
- [0017] 図1は、本発明の対象となる有機電界効果型トランジスタの概略断面図を示す。本発明の対象となる有機電界効果型トランジスタは、基板1上に膜状のゲート電極2、ゲート絶縁層3、有機半導体層4を順次積層し、さらに有機半導体層4の上に一对の膜状のソース電極5およびドレイン電極6を形成した構造を有する。なお、図1に示された有機電界効果型トランジスタの構造又は形態は、有機電界効果型トランジスタの一つの例であり、かかる形態に限ることなく、例えば、図2に示すような形態であってもよい（1～6の部材は図1と同じ）。本発明は、図1や図2のような形態だけでなく、あらゆる形態の有機電界効果型トランジスタに適用できる。
- [0018] 図3は、本発明に係る空乏層を有する有機電界効果型トランジスタの概略断面図を示す。本発明の有機電界効果型トランジスタは、基板1上に膜状のゲート電極2、ゲート絶縁層3、有機半導体層4を順次積層し、さらに有機半導体層4の上に一对の膜状のソース電極5およびドレイン電極6を形成し、さらに有機電界効果型トランジスタ上部に還元性物質7を堆積し、有機半導

体層 4 の内部に空乏層 8 を形成した構造を有する。なお、図 3 に示された本発明の有機電界効果型トランジスタの構造又は形態は、一つの例であり、かかる形態に限ることなく、例えば、図 4 に示すような形態であってもよい（1～8 の部材は図 3 と同じ）。有機電界効果型トランジスタの形態自体は特に限定されるものではない。

[0019] 本発明の有機電界効果型トランジスタにおいて、基板 1 は、有機電界効果型トランジスタの自立性を確保するためのものであり、特に材質が限定されないが、例えば、ガラス基板、各種樹脂基板、Si などの半導体基板など各種の基板を好適に用いることができる。ここで、基板の加工性や機械強度の観点からは、Si 基板が好適に使用される。また、電子ペーパーなどの用途では、ポリエチレンナフタレート（Polyethylene naphthalate, PEN）などの可とう性の高い樹脂が好適に用いられる。また、図 1～4 の実施形態では、基板 1 とゲート電極 2 とをそれぞれ別の材質又は部材として構成しているが、有機電界効果型トランジスタの自立性を確保するという観点から、ゲート電極 2 に十分な厚みを持たせて、自立膜（自立層）とすることで、基板としての役割も兼ねさせることもできる。

[0020] ゲート電極 2 は、ソースドレイン電流を制御するために用いられる電極である。ゲート電極 2 の材料としては、導電性のものであれば特に制限はなく、例えば、クロム（Cr）、タンタル（Ta）、チタン（Ti）、銅（Cu）、アルミニウム（Al）、モリブデン（Mo）、タングステン（W）、ニッケル（Ni）、金（Au）、パラジウム（Pd）、白金（Pt）、銀（Ag）、スズ（Sn）、リチウム（Li）、カルシウム（Ca）などの金属材料、これら金属の酸化物、酸化インジウム・スズ（ITO）、酸化亜鉛（ZnO）、導電性ポリアニリン、導電性ポリピロール、導電性ポリチアジルなどの公知の導電性ポリマーなどを好適に用いることができる。

[0021] 基板 1 を使用する場合のゲート電極 2 の厚さとしては特に制限されるものではないが、通常、10 nm～150 nm である。一方、ゲート電極 2 を基板として兼用する場合には、十分な自立性を持たせるために、ゲート電極 2 の

厚みは、 $10\ \mu\text{m}\sim 0.5\ \text{mm}$ であることが好ましい。

- [0022] ゲート絶縁層3は、ゲート電極2と有機半導体層4の間に設けられるものである。ゲート絶縁層3を構成する材料は、絶縁機能を有する限りにおいて特に限定されるものではない。具体的には、酸化シリコン (SiO_2)、酸化アルミ (Al_2O_3)、酸化タンタル (Ta_2O_5)等の金属酸化膜、ポリビニルフェノール、ポリイミド、ポリビニルアルコール、ポリエチレン、ポリエチレンテレフタレート、ポリフッ化ビニリデン、ポリメチルメタクリレート、ポリカーボネート、ポリフッ化エチレン、ポリスチレン、ポリキシリレン、セルロース、プルラン、サイトップ等の有機化合物の少なくとも一つで構成される絶縁層であればよい。特にゲート電極2を基板として兼用する場合に好適である、 Si 基板を使用する場合には、その表面を酸化することで形成することができる SiO_2 を、ゲート絶縁層3として用いることができる。
- [0023] ゲート絶縁層3の厚さは、ゲート電極とソース電極の間の絶縁性を確保できればよく、特に制限されるものではないが、通常、 $100\sim 1000\ \text{nm}$ である。
- [0024] なお、ゲート絶縁層3に SiO_2 を使用する場合、有機半導体層4を構成する本発明の有機半導体材料は疎水性が高いため、ゲート絶縁層3の表面を疎水化することが好ましい。 SiO_2 を疎水化することで、ゲート絶縁層3と有機半導体層4の界面のトラップ準位が減少するため、トランジスタの特性が向上する。 SiO_2 を疎水化する方法は、特に限定されず従来公知の方法でよいが、シランカップリングによる方法が好適であり、具体的には、アルキルトリクロロシラン (R-SiCl_3) またはアルキルトリアルコキシシラン溶液に SiO_2 基板を浸漬、キュアリング、リンス処理を経て疎水化する方法が挙げられる。
- [0025] また、ポリエチレンナフタレート (PEN) 基板などの樹脂基板の場合は、基板自身の疎水性が高いため、特に特別な前処理を行うことなく、ゲート絶縁層3として好適に使用可能であるという利点がある。
- [0026] 本発明において、有機半導体層4を形成する共役系高分子としては、分子中

に共役系を有する有機化合物の単独重合体又は共重合体からなるものを用いることが好ましく、例えば、チオフェン類、フェニレン類、フェニレンビニレン類、ピリジン類、ベンゾチアジアゾール類、フルオレン類及びそれらの誘導体の単独重合体又は共重合体のいずれかにより形成されたもの等が挙げられる。好ましいのは、ポリチオフェン、ポリフェニレン、ポリフェニレンビニレン、ポリフルオレン及びそれらの誘導体あるいはそれらの共重合体である。特に好ましいのは、ポリチオフェン誘導体である。

[0027] 有機半導体層 4 をゲート絶縁層 3 の上に形成する方法は、特に限定されず、公知の成膜（積層）方法を用いることができる。例えば、本発明の有機半導体材料を適切な溶剤に溶解して調製した溶液を、キャストコート、スピコート、インクジェット法、アブレーション法などの公知の塗布技術によって形成する方法（以下、塗布法）や、真空蒸着などの気相成膜法などが挙げられる。

[0028] 上述のように塗布法は、設備が簡易でよいため、低コスト化、量産化することが容易になるという利点がある。塗布法において、溶剤としては、本発明の化合物を溶解して適切な濃度の溶液が調製できるものであれば特に制限はないが、具体的には、クロロホルムや 1, 2-ジクロロエタンなどのハロゲン化アルキル系溶媒、トルエン、*o*-ジクロロベンゼン、ニトロベンゼン、*m*-クレゾールなどの芳香族系溶媒、*N*-メチルピロリドン、二硫化炭素などを挙げるることができる。

[0029] ソース電極 5、ドレイン電極 6 は、有機半導体層 4 の上に設けられた一対の膜状の電極であり、ソース電極 5 から有機半導体層 4 を介してドレイン電極 6 に電流を供給することができる。ソース電極 5、ドレイン電極 6 の材料としては、導電性材料であれば特に制限はなく、上述のゲート電極 2 と同様の材料を挙げるることができる。この中でも、有機半導体層 4 との接触面において電気抵抗が少ないものが好ましく、具体的には Cu、Ag、Pt、Au をあげることができ、化学的に安定で触媒活性が小さい Au が特に好適である。

[0030] これらの電極の形成方法としては、有機半導体層上にシャドウマスクを配置し、上記金属を原料として真空蒸着法やスパッタリング法などを用いて電極形成する方法、上記金属を原料として真空蒸着法やスパッタリング法などを用いて形成した薄膜を、公知のフォトリソグラフィ法やリフトオフ法を用いて電極形成する方法、金属箔上に熱転写する方法、インクジェットなどによるレジストを用いてエッチングする方法がある。また、導電性ポリマーの溶液あるいは分散液、導電性微粒子分散液を直接インクジェットによりパターンニングする方法、塗工膜からリソグラフィやレーザーアブレーションなどにより形成する方法などが挙げられる。

[0031] 本発明で用いられる還元性物質7は、有機半導体層4の上部あるいは内部に堆積、混和され形成される。また、本発明で用いられる還元性物質7としては、仕事関数ができるだけ小さいものを選ぶことが好ましく、仕事関数4.3 eV以下であることが好ましい。低仕事関数金属の具体例としては、例えば、Ag (4.26 eV)、Al (4.06, 4.28 eV)、Ba (2.52 eV)、Ca (2.9 eV)、Ce (2.9 eV)、Cs (1.95 eV)、Er (2.97 eV)、Eu (2.5 eV)、Gd (3.1 eV)、Hf (3.9 eV)、In (4.09 eV)、K (2.28 eV)、La (3.5 eV)、Li (2.93 eV)、Ng (3.66 eV)、Na (2.36 eV)、Nd (3.2 eV)、Rb (4.25 eV)、Sc (3.5 eV)、Sm (2.7 eV)、Ta (4.0, 4.15 eV)、Y (3.1 eV)、Yb (2.6 eV)、Zn (3.63 eV)などが挙げられる。特に、アルミニウムとインジウムが好ましい。

[0032] また、本発明においては、還元性物質が、有機半導体層である前記共役系高分子のイオン化ポテンシャルより、0.5 eV以上低い仕事関数を有する金属が好ましい。

[0033] 還元性物質はそれ自身で連続膜となると、その電気伝導性によりソースドレイン電極間を短絡するので、不連続膜である方が望ましい。平均膜厚は10 nm以下、更には7 nm以下であるものが好適であり、特に2 nm程度が

好ましい。

[0034] 有機半導体層 4 に用いられる p 型半導体性共役系高分子は、アルミニウムなどの低仕事関数金属との接触界面においてショットキー接合し、その界面に空乏層 8 を形成する。即ち、アルミニウム等から接合界面を通して移動してきた電子が、有機半導体層内の不純物(アクセプタイオン)と結合しこれを無効化する。これにより不純物の影響を抑制できる。また、有機半導体層の膜厚と空乏層膜厚を同等にすれば、チャンネル領域全体が空乏状態となり、非常に高い絶縁状態を形成できる。即ち、オフ電流の抑制ができ、ノーマリーオフ状態のトランジスタを作製できる。更にゲート電圧により、空乏層 8 の高い絶縁状態から導電状態に遷移するため、急峻なサブシュレシヨルド特性が実現できる。かかる状態のものも、本発明の「空乏層を含む共役系高分子からなる有機半導体層」という定義に含まれるものである。

[0035] 本発明の有機電界効果型トランジスタを製造するに際しては、先ず、ゲート電極の表面にゲート絶縁層を形成し、その層の上に、有機半導体から成る層を形成する。ソース電極及びドレイン電極は、有機半導体層を形成した後、あるいは有機半導体層に対して下記の操作を行った後に形成しても良いし、有機半導体層を形成する前にゲート絶縁層上に形成しても良い。後者の方が電極の作製が容易である上、電極作製時の熱等により有機半導体層を劣化させることがない。また、全ての積層工程は反転させても良い。有機半導体層は、ソース電極とドレイン電極の間の、少なくともチャンネル領域を含む領域に形成すれば良い。

本発明の有機電界効果型トランジスタは、前記有機半導体層、ソース電極、ドレイン電極、ゲート絶縁層、ゲート電極の他、通常、電子デバイスに用いられる配線や保護膜等から構成される。

[0036] 本発明の有機電界効果型トランジスタは、通常の有機電界効果型トランジスタの作成法に準じて製造される。例えば、電極の作成には、蒸着やスパッタ法とそれをパターニングするためのマスク蒸着あるいはリソグラフィ法が用いられる。あるいは、銀パウダーとバインダー樹脂と溶剤から形成される

銀ペーストを、スキージ印刷、塗布法、インクジェット法等により成膜する方法が用いられる。ゲート絶縁層は、ゲート基板の全面熱酸化、スパッタ法、ゲート金属の陽極酸化法、有機絶縁膜の蒸着やスピコート成膜、スキージ印刷、塗布法、インクジェット法により作成される。有機半導体層は、溶液によるスピコート成膜、スキージ印刷、塗布法及びインクジェット法等による成膜法で作成される。

- [0037] 素子の封止については、無機膜のフィラメントCVD法、有機膜の蒸着や蒸着重合法、ポリマーのスピコート法やラミネート法などが行われる。重合の熱処理を除けば、いずれの方法もプロセス温度は室温からせいぜい100℃であり、基板温度が一番高くなるのは金属などの蒸着時の受動的な温度上昇によるものである。従って、全体的に低温プロセスであり、フィルム基板との相性も良い。ソース電極、ドレイン電極、ゲート電極に対しては、金属配線層が接続されるようになっている。

実施例

- [0038] 以下、実施例により本発明を具体的に説明する。

実施例 1

- [0039] ゲート絶縁膜及びゲート電極として、膜厚300nmの酸化膜付きシリコンウェハを用いた。酸化膜上部に、オクチルトリクロロシランにより表面疎水化処理を行った。その上部に有機半導体層として、ポリチオフェン誘導体（PT）を有機溶媒クロホルムに溶解させた溶液から、回転塗布法によりPT膜を成膜した。膜厚は約20nmであった。次にPT薄膜の上部に、金を約50nm真空蒸着することによりソース電極及びドレイン電極を形成した。このプロセスにより、図1に示すような典型的な有機トランジスタ素子が得られた。

- [0040] 上記プロセスにより得られた素子の上部に、アルミニウム（Al）を水晶振動子による膜厚モニタにおいて平均膜厚2nm真空蒸着することにより、図3に示すような空乏型有機トランジスタ素子（本発明の空乏層を含む有機半導体層を構成要素とする有機電界効果型トランジスタ）を得た。

[0041] 以上のようにして製造した2つの素子について、トランジスタ特性評価を行った。図5に、これらの素子から得られた伝達特性を示した。典型的な有機トランジスタ素子では、ゲート電圧 $V_G = +20V$ より緩やかにON状態となっており（図中の黒丸）、またオフ電流値はnAレベルで、オン・オフ比は4桁程度であるのに対し、本発明による空乏型有機トランジスタ素子では、ゲート電圧 $V_G = 0V$ では完全なオフ状態を維持し（図中の白丸）、ゲート電圧 $V_G = -5V$ 付近よりオン状態へと急峻に遷移している。また、オフ電流値はpAレベルであり、非常に高い絶縁性を示しており、そのオン・オフ比は7桁に向上していることが分かる。

実施例 2

[0042] ゲート絶縁膜及びゲート電極として、膜厚300nmの酸化膜付きシリコンウェハを用いた。酸化膜上部に、オクタデシルトリクロロシランにより表面疎水化処理を行った。その上部に有機半導体層として、ポリ（3-ヘキシルチオフェン）（P3HT）を有機溶媒クロロホルムに溶解させた溶液から、回転塗布法によりP3HT膜を成膜した。膜厚は約20nmであった。次にP3HT薄膜の上部に、金を約50nm真空蒸着することによりソース電極及びドレイン電極を形成した。このプロセスにより、図1に示すような典型的な有機トランジスタ素子が得られた。

[0043] 上記プロセスにより得られた素子の上部に、インジウム（In）を水晶振動子による膜厚モニタにおいて平均膜厚2nm真空蒸着することにより、図3に示すような空乏型有機トランジスタ素子（本発明の空乏層を含む有機半導体層を構成要素とする有機電界効果型トランジスタ）を得た。

[0044] 以上のようにして製造した2つの素子について、トランジスタ特性評価を行った。図6に、これらの素子から得られた伝達特性を示した。典型的な有機トランジスタ素子では、ゲート電圧 $V_G = +40V$ より緩やかにON状態となっており（図中の黒丸）、またオフ電流値はnAレベルで、オン・オフ比は3桁程度であるのに対し、本発明による空乏型有機トランジスタ素子では、ゲート電圧 $V_G = 0V$ では完全なオフ状態を維持し（図中の白丸）、ゲ-

ト電圧 $V_G = -10\text{V}$ 付近よりオン状態へと急峻に遷移している。また、オフ電流値は pA レベルであり、非常に高い絶縁性を示しており、そのオン・オフ比は4桁に向上していることが分かる。

実施例 3

- [0045] ゲート絶縁膜及びゲート電極として、膜厚 300nm の酸化膜付きシリコンウェハを用いた。その上部に有機半導体層として、ポリ(3-ヘキシルチオフェン) (P3HT) を有機溶媒クロロホルムに溶解させた溶液から、回転塗布法によりP3HT膜を成膜した。膜厚は約 20nm であった。次にP3HT薄膜の上部に、金を約 50nm 真空蒸着することによりソース電極及びドレイン電極を形成した。このプロセスにより、図1に示すような典型的な有機トランジスタ素子が得られた。
- [0046] 上記プロセスにより得られた素子の上部に、アルミニウム (Al) を水晶振動子による膜厚モニタにおいて平均膜厚がそれぞれ 0.5 、 1.0 、 2.0 、 5.0 、 10.0nm となるように真空蒸着することにより、図3に示すような空乏型有機トランジスタ素子 (本発明の空乏層を含む有機半導体層を構成要素とする有機電界効果型トランジスタ) を得、上部に堆積する還元物質の平均膜厚依存性を評価した。
- [0047] 以上のようにして製造した素子について、トランジスタ特性評価を行った。図7に、これらの素子から得られた伝達特性を示した。典型的な有機トランジスタ素子では、ゲート電圧 $V_G = +40\text{V}$ より緩やかにON状態となっており、またオフ電流値は nA レベルで、オン・オフ比は3桁程度であるのに対し、本発明によるAlの平均膜厚が 0.5 、 1.0 、 2.0 、 5.0nm の空乏型有機トランジスタ素子では、ゲート電圧 $V_G = 0\text{V}$ 以上では完全なオフ状態を維持し、ゲート電圧 $V_G = 0\text{V}$ 付近よりオン状態へと急峻に遷移している。また、オフ電流値は pA レベルであり、非常に高い絶縁性を示しており、そのオン・オフ比は4桁に向上していることが分かる。
- [0048] 一方、Alの平均膜厚が 10nm の空乏層を有する有機トランジスタ素子では、ゲート電圧によらずドレイン電流が常に数百 μA 流れており、ソース-

ドレイン電極間が堆積したAlによって短絡していることを示している。従って、本発明において上部に堆積する還元性物質は、平均膜厚が10 nm以下（更には7 nm以下）の不連続膜であることが望ましい。

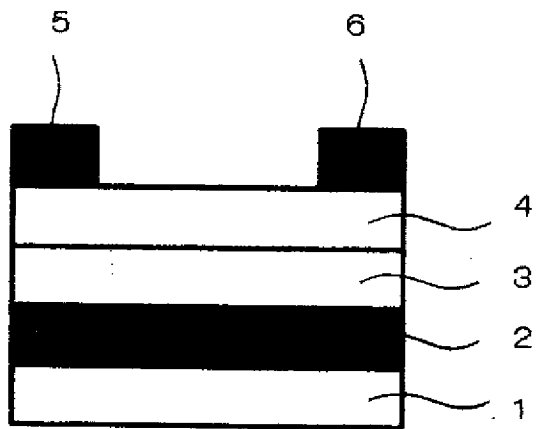
産業上の利用可能性

[0049] 本発明の有機電界効果型トランジスタは、材料自体に柔軟性をもつ共役系高分子を半導体層に用いており、しかも、低分子有機半導体並みのトランジスタ特性を実現できるので、フレキシブルディスプレイ等への利用が期待される。

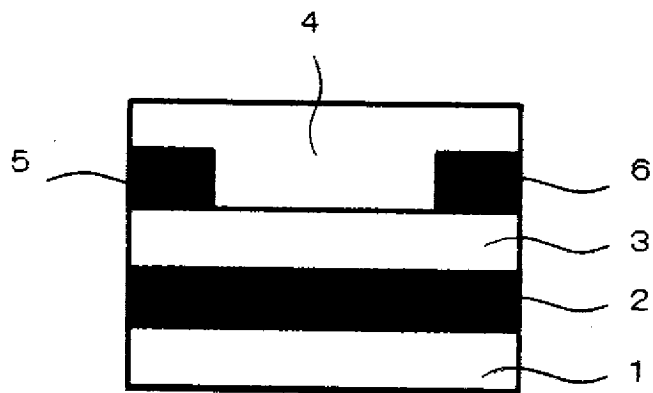
請求の範囲

- [請求項1] ソース電極とドレイン電極の間で電流通路となる有機半導体層が空乏層を含む共役系高分子からなり、該有機半導体層の導電率をゲート電極によって制御する有機電界効果型トランジスタにおいて、前記空乏層が、共役系高分子からなる前記有機半導体層にショットキー接合する還元性物質を接合させることによって形成されたものであることを特徴とする有機電界効果型トランジスタ。
- [請求項2] 共役系高分子が、ポリチオフェン、ポリフェニレン、ポリフェニレンビニレン、ポリフルオレン及びそれらの誘導体あるいはそれらの共重合体からなる群から選ばれた、1種又は2種以上の高分子であることを特徴とする請求項1記載の有機電界効果型トランジスタ。
- [請求項3] 還元性物質が、不連続膜であることを特徴とする請求項1記載の有機電界効果型トランジスタ。
- [請求項4] 還元性物質が、平均膜厚10nm以下で有機半導体層上部に堆積されていることを特徴とする請求項1記載の有機電界効果型トランジスタ。
- [請求項5] 還元性物質が、有機半導体層である前記共役系高分子のイオン化ポテンシャルより、0.5eV以上低い仕事関数を有する金属であることを特徴とする請求項1記載の有機電界効果型トランジスタ。
- [請求項6] 還元性金属が、アルミニウムであることを特徴とする請求項5記載の有機電界効果型トランジスタ。
- [請求項7] アルミニウムが、平均膜厚約2nmで有機半導体層上部に堆積していることを特徴とする請求項6記載の有機電界効果型トランジスタ。
- [請求項8] 還元性金属が、インジウムであることを特徴とする請求項5記載の有機電界効果型トランジスタ。
- [請求項9] インジウムが、平均膜厚約2nmで有機半導体層上部に堆積していることを特徴とする請求項8記載の有機電界効果型トランジスタ。

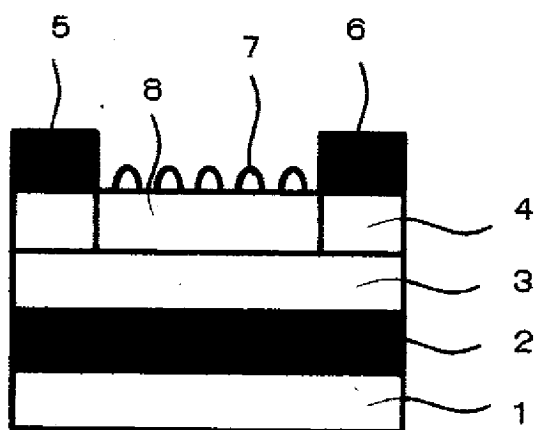
[図1]



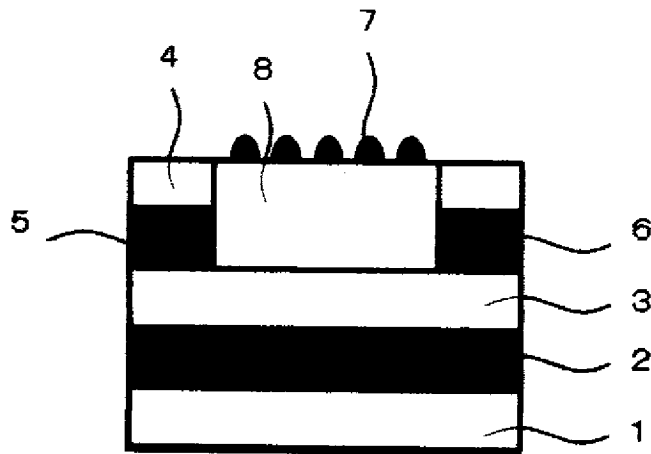
[図2]



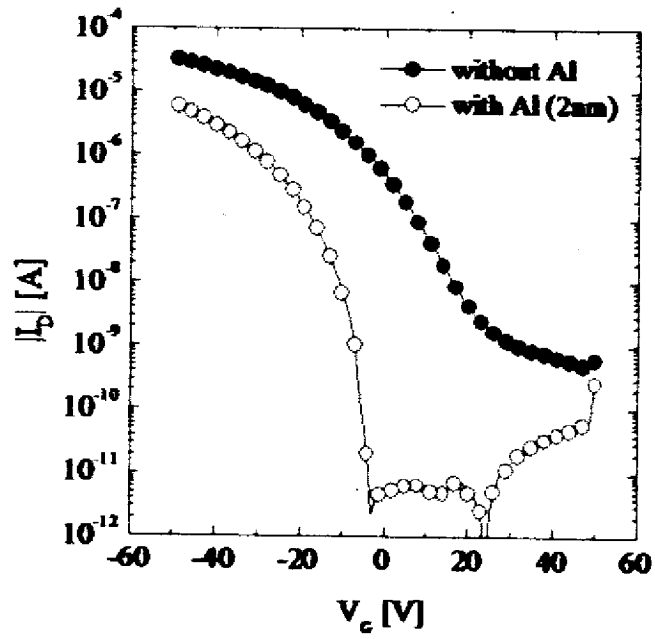
[図3]



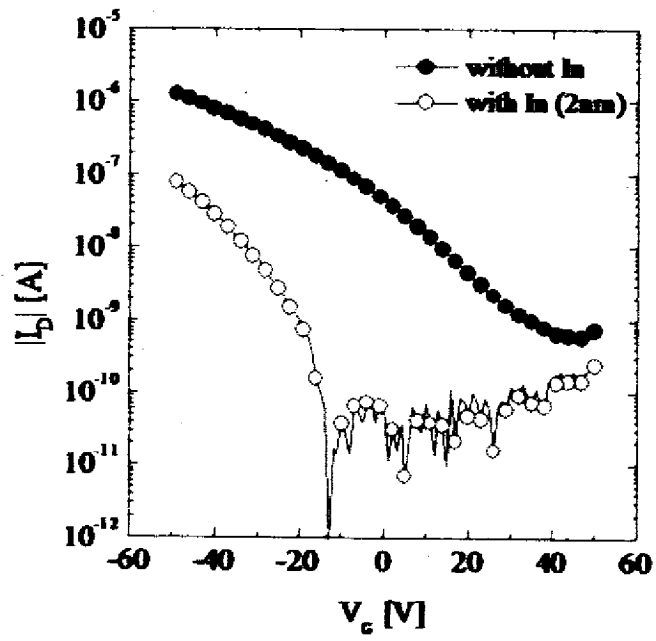
[図4]



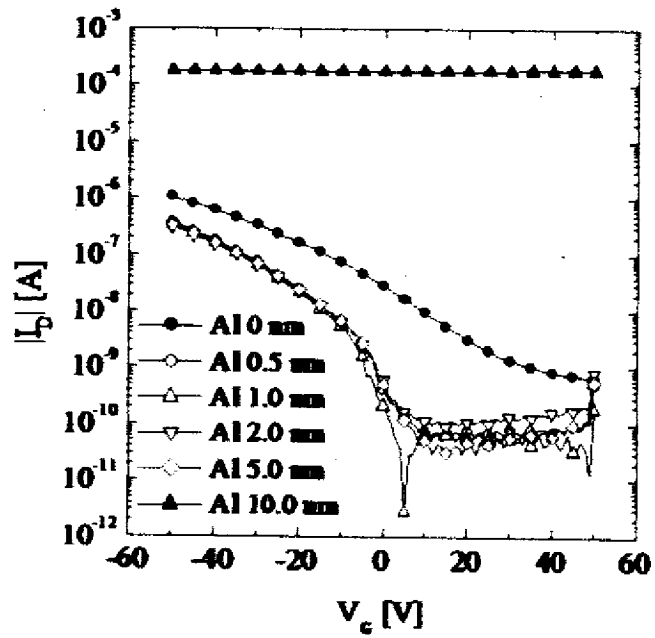
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2009/060237

A. CLASSIFICATION OF SUBJECT MATTER
H01L29/786(2006.01) i, H01L51/05(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L29/786, H01L51/05

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 64-37057 A (International Business Machines Corp.), 07 February, 1989 (07.02.89), Page 3, lower right column, lines 14 to 18; Figs. 1, 2 & EP 299185 A2	1, 2, 4-9 3
Y A	JP 2007-87976 A (Fujifilm Corp.), 05 April, 2007 (05.04.07), Par. Nos. [0035], [0042] & US 2007/0049047 A1	1, 2, 4-9 3
Y A	JP 2005-166713 A (Sharp Corp.), 23 June, 2005 (23.06.05), Par. No. [0018] (Family: none)	1, 2, 4-9 3

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 29 June, 2009 (29.06.09)	Date of mailing of the international search report 07 July, 2009 (07.07.09)
---	--

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/060237

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-535139 A (Koningklijke Philips Electronics N.V.), 17 November, 2005 (17.11.05), Full text; all drawings & US 2007/0131975 A1 & GB 218302 D & GB 315819 D & EP 1532687 A & WO 2004/015780 A1 & KR 10-2005-0061446 A & CN 1675772 A	1-9
A	JP 2004-103719 A (Canon Inc.), 02 April, 2004 (02.04.04), Full text; all drawings (Family: none)	1-9

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl. H01L29/786(2006.01)i, H01L51/05(2006.01)i

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl. H01L29/786, H01L51/05

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2009年
 日本国実用新案登録公報 1996-2009年
 日本国登録実用新案公報 1994-2009年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 64-37057 A (インターナショナル・ビジネス・マシーン・コーポレーション) 1989.02.07, 第3頁右下欄第14-18行、第1、2図参照。 & EP 299185 A2	1, 2, 4-9 3
Y A	JP 2007-87976 A (富士フイルム株式会社) 2007.04.05, 段落【0035】、【0042】 & US 2007/0049047 A1	1, 2, 4-9 3
Y A	JP 2005-166713 A (シャープ株式会社) 2005.06.23, 段落【0018】 (ファミリーなし)	1, 2, 4-9 3

C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 29.06.2009	国際調査報告の発送日 07.07.2009
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 小出 輝 電話番号 03-3581-1101 内線 3462

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2005-535139 A (コーニングレッカ フィリップス エレクトロ ニクス エヌ ヴィ) 2005. 11. 17, 全文、全図 & US 2007/0131975 A1 & GB 218302 D & GB 315819 D & EP 1532687 A & WO 2004/015780 A1 & KR 10-2005-0061446 A & CN 1675772 A	1-9
A	JP 2004-103719 A (キヤノン株式会社) 2004. 04. 02, 全文、全図 (ファミリーなし)	1-9