

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2013年12月19日(19.12.2013)

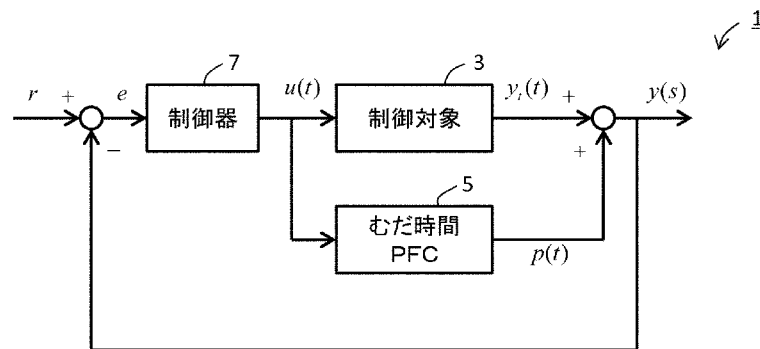


(10) 国際公開番号  
WO 2013/187414 A1

- (51) 国際特許分類:  
G05B 11/36 (2006.01)
  - (21) 国際出願番号: PCT/JP2013/066097
  - (22) 国際出願日: 2013年6月11日(11.06.2013)
  - (25) 国際出願の言語: 日本語
  - (26) 国際公開の言語: 日本語
  - (30) 優先権データ:  
特願 2012-133045 2012年6月12日(12.06.2012) JP
  - (71) 出願人: 国立大学法人熊本大学(NATIONAL UNIVERSITY CORPORATION KUMAMOTO UNIVERSITY) [JP/JP]; 〒8608555 熊本県熊本市中央区黒髪二丁目39番1号 Kumamoto (JP).
  - (72) 発明者: 水本 郁朗(MIZUMOTO Ikuro); 〒8608555 熊本県熊本市中央区黒髪二丁目39番1号 国立大学法人熊本大学内 Kumamoto (JP).
  - (74) 代理人: 羽立 幸司(HADATE Koji); 〒8140001 福岡県福岡市早良区百道浜三丁目8番33号 福岡システムL S I 総合開発センター 知的財産総合事務所 N E X P A T 内 Fukuoka (JP).
  - (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
  - (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:  
— 国際調査報告 (条約第 21 条(3))

(54) Title: CONTROL SYSTEM, DESIGN METHOD AND PARALLEL FEED-FORWARD COMPENSATOR

(54) 発明の名称: 制御システム、設計方法及び並列フィードフォワード補償器

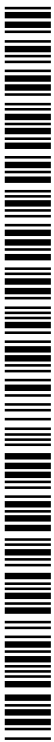


3 Control subject  
5 Dead time  
7 Controller

(57) Abstract: A control system (1) comprises: a control subject (3) having a dead time; a dead time PFC (5) having a dead time, connected in parallel feed-forward fashion with the control subject (3); and a controller (7) that performs feedback control of the control subject (3) and the dead time PFC (5). The dead time PFC (5) is equivalent for example to a combination of an ASPR compensator and a Smith predictor that are connected in parallel feed-forward fashion with the control subject (3) having a dead time. In the ASPR compensator, the ASPR condition is satisfied by the result of subtracting the dead time possessed by the control subject (3) and the ASPR compensator from a transmission function matching the control subject. The Smith predictor is connected in parallel feedback fashion with a controller (7) and delivers the dead time possessed by the control subject (3) and the ASPR compensator to outside the control loop of the controller (7).

(57) 要約:

[続葉有]



WO 2013/187414 A1

---

制御システム（１）は、むだ時間を有する制御対象（３）と、むだ時間を有し、制御対象（３）に並列フィードフォワードで接続するむだ時間PFC（５）と、制御対象（３）及びむだ時間PFC（５）に対してフィードバック制御を行う制御器（７）とを備える。むだ時間PFC（５）は、例えば、むだ時間を有し、制御対象（３）に並列フィードフォワードで接続し、制御対象と併せた伝達関数から制御対象（３）及びASPR化補償器が有するむだ時間を除いたものがASPR条件を満たすASPR化補償器と、制御器（７）に並列フィードバックで接続し、制御対象（３）及びASPR化補償器が有するむだ時間を、制御器（７）の制御ループの外側に出すためのスミス予測器とをまとめたものと等価である。

## 明 細 書

発明の名称：

制御システム、設計方法及び並列フィードフォワード補償器

### 技術分野

[0001] 本願発明は、制御システム及び並列フィードフォワード補償器に関し、特に、むだ時間を有する制御対象に対する制御システム等に関する。

### 背景技術

[0002] 現在、非特許文献1に記載されているように、並列フィードフォワード補償器（以下、「PFC」という。）の設計法は、様々に提案されている。発明者は、長年、PFCの研究を行ってきている者である（非特許文献2参照）。

[0003] また、非特許文献3には、むだ時間要素（time-delay element）が直列に接続された系に対して、アクチュエータ等の付加的ダイナミクス（動特性）を含まず、むだ時間要素を直接含む部分のみに、スミス予測器によりむだ時間補償を行いそのむだ時間補償された部分に対しPFCを並列接続するものが記載されている。

### 先行技術文献

#### 非特許文献

[0004] 非特許文献1：岩井、外2名著，単純適応制御SAC，森北出版，2008年

非特許文献2：▲トウ▼、外2名著，不確かさをもつプロセス系に対する単純適応制御系設計，計測自動制御学会論文集，Vol.35，No.7，1999，pp.852-860

非特許文献3：大塚、外1名著，B19 大脳-小脳ネットワークモデルに基づく適応制御型機械操縦者モデル，日本機械学会，第11回「運動と振動の制御」シンポジウム講演論文集，2009，p.277-282.

### 発明の概要

発明が解決しようとする課題

[0005] しかしながら、現在までに提案されているPFCの設計法の多くは、むだ時間（遅延時間、time-delay）を陽に含まない制御対象に対する設計法であった。むだ時間を含む制御対象には、例えば、車両のトルクコンバータシステム等がある。そのため、このようなむだ時間を有する制御対象に対して、直接PFCを設計することはできなかった。

[0006] 発明者らは、非特許文献2にあるように、むだ時間を近似して設計する手法を提案した。しかしながら、保守的なPFCの設計法と異なり、最終的に良好な制御性能が得られない場合もあった。

[0007] また、非特許文献3は、アクチュエータ等の付加的ダイナミクスを含まず、むだ時間要素の部分のみに対して設計するものである。そのため、アクチュエータ等の付加的なダイナミクスの部分が考慮されておらず、むだ時間要素を含む系全体に対して安定性を確保することができなかった。これは、例えば、非特許文献3では、制御対象（非特許文献3の式(11)参照）は、4次であるのに対し、PFC（非特許文献3の式(12)参照）は、2次のものであり、1次足りない点に端的に表れている。

[0008] そこで、本願発明は、むだ時間を有する制御対象に対して、PFCを用いて、系全体として安定な出力フィードバック形式の適応制御系を構成することが可能な制御システム等を提案することを目的とする。

### 課題を解決するための手段

[0009] 本願発明の第1の観点は、むだ時間を有する制御対象に対する制御システムであって、むだ時間を有し、前記制御対象に並列フィードフォワードで接続する並列フィードフォワード補償器と、前記制御対象及び前記並列フィードフォワード補償器に対してフィードバック制御を行う制御器を備えるものである。

[0010] 本願発明の第2の観点は、第1の観点の制御システムであって、前記制御対象は、動特性を有する動特性要素及びむだ時間要素を含むものであり、前記並列フィードフォワード補償器は、補償要素及び補償むだ時間要素を含み、前記むだ時間要素だけでなく前記動特性要素にも並列接続するものであり

、前記制御器が、前記制御対象の出力及び前記並列フィードフォワード補償器の出力に基づき、制御信号を生成し、前記制御対象及び前記並列フィードフォワード補償器は、前記制御信号に基づいて動作することにより、前記フィードバック制御が実現するものである。

[0011] 本願発明の第3の観点は、第1又は第2の観点の制御システムであって、前記制御対象及び前記並列フィードフォワード補償器を併せた伝達関数は、前記制御対象が有するむだ時間及び前記並列フィードフォワード補償器が有するむだ時間を含まず、相対次数が0又は1であり、最高位係数が正であり、かつ、最小位相系であるというASPR条件を満たすものである。

[0012] 本願発明の第4の観点は、第1から第3のいずれかの観点の制御システムであって、前記並列フィードフォワード補償器は、むだ時間を有し、前記制御対象に並列フィードフォワードで接続し、前記制御対象と併せた伝達関数から前記制御対象が有するむだ時間及び当該ASPR化補償器が有するむだ時間を除いたものが前記ASPR条件を満たすASPR化補償器と、前記制御器に並列フィードバックで接続し、前記制御対象が有するむだ時間及び前記ASPR化補償器が有するむだ時間を、前記制御器の制御ループの外側に出すためのスミス予測器とをまとめたものと等価であるものである。

[0013] 本願発明の第5の観点は、第4の観点の制御システムであって、前記制御対象が有するむだ時間及び前記ASPR化補償器が有するむだ時間がTであり、前記制御対象の伝達関数が $G(s)e^{-Ts}$ であり、前記ASPR化補償器の伝達関数が $F(s)e^{-Ts}$ である場合に、前記並列フィードフォワード補償器の伝達関数が、 $G(s) + F(s) - G(s)e^{-Ts}$ であるものである。

[0014] 本願発明の第6の観点は、むだ時間を有する制御対象に対する制御システムを設計する設計方法であって、むだ時間を有し、前記制御対象に並列フィードフォワードで接続する並列フィードフォワード補償器、並びに、前記制御対象及び前記並列フィードフォワード補償器に対してフィードバック制御を行う制御器を設計する制御器設計ステップを含むものである。

[0015] 本願発明の第7の観点は、むだ時間を有する制御対象に対する並列フィー

ドフォワード補償器であって、むだ時間を有し、前記制御対象に並列フィードフォワードで接続するものである。

[0016] なお、並列フィードフォワード補償器や制御器は、むだ時間を有する制御対象において、むだ時間の公称値（近似値）とアクチュエータ等のダイナミクスを含む制御対象構成要素の近似モデルを用いて得られたモデルに基づいて設計されたものであってもよい。

[0017] また、制御対象は、例えば、モーターや電磁弁のように、操作量を、変位、速度、力などの実際の物理量に変換する能動的な（ダイナミクスをもつ）装置である。むだ時間要素は、信号のゲインや位相の形は変化させずに、一定時間遅れて伝える要素である。アクチュエータ要素は、操作量を物理量に変換する要素でありダイナミクスをもつ。

### 発明の効果

[0018] 本願発明の各観点によれば、むだ時間を有する制御対象に対して、同様にむだ時間を有する並列フィードフォワード補償器を設けることにより、直接的にPFCを設計することが可能になる。そのため、系全体としてASPR化を実現することが可能となる。従来は、例えば、非特許文献3にあるように、スミス近似法を使っても、アクチュエータ等の付加的ダイナミクスを除き、むだ時間要素に対してのみ、ASPR化を実現するものであった。そのため、システム全体としての安定化は実現されていなかった。本願発明の各観点によれば、むだ時間要素だけでなく、アクチュエータ要素等も含めて、ASPR化を実現することができる。その結果、系全体としての安定化を実現することができる。

[0019] 特に、第3の観点にあるように、最終的に構成された制御系の性能は、むだ時間を除いた線形システムに対する制御系の性能により評価することができ、むだ時間を有する制御対象に対しても、むだ時間を含まない制御対象と同等の制御性能が得られ、安定した出力フィードバック形式の適応制御系を構成することが可能になる。

[0020] その具体的な一例は、第4及び第5の観点にあるように、制御対象に並列

フィードフォワードで接続したASPR化補償器によりASPR条件を満たすようにすることで、安定した出力フィードバック形式の適応制御系を構成できるようにし、さらに、スミス法により、むだ時間を制御ループの外側に出すことにより、むだ時間を含まない制御対象と同等の制御性能とすることが可能になるものと等価なものである。

### 図面の簡単な説明

- [0021] [図1]本願発明の実施の形態の一例である制御システムの概略ブロック図である。
- [図2]図1のむだ時間PFC5を設計するための基本概念を示す第1図である。
- [図3]図1のむだ時間PFC5を設計するための基本概念を示す第2図である。
- [図4]図1の制御システムの設計装置の一例を示す図である。(a)は、設計装置22の構成の一例を示すブロック図である。(b)は、設計装置22の動作の一例を示すフロー図である。
- [図5]むだ時間を2[sec]とした図1の制御システムの有用性を示す数値シミュレーション結果を示す図である。
- [図6]むだ時間を10[sec]とした図1の制御システムの有用性を示す数値シミュレーション結果を示す図である。
- [図7]むだ時間を30[sec]とした図1の制御システムの有用性を示す数値シミュレーション結果を示す図である。
- [図8]適応制御器を用いた場合の図1の制御システムの有用性を示す数値シミュレーション結果を示す図である。
- [図9]図1の制御システムの有用性を示すためのロックアップクラッチスリップシステムの一例を示すブロック図である。
- [図10]従来法による追従の数値シミュレーション結果を示す図である。
- [図11]図1の制御システムによる追従の数値シミュレーション結果を示す図である。

## 発明を実施するための形態

[0022] 以下では、図面を参照して、本願発明の実施例について説明する。なお、本願発明は、この実施例に限定されるものではない。

### 実施例

[0023] 図1は、本願発明の実施の形態の一例である制御システムの概略ブロック図である。制御システム1は、制御対象3（本願請求項の「制御対象」の一例）と、むだ時間PFC5（本願請求項の「並列フィードフォワード補償器」の一例）と、制御器7（本願請求項の「制御器」の一例）を備える。制御システム1の入力信号（目標値）を $r$ とし、出力信号を $y(t)$ とする。

[0024] 制御対象3は、むだ時間（遅れ時間）を有するものである。例えば、車両のトルクコンバータシステムなどである。以下では、制御対象3が有するむだ時間を $T$ とし、伝達関数を $G(s)e^{-Ts}$ とする。（ $G(s)$ の部分は、制御対象のうち、むだ時間要素を除いたすべての構成要素である。これは、アクチュエータ要素等のダイナミクス（動特性）を含む要素であり、本願請求項の「動特性要素」の一例である。 $e^{-Ts}$ の部分が、本願請求項の「むだ時間要素」の一例である。）制御対象3の入力信号を $u(t)$ とし、出力信号を $y_t(t)$ とする。従来のPFC設計では、このような、直接的にむだ時間を有する制御対象全体に対して、PFCを設計することはできなかった。

[0025] むだ時間PFC5は、むだ時間を有し、制御対象3に並列フィードフォワードで接続するPFCである。むだ時間PFC5の入力信号は $u(t)$ であり、出力信号を $p(t)$ とする。伝達関数を $G_{PFC}$ とする。 $y(t)$ は、 $y_t(t) + p(t)$ である。具体的な設計の一例については、図2及び図3を参考に説明する。

[0026] 制御器7は、制御対象3及びむだ時間PFC5に対して、出力フィードバックによる適応制御を行うものである。制御器7への入力信号を $e$  ( $e = r - y(t)$ )とする。制御器7の出力信号は $u(t)$ である。制御器7の伝達関数を $C$ とする。出力フィードバックに基づく適応制御は、制御対象となるシステムがASPR条件を満たす場合に、安定して実現することができる。



ここで、ASPR条件は、相対次数が0か1であり、最高位計数が正であり、かつ、最小位相系であることである。制御対象3は、APPR条件を満たすとは限らない。そのため、並列フィードフォワード補償器であるむだ時間PFC5を導入することにより、制御器7の制御対象がASPR条件を満たすようにする。さらに、スミス法を利用することにより、むだ時間を制御ループの外側に出し、むだ時間を含まない制御対象と同等の制御性能とする。すなわち、以下に示すむだ時間PFC5の一例は、スミス法の考えを利用したPFCの設計により、実現するものである。

[0027] 図2(a)は、本実施例における基本概念を示す図である。図2(a)のシステムは、入力信号(目標値)が $r$ であり、出力信号を $y_a(t)$ とする。図2(a)のシステムは、制御対象3に並列フィードフォワードでASPR化補償器11(本願請求項の「ASPR化補償器」の一例)(伝達関数は、 $F(s) \cdot e^{-Ts}$ )を備える。ASPR化補償器11の入力信号は $u(t)$ であり、出力信号を $p_1(t)$ とする。 $G(s) + F(s)$ は、ASPR条件を満たすとする。

[0028] さらに、図2(a)のシステムは、制御器7の出力フィードバックとしてスミス予測器13(本願請求項の「スミス予測器」の一例)(伝達関数は、 $P(s)$ )を備える。スミス予測器13の入力信号は $u(t)$ であり、出力信号を $p_2(t)$ とする

[0029]  $G_a(s)$ を式(1)により定義する。そうすると、図2(a)は、図2(b)と表すことができる。すなわち、制御対象3とASPR化補償器11をまとめ、むだ時間ASPR系15と表記する。図2(b)より、 $r$ から $y_a(t)$ までの伝達関数を $G_{ya}(s)$ とおくと式(2)の関係式を導出することができる。

[0030] 図2(b)のシステムを対象にスミス法を適用し、スミス予測器13の $P(s)$ を式(3)とする。そうすると、式(2)は、式(4)と表すことができる。よって、特性方程式からむだ時間を除去することができる。図2(c)は、これを図示したものである。すなわち、目標値変化のみに対する等価制御系は

、図2(c)のように図示することができる。図2(c)では、制御器7の制御対象は、むだ時間ASPR系15の伝達関数からむだ時間を除いたASPR系17であり、制御ループの外に、むだ時間19がある。図2(c)より、むだ時間19を制御ループの外側に出し、むだ時間を含まない制御対象と同等の制御性能とすることができることが分かる。

[0031] 図2(a)において、信号eは、 $e = r - y_a(t) + p_2(t)$ である。よって、 $y(t)$ を $y_a(t) - p_2(t)$ とすると、図3(a)と図示することができる。すなわち、図2(a)のスミス予測器13は、図3(a)の予測器21として、制御対象3に並列フィードフォワードに接続することができる。よって、図3のASPR化補償器11と予測器21とをまとめると、図3(b)のむだ時間PFC5を構成することができる。すなわち、図3(b)より、むだ時間PFC5の伝達関数は、式(5)と表現することができる。すなわち、 $G_{PFC} = G(s) + F(s) - G(s)e^{-Ts}$ である。(  $e^{-Ts}$ の部分が、本願請求項の「補償むだ時間要素」の一例であり、その他の部分が、本願請求項の「補償要素」の一例である。)

[0032] 図3(b)より、制御器7の制御対象は、 $G(s) + F(s)$ であり、これは、ASPR条件を満足する。よって、出力フィードバックに基づく適応制御が実現可能となる。

[0033] [数1]

$$G_a(s) = G(s) + F(s) \quad (1)$$

$$G_{ya}(s) = \frac{\frac{C}{1-CP(s)} G_a(s) e^{-Ts}}{1 + \frac{C}{1-CP(s)} G_a(s) e^{-Ts}} = \frac{CG_a(s) e^{-Ts}}{1 - CP(s) + CG_a(s) e^{-Ts}} \quad (2)$$

$$P(s) = G_a(s) e^{-Ts} - G_a(s) \quad (3)$$

$$G_{ya}(s) = \frac{CG_a(s)}{1 + CG_a(s)} e^{-Ts} \quad (4)$$

$$\begin{aligned} G_{PFC} &= F(s) e^{-Ts} - P(s) \\ &= F(s) e^{-Ts} - (G_a(s) e^{-Ts} - G_a(s)) \\ &= G_a(s) - G(s) e^{-Ts} \end{aligned} \quad (5)$$

[0034] 図4は、本願発明に係る制御システムの設計装置の一例を示す図である。

(a) は、設計装置 22 の構成の一例を示すブロック図である。(b) は、設計装置 22 の動作の一例を示すフロー図である。

[0035] 図 4 (a) を参照して、設計装置 22 の構成の一例について説明する。設計装置 22 は、入力部 23 と、制御対象記憶部 25 と、ASPR 化補償器設計部 27 と、ASPR 化補償器記憶部 29 と、スミス予測器設計部 31 と、スミス予測器記憶部 33 と、むだ時間 PFC 設計部 35 と、むだ時間 PFC 記憶部 37 と、制御器設計部 39 と、制御器記憶部 41 を備える。

[0036] 図 4 (b) を参照して、設計装置 22 の動作の一例について説明する。入力部 23 により、制御対象についての情報が入力される (ステップ ST1)。制御対象についての情報は、例えば、伝達関数である。制御対象記憶部 25 は、制御対象についての情報を記憶する。制御対象についての情報は、複数の要素に分けられる。複数の要素には、少なくとも、アクチュエータ要素と、むだ時間要素が含まれる。

[0037] ASPR 化補償器設計部 27 は、ASPR 化補償器を設計する (ステップ ST2)。ASPR 化補償器設計部 27 は、ASPR 化補償器を、制御対象からむだ時間要素を除いたものと ASPR 化補償器からむだ時間要素を除いたものを加算したものが ASPR 条件を満たすように設計する。ASPR 化補償器記憶部 29 は、ASPR 化補償器についての情報を記憶する (ステップ ST2)。

[0038] スミス予測器設計部 31 は、スミス予測器を設計する (ステップ ST3)。スミス予測器設計部 31 は、制御対象と ASPR 化補償器を併せたものを対象にスミス法を適用し、スミス予測器を設計する。スミス予測器記憶部 33 は、スミス予測器についての情報を記憶する。

[0039] むだ時間 PFC 設計部 35 は、設計された ASPR 化補償器及びスミス予測器から、むだ時間 PFC を設計する (ステップ ST4)。むだ時間 PFC 記憶部 37 は、むだ時間 PFC についての情報を記憶する。

[0040] 制御器設計部 39 は、フィードバック制御を実現する制御器を設計する (ステップ ST5)。制御器記憶部 41 は、制御器についての情報を記憶する

。

[0041] 以下では、図1のむだ時間PFC5の有用性について、数値シミュレーションにより、制御対象3を同定し、その同定誤差により評価する。図5～図11を参照して説明する。

[0042] 図5は、図1のシステムの有用性を示す数値シミュレーションの結果を示す図である。制御対象3は、 $G(s) = 1 / (100s^2 + 10s + 1)$ である。ASPR化補償器11は、 $F(s) = 0.01 / (s + 1)$ である。むだ時間は、 $T = 2$  [sec]である。目標モデルは、 $r(s) = 0.1 / (s + 0.1)$ と与え、大きさ1のステップ応答を目標応答とする。シミュレーション時間は、 $simT = 100$  [sec]である。図5は、適応出力フィードバック手法を適用した結果である。波線は目標値を示し、実線が出力値を示す。ほぼ目標値追従を実現することができている。図6及び図7は、それぞれ、むだ時間を $T = 10$  [sec]及び $T = 30$  [sec]としたシステムに対する結果である。むだ時間の大きさに関係なく良好な結果となっている。なお、図8は、後述の適応制御器(式(6))を用いた場合の結果( $T = 2$  [sec])を示す。この場合、定常特性も改善できる。

[0043] 図9は、ロックアップクラッチスリップ制御への応用を説明するための図である。図9は、ロックアップクラッチスリップシステム(以下、「L-upシステム」という。)の一例を示すブロック図である。図9のL-up制御システムの制御器方程式は、式(6)で表される。

[0044] [数2]

$$\begin{aligned}
 u(t) &= u_e(t) + v(t) \\
 u_e(t) &= -k(t)\bar{e}_a(t) \\
 v(t) &= \hat{W}(t)^T S(\omega) \\
 \dot{k}(t) &= \gamma \bar{e}_a(t) - \sigma k(t), \quad \gamma > 0, \quad \sigma > 0 \\
 \dot{\hat{W}}(t) &= -\Gamma S(\omega) - \sigma \hat{W}(t), \quad \Gamma > 0, \quad \sigma > 0
 \end{aligned}
 \tag{6}$$

[0045] 図10及び図11は、L-upシステムの制御について、従来法と本願発明の手法を比較する図である。従来法は、PID制御によるものである。L-upシステムは、変動が大きく、そのため、PID制御以外の従来法では

、むだ時間のない場合はPID制御よりも性能が良くても、むだ時間が存在する場合は、発散等の問題が生じることとなった。そのため、Loopシステムのように変動が大きくかつむだ時間の存在する場合には、PID制御が用いられてきた。

[0046] 図10は、従来法の追従を示す図であり、図11は、本願発明の手法を示す図である。図10及び図11で、横軸は時間であり、縦軸は出力である。

(a)は800rpmでの、(b)は1200rpmでの、(c)は1600rpmでのシミュレーション結果を示す。図10にあるように、従来法では、高回転になるほど追従が困難になる。それに対し、本願発明の手法では、高回転でも、素早い追従が実現できている。

### 産業上の利用可能性

[0047] 本願発明は、制御対象がむだ時間を含むものに利用することができ、例えば、機械システムやプロセス系の制御（例えば、ロックアップ機構付トルクコンバータを有する車両のロックアップクラッチスリップ制御など）などに利用可能である。

### 符号の説明

[0048] 1 制御システム、3 制御対象、5 むだ時間PFC、7 制御器、11 ASPR化補償器、13 スミス予測器、15 むだ時間ASPR系、17 ASPR系、19 むだ時間、21 予測器、22 設計装置、23 入力部、25 制御対象記憶部、27 ASPR化補償器設計部、29 ASPR化補償器記憶部、31 スミス予測器設計部、33 スミス予測器記憶部、35 むだ時間PFC設計部、37 むだ時間PFC記憶部、39 制御器設計部、41 制御器記憶部

## 請求の範囲

- [請求項1]           むだ時間を有する制御対象に対する制御システムであって、  
                  むだ時間を有し、前記制御対象に並列フィードフォワードで接続する並列フィードフォワード補償器と、  
                  前記制御対象及び前記並列フィードフォワード補償器に対してフィードバック制御を行う制御器を備える制御システム。
- [請求項2]           前記制御対象は、動特性を有する動特性要素とむだ時間要素を含むものであり、  
                  前記並列フィードフォワード補償器は、補償要素及び補償むだ時間要素を含み、前記むだ時間要素だけでなく前記動特性要素にも並列接続するものであり、  
                  前記制御器が、前記制御対象の出力及び前記並列フィードフォワード補償器の出力に基づき、制御信号を生成し、  
                  前記制御対象及び前記並列フィードフォワード補償器は、前記制御信号に基づいて動作することにより、前記フィードバック制御が実現する、請求項1記載の制御システム。
- [請求項3]           前記制御対象及び前記並列フィードフォワード補償器を併せた伝達関数は、前記制御対象が有するむだ時間及び前記並列フィードフォワード補償器が有するむだ時間を含まず、相対次数が0又は1であり、最高位係数が正であり、かつ、最小位相系であるというASPR条件を満たす、請求項1又は2に記載の制御システム。
- [請求項4]           前記並列フィードフォワード補償器は、  
                  むだ時間を有し、前記制御対象に並列フィードフォワードで接続し、前記制御対象と併せた伝達関数から前記制御対象が有するむだ時間及び当該ASPR化補償器が有するむだ時間を除いたものが前記ASPR条件を満たすASPR化補償器と、  
                  前記制御器に並列フィードバックで接続し、前記制御対象が有するむだ時間及び前記ASPR化補償器が有するむだ時間を、前記制御

器の制御ループの外側に出すためのスミス予測器とをまとめたものと等価である、請求項 1 から 3 のいずれかに記載の制御システム。

[請求項5] 前記制御対象が有するむだ時間及び前記 A S P R 化補償器が有するむだ時間が  $T$  であり、

前記制御対象の伝達関数が  $G(s) e^{-Ts}$  であり、

前記 A S P R 化補償器の伝達関数が  $F(s) e^{-Ts}$  である場合に、

前記並列フィードフォワード補償器の伝達関数は、 $G(s) + F(s) - G(s) e^{-Ts}$  である、請求項 4 記載の制御システム。

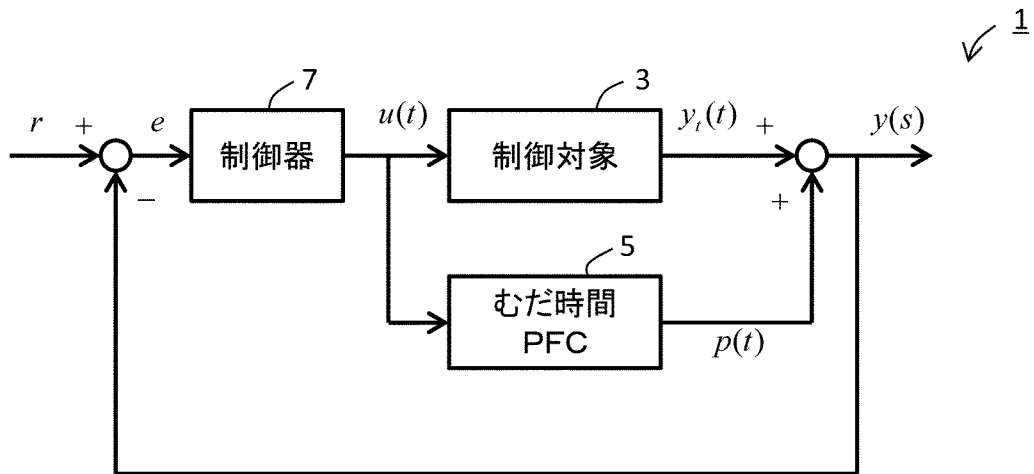
[請求項6] むだ時間を有する制御対象に対する制御システムを設計する設計方法であって、

むだ時間を有し、前記制御対象に並列フィードフォワードで接続する並列フィードフォワード補償器、並びに、前記制御対象及び前記並列フィードフォワード補償器に対してフィードバック制御を行う制御器を設計する設計ステップを含む設計方法。

[請求項7] むだ時間を有する制御対象に対する並列フィードフォワード補償器であって、

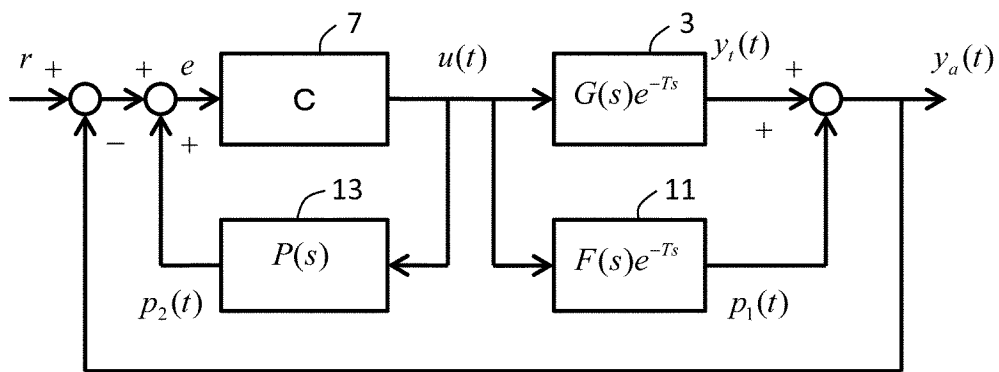
むだ時間を有し、前記制御対象に並列フィードフォワードで接続する並列フィードフォワード補償器。

[図1]

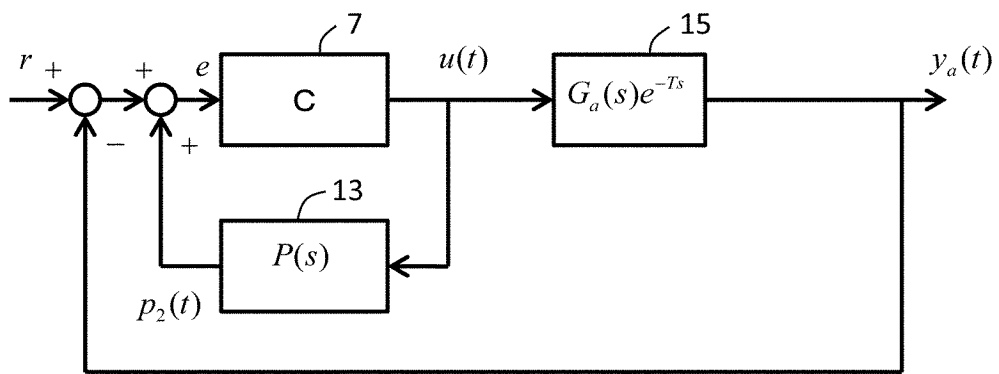




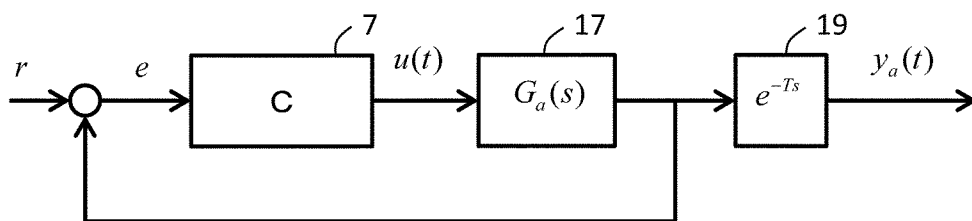
[図2]



(a)

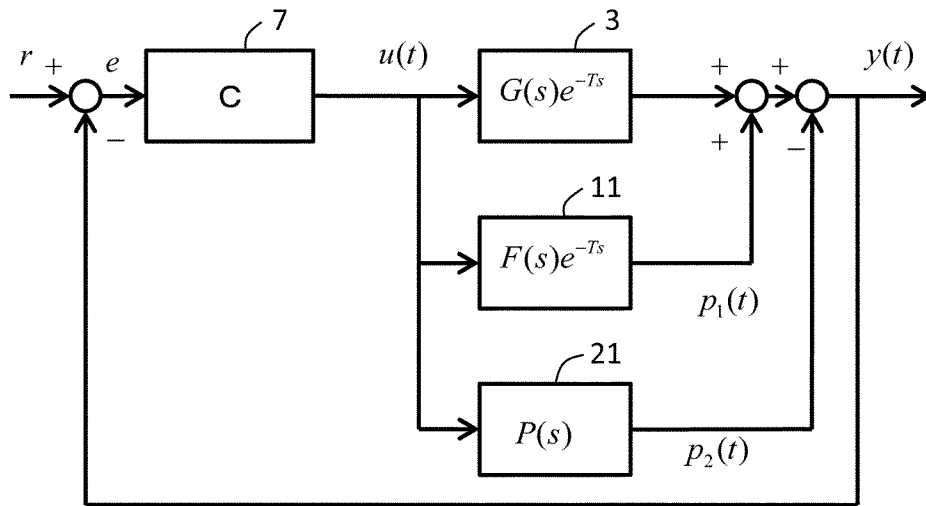


(b)

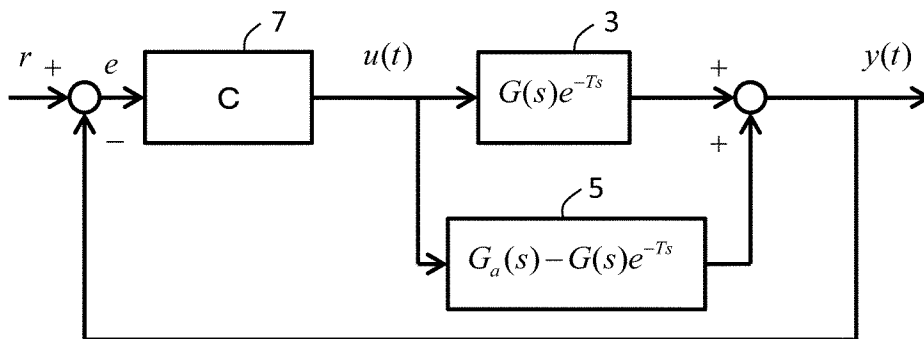


(c)

[図3]

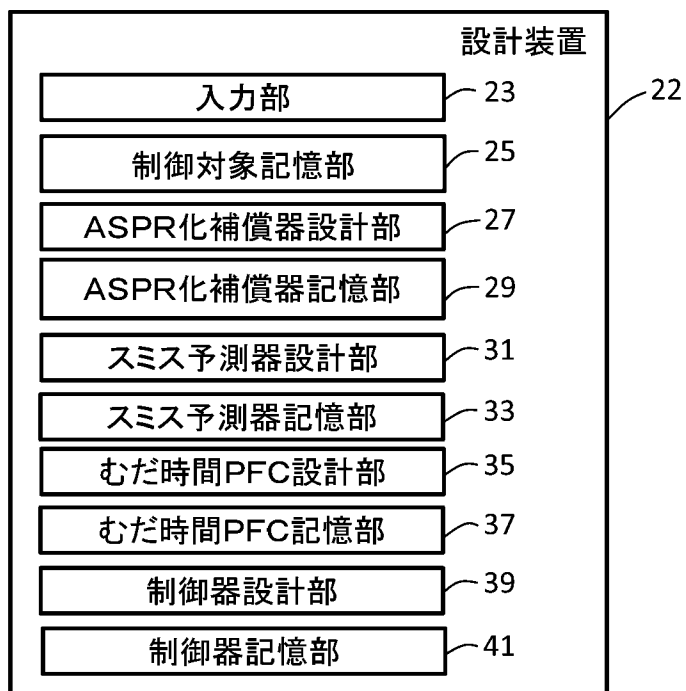


(a)

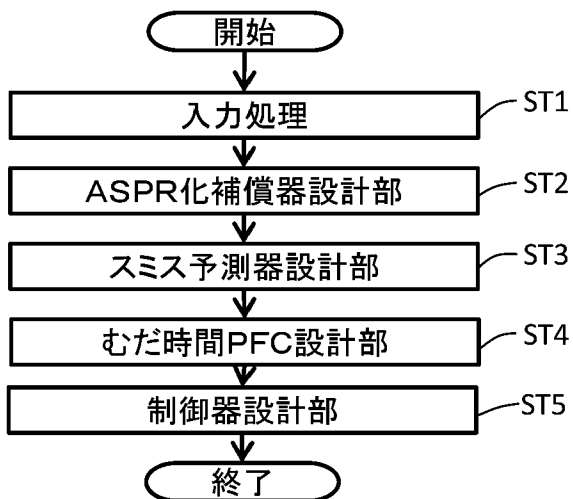


(b)

[図4]

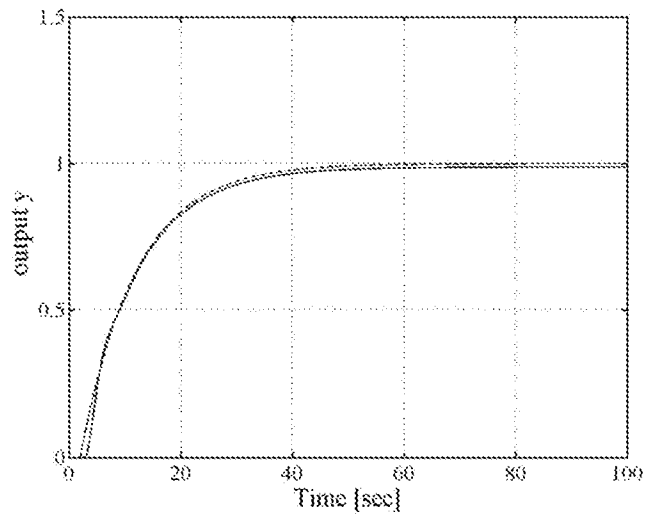


(a)

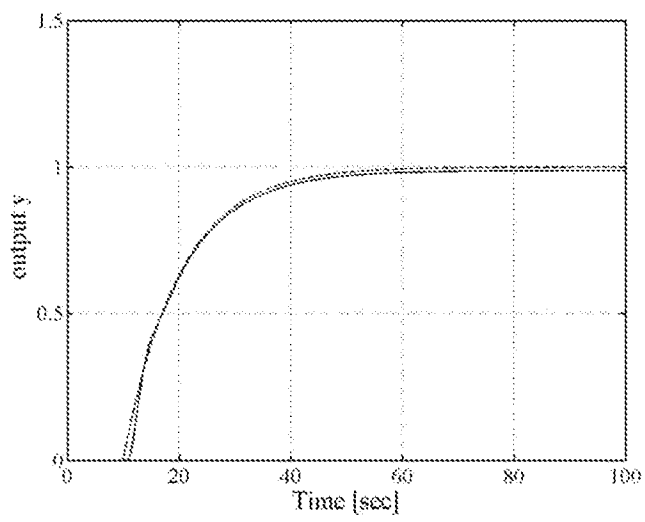


(b)

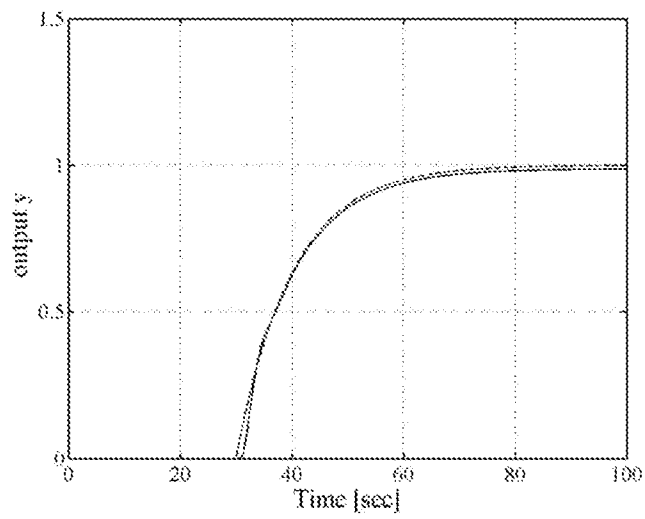
[図5]



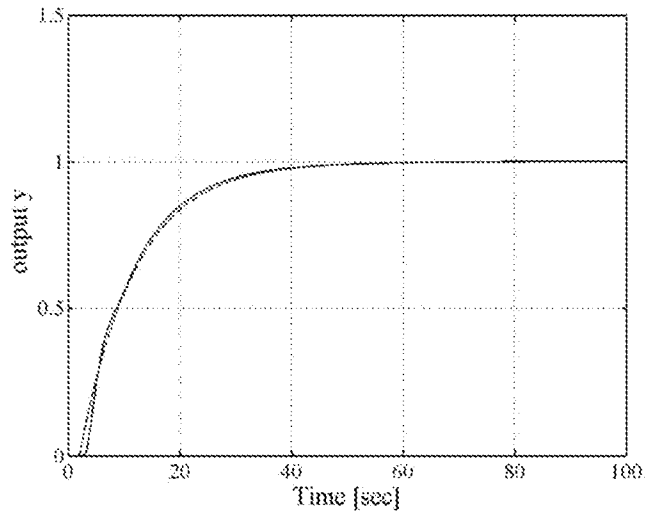
[図6]



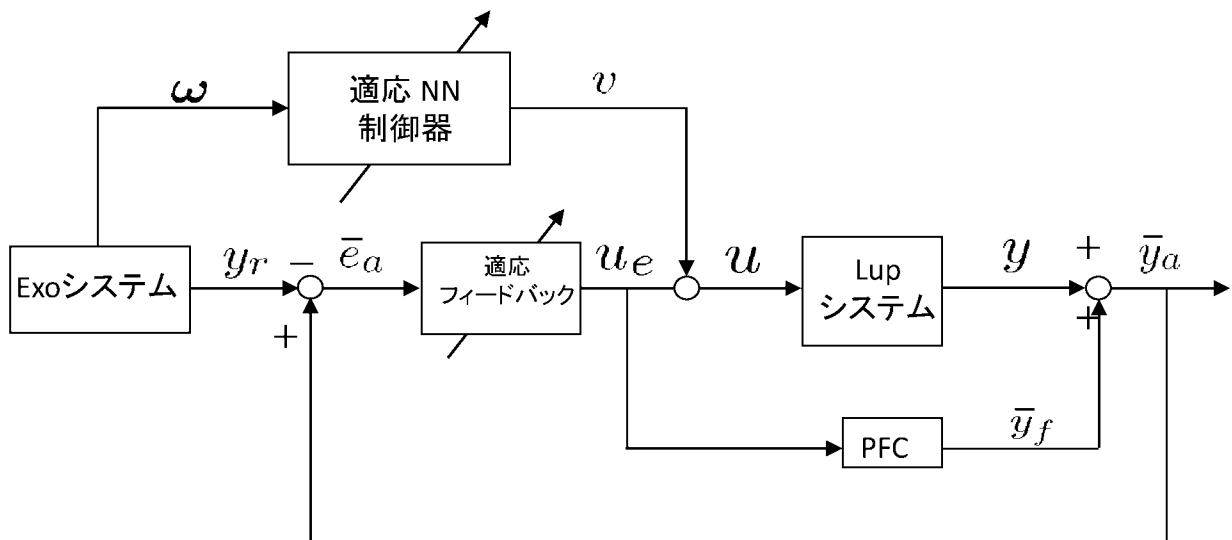
[図7]



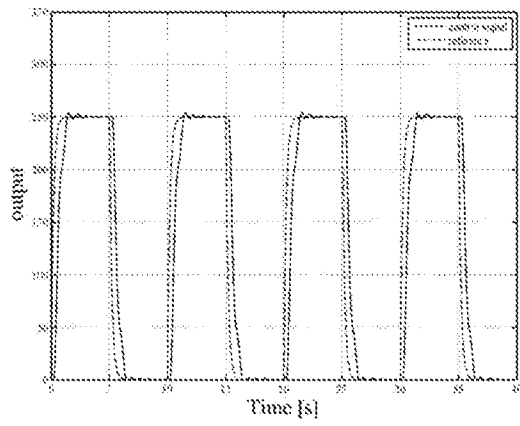
[図8]



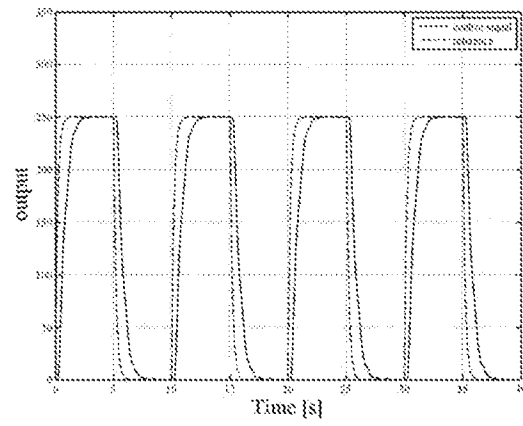
[図9]



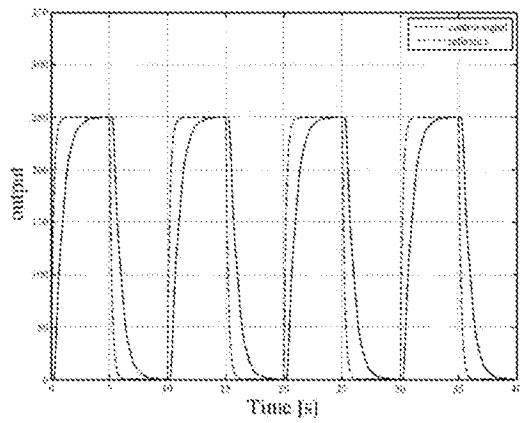
[図10]



(a)

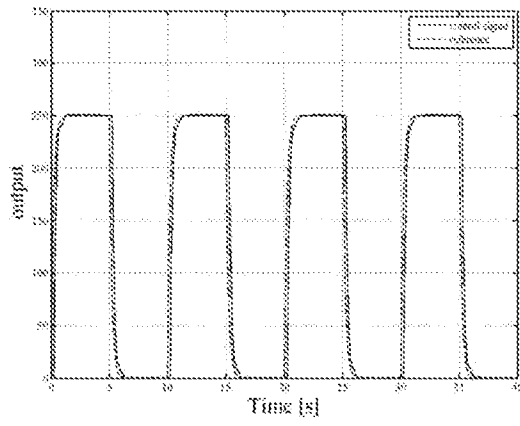


(b)

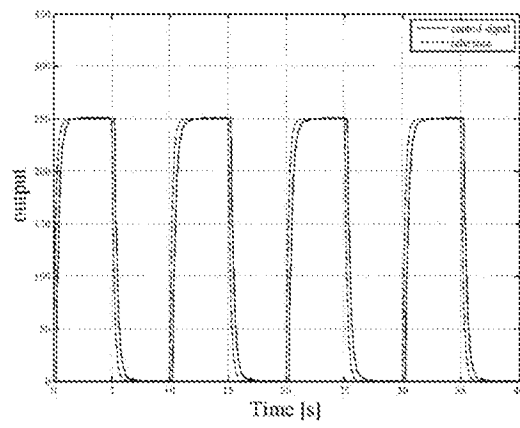


(c)

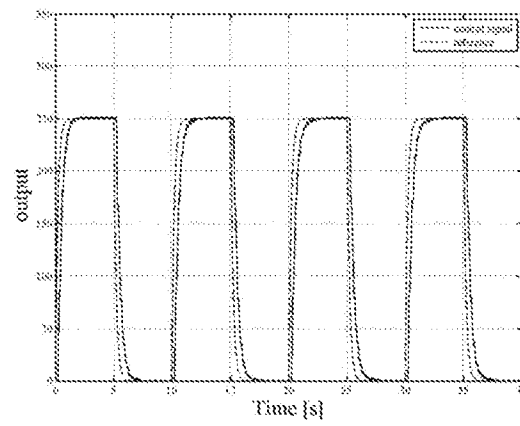
[11]



(a)



(b)



(c)

**INTERNATIONAL SEARCH REPORT**

International application No.  
PCT/JP2013/066097

**A. CLASSIFICATION OF SUBJECT MATTER**  
G05B11/36(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
G05B11/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2008/018496 A1 (National University Corporation Kumamoto University), 14 February 2008 (14.02.2008), paragraphs [0027] to [0063]; fig. 1 to 5 & JP 4982905 B2	1-7
A	Hirofumi OTSUKA, Ikuro MIZUMOTO, Zenta IWAI, "A Discrete SAC System with Parallel Feedforward Compensators", Transactions of the Society of Instrument and Control Engineers, 28 February 1998 (28.02.1998), vol.34, no.2, pages 96 to 104	1-7

Further documents are listed in the continuation of Box C.       See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 06 September, 2013 (06.09.13)	Date of mailing of the international search report 17 September, 2013 (17.09.13)
--	---

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.



A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G05B11/36(2006.01)i										
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G05B11/36										
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2013年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2013年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2013年</td> </tr> </table>			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2013年	日本国実用新案登録公報	1996-2013年	日本国登録実用新案公報	1994-2013年
日本国実用新案公報	1922-1996年									
日本国公開実用新案公報	1971-2013年									
日本国実用新案登録公報	1996-2013年									
日本国登録実用新案公報	1994-2013年									
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)										
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
A	WO 2008/018496 A1 (国立大学法人熊本大学) 2008.02.14, [0027] - [0063], 図1-5 & JP 4982905 B2	1-7								
A	大塚 弘文, 水本 郁朗, 岩井 善太, 並列フィードフォワード補償器 を併用する離散時間SAC系の一構成法, 計測自動制御学会論文集, 1998.02.28, 第34巻, 第2号, p. 96-104	1-7								
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。										
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献										
国際調査を完了した日 06.09.2013	国際調査報告の発送日 17.09.2013									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 稲垣 浩司 電話番号 03-3581-1101 内線 3324	3U 9556								