

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014年8月14日(14.08.2014)



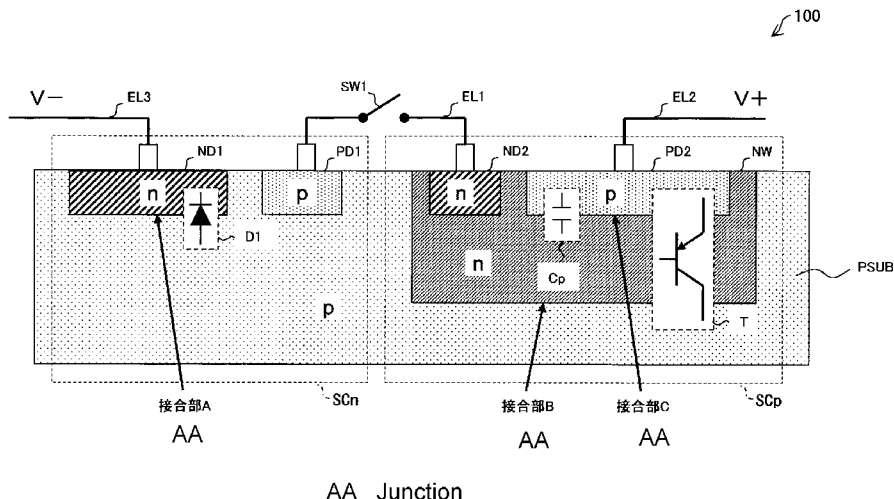
(10) 国際公開番号
WO 2014/123062 A1

- (51) 国際特許分類:
H01L 31/04 (2014.01) H01L 27/04 (2006.01)
H01L 21/822 (2006.01)
- (21) 国際出願番号: PCT/JP2014/052112
- (22) 国際出願日: 2014年1月30日(30.01.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-020277 2013年2月5日(05.02.2013) JP
- (71) 出願人: 国立大学法人京都大学(KYOTO UNIVERSITY) [JP/JP]; 〒6068501 京都府京都市左京区吉田本町36番地1 Kyoto (JP).
- (72) 発明者: 越智 裕之(OCHI, Hiroyuki); 〒6068501 京都府京都市左京区吉田本町36-1 国立大学法人京都大学大学院情報学研究所内 Kyoto (JP). 佐藤 高史(SATO, Takashi); 〒6068501 京都府京都市左京区吉田本町36-1 国立大学法人京都大学大学院情報学研究所内 Kyoto (JP). 池邊卓(IKEBE, Suguru); 〒6068501 京都府京都市左京区吉田本町36-1 国立大学法人京都大学大学院情報学研究所内 Kyoto (JP).
- (74) 代理人: 特許業務法人三枝国際特許事務所(SAE-GUSA & PARTNERS); 〒5410045 大阪府大阪市中央区道修町1-7-1 北浜TNKビル Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: SOLAR CELL, COMPOSITE SOLAR CELL, AND INTEGRATED CIRCUIT

(54) 発明の名称: 太陽電池、複合太陽電池および集積回路



(57) Abstract: A solar cell (100) is provided with a p-substrate (PSUB), a p-diffusion layer (PD1) formed on the p-substrate (PSUB), an n-well (NW) formed on the p-substrate (PSUB), an n-diffusion layer (ND2) formed on the n-well (NW), a p-diffusion layer (PD2) formed on the n-well (NW), an electrode (EL1) connecting the p-diffusion layer (PD1) and the n-diffusion layer (ND2), and a switch (SW1) for turning the connection on and off using the electrode (EL1).

(57) 要約: 太陽電池(100)は、p基板(PSUB)と、p基板(PSUB)上に形成されたp拡散層(PD1)と、p基板(PSUB)上に形成されたnウェル(NW)と、nウェル(NW)上に形成されたn拡散層(ND2)と、nウェル(NW)上に形成されたp拡散層(PD2)と、p拡散層(PD1)とn拡散層(ND2)とを接続する電極(EL1)と、電極(EL1)による接続をON/OFFするスイッチ(SW1)とを備えている。



WO 2014/123062 A1

添付公開書類:

- 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：太陽電池、複合太陽電池および集積回路

技術分野

[0001] 本発明は、太陽電池に関するものであり、特に、集積回路上に形成されるオンチップ太陽電池に関する。

背景技術

[0002] 近年、空間に無数に配置されたセンサノードを用いて空間内の様々な情報を収集し管理するセンサネットワークが注目されており、環境（例えば放射線量）、動植物のモニタリング、農業、FA、防災等への応用が期待されている。このセンサネットワークの実用化に向けて、センサノードのバッテリーの充電や交換といったパワーメンテナンスが大きな課題となっている。その一方で、風力、振動、温度差、電磁波、太陽光といったエネルギーを利用して自己発電を行うエネルギーハーベスティングの研究開発が盛んに行われており、特にこれをセンサノードに利用するマイクロエネルギーハーベスティングは、今後ますます重要になると考えられる。

[0003] 特に太陽光を利用して発電を行う太陽電池は、機械部品を用いない単純な構造からなり、単位面積当たりの生成エネルギー量も比較的多いため、マイクロエネルギーハーベスティングのためのエネルギー源として注目されている。また太陽電池は、一般的なCMOSプロセスを用いてシリコン基板上に実装することも容易であり、これによって、電源を内蔵したセンサノードを外付け部品のない単一のLSIとして実現することも可能である。そのため、超小型軽量化や、アセンブリコストの大幅な削減が期待できる。

[0004] 太陽電池はp型半導体とn型半導体とを接合したダイオードと同様の構造を有しており、pn接合近傍に光が入ることにより、光起電力効果によって、p型半導体側が正極、n型半導体側が負極の電池として機能する。集積回路上に形成されるオンチップ太陽電池には、大別して図20(a)に示す及び(b)に示す2種類の太陽電池がある。

[0005] 図20(a)に示す太陽電池SC_nは、p基板PSUB、p基板PSUB上に形成されたp拡散層PD1およびn拡散層ND1を備えている。すなわち、太陽電池SC_nは、p基板上に直接拡散層を形成した構造を有しており、本明細書では、当該構造を有する太陽電池を「n型太陽電池」と称する。n型太陽電池SC_nは、p基板PSUBとn拡散層ND1とのpn接合に光が当たることにより発電する。

[0006] 図20(b)に示す太陽電池SC_pは、p基板PSUB、p基板PSUB上に形成されたnウェルNW、nウェルNW上に形成されたp拡散層PD2およびn拡散層ND2を備えている。すなわち、太陽電池SC_pは、p基板上にウェルを介して拡散層を形成した構造を有しており、本明細書では、当該構造を有する太陽電池を「p型太陽電池」と称する。p型太陽電池SC_pは、nウェルNWとp拡散層PD2とのpn接合に光が当たることにより発電する。

[0007] これらの太陽電池SC_n・SC_pの単体の出力電圧は、原理的にpn接合で形成されるダイオードの閾値電圧より小さくなるため、0.3~0.6V程度である。そのため、閾値電圧を超える出力電圧を得るために、複数の太陽電池を直列接続することが考えられる。

[0008] 図21(a)は、従来の太陽電池700の構成を示す図であり、図21(b)は、太陽電池700の等価回路図である。図21(a)に示すように、太陽電池700は、同一のp基板PSUB上に形成された2つのn型太陽電池SC_nを直列接続して構成されている。

[0009] しかしながら、図21(b)に示すように、一方のn型太陽電池SC_nのpn接合ダイオードD1がp基板PSUBを介して短絡される。そのため、n型太陽電池SC_n同士を同一基板上で直列接続することはできない。

[0010] 図22(a)は、従来の太陽電池800の構成を示す図であり、図22(b)は、太陽電池800の等価回路図である。図22(a)に示すように、太陽電池800は、同一のp基板PSUB上に形成された2つのp型太陽電池SC_pを直列接続して構成されている。しかしながら、p型太陽電池SC

pでは、nウェルNWとp拡散層PD2との間のpn接合ダイオードD2だけでなく、p基板PSUBとnウェルNWとの間の寄生ダイオードD3も存在する。

[0011] そのため、図22(b)に示すように、2つの寄生ダイオードD3のアノードがp基板PSUBを介して短絡する。また、寄生ダイオードD3が発電すると、2つの寄生ダイオードD3は、一方のpn接合ダイオードD2のアノードとカソードとを等電位にするように機能してしまう。そのため、p型太陽電池SCp同士を同一基板上で直列接続することはできない。

[0012] そこで、複数の太陽電池のpn接合ダイオード同士が基板を介して短絡するのを防ぐために、絶縁性の高いSOI基板上に複数の太陽電池を形成することが提案されている（非特許文献1）。しかしながら、SOI基板はバルク基板に比べてコストが高い上に、太陽電池の発電効率が著しく低いという問題がある。

[0013] これに対し、異なる種類の太陽電池同士を直列接続した太陽電池が提案されている（特許文献1、非特許文献2及び3）。その構成例を図23に示す。

[0014] 図23(a)は、従来の太陽電池900の構成を示す図であり、図23(b)は、太陽電池900の等価回路図である。図23(a)に示すように、太陽電池900は、同一のp基板PSUB上に形成されたn型太陽電池SCnとp型太陽電池SCpとを直列接続して構成されている。図23(b)に示すように、p型太陽電池SCpのp基板PSUBとnウェルNWとの間に発生する寄生ダイオードD3が短絡しているので、寄生ダイオードD3は太陽電池900の出力電圧に影響を与えない。

先行技術文献

特許文献

[0015] 特許文献1：米国特許第7,098,394号明細書

非特許文献

[0016] 非特許文献1：新山太郎、外2名、「オンチップ太陽電池駆動 287mV、

13. 「3MHzリングオシレータ」、2007年電子情報通信学会ソサイエティ大会エレクトロニクス講演論文集2、2007年9月、p. 91

非特許文献2: Y. Arima and M. Ehara, “On-chip solar battery structure for CMOS LSI”、2006年7月、IEICE Electronics Express、vol3、no. 13、pp.287-291

非特許文献3: F. Horiguchi, “Integration of series-connected on-chip solar battery in a triple-well CMOS LSI”、2011年9月、in Proc. of the European Solid-State Device Research Conference (ESSDERC 2011)、pp.371-374

発明の概要

発明が解決しようとする課題

[0017] しかしながら、図24に示すように、太陽電池900のp型太陽電池SCpでは、p拡散層PD2、nウェルNWおよびp基板PSUBが寄生バイポーラトランジスタTとして働くため、p拡散層PD2からp基板PSUBにコレクタ電流が流れる。このため、p型太陽電池SCpの光電流の大半がp基板PSUB側に流れ、太陽電池900の実際の実出力電流は、寄生バイポーラトランジスタTが形成されないと仮定した場合の太陽電池900の理論上の出力電流の1/5~1/10程度である。このように、太陽電池900には寄生バイポーラトランジスタTが存在するため、p型太陽電池SCpの発電が妨げられ、発電効率が大幅に低下してしまう。

[0018] なお、外付け部品を用いずにチップ上でより高電圧を発生させる方法として、DC-DCコンバータを混載させることも考えられる。しかしながら、DC-DCコンバータがチョークコンバータ方式、チャージポンプ方式のいずれの場合でも、

- ・オンチップ太陽電池で得られる電圧がMOSトランジスタの閾値電圧程度の低電圧であり、チャネル抵抗が大きい、

- ・チップ上に形成できるインダクタンスあるいは容量の値が非常に小さいため、昇圧回路を非常に高い周波数で動作させる必要がある、

といった理由により、著しく効率が悪いという問題がある。

[0019] 以上のように、従来の技術では、シリコン基板上に実装された太陽電池から高電圧を取り出すことは容易ではなかった。

[0020] 本発明は、上記課題を解決するためになされたものであって、高電圧を高効率に取り出すことが可能な太陽電池を提供することを目的とする。

課題を解決するための手段

[0021] 本発明に係る太陽電池は、上記課題を解決するためになされたものであり、

第1導電型の半導体層と、
前記半導体層上に形成された第1導電型の第1拡散層と、
前記半導体層上に形成された第1導電型と逆の第2導電型のウェルと、
前記ウェル上に形成された第2導電型の第2拡散層と、
前記ウェル上に形成された第1導電型の第3拡散層と、
第1拡散層と第2拡散層とを接続する接続手段と、
前記接続手段による接続をON/OFFするスイッチと
を備える。

[0022] このような構成によれば、スイッチがOFFの状態では太陽電池に光を照射すると、ウェルと第3拡散層との接合部に形成された寄生容量が充電される。一方、半導体層、ウェルおよび第3拡散層に形成される寄生バイポーラトランジスタは、コレクタ電位がエミッタ電位と同じ（あるいはそれより高い）ため、コレクタ電流が流れることはない。続いて、光を照射したままスイッチをONすると、ウェルの電位が上昇するので、第3拡散層の電位（出力電圧）も上昇する。さらに、スイッチがONの状態を維持すると、寄生バイポーラトランジスタのコレクタ電流が流れ始める。ここで、第3拡散層に接続された負荷に流れる電流と上記コレクタ電流の和が太陽電池で生成される光電流を上回った場合でも、寄生容量が電荷を蓄えているため、すぐには出力電圧が下がらない。つまり、一時的に高電圧が出力される。その後、寄生容量が放電されるにつれ、出力電圧が低下する。出力電圧がある程度低下し

てからスイッチをOFFすると、寄生バイポーラトランジスタは機能しなくなる。また、出力電圧は一旦半導体層よりも低くなるが、ウェルと第3拡散層との間の起電力により寄生容量が充電される。これにより、数 μ 秒後に、スイッチをONすることにより、再び第3拡散層から一時的に高電圧が出力される。

[0023] 以上のように、スイッチのON/OFFを繰り返すことにより、太陽電池から断続的に高電圧が出力される。したがって、太陽電池から高電圧を高効率に取り出すことができる。

[0024] また、上記太陽電池において、第1導電型はp型であり、第2導電型はn型であり、前記半導体層はp基板であることが好ましい。これにより、太陽電池をp基板を使用したダブルウェルプロセスによって形成することができる。

[0025] また、上記太陽電池において、前記スイッチは、MOSトランジスタで構成されていることが好ましい。これにより、太陽電池を小面積の集積回路に形成することが容易となる。

[0026] また、上記太陽電池において、前記スイッチをON/OFF制御するスイッチ制御回路を備えることが好ましい。これにより、スイッチを自動的にON/OFFすることができる。

[0027] また、上記太陽電池において、前記スイッチ制御回路は、前記スイッチを一定の周期でON/OFF制御する発振回路であることが好ましい。これにより、リングオシレータ等の周知の発振回路で、スイッチをON/OFFすることができる。

[0028] また、上記太陽電池において、前記太陽電池の出力電圧を昇圧する昇圧回路をさらに備えることが好ましい。これにより、さらに高い電圧を太陽電池から出力させることができる。

[0029] 本発明に係る複合太陽電池は、
複数の本発明に係る太陽電池と、
各太陽電池の起電力を順次出力させる出力制御回路と

を備える。

[0030] このような構成によれば、出力制御回路によって複数の太陽電池が相補的に駆動するため、複合太陽電池は高電圧をほぼ連続的に出力することができる。したがって、高電圧をさらに高効率に取り出すことが可能となる。

[0031] また、上記複合太陽電池において、前記複数の太陽電池の各第3拡散層同士が前記出力制御回路に含まれる整流スイッチを介して出力ノードに接続されることが好ましい。また、上記複合太陽電池において、前記複数の太陽電池の各スイッチおよび整流スイッチをON/OFF制御するスイッチ制御回路を備え、前記スイッチ制御回路は、前記複数の太陽電池の各スイッチおよび整流スイッチを順次ONすることが好ましい。これにより、1つの太陽電池が駆動している場合に、駆動中の太陽電池から他の太陽電池へのリーク電流を防止することができる。

[0032] また、上記複合太陽電池において、前記スイッチ制御回路は、各太陽電池の起電力を検出する電圧検出回路を備え、前記スイッチ制御回路は、起電力を出力している駆動中の太陽電池の起電力が所定の閾値以下になった場合に、前記駆動中の太陽電池の前記スイッチおよび前記整流スイッチをOFFにするとともに、前記駆動中の太陽電池と異なる少なくともいずれかの太陽電池の前記スイッチおよび前記整流スイッチをONにすることが好ましい。これにより、1つの太陽電池から高電圧が出力され、出力電圧が閾値まで低下すると、当該太陽電池の駆動が中断され、他の太陽電池が駆動される。これにより、各太陽電池の出力電圧に基づいて、複数の太陽電池を順次駆動することができる。

[0033] また、上記複合太陽電池において、前記出力制御回路は、所定の順番で各太陽電池の起電力を順次択一的に出力させ、前記電圧検出回路は、起電力を出力している駆動中の太陽電池の起電力が所定の閾値以下になった場合に、前記順番における前記駆動中の太陽電池の次の太陽電池の前記スイッチおよび前記整流スイッチをONにすることが好ましい。これにより、各太陽電池が択一的に駆動するので、比較的簡素な出力制御回路をもって、リーク電流

が発生することを防止することができる。

[0034] また、上記複合太陽電池において、前記整流スイッチは、MOSトランジスタと、当該MOSトランジスタのラッチアップを防止するための補助MOSトランジスタとを備えていることが好ましい。これにより、整流スイッチにおける損失を抑え、かつ、整流スイッチの整流動作を安定させることができる。

[0035] また、上記複合太陽電池において、各太陽電池の出力電圧を昇圧する昇圧回路をさらに備えることが好ましい。これにより、さらに高い電圧を複合太陽電池から出力させることができる。

[0036] また、本発明に係る集積回路は、本発明に係る太陽電池、または、複合太陽電池を備える。これにより、集積回路を外付け電源無しで安定して動作させることができる。

発明の効果

[0037] 本発明によれば、高電圧を高効率に取り出すことが可能な、集積回路上に実装可能な太陽電池を提供することができる。

図面の簡単な説明

[0038] [図1]本発明の実施形態1に係る太陽電池の構造を示す図である。

[図2]上記太陽電池の出力電圧の波形を示すグラフである。

[図3]上記太陽電池の等価回路図である。

[図4]図1に示す太陽電池の第1の具体例を示す図である。

[図5]温度変化を補償する機能を有するリングオシレータの一例を示す回路図である。

[図6]図4に示す太陽電池の出力電圧の波形を示すグラフである。

[図7]図1に示す太陽電池の第2の具体例を示す図である。

[図8]図7に示す太陽電池の昇圧動作を説明するための図である。

[図9]図7に示す太陽電池の昇圧動作を説明するための図である。

[図10]本発明の実施形態2に係る複合太陽電池の構造を示す図である。

[図11]図10に示す複合太陽電池の動作を説明するための図である。

[図12]図10に示す複合太陽電池の動作を説明するための図である。

[図13]図10に示す複合太陽電池の出力電圧の波形を示すグラフである。

[図14]図10に示す複合太陽電池の具体例を示す図である。

[図15]図14に示す複合太陽電池の出力電圧の波形を示すグラフである。

[図16]電圧検出回路の一実装例を示す回路図である。

[図17]電圧検出回路の他の実装例を示す回路図である。

[図18]整流スイッチの一実装例を示す回路図である。

[図19]整流スイッチの他の実装例を示す回路図である。

[図20] (a) は、一般的なn型太陽電池の構成を示す図であり、(b) は、一般的なp型太陽電池の構成を示す図である。

[図21] (a) は、従来の太陽電池の構成を示す図であり、(b) は、当該太陽電池の等価回路図である。

[図22] (a) は、従来の他の太陽電池の構成を示す図であり、(b) は、当該太陽電池の等価回路図である。

[図23] (a) は、従来のさらに他の太陽電池の構成を示す図であり、(b) は、当該太陽電池の等価回路図である。

[図24]図23に示す従来の太陽電池の課題を説明するための図である。

発明を実施するための形態

[0039] [実施形態1]

以下、本発明の第1の実施形態について図1～図9を参照して説明する。

[0040] (太陽電池100の構造)

図1は、実施形態1に係る太陽電池100の構造を示す図である。太陽電池100は、p基板PSUB(半導体層)と、p基板PSUB上に形成されたp拡散層PD1(第1拡散層)と、p基板PSUB上に形成されたnウェルNWと、nウェルNW上に形成されたn拡散層ND2(第2拡散層)と、nウェルNW上に形成されたp拡散層PD2(第3拡散層)と、p拡散層PD1とn拡散層ND2とを接続する電極EL1(接続手段)と、電極EL1による接続をON/OFFするスイッチSW1とを少なくとも備えている。

また、太陽電池100は、p基板PSUB上に形成されたn拡散層ND1と、p拡散層PD2に接続された電極EL2と、n拡散層ND1に接続された電極EL3とをさらに備えている。

[0041] p基板PSUB、n拡散層ND1およびp拡散層PD1は、n型太陽電池SCnを構成し、p基板PSUB、nウェルNW、n拡散層ND2およびp拡散層PD2は、p型太陽電池SCpを構成している。スイッチSW1は、p拡散層PD1とn拡散層ND2との間を接続する電極EL1に設けられる。すなわち、太陽電池100は、図24に示す従来の太陽電池900において、n型太陽電池SCnとp型太陽電池SCpとを、スイッチSW1によってON/OFF可能に接続した構成である。

[0042] 太陽電池100では、スイッチSW1を繰り返しON/OFFすることによって、電極EL2から高電圧を取り出すことができる。図2は、スイッチSW1をON/OFFした場合の、電極EL2から出力される電圧の波形を示すグラフである。このグラフに示すように、スイッチSW1をON（短絡）した後、数 μ 秒間、高電圧が出力され、その後、出力電圧は徐々に低下する。その後、スイッチSW1をOFF（開放）すると、出力電圧はさらに低下するが、さらに数 μ 秒間後に、スイッチSW1をONすると、再び高電圧が出力される。なお、高電圧が出力された後、スイッチSW1を一旦OFFせずにONのまま継続させると、低電圧（従来の太陽電池900の出力電圧と同程度）が出力される状態が継続する。

[0043] （太陽電池100の発電原理）

続いて、スイッチSW1をON/OFFすることにより太陽電池100から高電圧が出力される原理を説明する。

[0044] 図1において、n拡散層ND1とp基板PSUBとの間の接合部を接合部A、nウェルNWとp基板PSUBとの間の接合部を接合部B、nウェルNWとp拡散層PD2との間の接合部を接合部Cとすると、接合部Aに、ダイオードD1が形成され、接合部Cに寄生容量Cpが形成される。また、p拡散層PD2、nウェルNWおよびp基板PSUBが、寄生バイポーラトラン

ジスタ T として機能する。

[0045] よって、太陽電池 100 の等価回路図は、図 3 のように表すことができる。図 3 において、電流源 $C S a \cdot C S b \cdot C S c$ はそれぞれ、接合部 $A \cdot B \cdot C$ の起電力を示している。スイッチ $S W 1$ の ON/OFF にしたがって、太陽電池 100 は、以下の (1) ~ (4) のように動作する。

[0046] (1) スイッチ $S W 1$ が OFF の状態で太陽電池 100 に光を照射すると、電流源 $C S a \cdot C S b \cdot C S c$ から起電力が生じる。p 基板 $P S U B$ の電位を 0 V (GND) としたとき、n ウェル $N W$ の電位は、 -0.5 V 程度、p 拡散層 $P D 2$ (電極 $E L 2$) の電位は 0 V 程度となる。これにより、接合部 C に形成された寄生容量 $C p$ が充電される。なお、寄生バイポーラトランジスタ T は、コレクタ電位がエミッタ電位と同じ (あるいはそれより高い) ため、コレクタ電流が流れることはなく、エミッターベース間およびコレクタベース間がそれぞれダイオードとして働くにすぎない。

[0047] (2) 続いて、光を照射したままスイッチ $S W 1$ を ON すると、n ウェル $N W$ の電位が -0.5 V 程度から 0 V 程度まで上昇するので、p 拡散層 $P D 2$ (電極 $E L 2$) の電位 (出力電圧) は 0 V 程度から $+0.5$ V 程度まで上昇する。

[0048] (3) スイッチ $S W 1$ が ON の状態を維持すると、寄生バイポーラトランジスタ T のコレクタ電流が流れ始める。ここで、拡散層 $P D 2$ に接続された負荷に流れる電流と上記コレクタ電流の和が太陽電池 100 で生成される光電流を上回った場合でも、寄生容量 $C p$ が電荷を蓄えているため、すぐには出力電圧が下がらない。つまり、一時的に高電圧が出力される。その後、寄生容量 $C p$ が放電されるにつれ、出力電圧が低下する。なお、無負荷の場合は、電流源 $C S c$ の起電力が寄生バイポーラトランジスタ T のリーク電流を上回るため、出力電圧は高いまま保たれる。

[0049] (4) 出力電圧がある程度低下してからスイッチ $S W 1$ を OFF すると、寄生バイポーラトランジスタ T は機能しなくなる。また、出力電圧は一旦 GND よりも低くなるが、電流源 $C S c$ の起電力により寄生容量 $C p$ が充電さ

れる。これにより、数 μ 秒後に、上記（１）の状態まで回復する。

[0050] 以上の（１）～（４）の動作を繰り返すことにより、太陽電池１００から断続的に高電圧が出力される。

[0051] なお、太陽電池１００では、低電圧（ V_{-} ）を n 拡散層ND１（電極EL３）から取り出しているが、低電圧を取り出す位置は、特に限定されず、例えば p 基板PSUBから取り出してもよい。また、好ましい場合には、寄生容量 C_p と並列に別途容量を付加してもよい。

[0052] （太陽電池１００の具体例）

図１には示していないが、実際の太陽電池には、スイッチSW１のON/OFFを制御するスイッチ制御回路が設けられる。以下、太陽電池１００の具体例について説明する。

[0053] （具体例１）

図４は、太陽電池１００の第１の具体例に係る太陽電池１１０の構造を示す図である。太陽電池１１０は、スイッチとしてMOSトランジスタM１を用いており、スイッチSW１のON/OFFを制御するスイッチ制御回路として、発振回路１１１を備えている。また太陽電池１１０は、MOSトランジスタM２、平滑コンデンサC１および補助太陽電池SCsをさらに備えている。

[0054] MOSトランジスタM１・M２は、PMOSトランジスタであってもNMOSトランジスタであってもよいが、ここではPMOSトランジスタの場合を例示している。好ましい場合には、MOSトランジスタM１・M２のいずれか一方、あるいは両方に、低閾値電圧のMOSトランジスタを採用してもよい。MOSトランジスタM２は、電極EL２に設けられる。MOSトランジスタM１・M２の各ゲートは、発振回路１１１に接続されている。発振回路１１１は、リングオシレータ等で構成され、MOSトランジスタM１を一定の周期（数 μ 秒）でON/OFF制御する。MOSトランジスタM１・M２および発振回路１１１は、いずれも p 基板PSUB上に形成されるが、これらに光が当たると特性が変化するので、太陽電池と十分離れた位置に形成

し、メタル配線層などを利用して遮光することが好ましい。また、太陽電池を含む集積回路全体に強い光が照射されると温度が上昇してリングオシレータの発振周波数が大きく変化してしまう可能性があるので、温度変化を補償する回路を付け加えることが好ましい。

[0055] 図5は、温度変化を補償する機能を有するリングオシレータの一例を示す回路図である。4つのMOSトランジスタMR1~MR4で構成される回路は、電流制限ができる電流制限インバータCSINV (Current Starved Inverter) である。温度変化などによりPMOSトランジスタMR1に電流が流れやすくなるとPMOSトランジスタMR5の両端の電位差、つまりBPとV+の電位差も減少する。これによりPMOSトランジスタMR1を流れる電流が制限される。同様に、温度変化などによりNMOSトランジスタMR4に電流が流れやすくなるとNMOSトランジスタMR6の両端の電位差、つまりBNとV-の電位差も減少する。これによりNMOSトランジスタMR4を流れる電流が制限される。トランジスタサイズや抵抗値を適宜選択することで、リングオシレータの周波数変動を抑えることができる。また、MOSトランジスタMR1・MR4の効果により発振周波数が低く抑えられるので、数 μ 秒周期で発振するリングオシレータを実現するのに必要なトランジスタ数が少なく済む。

[0056] 補助太陽電池SCsは、太陽電池110を構成するn型太陽電池SCnおよびp型太陽電池SCpとともに、p基板PSUB上に形成され、発振回路111を動作させるための電力を供給する。補助太陽電池SCsは、特に限定されず、本発明の太陽電池を用いてもよいし、周知のオンチップ太陽電池を用いてもよい。なお、図4に示す補助太陽電池SCsは、図23(a)に示す太陽電池900と同一の構成である。

[0057] 平滑コンデンサC1は、出力ノードとGNDとの間に設けられる。発振回路111がMOSトランジスタM1・M2を同時にON/OFFすることにより、図6に示すように、太陽電池110の出力電圧の波形が滑らかになる。よって、太陽電池110は、高電圧を高効率に出力することができる。平

滑コンデンサC1は、p基板P SUB上に形成した図示されていないMOSトランジスタのゲート容量として実現することが可能であり、また、好ましい場合には、MIMキャパシタ (Metal-Insulator-Metal Capacitor) によって、あるいはこれらの組み合わせによって実現してもよい。

[0058] なお、MOSトランジスタM1・M2のON/OFFが切り換わるタイミングは異なってもよいが、MOSトランジスタM2がOFFになるタイミングは、MOSトランジスタM1がOFFになるタイミングよりも早いことが好ましい。

[0059] (具体例2)

続いて、昇圧回路を用いることにより、さらに高い電圧を出力可能な太陽電池の構成例について説明する。図7は、太陽電池100の第2の具体例に係る太陽電池120の構造を示す図である。太陽電池120は、n型太陽電池SCnおよびp型太陽電池SCpに加え、チャージポンプ回路121をさらに備えている。

[0060] チャージポンプ回路121は、4つのスイッチSW1～SW5およびコンデンサC2を備えた昇圧回路である。スイッチSW1は、図1に示す太陽電池100のスイッチSW1と同様、p拡散層PD1とn拡散層ND2との間を接続する電極EL1に設けられる。スイッチSW2の一端は、スイッチSW1の一端、p拡散層PD1および平滑コンデンサC1の一端に接続され、スイッチSW2の他端は、スイッチSW5の一端およびコンデンサC2の一端に接続されている。スイッチSW3の一端は、スイッチSW1の他端およびn拡散層ND2に接続され、スイッチSW3の他端は、コンデンサC2の他端およびスイッチSW4の一端に接続されている。スイッチSW4の他端は、p拡散層PD2に接続されている。スイッチSW5の他端は、平滑コンデンサC1の他端に接続され、それらの接続点は、太陽電池120の出力ノードを形成している。平滑コンデンサC1およびコンデンサC2は、具体例1における平滑コンデンサC1と同様の方法で構成することができる。5つ

のスイッチSW1～SW5は、例えばMOSトランジスタによって構成することが可能であり、PMOSトランジスタであってもNMOSトランジスタであってもよい。好ましい場合には、SW1～SW5の一部、あるいは全てに、低閾値電圧のMOSトランジスタを採用してもよい。

[0061] なお、図7では図示を省略しているが、太陽電池120には、スイッチSW1～SW4のON/OFFを制御するためのスイッチ制御回路、および、当該スイッチ制御回路を動作させるための電力を供給する補助太陽電池が設けられる。

[0062] 続いて、太陽電池120の動作について、図8および図9を参照して説明する。図示を省略した前述のスイッチ制御回路は、図8に示す状態、すなわち、スイッチSW1・SW4・SW5をOFF、スイッチSW2・SW3をONした状態と、図9に示す状態、すなわち、スイッチSW1・SW4・SW5をON、スイッチSW2・SW3をOFFした状態との切り換えを反復する。このスイッチ制御回路は例えばリングオシレータ等の発振回路で構成してもよい。

[0063] 図8に示す状態では、nウェルNWとp基板PSUB間に形成された寄生フォトダイオードの起電力（例えば0.4V）がコンデンサC2に蓄えられる。その後、図9に示す状態に切り換えられると、スイッチSW1がONすることによって、nウェルNWとp拡散層PD2とが短絡することにより、p拡散層PD2の電位が0.4Vに上昇する。そのため、当該電位とコンデンサC2における電位差とを合わせた電圧（0.8V）が出力される。

[0064] なお、コンデンサC2の容量が小さい場合、図8に示す状態から図9に示す状態に切り換わってから短時間のうちに、コンデンサC2に蓄えられた電荷が放電されてしまい、平均出力電圧が低下する。一方、コンデンサC2の容量が大きい場合、回路面積が大きくなる。また、図8に示す状態と図9に示す状態との切り換え周波数が早くなるほど、スイッチSW1～SW4を構成するトランジスタの動的消費電力が上がり、太陽電池の出力が下がってしまう。コンデンサC2の容量および切り換え周波数は、これらの特性を考慮

して、適宜設定される。

[0065] (総括)

本実施形態では、発振回路によってスイッチSW1を所定の周期でON/OFF制御しているが、スイッチSW1をON/OFF制御するための制御手段はこれに限定されない。例えば、太陽電池の出力電圧を検出する電圧センサを利用して、出力電圧が一定値(閾値)以下になったタイミングでスイッチSW1をOFFし、その後、出力電圧が所定の値に回復したタイミングでスイッチSW1をONする構成としてもよい。あるいは、出力電圧が一定値(閾値)以下になったタイミングでスイッチSW1をOFFし、その後、一定時間経過後にスイッチSW1をONする構成としてもよい。

[0066] また、本実施形態では、p基板上に形成された太陽電池から正の高電圧を出力させる構成、すなわち、特許請求の範囲に記載の「第1導電型」、「第2導電型」、「半導体層」が、それぞれ「p型」、「n型」、「p基板」である構成について説明したが、本発明はこれに限定されない。例えば、トリプルウェルプロセスによってn基板上に形成されたpウェル上に太陽電池を形成する構成、すなわち、特許請求の範囲に記載の「半導体層」が「pウェル」である構成も本発明に含まれる。あるいは、n基板上に形成された太陽電池から負電圧を出力させる構成、すなわち、特許請求の範囲に記載の「第1導電型」、「第2導電型」、「半導体層」が、それぞれ「n型」、「p型」、「n基板」である構成も本発明に含まれる。

[0067] [実施形態2]

以下、本発明の第2の実施形態について添付図面を参照して説明する。本実施形態では、複数の太陽電池を備え、各太陽電池の起電力を順次出力させる複合太陽電池について説明する。

[0068] (複合太陽電池200の構造)

図10は、本実施形態に係る複合太陽電池200の構造を示す図である。複合太陽電池200は、2つの太陽電池201a・201bと、出力制御回路202とを備えている。

[0069] 2つの太陽電池201a・201bの各構成は、互いに同一であり、p基板P SUBと、p基板P SUB上に形成されたp拡散層PD1と、p基板P SUB上に形成されたnウェルNWと、nウェルNW上に形成されたn拡散層ND2と、nウェルNW上に形成されたp拡散層PD2と、p拡散層PD1とn拡散層ND2とを接続する電極EL1と、電極EL1による接続をON/OFFするスイッチとを備えている。すなわち、太陽電池201a・201bの構成は、図1に示す太陽電池100のn拡散層ND1を除いた構成と同一である。便宜上、太陽電池201aのスイッチをスイッチSWaとし、太陽電池201bのスイッチをスイッチSWbとする。

[0070] スイッチSWaをON/OFFすることにより、太陽電池201aは、p拡散層PD2に接続された電極EL2から高電圧VOUT__Aを出力する。同様に、スイッチSWbをON/OFFすることにより、太陽電池201bは、p拡散層PD2に接続された電極EL2から高電圧VOUT__Bを出力する。各太陽電池201a・201bの発電原理は、実施形態1において説明した太陽電池100の発電原理と同様である。各太陽電池201a・201bのp拡散層PD2同士は、出力制御回路202に含まれる整流スイッチSWRa・SWRbを介して出力ノードN1に接続されており、出力ノードN1から複合太陽電池200の出力電圧VOUTが出力される。

[0071] 出力制御回路202は、各太陽電池201a・201bの起電力VOUT__A・VOUT__Bを順次（交互に）出力させる回路であり、2つの整流スイッチSWRa・SWRbを備えている。整流スイッチSWRaは、太陽電池201aのp拡散層PD2と出力ノードN1との間に設けられ、整流スイッチSWRbは、太陽電池201bのp拡散層PD2と出力ノードN1との間に設けられる。

[0072] なお、図10では図示を省略しているが、複合太陽電池200には、スイッチSWa・SWbおよび整流スイッチSWRa・SWRbのON/OFFを制御するためのスイッチ制御回路、および、当該スイッチ制御回路を動作させるための電力を供給する補助太陽電池が設けられる。

[0073] (複合太陽電池200の動作)

続いて、複合太陽電池200の動作について、図11および図12を参照して説明する。図示を省略した前述のスイッチ制御回路は、図11に示す状態、すなわち、スイッチSWaおよび整流スイッチSWRaをON、スイッチSWbおよび整流スイッチSWRbをOFFした状態と、図12に示す状態、すなわち、スイッチSWaおよび整流スイッチSWRaをOFF、スイッチSWbおよび整流スイッチSWRbをONした状態とを交互に切り換える。

[0074] 図11に示す状態では、スイッチSWaがONであることにより、太陽電池201aから高電圧VOU_T_Aが出力される。また、整流スイッチSWRaがON、整流スイッチSWRbがOFFであることにより、高電圧VOU_T_Aは太陽電池201b側に流れることなく、出力ノードN1から複合太陽電池200の出力電圧VOU_Tとして出力される。

[0075] 一方、図12に示す状態では、スイッチSWbがONであることにより、太陽電池201bから高電圧VOU_T_Bが出力される。また、整流スイッチSWRbがON、整流スイッチSWRaがOFFであることにより、高電圧VOU_T_Bは太陽電池201a側に流れることなく、出力ノードN1から複合太陽電池200の出力電圧VOU_Tとして出力される。

[0076] 図13は、図11に示す状態と図12に示す状態とを周期的に切り換えた場合の、各電圧VOU_T_A・VOU_T_B・VOU_Tの波形を示すグラフである。同グラフに示すように、複合太陽電池200の出力電圧VOU_Tの波形は、スイッチSWaがONであるときの太陽電池201aの高電圧VOU_T_Aと、スイッチSWbがONであるときの太陽電池201bの高電圧VOU_T_Bとを合わせた波形となっている。

[0077] このように、複合太陽電池200は、2つの太陽電池201a・201bを備え、各太陽電池201a・201bの起電力を順次出力するように構成されている。すなわち、各太陽電池201a・201bが相補的に駆動するため、複合太陽電池200は高電圧をほぼ連続的に出力することができる。

よって、高電圧をさらに高効率に取り出すことが可能となる。

[0078] なお、スイッチSWa・SWbおよび整流スイッチSWRa・SWRbのON/OFFが切り換わるタイミングは、同時であってもよく、異なってもよい。ただし、整流スイッチSWRaをONするタイミングはスイッチSWaをONするタイミングより遅い方が好ましく、整流スイッチSWRaをOFFするタイミングはスイッチSWaをOFFするタイミングより早い方が好ましい。整流スイッチSWRbとスイッチSWbの切り替わるタイミングも同様である。その結果、整流スイッチSWRaがOFFになる時のVOUT_Aの電圧と、整流スイッチSWRbがONになる時のVOUT_Bの電圧がほぼ同じとなれば、整流スイッチSWRaがOFFになる直前に整流スイッチSWRbをONとすることでリップル低減を図ることが好ましく、逆に、整流スイッチSWRaがOFFになる時のVOUT_Aの電圧と、整流スイッチSWRbがONになる時のVOUT_Bの電圧に差がみられる場合は、整流スイッチSWRaがOFFになった直後に整流スイッチSWRbをONとすることでVOUT_AとVOUT_Bの短絡による損失を回避するのが好ましい。整流スイッチSWRbがOFFになるタイミングと、整流スイッチSWRaがONになるタイミングの前後関係も同様である。

[0079] (複合太陽電池200の具体例)

実際の太陽電池には、前述のように、スイッチSWa・SWbおよび整流スイッチSWRa・SWRbのON/OFFを制御するためのスイッチ制御回路、および、当該スイッチ制御回路を動作させるための電力を供給する補助太陽電池が設けられる。以下、複合太陽電池200の具体例について説明する。

[0080] (具体例1)

図14は、複合太陽電池200の具体例に係る複合太陽電池210の構造を示す図である。複合太陽電池210は、2つの太陽電池211a・211b、補助太陽電池SCs、2つの電圧検出回路212a・212b、2つの整流スイッチ213a・213bおよび平滑コンデンサC1を備えている。

[0081] 太陽電池211aは、図10に示す太陽電池201aにおいて、スイッチSWaとしてMOSトランジスタM1aを用いた構成である。同様に、太陽電池211bは、太陽電池201bにおいて、スイッチSWbとしてMOSトランジスタM1bを用いた構成である。また、補助太陽電池SCsは、図23(a)に示す太陽電池900と同一の構成である。

[0082] 電圧検出回路212a・212bは、MOSトランジスタM1a・M1bのON/OFFを制御するスイッチ制御回路として機能する。具体的には、電圧検出回路212aは、太陽電池211aの出力電圧 V_{OUT_A} が所定値 V_r 以下の場合に、他方の太陽電池211bのMOSトランジスタM1bをONするように制御する。また、電圧検出回路212bは、太陽電池211bの出力電圧 V_{OUT_A} が所定値 V_r 以下の場合に、他方の太陽電池211aのMOSトランジスタM1aをONするように制御する。

[0083] これにより、各電圧 V_{OUT_A} ・ V_{OUT_B} の波形は、図15のようになる。MOSトランジスタM1a・M1bのON/OFFが切り換わるタイミングは若干異なるが、図15に示す各電圧 V_{OUT_A} ・ V_{OUT_B} の波形は、図13に示す波形とほぼ同様となる。

[0084] また、太陽電池211aから高電圧が出力されている期間に、整流スイッチ213aをON、整流スイッチ213bをOFFするとともに、太陽電池211bから高電圧が出力されている期間に、整流スイッチ213aをOFF、整流スイッチ213bをONすることにより、複合太陽電池210から高電圧が連続的に出力される。さらに、平滑コンデンサC1が設けられていることにより、図15に示すように、複合太陽電池210の出力電圧 V_{OUT} は、より滑らかな波形となる。

[0085] (電圧検出回路の実装例)

続いて、電圧検出回路の実装例について説明する。電圧検出回路は公知の回路、例えば差動増幅回路を含むコンパレータなどを利用して実現することができるが、オンチップ太陽電池の起電力は比較的低いため、電圧検出回路は、小さい消費電流で電圧を検出する機能を有していることが必要であり、

直流バイアス電流を要しない回路方式が好ましい。なお、図14に示す電圧検出回路212a・212bの構成は同一であるため、以下では、電圧検出回路212aの実装例について説明する。

[0086] 図16は、電圧検出回路212aの一実装例を示す回路図である。電圧検出回路212aは、3つのインバータINV1～INV3を備えている。インバータINV1～INV3は直列に接続されている。インバータINV1は、pMOSトランジスタのソースに太陽電池211aの出力電圧 V_{OUT_A} が入力され、pMOSトランジスタのゲートとnMOSトランジスタのゲートとの接続点が接地（PD1と結線）され、nMOSトランジスタのソースに負電圧 V^- が入力される。インバータINV2・INV3はいずれも、pMOSトランジスタのソースが接地され、nMOSトランジスタのソースに負電圧 V^- が入力される。また、インバータINV3のpMOSトランジスタのドレインとnMOSトランジスタのドレインとの接続点は、図14に示す太陽電池211bのMOSトランジスタM1bのゲートに接続される。

[0087] 負電圧 V^- は、図14に示す補助太陽電池SCsから供給される。負電圧 V^- の絶対値は、上述の所定値 V_r （例えば0.1V）とおおむね等しいとした場合、インバータINV1を構成するPMOSトランジスタとNMOSトランジスタの駆動力がおおむね等しくなるようにチャネル幅を決定すれば、出力電圧 V_{OUT_A} が所定値 V_r 以下の電圧から所定値 V_r を超えた場合、または所定値 V_r を超える電圧から所定値 V_r 以下となった場合に、インバータINV1の出力論理値が切り換わる。負電圧 V^- の絶対値と上述の所定値 V_r の絶対値が異なる場合、インバータINV1を構成するPMOSトランジスタとNMOSトランジスタのチャネル幅の比を適切に調整すればよい。インバータINV1の出力波形は、インバータINV2・INV3によって整形され、MOSトランジスタM1bのゲートに入力される。これにより、図15に示すように、出力電圧 V_{OUT_A} が所定値 V_r 以下になるとMOSトランジスタM1bがONされ、出力電圧 V_{OUT_A} が所定値 V

rを超えるとMOSトランジスタM1bがOFFされる。MOSトランジスタM1bがOFF状態からON状態に遷移するのに要する時間が長いと、出力電圧 V_{OUT_B} が高電圧に達する前に寄生バイポーラトランジスタによる損失が生じるので、その場合は、インバータINV3を構成するNMOSトランジスタのチャンネル幅を大きくすることが好ましい。

[0088] なお、図16の構成では、補助太陽電池SCsからの供給を要する電源はV-だけであるが、各インバータINV1~INV3のnMOSトランジスタのソースに負電圧を入力するため、各インバータINV1~INV3をトリプルウェルプロセスによって形成する必要がある。これに対し、ダブルウェルプロセスによる電圧検出回路212aの実装例を図17に示す。

[0089] 図17に示す電圧検出回路212aは、3つのインバータINV4~INV6、pMOSトランジスタM3およびプルダウン抵抗R1を備えている。インバータINV4~INV6は直列に接続されている。各インバータINV4~INV6はいずれも、pMOSトランジスタのソースに正電圧V+が入力され、nMOSトランジスタのソースは接地(PD1と結線)されている。また、インバータINV4のpMOSトランジスタのゲートとnMOSトランジスタのゲートとの接続点には、太陽電池211aの出力電圧 V_{OUT_A} が入力される。インバータINV6の出力信号は、pMOSトランジスタM3のゲートに入力される。pMOSトランジスタM3のソースには正電圧V+が入力される。pMOSトランジスタM3のドレインは、プルダウン抵抗R1の一端、および、図14に示す太陽電池211bのMOSトランジスタM1bのゲートに接続される。プルダウン抵抗R1の他端には負電圧V-が入力される。

[0090] 正電圧V+および負電圧V-は、図14に示す補助太陽電池SCsから供給される。正電圧V+の値は、上述の所定値Vrの約2倍である。これにより、出力電圧 V_{OUT_A} が所定値Vr以下の電圧から所定値Vrを超えた場合、または所定値Vrを超える電圧から所定値Vr以下となった場合に、インバータINV4の出力論理値が切り換わる。インバータINV4の出力

波形は、インバータINV5・INV6によって整形される。さらに、インバータINV6の出力信号は、MOSトランジスタM1bおよびプルダウン抵抗R1によって振幅が拡張されて（（GND、V+）→（V-、V+））、MOSトランジスタM1bのゲートに入力される。これにより、図15に示すように、出力電圧VOUT_Aが所定値Vr以下になるとMOSトランジスタM1bがONされ、出力電圧VOUT_Aが所定値Vrを超えるとMOSトランジスタM1bがOFFされる。プルダウン抵抗R1は高抵抗ポリシリコンなどで形成することができる。プルダウン抵抗R1の抵抗値が小さいと、pMOSトランジスタM3がONの時に大きな電流が流れるため、補助太陽電池SCsの電流供給能力を高くする必要がある。プルダウン抵抗R1の抵抗値が大きいと、MOSトランジスタM1bがOFF状態からON状態に遷移する時間が長くなってしまい、出力電圧VOUT_Bが高電圧に達する前に寄生バイポーラトランジスタによる損失が生じてしまう。プルダウン抵抗R1の値を決定する際は、これらを適切に考慮する必要がある。

[0091] 図17の構成では、各インバータINV4～INV6をダブルウェルプロセスによって形成することができる。そのため、図16の構成に比べ、安価に電圧検出回路を形成することができる。

[0092] 一方、図14に示す補助太陽電池SCsは、正電圧V+よりも負電圧V-をより高い面積効率で出力することができる。その点、図16に示す電圧検出回路212aは、負電圧V-のみを利用するため、補助太陽電池の面積をより小さく抑えることが可能である。

[0093] （整流スイッチの実装例）

一般に、オンチップ太陽電池の出力電圧は、ダイオードの順方向電圧よりも低いため、図14に示す整流スイッチ213a・213bとしてダイオードを用いた場合、ダイオードにおける順方向電圧降下により、発電効率が大幅に低下する。そのため、整流スイッチ213a・213bとして、整流時の順方向電圧降下の小さい素子を用いる必要がある。整流スイッチ213a・213bの構成は互いに同一であるため、以下では、整流スイッチ213

aの実装例について説明する。

[0094] 図18は、整流スイッチ213aの一実装例を示す回路図である。図18に示す整流スイッチ213aは、スイッチとして機能するMOSトランジスタM4に加え、2つの補助MOSトランジスタM5・M6をさらに備えている。MOSトランジスタM4～M6はいずれもpMOSトランジスタである。

[0095] MOSトランジスタM4のソースは、図14に示す太陽電池211aのp拡散層PD2に接続されており、MOSトランジスタM4のドレインは、出力ノードN1に接続されている。MOSトランジスタM4のゲートには、インバータINV7を介して図14に示す電圧検出回路212aの出力信号が入力される。これにより、整流スイッチ213aは、出力電圧VOUT_Aが高電圧である時にのみONになる。よって、他方の太陽電池211bから太陽電池211aへのリーク電流を防止することができる。

[0096] また、補助MOSトランジスタM5・M6は、MOSトランジスタM4のラッチアップを防止するために設けられている。具体的には、補助MOSトランジスタM5のソースは、MOSトランジスタM4のソースに接続され、補助MOSトランジスタM6のソースは、MOSトランジスタM4のドレインに接続されている。さらに、補助MOSトランジスタM5・M6の各ドレインは、互いに接続されているとともに、MOSトランジスタM4の基板端子に接続されている。これにより、出力電圧VOUT_Aよりも出力ノードN1の電位が低いときは、補助MOSトランジスタM5がONになるため、MOSトランジスタM4の基板端子（nウェル）の電位が出力電圧VOUT_Aに等しくなる。逆に、出力ノードN1の電位よりも出力電圧VOUT_Aが低いときは、補助MOSトランジスタM6がONになるため、MOSトランジスタM4の基板端子（nウェル）の電位が出力ノードN1の電位に等しくなる。このように、補助MOSトランジスタM5・M6は、図14に図示されたnウェルNWとは別に設けられた、MOSトランジスタM4が形成されるnウェル（基板端子）の電位を、MOSトランジスタM4のソースお

よびドレインの電位よりも低くならないように機能する。

[0097] MOSトランジスタM4のゲートには、インバータINV7を介して図14に示す電圧検出回路212aの出力信号が入力される。これにより、整流スイッチ213aは、出力電圧VOUT_Aが低下するとOFFになり、出力電圧VOUT_Aが高くなるとONになる。

[0098] この実装例では、インバータINV7の遅延時間によっては、整流スイッチ213aと整流スイッチ213bが同時にONになる時間が生じてしまうことがあり、この場合はエネルギーのロスが生じてしまう。これを回避するための変形例として、信号を遅延させる回路を追加する方法や、MOSトランジスタM1aやMOSトランジスタM1bを制御する電圧検出回路とは検出電圧の異なる電圧検出回路を追加する方法などにより、整流スイッチの切り替わるタイミングをより適切に設定することも考えられる。

[0099] 図19は、整流スイッチ213aの更に他の実装例を示す回路図である。図19に示す整流スイッチ213aは、図18に示す構成に加え、MOSトランジスタM4に直列接続されたMOSトランジスタM7をさらに備えている。MOSトランジスタM4のゲートは、図14に示す電圧検出回路212bに接続され、MOSトランジスタM7のゲートは、太陽電池211bのnウェルNWに接続されている。これにより、図14に示すMOSトランジスタM1aがONであり、かつ、MOSトランジスタM1bがOFFであるときのみ、整流スイッチ213aはONとなる。また、整流スイッチ213bも同様に構成することにより、MOSトランジスタM1bがONであり、かつ、MOSトランジスタM1aがOFFであるときのみ、整流スイッチ213bはONとなる。これにより、太陽電池211a・211bの一方から他方へのリーク電流を確実に防止することができる。

[0100] (総括)

本実施形態では、2つの太陽電池を組み合わせ、各太陽電池からの起電力を交互に出力させる複合太陽電池について説明したが、本発明はこれに限定されない。すなわち、3つ以上の太陽電池を組み合わせ、各太陽電池からの

起電力を順次択一的に出力させる複合太陽電池も本発明に含まれる。当該複合太陽電池では、複数の太陽電池の各スイッチおよび整流スイッチをON/OFF制御するスイッチ制御回路が、前記複数の太陽電池の各スイッチおよび整流スイッチを順次択一的にONする。さらに、各太陽電池の出力電圧を検出する電圧検出回路を用いて、所定の順番で各太陽電池を順次駆動させる場合、当該電圧検出回路は、起電力を出力している駆動中の太陽電池の起電力が所定の閾値以下になった場合に、前記順番における前記駆動中の太陽電池の次の太陽電池の前記スイッチをONするとともに、前記次の太陽電池の起電力が前記閾値を超えた場合に、前記駆動中の太陽電池の前記スイッチをOFFする。太陽電池の個数が増えるほど、各太陽電池の電圧出力期間が相対的に短くなるので、高電圧をより高効率に取り出すことができる。

[0101] また、本実施形態においても、実施形態1と同様に、発振回路を用いて、複数の太陽電池の各スイッチおよび整流スイッチを所定の周期で順次択一的にONしてもよい。さらに、本実施形態においても、各太陽電池の出力電圧を昇圧させる昇圧回路を設けてもよい。

[0102] (付記事項)

本発明に係る太陽電池および複合太陽電池は、高効率に高電圧を出力することができるので、本発明に係る太陽電池および／または複合太陽電池を集積回路に組み込むことにより、集積回路を安定して動作させることができる。

[0103] 本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせ得られる実施形態も本発明の技術的範囲に含まれる。

符号の説明

[0104] 100 太陽電池
110 太陽電池
111 発振回路

- 1 2 0 太陽電池
- 1 2 1 チャージポンプ回路
- 2 0 0 複合太陽電池
- 2 0 1 a 太陽電池
- 2 0 1 b 太陽電池
- 2 0 2 出力制御回路
- 2 1 0 複合太陽電池
- 2 1 1 a 太陽電池
- 2 1 1 b 太陽電池
- 2 1 2 a 電圧検出回路
- 2 1 2 b 電圧検出回路
- 2 1 3 a 整流スイッチ
- 2 1 3 b 整流スイッチ
- 7 0 0 太陽電池
- 8 0 0 太陽電池
- 9 0 0 太陽電池
- C 1 平滑コンデンサ
- C 2 コンデンサ
- E L 1 電極
- E L 2 電極
- E L 3 電極
- I N V 1 ~ I N V 7 インバータ
- M 1 ~ M 4、M 7 MOSトランジスタ
- M 5・M 6 補助MOSトランジスタ
- M 1 a MOSトランジスタ
- M 1 b MOSトランジスタ
- N 1 出力ノード
- N D 1 n拡散層

ND2 n拡散層（第2拡散層）

NW nウェル（ウェル）

PSUB p基板（半導体層）

PD1 p拡散層（第1拡散層）

PD2 p拡散層（第3拡散層）

R1 プルダウン抵抗

SCn n型太陽電池

SCp p型太陽電池

SCs 補助太陽電池

SW1～SW4 スイッチ

SWa スイッチ

SWb スイッチ

SWRa 整流スイッチ

SWRb 整流スイッチ

請求の範囲

- [請求項1] 第1導電型の半導体層と、
前記半導体層上に形成された第1導電型の第1拡散層と、
前記半導体層上に形成された第1導電型と逆の第2導電型のウェルと、
前記ウェル上に形成された第2導電型の第2拡散層と、
前記ウェル上に形成された第1導電型の第3拡散層と、
第1拡散層と第2拡散層とを接続する接続手段と、
前記接続手段による接続をON/OFFするスイッチと
を備える、太陽電池。
- [請求項2] 第1導電型はp型であり、第2導電型はn型であり、前記半導体層はp基板である、請求項1に記載の太陽電池。
- [請求項3] 前記スイッチは、MOSトランジスタで構成されている、請求項1または2に記載の太陽電池。
- [請求項4] 前記スイッチをON/OFF制御するスイッチ制御回路を備える、請求項1～3のいずれかに記載の太陽電池。
- [請求項5] 前記スイッチ制御回路は、前記スイッチを一定の周期でON/OFF制御する発振回路である、請求項4に記載の太陽電池。
- [請求項6] 前記太陽電池の出力電圧を昇圧する昇圧回路をさらに備える、請求項1～5のいずれかに記載の太陽電池。
- [請求項7] 請求項1～3のいずれかに記載の複数の太陽電池と、
各太陽電池の起電力を順次出力させる出力制御回路と
を備える複合太陽電池。
- [請求項8] 前記複数の太陽電池の各第3拡散層同士は前記出力制御回路に含まれる整流スイッチを介して出力ノードに接続される、請求項7に記載の複合太陽電池。
- [請求項9] 前記複数の太陽電池の各スイッチおよび整流スイッチをON/OFF制御するスイッチ制御回路を備え、

前記スイッチ制御回路は、前記複数の太陽電池の各スイッチおよび整流スイッチを順次ONする、請求項8に記載の複合太陽電池。

[請求項10]

前記スイッチ制御回路は、各太陽電池の起電力を検出する電圧検出回路を備え、

前記スイッチ制御回路は、起電力を出力している駆動中の太陽電池の起電力が所定の閾値以下になった場合に、前記駆動中の太陽電池の前記スイッチおよび前記整流スイッチをOFFにするとともに、前記駆動中の太陽電池と異なる少なくともいずれかの太陽電池の前記スイッチおよび前記整流スイッチをONにする、請求項9に記載の複合太陽電池。

[請求項11]

前記出力制御回路は、所定の順番で各太陽電池の起電力を順次択一的に出力させ、

前記電圧検出回路は、起電力を出力している駆動中の太陽電池の起電力が所定の閾値以下になった場合に、前記順番における前記駆動中の太陽電池の次の太陽電池の前記スイッチおよび前記整流スイッチをONにする、請求項10に記載の複合太陽電池。

[請求項12]

前記整流スイッチは、MOSトランジスタと、当該MOSトランジスタのラッチアップを防止するための補助MOSトランジスタとを備えている、請求項8～11のいずれかに記載の複合太陽電池。

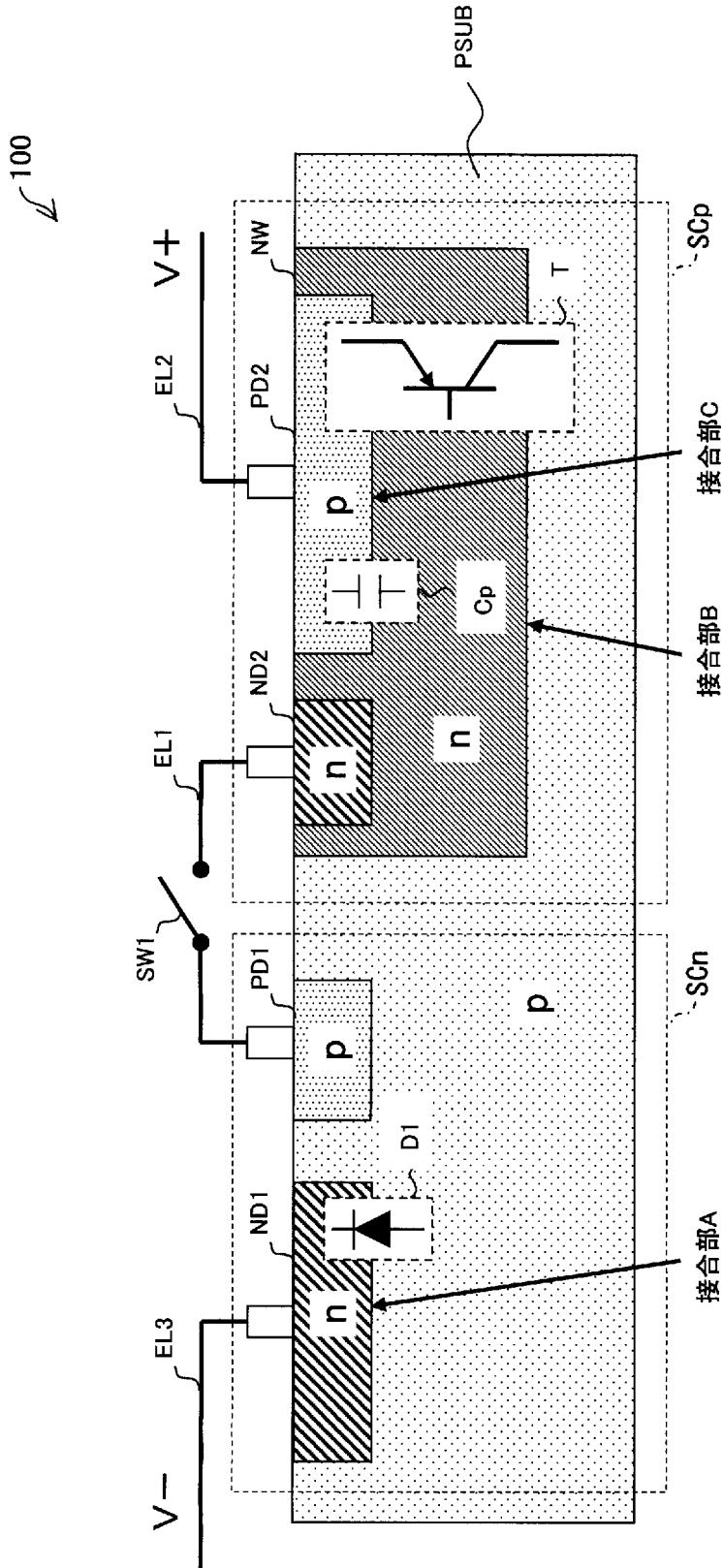
[請求項13]

各太陽電池の出力電圧を昇圧する昇圧回路をさらに備える、請求項7～12のいずれかに記載の複合太陽電池。

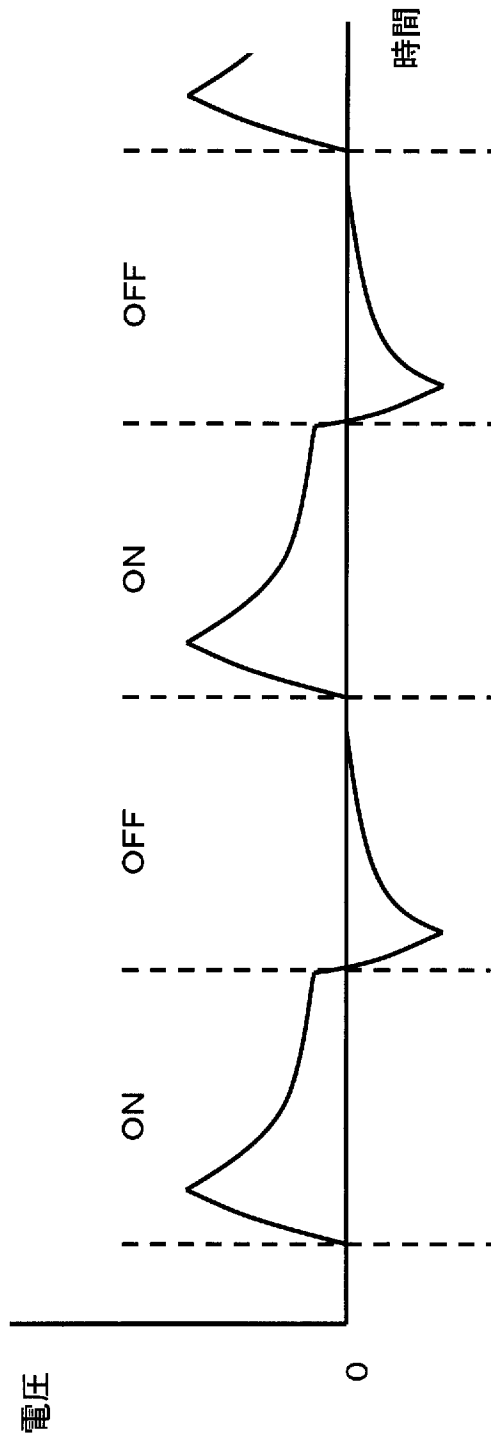
[請求項14]

請求項1～6のいずれかに記載の太陽電池、または、請求項7～13のいずれかに記載の複合太陽電池を備える、集積回路。

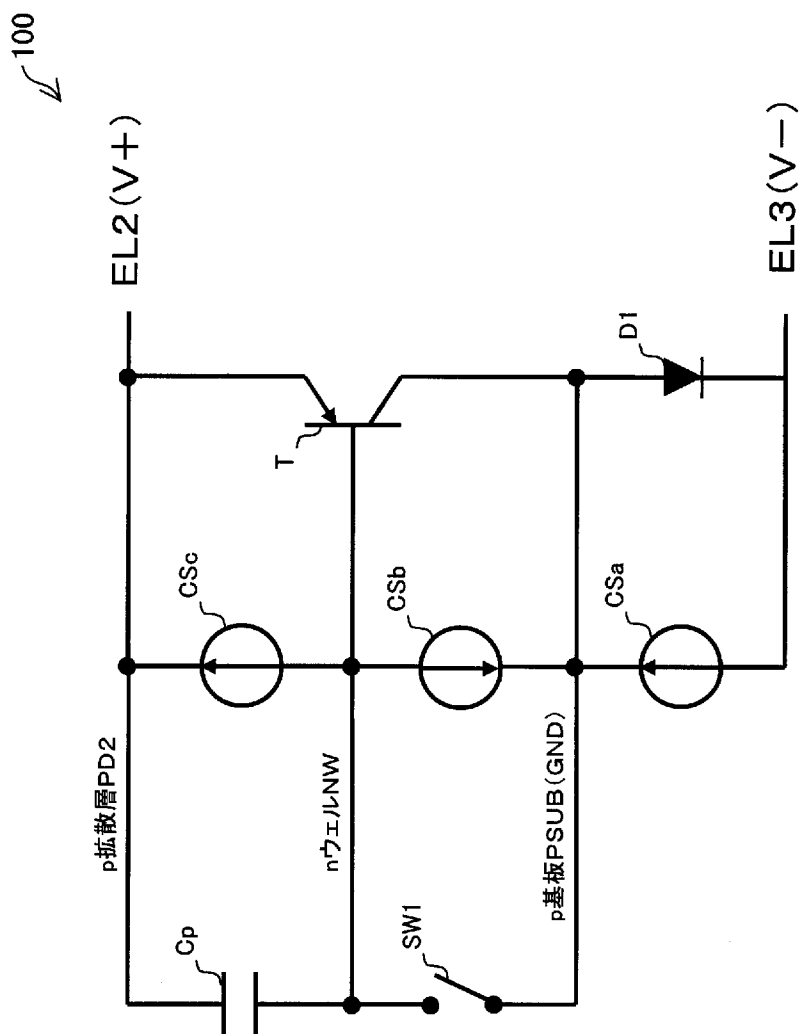
[図1]



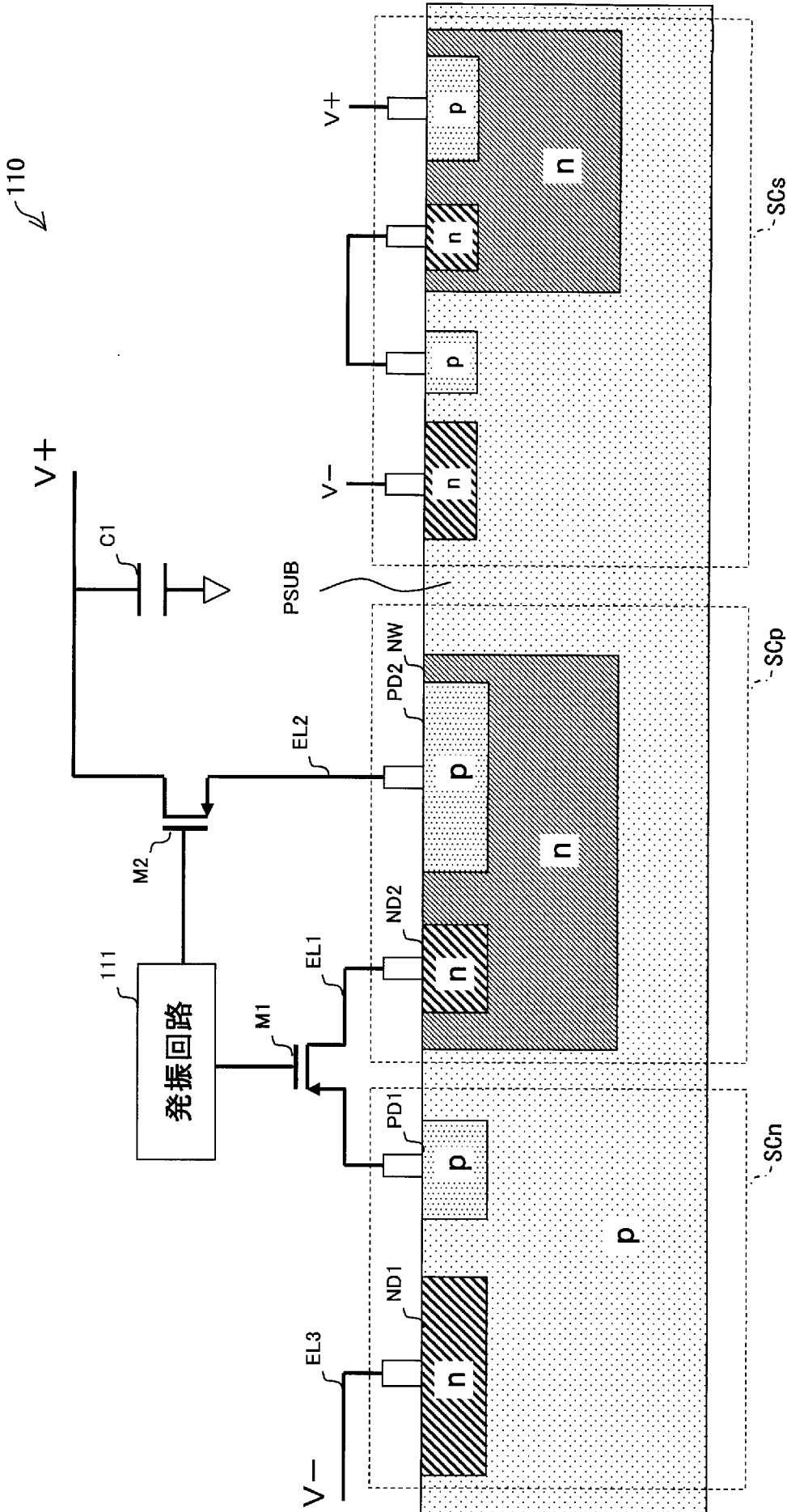
[図2]



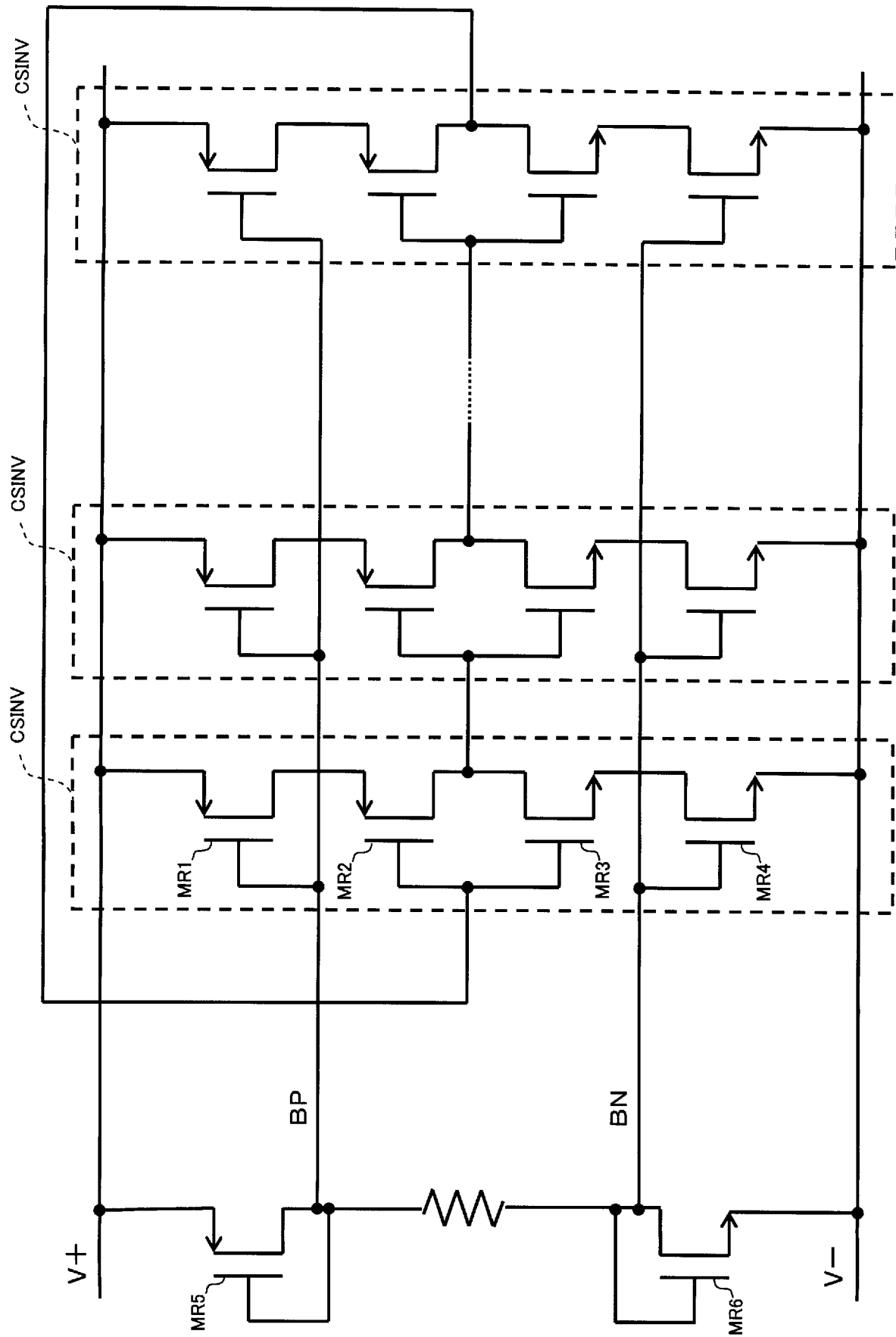
[図3]



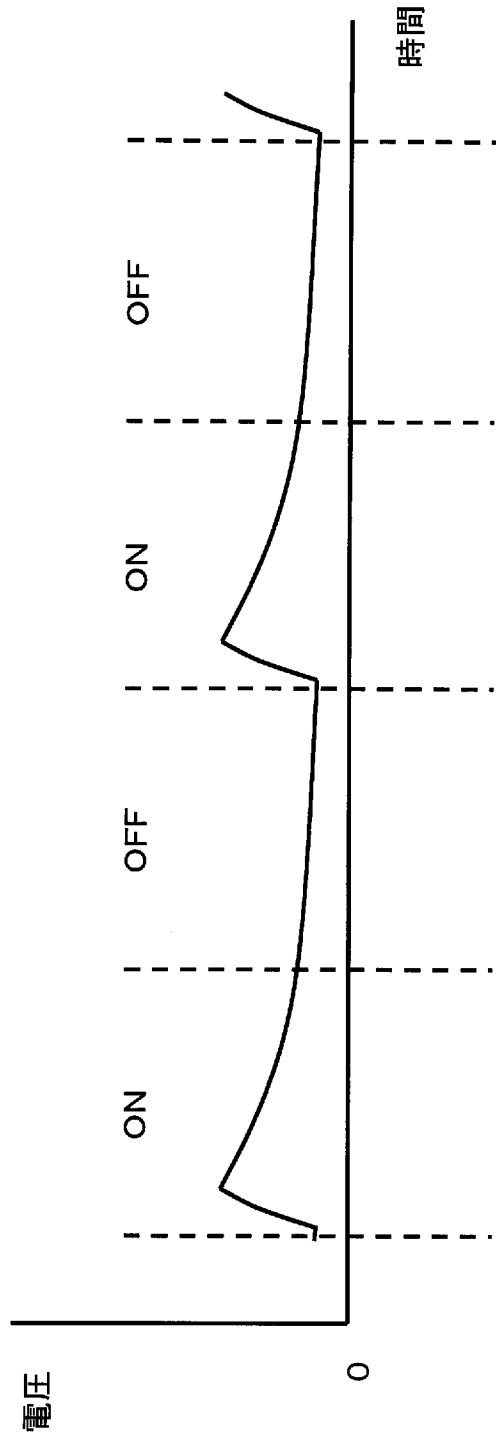
[図4]



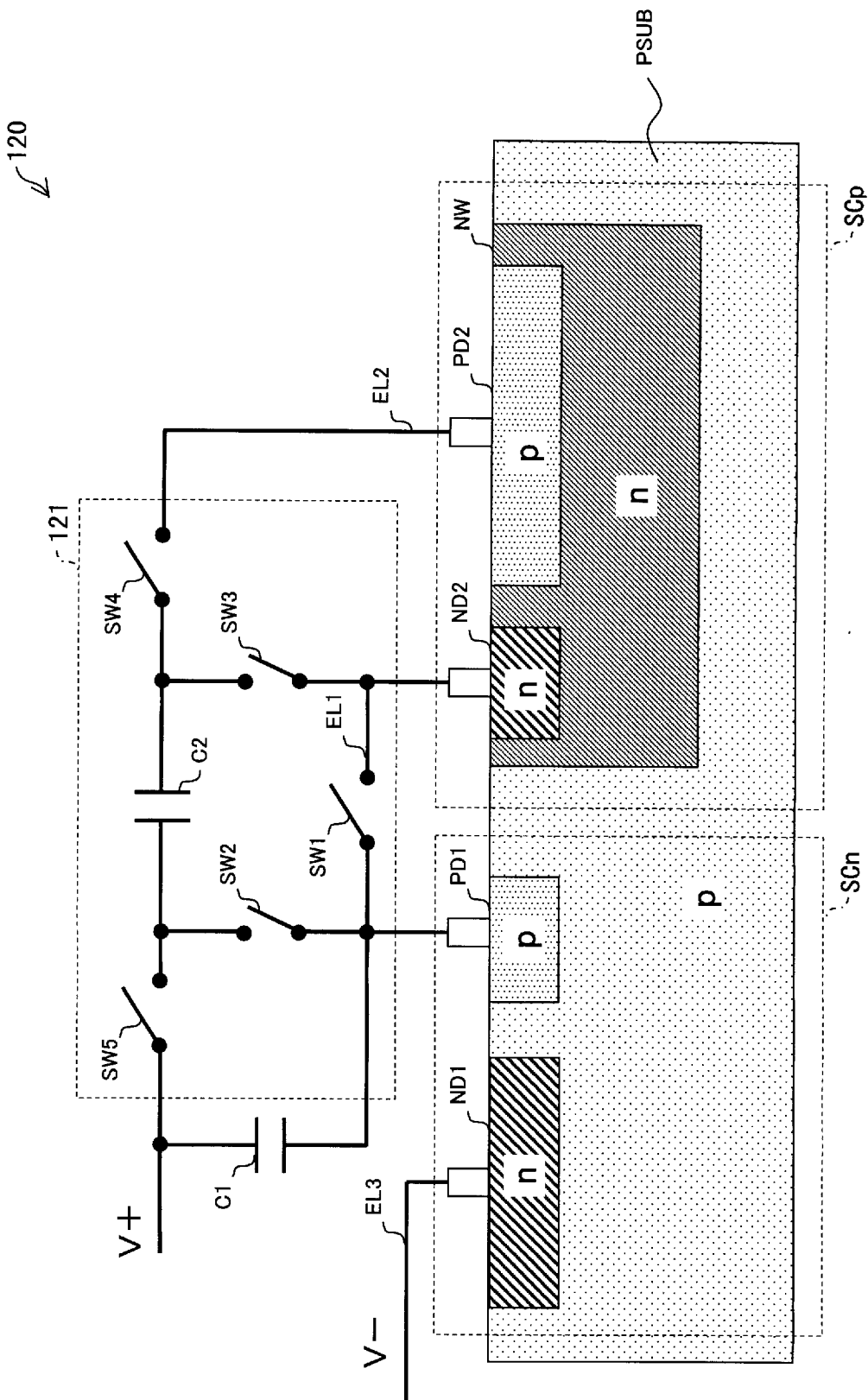
[5]



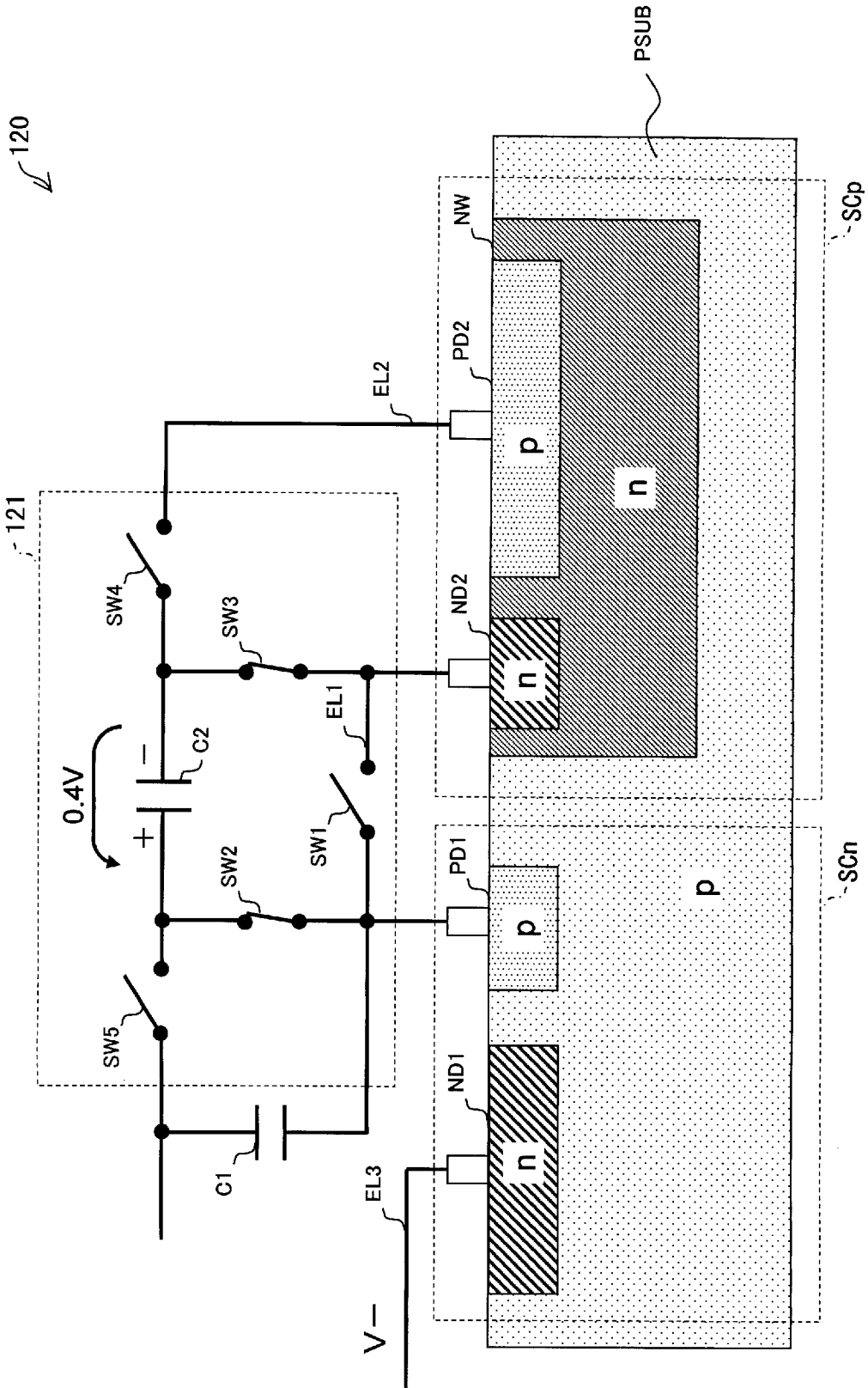
[図6]



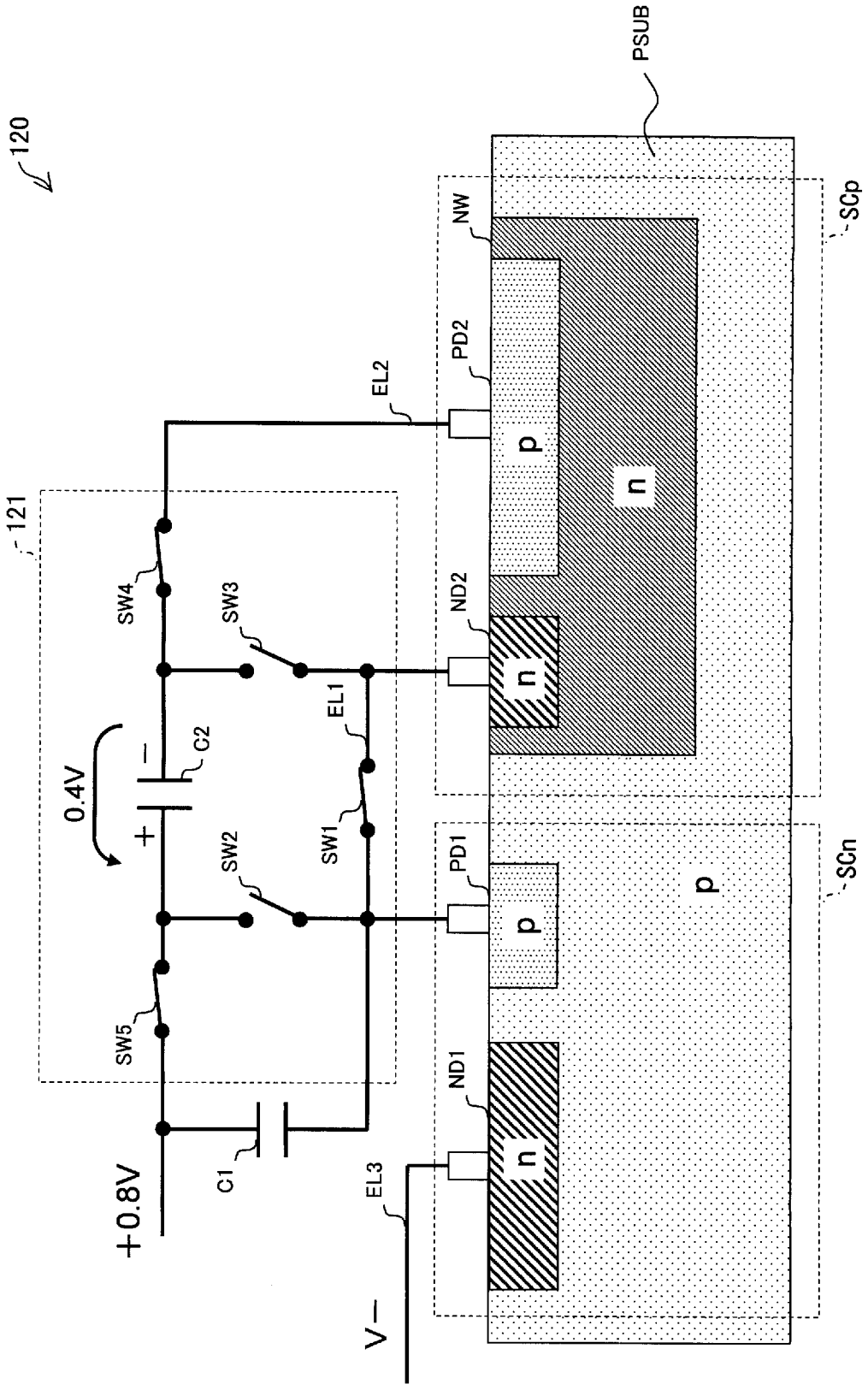
[7]



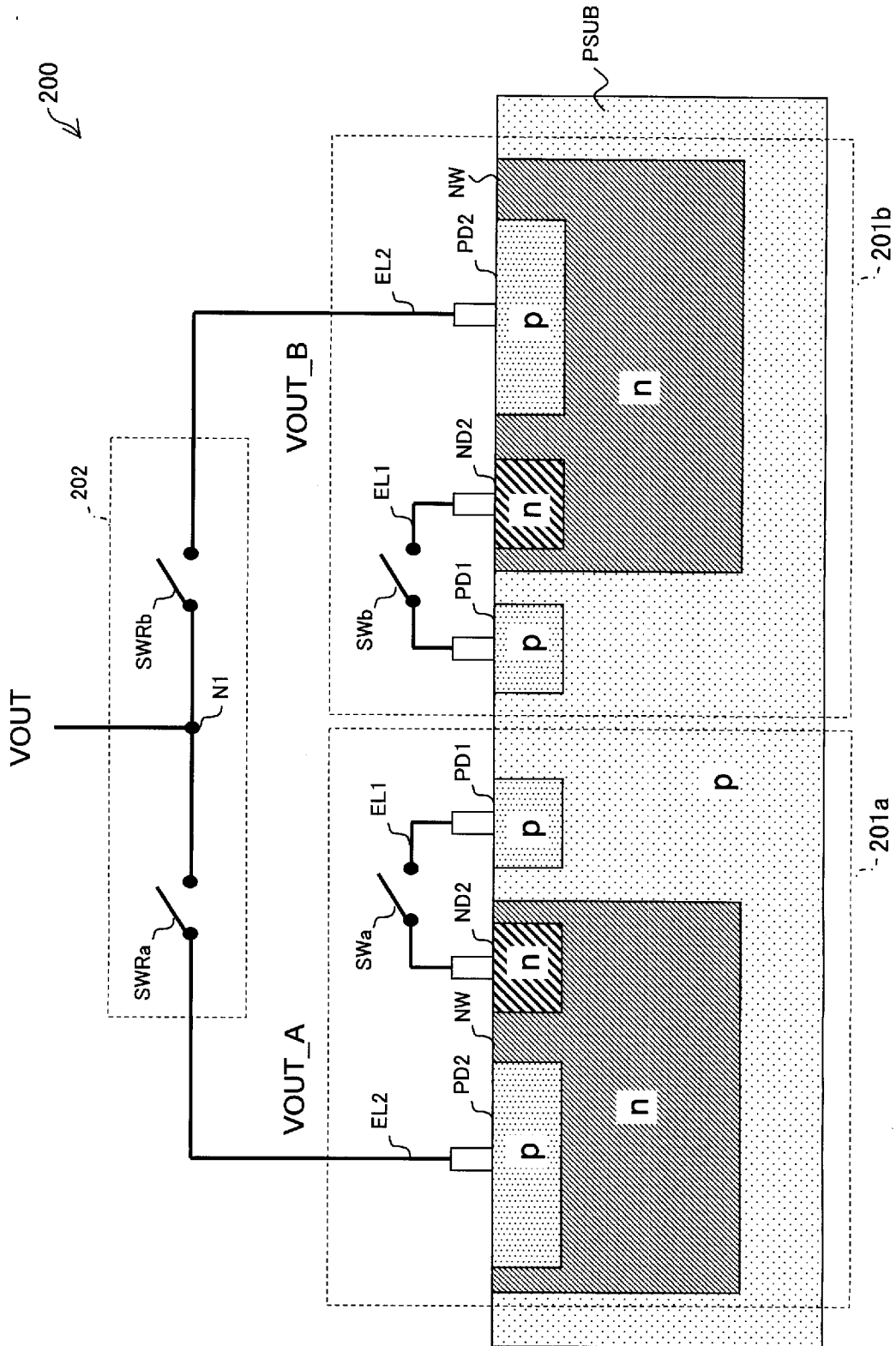
[8]



[9]



[10]



200 ↙

202

N1

SWRa

SWRb

VOUT_A

VOUT_B

EL2

EL1

SWa

SWb

EL2

EL1

PD2

PD1

ND2

ND1

PD2

NW

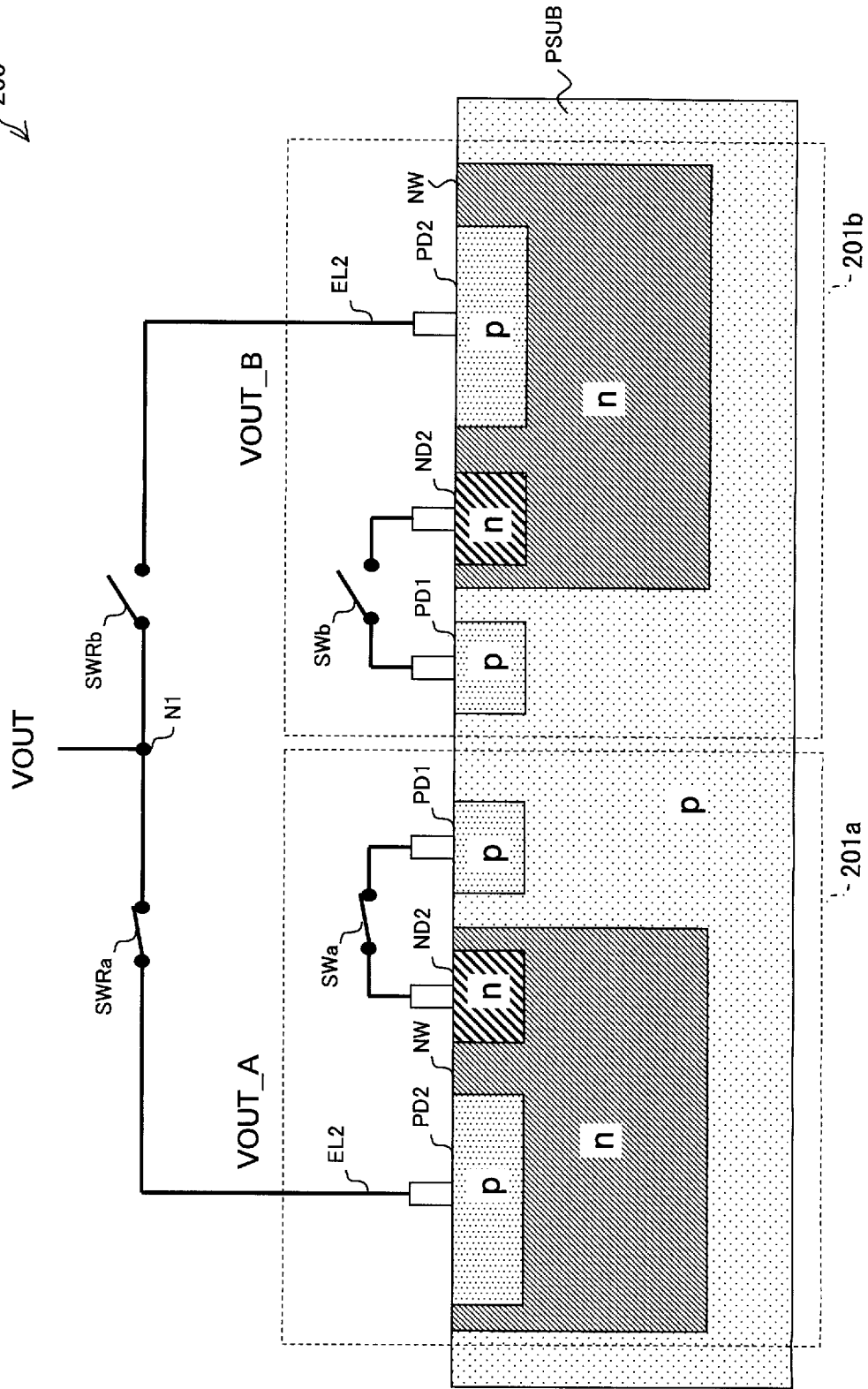
PSUB

201a

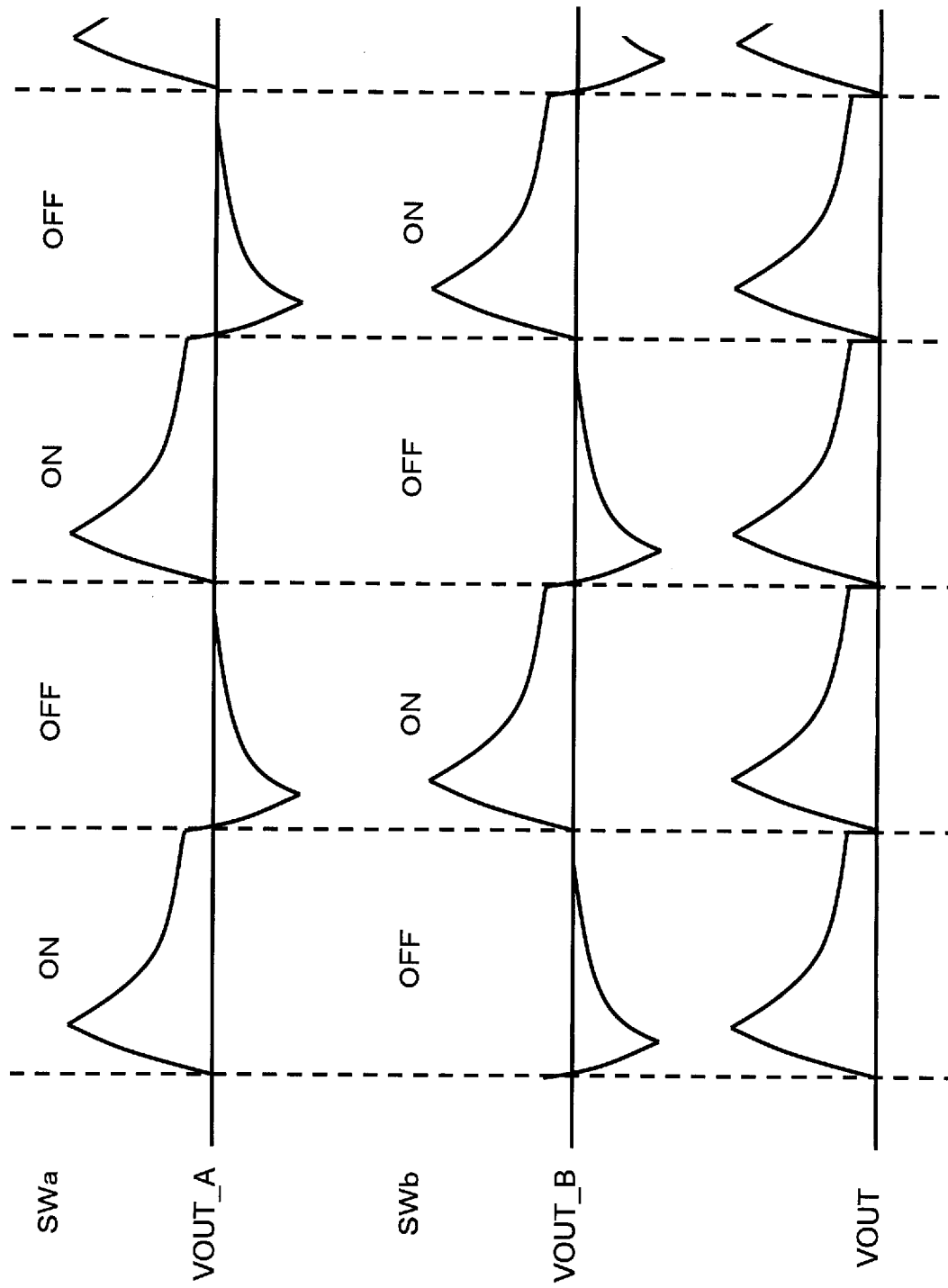
201b

[11]

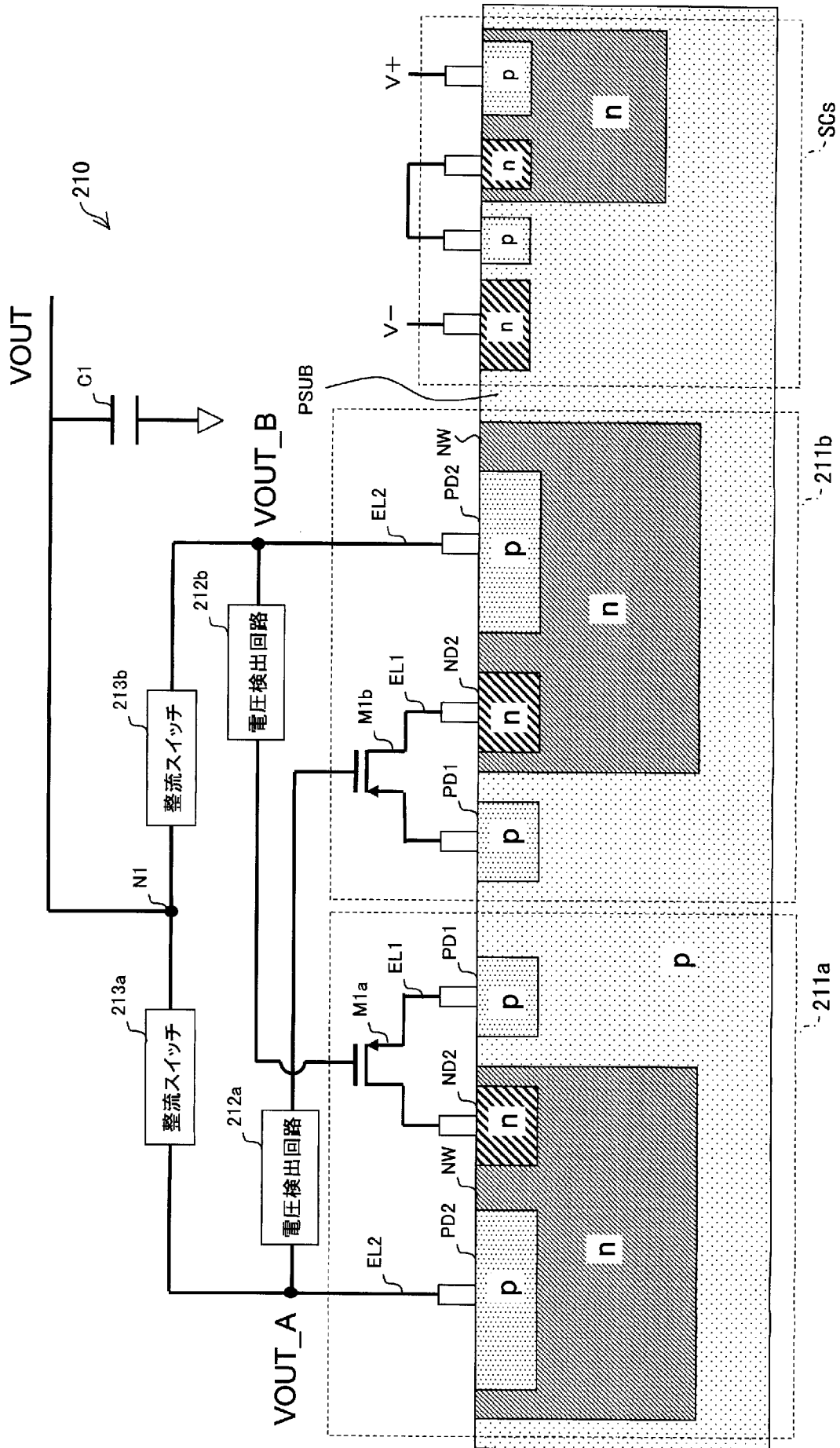
200 ↙



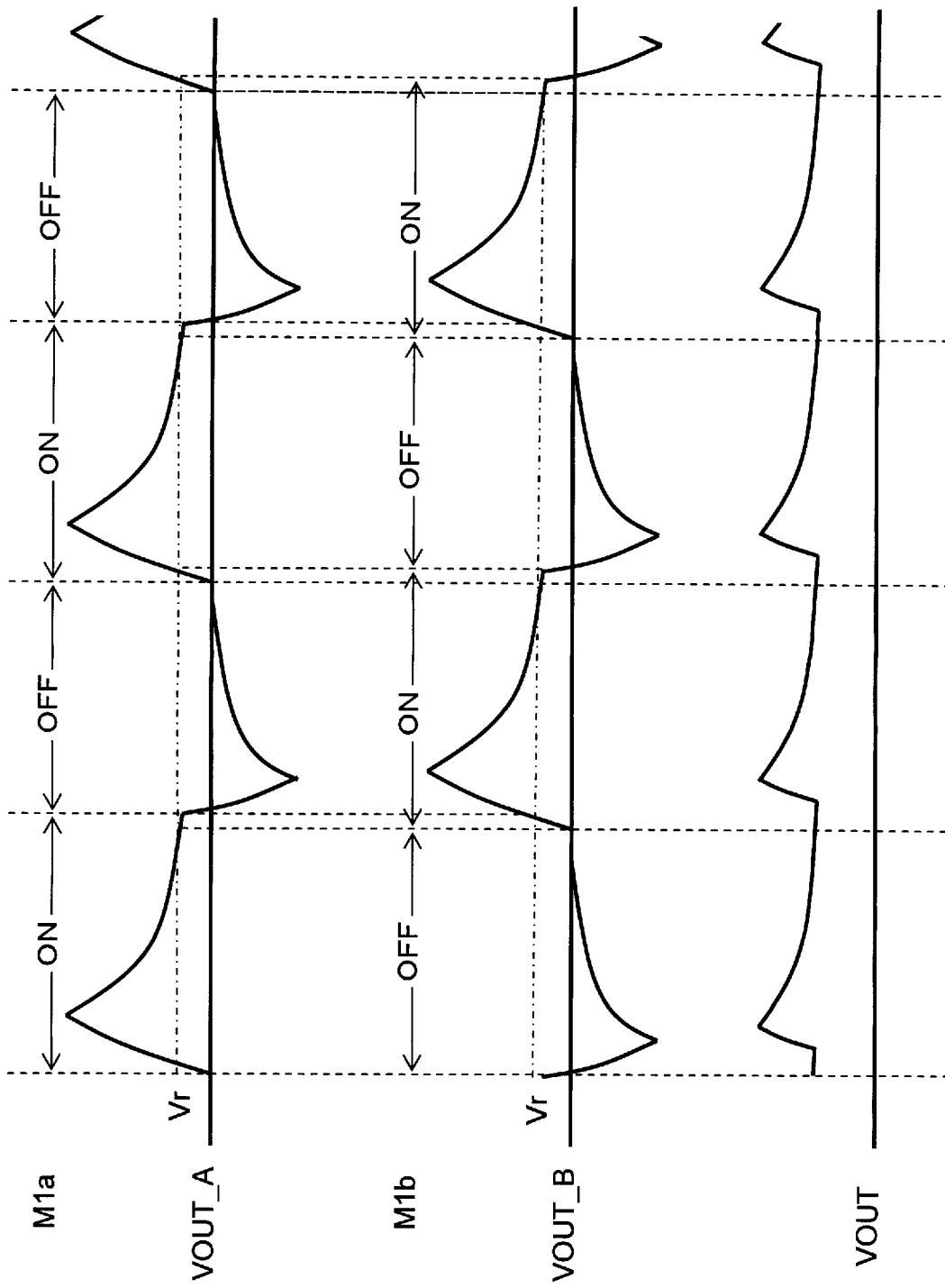
[図13]



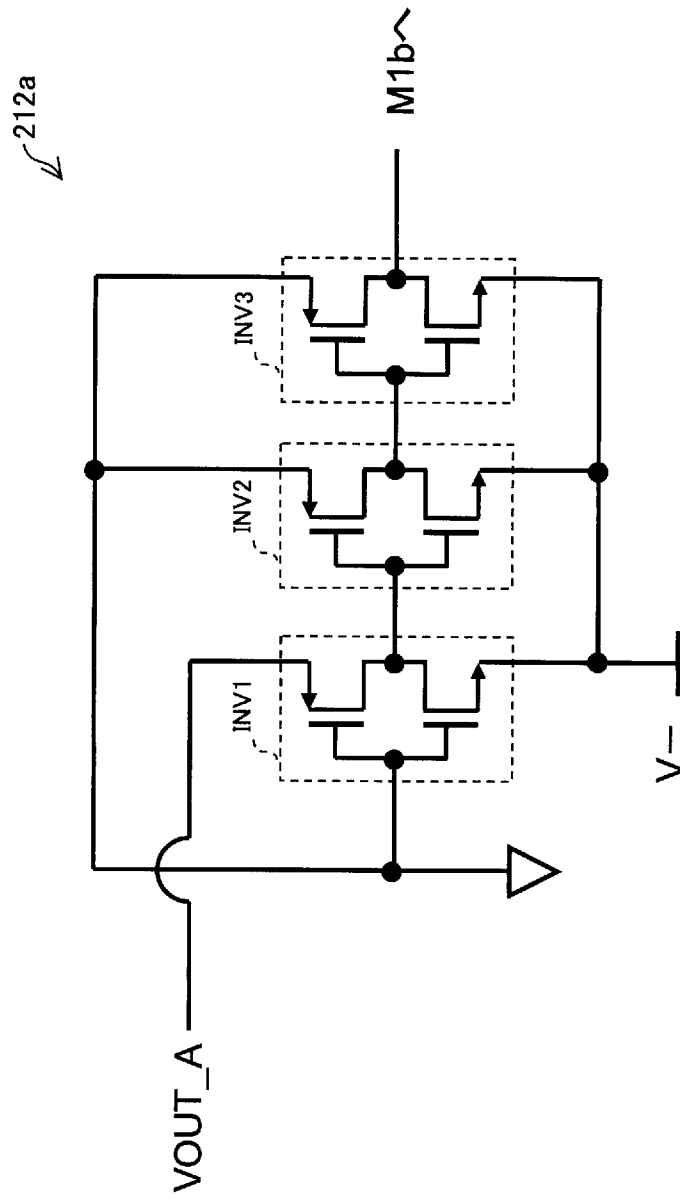
[図14]



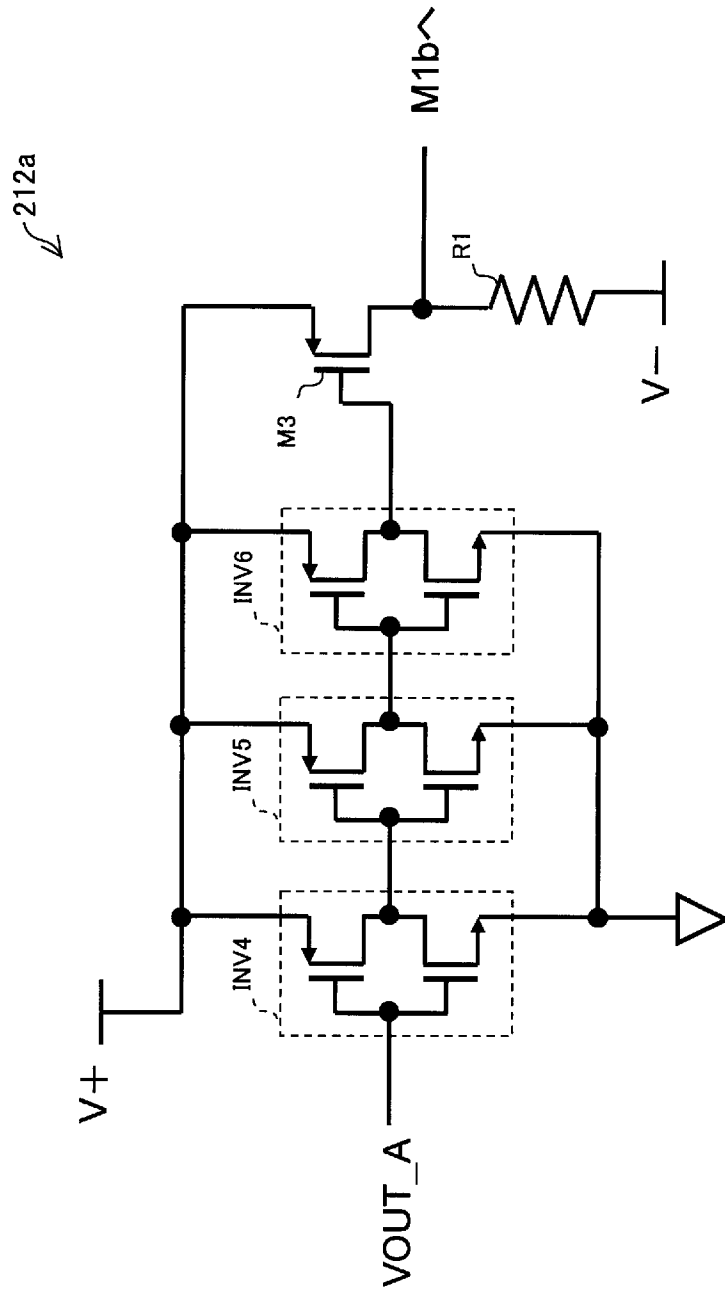
[図15]



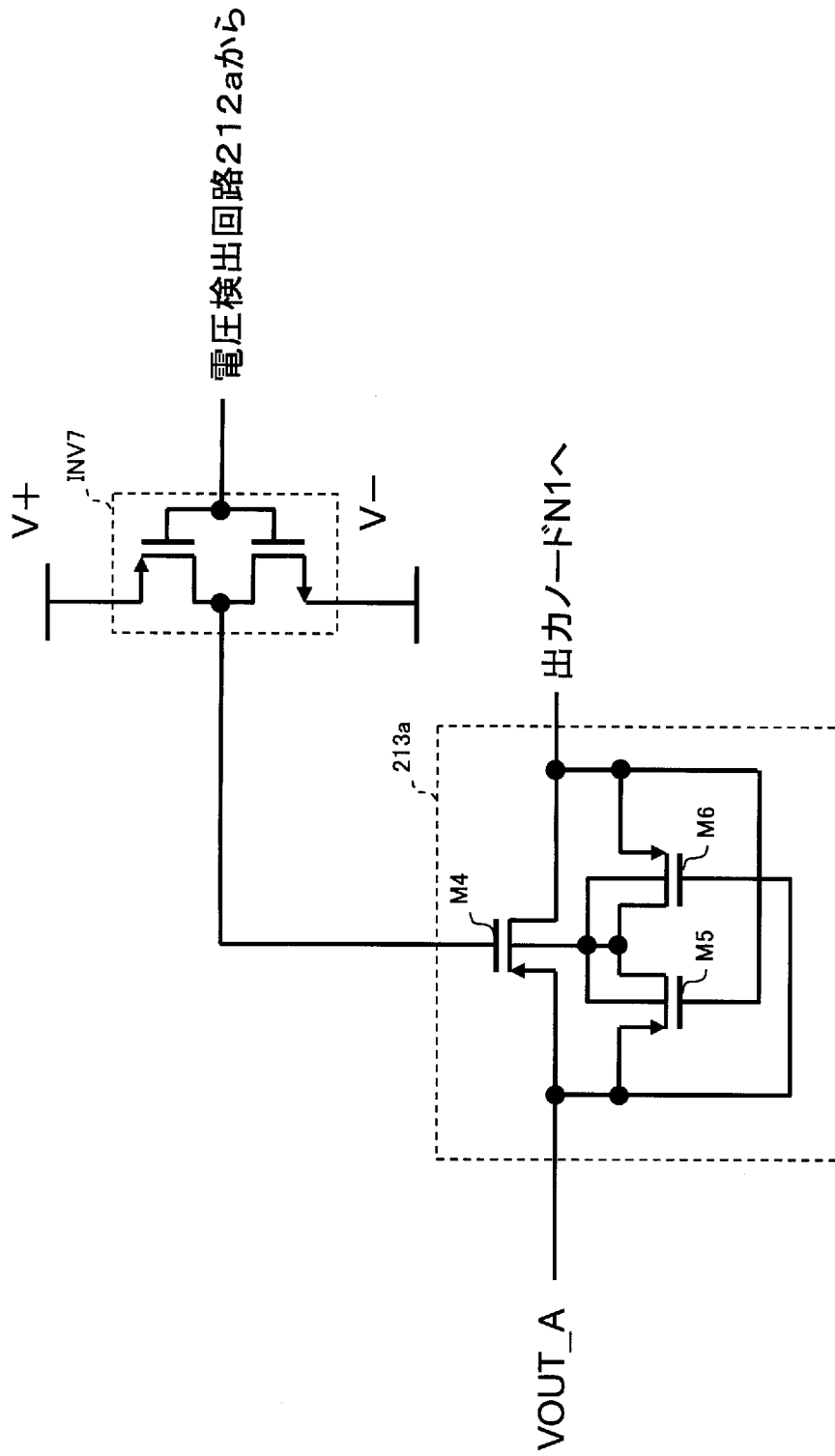
[図16]



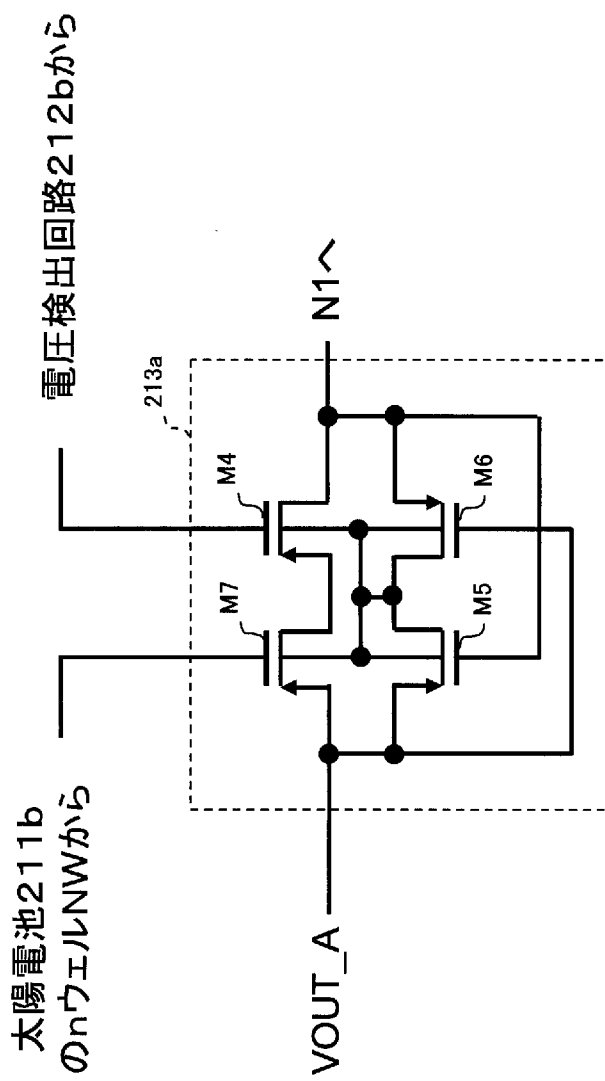
[17]



[図18]

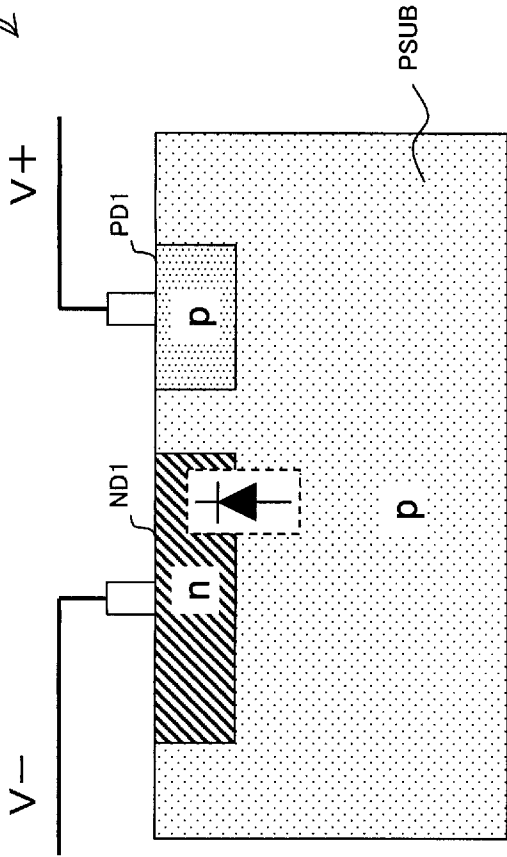


[図19]



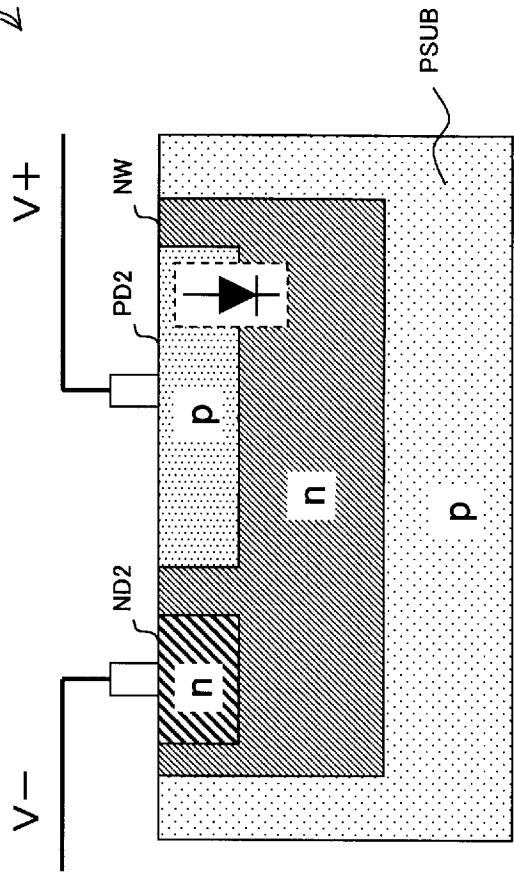
[20]

SCn ↙



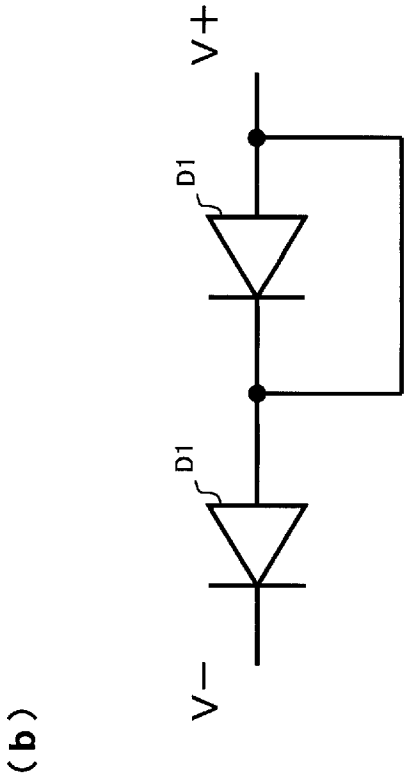
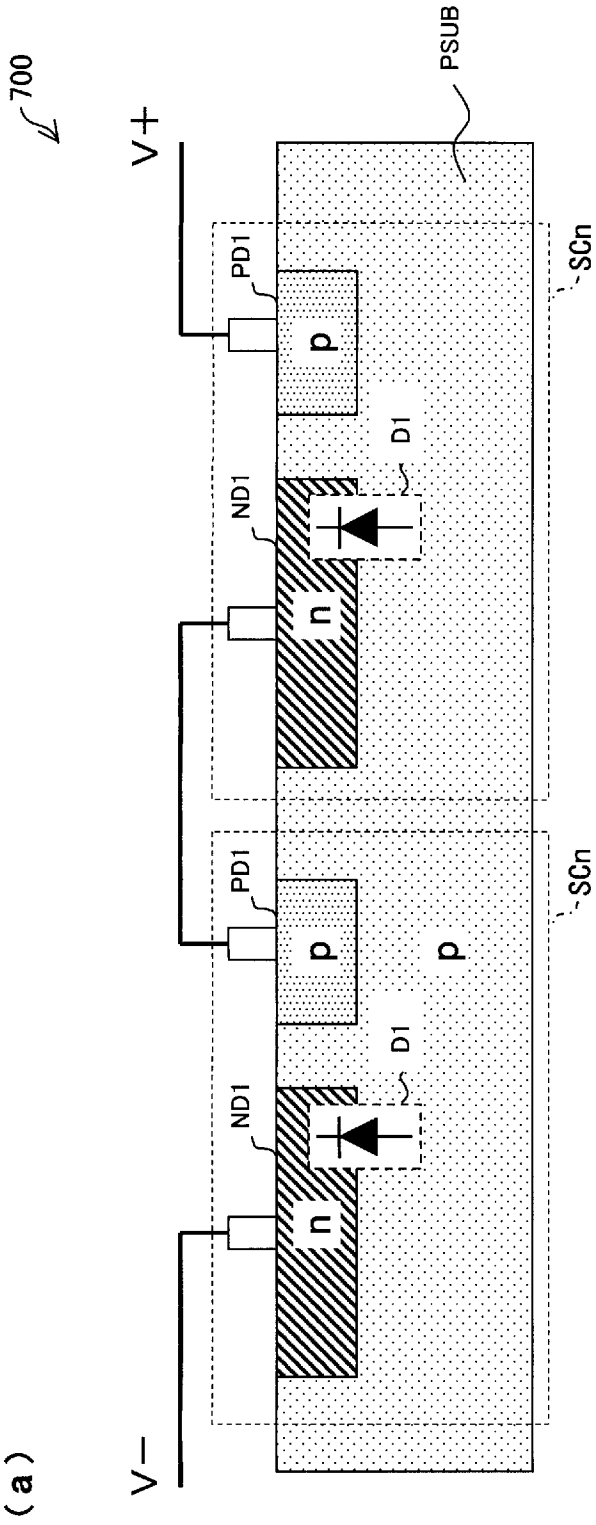
(a)

SCp ↘



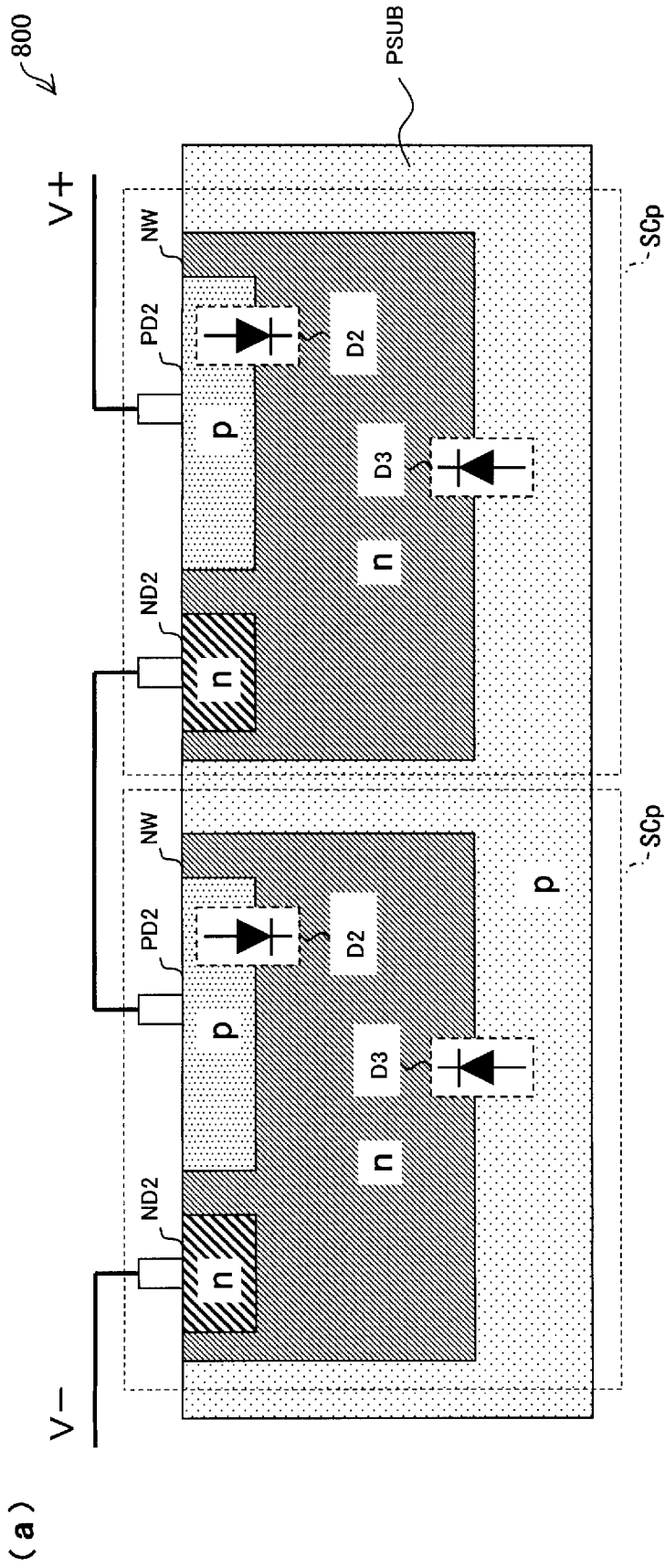
(b)

[図21]



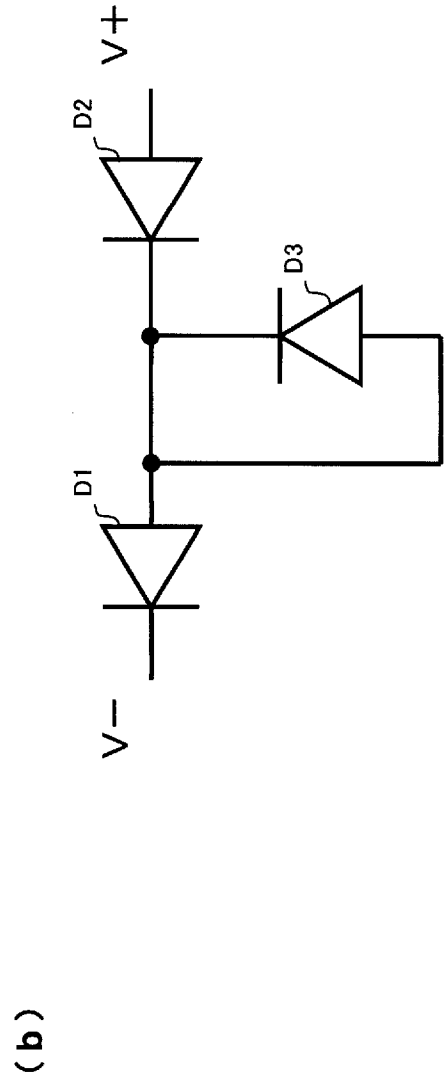
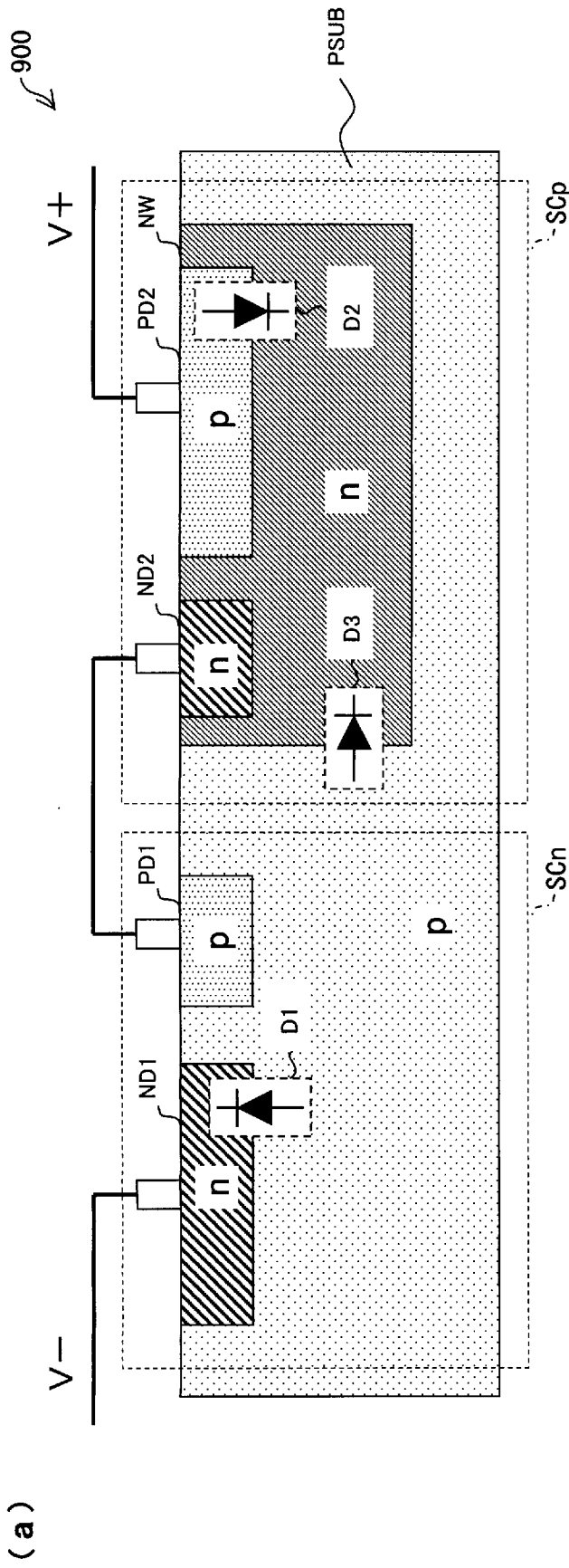
[22]

800

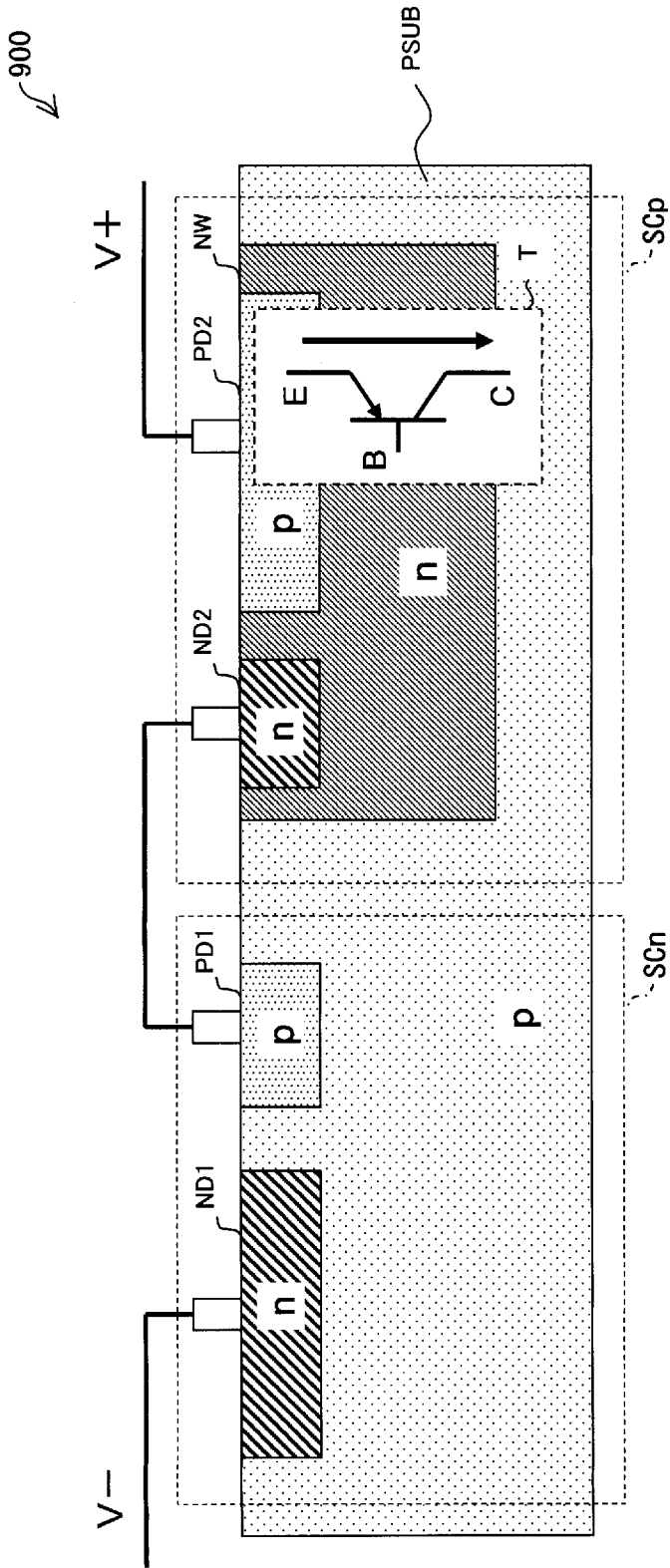


(b)

[23]



[図24]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/052112

<p>A. CLASSIFICATION OF SUBJECT MATTER <i>H01L31/04(2014.01) i, H01L21/822(2006.01) i, H01L27/04(2006.01) i</i></p> <p>According to International Patent Classification (IPC) or to both national classification and IPC</p>														
<p>B. FIELDS SEARCHED</p> <p>Minimum documentation searched (classification system followed by classification symbols) <i>H01L31/04, H01L21/822, H01L27/04</i></p> <p>Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched</p> <table style="width:100%; border:none;"> <tr> <td style="width:33%;"><i>Jitsuyo Shinan Koho</i></td> <td style="width:33%;"><i>1922-1996</i></td> <td style="width:33%;"><i>Jitsuyo Shinan Toroku Koho</i></td> <td style="width:33%;"><i>1996-2014</i></td> </tr> <tr> <td><i>Kokai Jitsuyo Shinan Koho</i></td> <td><i>1971-2014</i></td> <td><i>Toroku Jitsuyo Shinan Koho</i></td> <td><i>1994-2014</i></td> </tr> </table> <p>Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)</p>			<i>Jitsuyo Shinan Koho</i>	<i>1922-1996</i>	<i>Jitsuyo Shinan Toroku Koho</i>	<i>1996-2014</i>	<i>Kokai Jitsuyo Shinan Koho</i>	<i>1971-2014</i>	<i>Toroku Jitsuyo Shinan Koho</i>	<i>1994-2014</i>				
<i>Jitsuyo Shinan Koho</i>	<i>1922-1996</i>	<i>Jitsuyo Shinan Toroku Koho</i>	<i>1996-2014</i>											
<i>Kokai Jitsuyo Shinan Koho</i>	<i>1971-2014</i>	<i>Toroku Jitsuyo Shinan Koho</i>	<i>1994-2014</i>											
<p>C. DOCUMENTS CONSIDERED TO BE RELEVANT</p> <table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th style="width:10%;">Category*</th> <th style="width:70%;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="width:20%;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td align="center">A</td> <td><i>JP 2012-169379 A (Kyoto University), 06 September 2012 (06.09.2012), entire text; all drawings (Family: none)</i></td> <td align="center">1-14</td> </tr> <tr> <td align="center">A</td> <td><i>JP 2012-129349 A (Toyo University), 05 July 2012 (05.07.2012), entire text; all drawings (Family: none)</i></td> <td align="center">1-14</td> </tr> <tr> <td align="center">A</td> <td><i>JP 2010-186828 A (Toshiba Corp.), 26 August 2010 (26.08.2010), entire text; all drawings & US 2010/0200734 A1</i></td> <td align="center">1-14</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	A	<i>JP 2012-169379 A (Kyoto University), 06 September 2012 (06.09.2012), entire text; all drawings (Family: none)</i>	1-14	A	<i>JP 2012-129349 A (Toyo University), 05 July 2012 (05.07.2012), entire text; all drawings (Family: none)</i>	1-14	A	<i>JP 2010-186828 A (Toshiba Corp.), 26 August 2010 (26.08.2010), entire text; all drawings & US 2010/0200734 A1</i>	1-14
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
A	<i>JP 2012-169379 A (Kyoto University), 06 September 2012 (06.09.2012), entire text; all drawings (Family: none)</i>	1-14												
A	<i>JP 2012-129349 A (Toyo University), 05 July 2012 (05.07.2012), entire text; all drawings (Family: none)</i>	1-14												
A	<i>JP 2010-186828 A (Toshiba Corp.), 26 August 2010 (26.08.2010), entire text; all drawings & US 2010/0200734 A1</i>	1-14												
<p><input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.</p>														
<p>* Special categories of cited documents:</p> <table style="width:100%; border:none;"> <tr> <td style="width:50%; vertical-align: top;"> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p> </td> <td style="width:50%; vertical-align: top;"> <p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p> </td> </tr> </table>			<p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>										
<p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>													
<p>Date of the actual completion of the international search <i>01 April, 2014 (01.04.14)</i></p>		<p>Date of mailing of the international search report <i>15 April, 2014 (15.04.14)</i></p>												
<p>Name and mailing address of the ISA/ <i>Japanese Patent Office</i></p>		<p>Authorized officer</p>												
<p>Facsimile No.</p>		<p>Telephone No.</p>												

A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. H01L31/04(2014.01)i, H01L21/822(2006.01)i, H01L27/04(2006.01)i		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. H01L31/04, H01L21/822, H01L27/04		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2014年 日本国実用新案登録公報 1996-2014年 日本国登録実用新案公報 1994-2014年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2012-169379 A（国立大学法人京都大学）2012.09.06, 全文全図（ファミリーなし）	1-14
A	JP 2012-129349 A（学校法人 東洋大学）2012.07.05, 全文全図（ファミリーなし）	1-14
A	JP 2010-186828 A（株式会社東芝）2010.08.26, 全文全図 & US 2010/0200734 A1	1-14
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 01.04.2014	国際調査報告の発送日 15.04.2014	
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 小濱 健太 電話番号 03-3581-1101 内線 3255	2K 4009