

(19)日本国特許庁 (J P)

(12)特許公報 (B 2)

(11)特許番号

特許第3077968号

(P 3 0 7 7 9 6 8)

(45)発行日 平成12年 8月21日(2000.8.21)

(24)登録日 平成12年 6月16日(2000.6.16)

(51)Int.Cl.⁷

識別記号

F I

G06T 1/00

G06F 15/66

M

F41G 7/22

F41G 7/22

G05D 1/12

G05D 1/12

G

G06F 17/00

G06F 15/60

612

A

17/50

680

Z

請求項の数 1 (全 6 頁) 最終頁に続く

(21)出願番号

特願平9 - 361711

(73)特許権者

390014306

防衛庁技術研究本部長

東京都新宿区市谷本村町 5 番 1 号

(22)出願日

平成 9 年10月 9 日(1997.10.9)

(73)特許権者

000000974

川崎重工業株式会社

兵庫県神戸市中央区東川崎町 3 丁目 1 番

(65)公開番号

特開平11 - 120338

1 号

(43)公開日

平成11年 4月30日(1999.4.30)

(72)発明者

馬淵 哲夫

千葉県習志野市谷津 1 - 10 - 6

審査請求日

平成 9 年10月 9 日(1997.10.9)

(72)発明者

水田 敏也

東京都目黒区東山 2 - 23 - 6 - 22

(72)発明者

秋山 晃

山梨県甲府市山宮町2755 - 4

(74)代理人

100064296

弁理士 高 雄次郎

審査官

脇岡 剛

最終頁に続く

(54)【発明の名称】画像処理検証システム

1

(57)【特許請求の範囲】

【請求項 1】 飛しょう体の視点の位置及び姿勢角信号を算出するシミュレーション計算機と、このシミュレーション計算機から出力される飛しょう体の視点の位置及び姿勢角信号にしたがって低速画像を発生させる低速画像発生装置と、この低速画像発生装置から出力する低速画像フレーム信号を入力するフレームメモリを備え、と共に前記シミュレーション計算機から出力する飛しょう体の視点の位置及び姿勢角信号と画像伝送遅れを伴う視点の相等位置及び姿勢角信号とを入力する画像伝送遅れ補正回路を備えこの画像伝送遅れ補正回路で画像切り出し位置補正信号を演算し前記フレームメモリに入力し低速画像フレームの領域を一部切り出して高速画像フレームに変換し出力する高速画像変換装置と、この高速画像変換装置から出力する高速画像フレームを出力画像信号

2

として入力し飛しょう体の高速移動目標の正確な追尾をシミュレートする飛しょう体制御回路とから成る画像処理検証システム。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】本発明は、飛しょう体に搭載され、飛しょう体の高速移動目標を追尾する画像処理回路の検証や飛しょう体の運動性能の解析などのために使用する画像処理検証システムに関する。

【 0 0 0 2 】

【従来の技術】従来より飛しょう体に搭載され、飛しょう体の移動目標を追尾するための画像処理回路の検証や飛しょう体の運動性能の解析のために、画像処理検証システムが多用されている。

【 0 0 0 3 】上記画像処理検証システムは、コンピュー

タ支援による視界映像ジェネレータにより移動目標の映像生成を行い、上記映像を視界映像ジェネレータより直接電気信号の形で取り込み、リアルタイムにて地上後方のコントロール部門に送信し、上記飛しょう体の移動目標の追尾などの飛行の操作制御のために飛しょう体制御回路にリアルタイムで伝送するなどして画像処理を行っている。

【 0 0 0 4 】上記従来一般的な飛しょう体の画像処理検証システムを図 5 の系統図によって説明すると、シミュレーション計算機 2 によって飛しょう体の視点の位置及び姿勢角信号 4 を演算し、シミュレーション計算機 2 から出力する飛しょう体の視点の位置及び姿勢角信号 4 を飛しょう体が備えている撮像手段による画像信号として高速画像発生装置 1 に入力し、この入力画像信号を高速フレームレート画像 5 として飛しょう体制御回路 3 に入力し、この飛しょう体制御回路 3 にて飛しょう体の移動目標までの飛行の模擬操作制御による飛行シミュレーションを行う。前記高速画像発生装置 1 は、動画像処理における信号処理能力の向上のために、例えば、1 秒間当りのフレーム数 2 4 0 H z 程度のフレームレートをもって構成される。

【 0 0 0 5 】一方、飛しょう体の視点の位置及び姿勢角信号 4 が入力されてから高速画像発生装置 1 にて高速フレーム画像として飛しょう体制御回路 3 に入力し、飛しょう体の移動目標までの飛行の模擬操作制御がなされるまでの間には画像発生のための遅れを伴うので、高速移動する目標位置と前記飛しょう体制御回路 3 にて検出する目標位置との間にはずれが発生してしまう。このために、画像の精度の低下をもたらす伝送途中でエラーを発生させることとなるので、画像発生のための遅れ時間を短くした高価な画像発生装置を用いることが望まれる。また、飛しょう体の誘導装置として、2 次元検出器を機体に固定させて、機械的なジンバル機構を保有することなく電子的処理により空間安定化及び追尾ループを形成し、飛しょう体の誘導を行うようにした技術が開示されている（特開平 5 - 1 8 6 9 7 号公報）。上記開示技術は低速画像発生装置と高速画像変換装置とを併設するようにした技術とされていない。

【 0 0 0 6 】

【発明が解決しようとする課題】ところで、上記従来の画像処理検証システムでは、飛しょう体搭載の画像処理回路の検証を正確に行うために画像フレームレートが高く、画像発生遅れが小さい高速画像処理を可能とする高速画像処理装置を必要とし、また、この処理装置は設備上の大型化や処理コストの増大をもたらす汎用性に欠け、実用的でない。

【 0 0 0 7 】そこで本発明は、低速画像発生装置と高速画像変換装置とを併設することにより、画像発生遅れを補正し、高速画像フレームレートによる高速画像フレー

ムのもとで画像処理の精度をリアルタイムにて向上させることができ、飛しょう体搭載の画像処理回路の検証を正確に行うことができる画像処理検証システムを提供しようとするものである。

【 0 0 0 8 】

【課題を解決するための手段】上記課題を解決するための本発明の画像処理検証システムは、飛しょう体の視点の位置及び姿勢角信号を算出するシミュレーション計算機と、このシミュレーション計算機から出力する飛しょう体の視点の位置及び姿勢角信号にしたがって低速画像を発生させる低速画像発生装置と、この低速画像発生装置から出力する低速画像フレーム信号を入力するフレームメモリを備えると共に前記シミュレーション計算機から出力する飛しょう体の視点の位置及び姿勢角信号と画像伝送遅れを伴う視点の相等位置及び姿勢角信号とを入力する画像伝送遅れ補正回路を備えこの画像伝送遅れ補正回路で画像切り出し位置補正信号を演算し前記フレームメモリに入力し低速画像フレームの領域を一部切り出して高速画像フレームに変換し出力する高速画像変換装置と、この高速画像変換装置から出力する高速画像フレームを出力画像信号として入力し飛しょう体の高速移動目標の正確な追尾をシミュレートする飛しょう体制御回路とから成るものである。

【 0 0 0 9 】

【作用】上記のように構成した画像処理検証システムによれば、低速画像フレームの領域の一部を切り出して高速画像フレームに変換させることができるので、出力画像の精度を向上できて飛しょう体制御回路を高精度に動作させ、飛しょう体による高速移動目標の正確な追尾をシミュレートすることができて飛しょう体搭載の画像処理回路を検証できる。また、従来のような高速画像処理装置の設備上の大型化や処理コストの増大を回避することができる。

【 0 0 1 0 】さらに、視界映像の画像処理に際して、伝送時間遅れに伴い発生する目標位置と飛しょう体制御回路にて検出する目標位置との間に発生するずれに対応して目標の動きを補正する画像伝送遅れ補正回路を用いて正確な出力画像信号とした画像処理を行っているので、画像処理検証システムの精度が向上する。

【 0 0 1 1 】

【発明の実施の形態】以下、図面を参照にして本発明の画像処理検証システムの一実施形態について説明する。図 1 は画像処理検証システムの系統図、図 2 は図 1 の画像処理検証システムにおける高速画像変換装置の原理図、図 3 は図 2 の高速画像変換装置の回路図、図 4 は画像処理検証システムにおける低速画像と高速画像の例を示す説明図であり、図 5 に示す部材と共通する部材には同一符号を付している。図 1 において、10 は飛しょう体の画像処理検証システムを示し、シミュレーション計算機 2、低速画像発生装置 6、高速画像変換装置 20、

飛しょう体制御回路 3 などを主要要素として構成されている。

【 0 0 1 2 】上記低速画像発生装置 6 は約 3 0 H z の低フレームレートをもって構成されている。シミュレーション計算機 2 で算出された現在の飛しょう体の視点の位置及び姿勢角信号 4 は上記画像発生装置 6 に入力され、低速フレームレート画像である低速画像フレーム信号 7 に処理されて高速画像変換装置 2 0 に入力される。一方、シミュレーション計算機 2 からは現在の飛しょう体の視点の位置及び姿勢角信号 4 と、低速画像発生装置 6 から出力されている画像伝送遅れを伴った低速画像フレーム信号 7 に相等する視点の相等位置及び姿勢角信号 8 とが夫々高速画像変換装置 2 0 に入力される。高速画像変換装置 2 0 は、後述する画像伝送遅れ補正回路 3 0 を備えており、画像伝送遅れ補正回路 3 0 からの画像切り出し位置補正信号 3 1 により、低速画像フレーム信号 7 によるフレームメモリ 1 2 の領域の一部である低速画像フレーム 1 5 を切り出して、例えば、フレームレート約 2 4 0 H z の高速フレームレート画像である高速画像フレーム 1 4 に変換し、高速画像フレーム 1 4 の出力画像信号 1 8 として飛しょう体制御回路 3 に入力する。

【 0 0 1 3 】図 2 において、低速画像フレーム信号 7 によりフレームメモリ 1 2 が書き込まれ、画像切り出し位置補正信号 3 1 によりフレームメモリ 1 2 の領域の一部である低速画像フレーム 1 5 が切り出されて高速画像フレーム 1 4 に変換されるとともに、高速画像フレーム 1 4 の出力画像信号 1 8 が出力される。そして、フレームメモリ 1 2 の全メモリ領域には、上述したような低速画像フレーム 1 5 および高速画像フレーム 1 4 を収納しており、高速画像フレーム 1 4 の出力画像信号 1 8 のみが

図 1 に示す飛しょう体制御回路 3 に入力される。

【 0 0 1 4 】さらに、図 2 について詳述する。低速画像発生装置 6 からの低速画像フレーム信号 7 は画像伝送遅れ $t_{\text{遅}}$ を伴うものであり、シミュレーション計算機 2 からの現在の視点の位置及び姿勢角信号 4 は画像伝送遅れが無いものとして現在値 $V_{\text{現在}}$ をもって示される。一方、視点の相等位置、姿勢角信号 8 は、上述したように低速画像発生装置 6 から出力された低速画像フレーム信号 7 に相等する視点の位置及び姿勢角信号であった画像伝送遅れ $t_{\text{遅}}$ 前である情報値 $V_{\text{遅前}}$ をもって示される。現在値 $V_{\text{現在}}$ からなる視点の位置及び姿勢角信号 4 と画像伝送遅れ $t_{\text{遅}}$ を伴う視点の相等位置及び姿勢角信号 8 は、画像伝送遅れ補正回路 3 0 に夫々入力されて、減算処理がなされて画像切り出し位置補正信号 3 1 が減算値 $(V_{\text{遅前}} - t_{\text{遅}})$ として出力される。

【 0 0 1 5 】図 3 の高速画像変換装置において、タイミング制御部 9 により画像処理検証システム 1 0 全体の基準タイミングとなるクロックが発生し、これにより 3 0 H z 制御信号 9 a ならびに 2 4 0 H z 制御信号 9 b が分離して発生する。制御信号 9 a によるタイミングにより

書き込みアドレス制御 1 1 のもとで低速画像フレーム信号 7 にもとづく、メモリ入力制御 1 3 への番地出力を行い、フレームメモリ 1 2 に書き込む。制御信号 9 b および画像切り出し位置補正信号 3 1 によるタイミングにより読み出しアドレス制御 2 2 のもとでメモリ出力制御 1 6 への番地出力を行い、フレームメモリ 1 2 の領域の一部を切り出し処理して高速画像フレーム 1 4 に変換させ、この高速画像フレーム 1 4 の出力画像信号 1 8 を出力する。このように、高速画像変換装置 2 0 内に画像伝送遅れ補正回路 3 0 を備えることにより、画像切り出し位置補正信号 3 1 による減算値 $(V_{\text{遅前}} - t_{\text{遅}})$ と上記低速画像フレーム信号 7 における画像発生遅れ $t_{\text{遅}}$ との加算処理がなされて、上記出力画像信号 1 8 は、画像伝送遅れを補正した正確な信号として飛しょう体制御回路 3 に入力される。

【 0 0 1 6 】図 4 (a) に示すフレームレート 3 0 H z の低速画像において、低速画像フレーム 1 5 - 1 , 1 5 - 2 は、現在点および 1 / 3 0 秒経過後の低速画像フレーム 1 5 をそれぞれ示し、図中点線にて囲まれた領域は、図 4 (b) に示す高速画像フレーム 1 4 に対応している。上記低速画像フレーム 1 5 - 1 , 1 5 - 2 においては、飛しょう体の移動目標である視点 P の現在の位置及び姿勢角信号 4 が走査されている。

【 0 0 1 7 】図 4 (b) に示すフレームレート 9 0 H z の高速画像は、上記低速画像フレーム 1 5 の点線に囲まれた領域を切り出して変換させたものである。高速画像フレーム 1 4 - 1 , 1 4 - 2 , ... , 1 4 - 6 は現時点および 1 / 9 0 秒経過毎の高速画像フレーム 1 4 をそれぞれ示し、上記視点 P の現在位置及び姿勢角信号 4 が走査され、しかも画像処理が高い精度のもとで行われていることを示している。このようにして、上記高速画像フレーム 1 4 の出力画像信号 1 8 は飛しょう体制御回路 3 に入力され、これにより飛しょう体制御回路 3 は高精度に動作し、飛しょう体による高速移動目標の正確な追尾をシミュレートすることとなる。かくして画像処理検証システムの精度が向上する。なお、本発明は、上記実施例のほかに、航空機のフライトシミュレータ、リアルタイムに画像を発生するゲーム機器などに利用しうるものである。

【 0 0 1 8 】

【発明の効果】以上説明したように本発明によれば、画像処理の出力画像の精度を向上できて、飛しょう体制御回路を高精度に動作させ、飛しょう体による高速移動目標の正確な追尾をシミュレートすることができ、画像処理検証システムの精度を向上させることができる。また、従来のような高速画像処理装置の設備上の大型化や処理コストの増大を回避することができる。

【 0 0 1 9 】さらに、視界映像の画像処理に際して、画像発生遅れに伴い発生する目標位置と飛しょう体制御回路にて検出する目標位置との間に発生するずれに対応し

て目標の動きを補正する画像伝送遅れ補正回路を用いて正確な出力画像信号とした画像処理を行っているので、画像処理検証システムの精度を一層向上させることができる。

【図面の簡単な説明】

【図 1】本発明の画像処理検証システムの系統図である。

【図 2】図 1 の画像処理検証システムにおける高速画像変換装置の原理図である。

【図 3】図 2 の高速画像変換装置の回路図である。

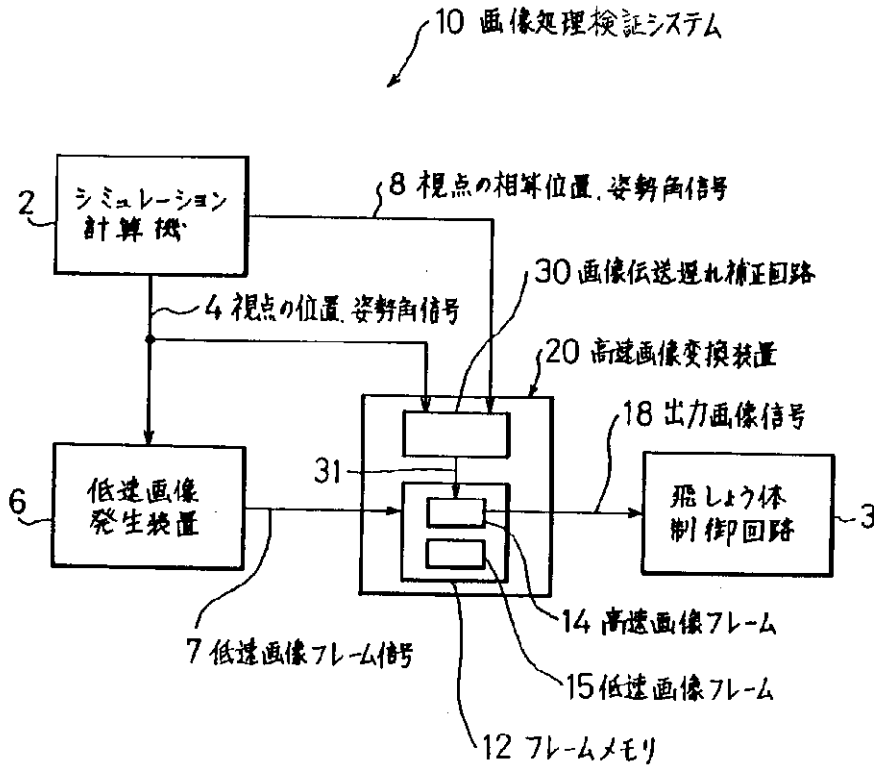
【図 4】本発明の画像処理検証システムにおける低速画像と高速画像の例を示す説明図である。

【図 5】従来の飛しょう体の画像処理検証システムの一般的な系統図である。

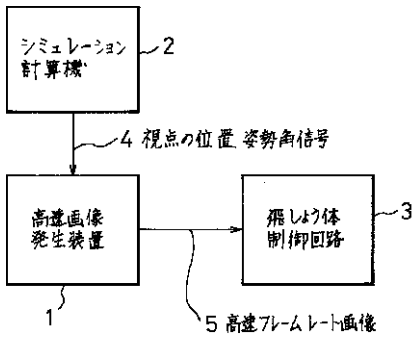
【符号の説明】

- 2 シミュレーション計算機
- 3 飛しょう体制御回路
- 6 低速画像発生装置
- 10 画像処理検証システム
- 14 高速画像フレーム
- 15 低速画像フレーム
- 10 20 高速画像変換装置
- 30 画像伝送遅れ補正回路
- 31 画像切り出し位置補正信号

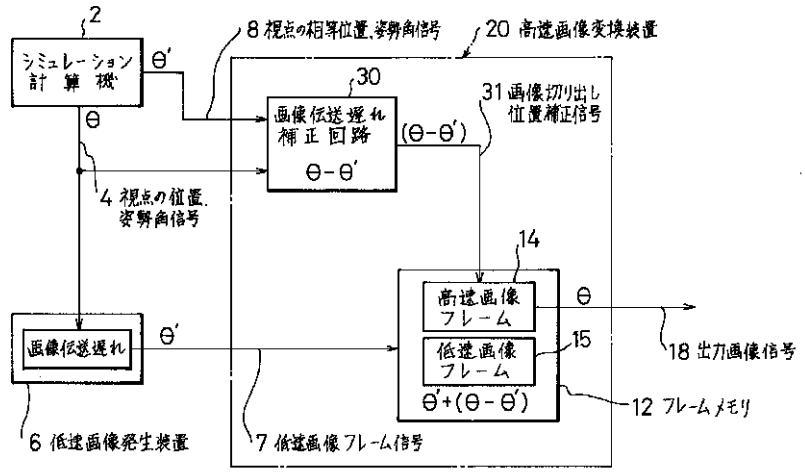
【図 1】



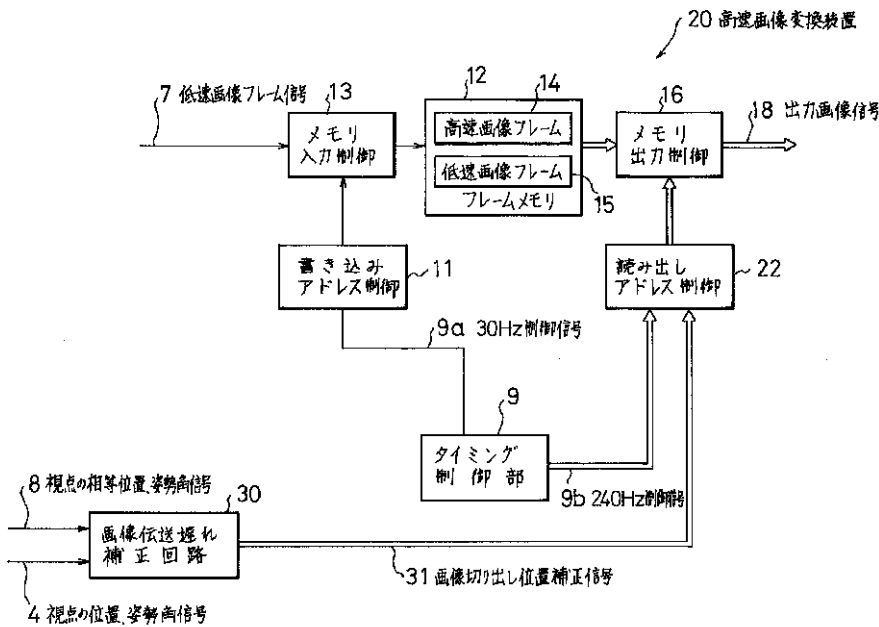
【 図 5 】



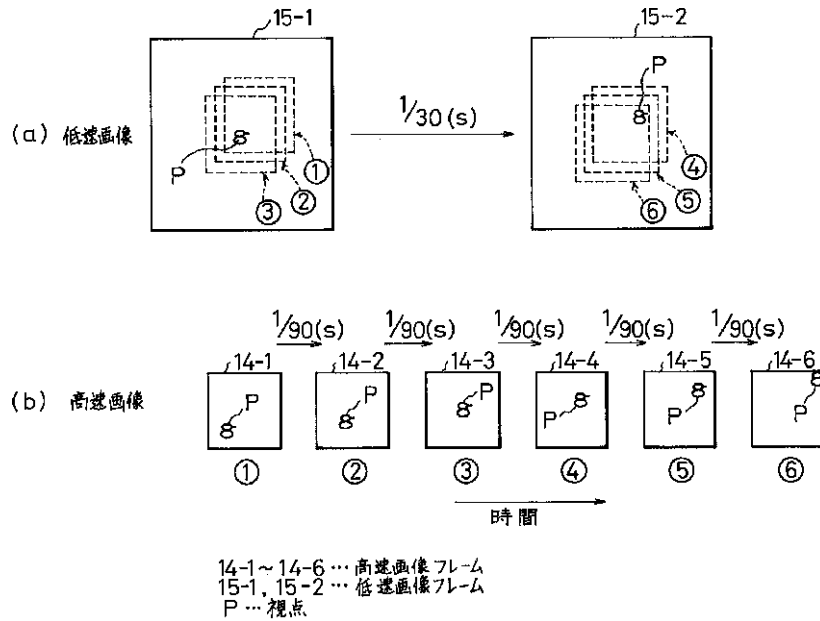
【 図 2 】



【 図 3 】



【 図 4 】



フロントページの続き

(51) Int.Cl.⁷ 識別記号 F I
G 0 6 F 15/20 D

(72) 発明者 佐々木 康彦
岐阜県各務原市川崎町 1 番地 川崎重工
業株式会社岐阜工場内

(72) 発明者 岡崎 正
岐阜県各務原市川崎町 1 番地 川崎重工
業株式会社岐阜工場内

(56) 参考文献 特開 平 6 - 348253 (J P , A)

(58) 調査した分野 (Int.Cl.⁷ , D B 名)

- G06T 1/00
- F41G 7/22
- G05D 1/12
- G06F 17/00
- G06F 17/50