

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-197345
(P2000-197345A)

(43) 公開日 平成12年7月14日 (2000.7.14)

(51) Int.Cl. ⁷	識別記号	F I	テームコード* (参考)
H 0 2 M 1/12		H 0 2 M 1/12	5 G 0 6 6
H 0 2 J 3/01		H 0 2 J 3/01	A 5 H 5 7 5
H 0 2 P 7/36	3 0 1	H 0 2 P 7/36	3 0 1 U 5 H 7 4 0

審査請求 有 請求項の数 5 F D (全 34 頁)

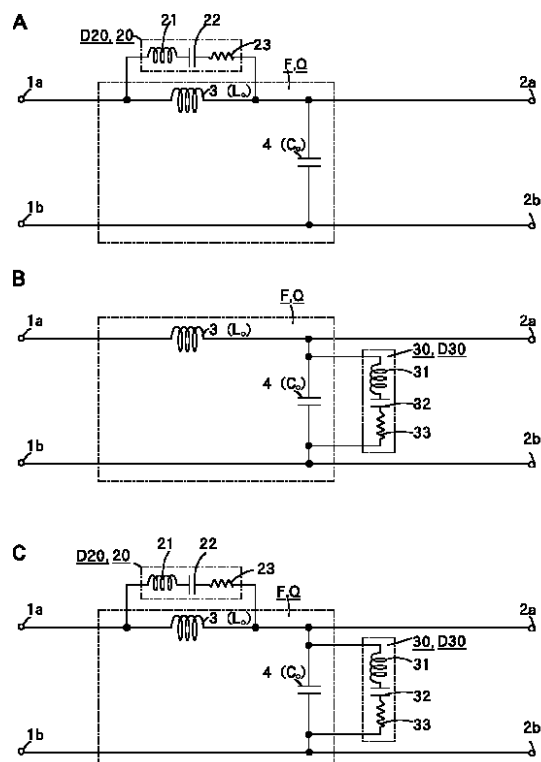
(21) 出願番号	特願平10-377246	(71) 出願人	390033950 学校法人東京電機大学 東京都千代田区神田錦町2の2
(22) 出願日	平成10年12月29日 (1998. 12. 29)	(72) 発明者	大貫 俊哉 埼玉県比企郡鳩山町石坂 学校法人東京電機大学理工学部内
		(72) 発明者	宮下 收 埼玉県比企郡鳩山町石坂 学校法人東京電機大学理工学部内
		(74) 代理人	100064458 弁理士 田中 正治
		Fターム (参考)	5G066 EA01 5H575 DD01 DD03 5H740 BB08 BB09 BB10 NN02

(54) 【発明の名称】 交流電源用フィルタ回路

(57) 【要約】

【課題】 直列インダクタと並列キャパシタとを有する逆L形フィルタを用いた交流電源用フィルタ回路において、逆L形フィルタが通過させたい交流電源出力中の交流成分をそれにそれ以外の不要周波数成分を実質的に重畳させずに負荷に供給させ、また逆L形フィルタによる直列共振回路で直列共振が生ぜんとしてもそれをダンブし、それでいて、高い交流電源供給効率を得られるようにする。

【解決手段】 直列インダクタ及びまたは並列キャパシタと並列に、インダクタとキャパシタと抵抗とを用いた直列共振回路がダンピング回路として接続され、その直列共振回路が、①その低インピーダンス帯域の下限周波数をして上記通過させたい交流成分のそれよりも高く、且つ②低インピーダンス帯域をしてその帯域内に、逆L形フィルタによる直列共振回路の共振周波数を位置させているのを満足するように、構成されている。



【特許請求の範囲】

【請求項 1】直列インダクタと並列キャパシタとを有する逆 L 形フィルタを用いた交流電源用フィルタ回路において、

上記直列インダクタまたは上記並列キャパシタと並列に、または上記直列インダクタ及び上記並列キャパシタのそれぞれと並列に、インダクタとキャパシタと抵抗とが直列に接続されている直列共振回路またはそれと等価な直列共振回路が、ダンピング回路として接続され、上記ダンピング回路としての直列共振回路が、①そのインピーダンスの周波数特性上でみた低インピーダンス帯域の下限周波数をして、上記逆 L 形フィルタが通過させたい交流成分の周波数よりも高いこと、及び②上記低インピーダンス帯域をして、その低インピーダンス帯域内に、上記逆 L 形フィルタが構成している直列共振回路の共振周波数を位置させていることを満足するように、当該ダンピング回路としての直列共振回路を構成している上記インダクタのインダクタンス、上記キャパシタのキャパシタンス、及び上記抵抗の値が選定されていることを特徴とする交流電源用フィルタ回路。

【請求項 2】対の第 1 及び第 2 の入力端子と対の第 1 及び第 2 の出力端子とを有し、上記第 1 の入力端子と上記第 1 の出力端子との間に、インダクタが、直列インダクタとして接続され、上記直列インダクタと上記第 1 の出力端子との接続中点と上記第 1 及び第 2 の出力端子との間に、キャパシタが、並列キャパシタとして接続され、上記直列インダクタ及び上記並列キャパシタによる、対の入力端を上記第 1 及び第 2 の入力端子とし、対の出力端を上記第 1 及び第 2 の出力端子としている逆 L 形フィルタが構成されている、という構成を有する単相交流電源用フィルタ回路としての交流電源用フィルタ回路において、

上記直列インダクタまたは上記並列キャパシタと並列に、または上記直列インダクタ及び上記並列キャパシタのそれぞれと並列に、インダクタとキャパシタと抵抗とが直列に接続されている直列共振回路またはそれと等価な直列共振回路が、ダンピング回路として接続され、上記ダンピング回路としての直列共振回路が、①そのインピーダンスの周波数特性上でみた低インピーダンス帯域の下限周波数をして、上記逆 L 形フィルタが通過させたい交流成分の周波数よりも高いこと、及び②上記低インピーダンス帯域をして、その低インピーダンス帯域内に、上記逆 L 形フィルタが構成している直列共振回路の共振周波数を位置させていることを満足するように、当該ダンピング回路としての直列共振回路を構成している上記インダクタのインダクタンス、上記キャパシタのキャパシタンス、及び上記抵抗の値が選定されていることを特徴とする単相交流電源用フィルタ回路としての交流電源用フィルタ回路。

【請求項 3】3 個の第 1、第 2 及び第 3 の入力端子と、

3 個の第 1、第 2 及び第 3 の出力端子とを有し、上記第 1 の入力端子と上記第 1 の出力端子との間、上記第 2 の入力端子と上記第 2 の出力端子との間、及び上記第 3 の入力端子と上記第 3 の出力端子との間に、第 1、第 2 及び第 3 のインダクタが、ともに直列インダクタとしてそれぞれ接続され、上記第 1 の直列インダクタと上記第 1 の出力端子との接続中点と共通接続点との間、上記第 2 の直列インダクタと上記第 2 の出力端子との接続中点と上記共通接続点との間、及び上記第 3 の直列インダクタと上記第 3 の出力端子と接続中点と上記共通接続点との間に、第 1、第 2、及び第 3 のキャパシタが、ともに並列キャパシタとしてそれぞれ接続され、上記第 1 及び第 2 の直列インダクタと上記第 1 及び第 2 の並列キャパシタとによる、対の入力端を上記第 1 及び第 2 の入力端子とし、対の出力端を上記第 1 及び第 2 の出力端子とする第 1 の逆 L 形フィルタと、上記第 2 及び第 3 の直列インダクタと上記第 2 及び第 3 の並列キャパシタとによる、対の入力端を上記第 2 及び第 3 の入力端子とし、対の出力端を上記第 2 及び第 3 の出力端子とする第 2 の逆 L 形フィルタと、上記第 3 及び第 1 の直列インダクタと上記第 3 及び第 1 の並列キャパシタとによる、対の入力端を上記第 3 及び第 1 の入力端子とし、対の出力端を上記第 3 及び第 1 の出力端子とする第 3 の逆 L 形フィルタとが構成されている、という構成を有する 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路において、上記第 1、第 2 及び第 3 の直列インダクタとそれぞれ並列に、または上記第 1、第 2 及び第 3 の並列キャパシタとそれぞれ並列に、もしくは上記第 1、第 2 及び第 3 の直列インダクタとそれぞれ並列に且つ上記第 1、第 2 及び第 3 の並列キャパシタとそれぞれ並列に、インダクタとキャパシタと抵抗とが直列に接続されている直列共振回路またはそれと等価な直列共振回路が、それぞれダンピング回路として、接続され、上記ダンピング回路としての直列共振回路のそれぞれが、①そのインピーダンスの周波数特性上でみた低インピーダンス帯域の下限周波数をして、上記第 1、第 2 及び第 3 の逆 L 形フィルタ中の当該ダンピング回路を接続している逆 L 形フィルタが通過させたい交流成分の周波数よりも高いこと、及び②上記低インピーダンス帯域をして、その低インピーダンス帯域内に、上記の第 1、第 2 及び第 3 の逆 L 形フィルタ中の当該ダンピング回路を接続している逆 L 形フィルタが構成している直列共振回路の共振周波数を位置させていることを満足するように、当該ダンピング回路としての直列共振回路を構成している上記インダクタのインダクタンス、上記キャパシタのキャパシタンス、及び上記抵抗の値が選定されていることを特徴とする 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路。

【請求項 4】3 個の第 1、第 2 及び第 3 の入力端子と、3 個の第 1、第 2 及び第 3 の出力端子とを有し、上記第

1の入力端子と上記第1の出力端子との間、上記第2の入力端子と上記第2の出力端子との間、及び上記第3の入力端子と上記第3の出力端子との間に、第1、第2及び第3のインダクタが、ともに直列インダクタとしてそれぞれ接続され、上記第1の直列インダクタと上記第1の出力端子との接続中点と上記第2の直列インダクタと上記第2の出力端子と接続中点との間、上記第2の直列インダクタと上記第2の出力端子との接続中点と上記第3の直列インダクタと上記第3の出力端子との接続中点との間、及び上記第3の直列インダクタと上記第3の出力端子と接続中点と上記第1の直列インダクタと上記第1の出力端子との接続中点との間に、第1、第2、及び第3のキャパシタが、ともに並列キャパシタとしてそれぞれ接続され、上記第1及び第2の直列インダクタと上記第1の並列キャパシタとによる、対の入力端を上記第1及び第2の入力端子とし、対の出力端を上記第1及び第2の出力端子とする第1の逆L形フィルタと、上記第2及び第3の直列インダクタと上記第2の並列キャパシタとによる、対の入力端を上記第2及び第3の入力端子とし、対の出力端を上記第2及び第3の出力端子とする第2の逆L形フィルタと、上記第3及び第1の直列インダクタと上記第3の並列キャパシタとによる、対の入力端を上記第3及び第1の入力端子とし、対の出力端を上記第3及び第1の出力端子とする第3の逆L形フィルタとが構成されている、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、

上記第1、第2及び第3の直列インダクタとそれぞれ並列に、または上記第1、第2及び第3の並列キャパシタとそれぞれ並列に、もしくは上記第1、第2及び第3の直列インダクタとそれぞれ並列に且つ上記第1、第2及び第3の並列キャパシタとそれぞれ並列に、インダクタとキャパシタと抵抗とが直列に接続されている直列共振回路またはそれと等価な直列共振回路が、それぞれダンピング回路として、接続され、

上記ダンピング回路としての直列共振回路のそれぞれが、①そのインピーダンスの周波数特性上でみた低インピーダンス帯域の下限周波数をして、上記第1、第2及び第3の逆L形フィルタ中の当該ダンピング回路を接続している逆L形フィルタが通過させたい交流成分の周波数よりも高いこと、及び②上記低インピーダンス帯域をして、その低インピーダンス帯域内に、上記の第1、第2及び第3の逆L形フィルタ中の当該ダンピング回路を接続している逆L形フィルタが構成している直列共振回路の共振周波数を位置させていることを満足するように、当該ダンピング回路としての直列共振回路を構成している上記インダクタのインダクタンス、上記キャパシタのキャパシタンス、及び上記抵抗の値が選定されていることを特徴とする3相交流電源用フィルタ回路としての交流電源用フィルタ回路。

【請求項5】3個の第1、第2及び第3の入力端子と、3個の第1、第2及び第3の出力端子とを有し、上記第1の入力端子と上記第1の出力端子との間、及び上記第3の入力端子と上記第3の出力端子との間に、第1、及び第2のインダクタが、ともに直列インダクタとしてそれぞれ接続され、上記第2の入力端子と上記第2の出力端子とが直接的に接続され、上記第1の直列インダクタと上記第1の出力端子との接続中点と上記第2の入力端子及び上記第2の出力端子との間、及び上記第3の直列インダクタと上記第3の出力端子との接続中点と上記第2の入力端子及び上記第2の出力端子との間に、第1、及び第2のキャパシタが、ともに並列キャパシタとしてそれぞれ接続され、上記第1の直列インダクタと上記第1の並列キャパシタとによる、対の入力端を上記第1及び第2の入力端子とし、対の出力端を上記第1及び第2の出力端子とする第1の逆L形フィルタと、上記第2の直列インダクタと上記第2の並列キャパシタとによる、対の入力端を上記第2及び第3の入力端子とし、対の出力端を上記第2及び第3の出力端子とする第2の逆L形フィルタと、上記第1及び第2の直列インダクタと上記第1及び第2の並列キャパシタとによる、対の入力端を上記第3及び第1の入力端子とし、対の出力端を上記第3及び第1の出力端子とする第3の逆L形フィルタとが構成されている、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、上記第1及び第2の直列インダクタとそれぞれ並列に、または上記第1及び第2の並列キャパシタとそれぞれ並列に、もしくは上記第1及び第2の直列インダクタとそれぞれ並列に且つ上記第1及び第2の並列キャパシタとそれぞれ並列に、インダクタとキャパシタと抵抗とが直列に接続されている直列共振回路またはそれと等価な直列共振回路が、それぞれダンピング回路として、接続され、

上記ダンピング回路としての直列共振回路のそれぞれが、①そのインピーダンスの周波数特性上でみた低インピーダンス帯域の下限周波数をして、上記第1、第2及び第3の逆L形フィルタ中の当該ダンピング回路を接続している逆L形フィルタが通過させたい交流成分の周波数よりも高いこと、及び②上記低インピーダンス帯域をして、その低インピーダンス帯域内に、上記の第1、第2及び第3の逆L形フィルタ中の当該ダンピング回路を接続している逆L形フィルタが構成している直列共振回路の共振周波数を位置させていることを満足するように、当該ダンピング回路としての直列共振回路を構成している上記インダクタのインダクタンス、上記キャパシタのキャパシタンス、及び上記抵抗の値が選定されていることを特徴とする3相交流電源用フィルタ回路としての交流電源用フィルタ回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、直列インダクタと並列キャパシタとを有する逆L形フィルタを用いた交流電源用フィルタ回路に関し、とくに、交流電源としてのPWM（パルス幅変調）インバータから出力される交流電源出力としてのPWMパルス出力を用いて、負荷としての交流電動機を駆動する、という場合に適用して好適なものである。

【0002】

【従来の技術】従来、次に述べる交流電源用フィルタ回路が、単相交流電源としての単相PWMインバータから出力される単相交流電源出力としての単相PWMパルス出力を用いて負荷としての単相交流電動機を駆動する、という場合に適用される単相交流電源用フィルタ回路として、提案されている。

【0003】すなわち、図9に示すような、単相交流電源としての単相PWMインバータ（図示せず）の対の出力端子に接続される対の入力端子1a及び1bと、負荷としての単相交流電動機（図示せず）の対の入力端子に接続される対の出力端子2a及び2bとを有し、そして、入力端子1aと出力端子2aとの間に、インダクタ3が、直列インダクタとして接続され、また、その直列インダクタ3と出力端子2aとの接続中点と入力端子1b及び出力端子2bとの間に、キャパシタ4が、並列キャパシタとして接続され、よって、直列インダクタ3及び並列キャパシタ4による、対の入力端を入力端子1a及び1bとし、対の出力端を出力端子2a及び2bとしている逆L形フィルタFが構成されている、という構成を有する単相交流電源用フィルタ回路としての交流電源用フィルタ回路が提案されている。

【0004】また、図10Aに示すような、図9に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタFを構成している直列インダクタ3と並列に、抵抗5でなるダンピング回路D1が接続されている、という構成を有する単相交流電源用フィルタ回路としての交流電源用フィルタ回路、図10Bに示すような、図9に示す単相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタFを構成している並列キャパシタ4と並列に、抵抗6でなるダンピング回路D2が接続されているという構成を有する単相交流電源用フィルタ回路としての交流電源用フィルタ回路、及び図10Cに示すような、図10Aに示す単相交流電源用フィルタ回路としての交流電源用フィルタ回路において、逆L形フィルタFを構成している並列キャパシタ4と並列に、図10Bに示す単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様の、抵抗6でなるダンピング回路D2が接続されている、という構成を有する単相交流電源用フィルタ回路としての交流電源用フィルタ回路も提案されている。

【0005】さらに、図11Aに示すような、図10A

に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタFを構成している直列インダクタ3と並列に接続されているダンピング回路D1が、抵抗5でなるのに代え、抵抗5とインダクタ7との直列回路でなる、という構成を有する単相交流電源用フィルタ回路としての交流電源用フィルタ回路、図11Bに示すような、図10Bに示す単相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタFを構成している並列キャパシタ4と並列に接続されているダンピング回路D2が、抵抗6でなるのに代え、抵抗6とインダクタ8との直列回路でなる、という構成を有する単相交流電源用フィルタ回路としての交流電源用フィルタ回路、及び図11Cに示すような、図10Cに示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタFを構成している直列インダクタ3及び並列キャパシタ4とそれぞれ並列に接続されているダンピング回路D1及びD2が、図11A及びBにそれぞれ示す単相交流電源用フィルタ回路としての交流電源用フィルタ回路のダンピング回路D1及びD2でそれぞれなる、という構成を有する単相交流電源用フィルタ回路としての交流電源用フィルタ回路も提案されている。

【0006】図9に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、対の入力端子1a及び1bを単相交流電源としての単相PWMインバータの対の出力端子に接続し、対の出力端子2a及び2bを負荷としての単相交流電動機の対の入力端子に接続することによって、交流電源用フィルタ回路の使用時とすれば、その使用時において、逆L形フィルタFを構成している直列インダクタ3のインダクタンス（これをL₀とする）及び並列キャパシタ4のキャパシタンス（これをC₀とする）を予め適当に選定しておけば、直列インダクタ3と並列キャパシタ4とを有する逆L形フィルタFによって、単相PWMインバータから対の入力端子1a及び1b間に出力される単相PWMパルス出力中の基本波成分（単相PWMインバータにおいて単相PWMパルス出力を得るために用いている変調信号に対応する）を、それにそれ以外の周波数成分（単相PWMインバータにおいて単相PWMパルス出力を得るために用いているキャリア信号の周波数を有する成分、及びまたはキャリア信号の周波数のサイドバンドの周波数を有する成分に対応する）を不要周波数成分としてほとんど重畳させていないか重畳させているとしても基本波成分に比し格段的に小さな振幅でしか重畳させずに、単相交流電動機の対の入力端子間に、逆L形フィルタFが通過させたい交流成分として供給させることができる。

【0007】よって、上述した使用時において、単相交流電動機を、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分以外の不要周波数成分

に実質的に影響されることなしに、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分の振幅及び周波数に応じて制御された態様で、円滑に駆動させることができる、という作用・効果が得られる。

【0008】また、図10A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、図9に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路を構成している逆L形フィルタFを用いている構成をそれぞれ有するので、詳細説明は省略するが、図9に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べたと同様の使用時において、図9に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、単相交流電動機を、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分以外の不要周波数成分に実質的に影響されることなしに、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分の振幅及び周波数に応じて制御された態様で、それぞれ円滑に駆動させることができる。

【0009】また、上述した使用時において、[発明が解決しようとする課題]の項で後述するので、重複詳細説明は省略するが、逆L形フィルタFが構成している直列インダクタ3及び並列キャパシタ4による直列共振回路Qで直列共振が生じても、それがダンブされ、よって、単相PWMインバータ及び単相交流電動機が逆L形フィルタFが構成している直列共振回路Qに生じる直列共振によって破損されんとするのを、それぞれ有効に回避させることができる、という作用・効果が得られる。

【0010】さらに、図11A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、図10A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、図9に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路を構成している逆L形フィルタFを用いている構成を有するので、詳細説明は省略するが、図10A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合でそれぞれ述べたと同様の使用時において、図10A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、単相交流電動機を、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分以外の不要周波数成分に実質的に影響されることなしに、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分の振幅及び周波数に応じて制御された態様で、それぞれ円滑に駆動させることができる。

【0011】また、[発明が解決しようとする課題]の項で後述するので、重複詳細説明は省略するが、図10

A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、逆L形フィルタFが構成している直列インダクタ3及び並列キャパシタ4による直列共振回路Qで直列共振が生じても、それがダンブされ、よって、単相PWMインバータ及び単相交流電動機が逆L形フィルタFが構成している直列共振回路Qに生じる直列共振によって破損されんとするのを、それぞれ有効に回避させることができる。

【0012】さらに、[発明が解決しようとする課題]の項で後述するので、重複詳細説明は省略するが、ダンピング回路における、抵抗と直列のインダクタのために、ダンピング回路の抵抗における、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分の電力損失を、図10A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路の場合に比し、それぞれ小さくしか伴わせることがなく、よって、単相PWMインバータから単相交流電動機をみた単相交流電源供給効率を、図10A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し、それぞれ高く得ることができる、という作用・効果が得られる。

【0013】また、従来、次に述べる交流電源用フィルタ回路が、3相交流電源としての3相PWMインバータから出力される3相交流電源出力としての3相PWMパルス出力を用いて負荷としての3相交流電動機を駆動する、という場合に適用される3相交流電源用フィルタ回路として、提案されている。

【0014】すなわち、図12に示すような、3相交流電源としての3相PWMインバータ(図示せず)の3個の出力端子にそれぞれ接続される3個の入力端子1a、1b及び1cと、負荷としての3相交流電動機(図示せず)の3個の入力端子にそれぞれ接続される3個の出力端子2a、2b及び2cとを有し、そして、入力端子1aと出力端子2aとの間、入力端子1bと出力端子2bとの間、及び入力端子1cと出力端子2cとの間に、インダクタ3a、3b、及び3cが、ともに直列インダクタとして、それぞれ接続され、また、その直列インダクタ3aと出力端子2aとの接続中点と共通接続点Nとの間、直列インダクタ3bと出力端子2bとの接続中点と共通接続点Nとの間、及び直列インダクタ3cと出力端子2cとの接続中点と共通接続点Nとの間に、キャパシタ4a、4b、及び4cが、ともに並列キャパシタとして、それぞれ接続され、よって、直列インダクタ3a及び3bと並列キャパシタ4a及び4bとによる、対の入力端を入力端子1a及び1bとし、対の出力端を出力端子2a及び2bとしている逆L形フィルタFabと、直列インダクタ3b及び3cと並列キャパシタ4b及び4cとによる、対の入力端を入力端子1b及び1cとし、

対の出力端を出力端子 2 b 及び 2 c としている逆 L 形フィルタ F b c と、直列インダクタ 3 c 及 3 a と並列キャパシタ 4 c 及び 4 a とによる、対の入力端を入力端子 1 c 及び 1 a とし、対の出力端を出力端子 2 c 及び 2 a としている逆 L 形フィルタ F c a とが構成されている、という構成を有する 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路が提案されている。

【0015】また、図 13 A に示すような、図 12 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している直列インダクタ 3 a、3 b、及び 3 c とそれぞれ並列に、抵抗 5 a、5 b、及び 5 c でそれぞれなるダンピング回路 D 1 a、D 1 b、及び D 1 c が接続されている、という構成を有する 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路、図 14 B に示すような、図 12 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c とそれぞれ並列に、抵抗 6 a、6 b、及び 6 c でそれぞれなるダンピング回路 D 2 a、D 2 b、及び D 2 c が接続されている、という構成を有する 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路、及び図 14 C に示すような、図 13 A に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c とそれぞれ並列に、図 14 B に示す 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路と同様に、抵抗 6 a、6 b、及び 6 c でそれぞれなるダンピング回路 D 2 a、D 2 b、及び D 2 c が接続されている、という構成を有する 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路も提案されている。

【0016】さらに、図 15 A に示すような、図 13 A に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している直列インダクタ 3 a、3 b、及び 3 c とそれぞれ並列に接続されているダンピング回路 D 1 a、D 1 b、及び D 1 c が、それぞれ抵抗 5 a、5 b、及び 5 c でなるのに代え、それぞれ抵抗 5 a とインダクタ 7 a との直列回路、抵抗 5 b とインダクタ 7 b との直列回路、及び抵抗 5 c とインダクタ 7 c との直列回路でなる、という構成を有する 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路、図 15 B に示すような、図 14 B に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、

及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c とそれぞれ並列に接続されているダンピング回路 D 2 a、D 2 b、及び D 2 c が、それぞれ抵抗 6 a、6 b、及び 6 c でなるのに代え、それぞれ抵抗 6 a とインダクタ 8 a との直列回路、抵抗 6 b とインダクタ 8 b との直列回路、及び抵抗 6 c とインダクタ 8 c との直列回路でなる、という構成を有する 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路、及び図 16 C に示すような、図 14 C に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している直列インダクタ 3 a、3 b、及び 3 c とそれぞれ並列に接続されているダンピング回路 D 1 a、D 1 b、及び D 1 c が、図 15 A にそれぞれ示す 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路のダンピング回路 D 1 a、D 1 b、及び D 1 c でそれぞれなり、且つ逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c とそれぞれ並列に接続されているダンピング回路 D 2 a、D 2 b、及び D 2 c が、図 15 B にそれぞれ示す 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路のダンピング回路 D 2 a、D 2 b、及び D 2 c でそれぞれなる、という構成を有する 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路も提案されている。

【0017】また、図 17 に示すような、図 12 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、3 相交流電源としての 3 相 PWM インバータ（図示せず）の 3 個の出力端子にそれぞれ接続される 3 個の入力端子 1 a、1 b 及び 1 c と、負荷としての 3 相交流電動機（図示せず）の 3 個の入力端子にそれぞれ接続される 3 個の出力端子 2 a、2 b 及び 2 c とを有し、入力端子 1 a と出力端子 2 a との間、入力端子 1 b と出力端子 2 b との間、及び入力端子 1 c と出力端子 2 c との間に、インダクタ 3 a、3 b、及び 3 c が、ともに直列インダクタとしてそれぞれ接続されているが、直列インダクタ 3 a と出力端子 2 a との接続中点と直列インダクタ 3 b と出力端子 2 b との接続中点との間、直列インダクタ 3 b と出力端子 2 b との接続中点と直列インダクタ 3 c と出力端子 2 c との接続中点との間、及び直列インダクタ 3 c と出力端子 2 c との接続中点と直列インダクタ 3 a と出力端子 2 a との接続中点との間に、キャパシタ 4 a、4 b、及び 4 c が、ともに並列キャパシタとして、それぞれ接続され、よって、直列インダクタ 3 a 及び 3 b と並列キャパシタ 4 a とによる、対の入力端を入力端子 1 a 及び 1 b とし、対の出力端を出力端子 2 a 及び 2 b としている逆 L 形フィルタ F a b と、直列インダクタ 3 b 及び 3 c と並列キャパシタ 4 b とによる、対の入力端を入力端子 1 b 及び 1

cとし、対の出力端を出力端子2 b及び2 cとしている逆L形フィルタF b cと、直列インダクタ3 c及び3 aと並列キャパシタ4 cとによる、対の入力端を入力端子1 c及び1 aとし、対の出力端を出力端子2 c及び2 aとしている逆L形フィルタF c aとが構成されている、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路も提案されている。

【0018】さらに、図18 Aに示すような、図17に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタF a b及びF c a、F b c及びF a b、及びF c a及びF b cをそれぞれ構成している直列インダクタ3 a、3 b、及び3 cとそれぞれ並列に、抵抗5 a、5 b、及び5 cでそれぞれなるダンピング回路D 1 a、D 1 b、及びD 1 cが接続されている、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路、図18 Bに示すような、図17に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタF a b、F b c、及びF c aをそれぞれ構成している並列キャパシタ4 a、4 b、及び4 cとそれぞれ並列に、抵抗6 a、6 b、及び6 cでそれぞれなるダンピング回路D 2 a、D 2 b、及びD 2 cが接続されている、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路、及び図19 Cに示すような、図18 Aに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、逆L形フィルタF a b、F b c、及びF c aをそれぞれ構成している並列キャパシタ4 a、4 b、及び4 cとそれぞれ並列に、図18 Bに示す3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、抵抗6 a、6 b、及び6 cでそれぞれなるダンピング回路D 2 a、D 2 b、及びD 2 cが接続されている、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路も提案されている。

【0019】さらに、図20 Aに示すような、図18 Aに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタF a b及びF c a、F b c及びF a b、及びF c a及びF b cをそれぞれ構成している直列インダクタ3 a、3 b、及び3 cとそれぞれ並列に接続されているダンピング回路D 1 a、D 1 b、及びD 1 cが、それぞれ抵抗5 a、5 b、及び5 cでなるのに代え、それぞれ抵抗5 aとインダクタ7 aとの直列回路、抵抗5 bとインダクタ7 bとの直列回路、及び抵抗5 cとインダクタ7 cとの直列回路でなる、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路、図21 Bに示すような、図18 Bに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタF a b、F b c、及びF c aをそれぞれ構成している並列キャパシタ4 a、4 b、及び4 cとそ

れぞれ並列に接続されているダンピング回路D 2 a、D 2 b、及びD 2 cが、それぞれ抵抗6 a、6 b、及び6 cでなるのに代え、それぞれ抵抗6 aとインダクタ8 aとの直列回路、抵抗6 bとインダクタ8 bとの直列回路、及び抵抗6 cとインダクタ8 cとの直列回路でなる、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路、及び図21 Cに示すような、図19 Cに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタF a b及びF c a、F b c及びF a b、及びF c a及びF b cをそれぞれ構成している直列インダクタ3 a、3 b、及び3 cとそれぞれ並列に接続されているダンピング回路D 1 a、D 1 b、及びD 1 cがそれぞれ図20 Aに示すダンピング回路D 1 a、D 1 b、及びD 1 cでなり、且つ逆L形フィルタF a b、F b c、及びF c aをそれぞれ構成している並列キャパシタ4 a、4 b、及び4 cとそれぞれ接続されているダンピング回路D 2 a、D 2 b、及びD 2 cが、それぞれ図21 Bに示すダンピング回路D 2 a、D 2 b、及びD 2 cでなる、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路も提案されている。

【0020】また、図22に示すような、図12に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、3相交流電源としての3相PWMインバータ(図示せず)の3個の出力端子にそれぞれ接続される3個の入力端子1 a、1 b及び1 cと、負荷としての3相交流電動機(図示せず)の3個の入力端子にそれぞれ接続される3個の出力端子2 a、2 b及び2 cとを有するが、入力端子1 aと出力端子2 aとの間、及び入力端子1 cと出力端子2 cとの間に、インダクタ3 a、及び3 cが、ともに直列インダクタとしてそれぞれ接続され、また、入力端子1 bと出力端子2 bとが直接的に接続され、さらに、直列インダクタ3 aと出力端子2 aとの接続中点と入力端子1 b及び出力端子2 bとの間、及び直列インダクタ3 cと出力端子2 cとの接続中点と入力端子1 b及び出力端子2 bとの間に、キャパシタ4 a、及び4 cが、ともに並列キャパシタとして、それぞれ接続され、よって、直列インダクタ3 a及び並列キャパシタ4 aによる、対のインダクタを入力端子1 a及び1 bとし、対の出力端を出力端子2 a及び2 bとしている逆L形フィルタF a bと、直列インダクタ3 c及び並列キャパシタ4 cによる、対の入力端を入力端子1 b及び1 cとし、対の出力端を出力端子2 b及び2 cとしている、逆L形フィルタF b cと、直列インダクタ3 a及び3 cと並列キャパシタ4 a及び4 cとによる、対の入力端を入力端子1 c及び1 aとし、対の出力端を出力端子2 c及び2 aとしている、逆L形フィルタF c aとが構成されている、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路も提案されている。

【0021】また、図23Aに示すような、図22に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタF a b及びF c a、及びF b c及びF c aをそれぞれ構成している直列インダクタ3 a、及び3 cとそれぞれ並列に、抵抗5 a、及び5 cでそれぞれなるダンピング回路D 1 a、及びD 1 cが接続されている、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路、図24Bに示すような、図22に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタF a b及びF c a、及びF b c及びF c aをそれぞれ構成している並列キャパシタ4 a、及び4 cとそれぞれ並列に、抵抗6 a、及び6 cでそれぞれなるダンピング回路D 2 a、及びD 2 cが接続されている、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路、及び図24Cに示すような、図23Aに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタF a b及びF c a、及びF b c及びF c aをそれぞれ構成している並列キャパシタ4 a、及び4 cとそれぞれ並列に、図24Bに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、抵抗6 a、及び6 cでそれぞれなるダンピング回路D 2 a、及びD 2 cが接続されている、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路も提案されている。

【0022】さらに、図25Aに示すような、図23Aに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタF a b及びF c a、及びF b c及びF c aをそれぞれ構成している直列インダクタ3 a、及び3 cとそれぞれ並列に接続されているダンピング回路D 1 a、及びD 1 cが、それぞれ抵抗5 a、及び5 cでなるのに代え、それぞれ抵抗5 aとインダクタ7 aとの直列回路、及び抵抗5 cとインダクタ7 cとの直列回路でなる、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路、図25Bに示すような、図24Bに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタF a b及びF c a、及びF b c及びF c aをそれぞれ構成している並列キャパシタ4 a、及び4 cとそれぞれ並列に接続されているダンピング回路D 2 a、及びD 2 cが、それぞれ抵抗6 a、及び6 bでなるのに代え、抵抗6 aとインダクタ8 aとの直列回路、及び抵抗6 cとインダクタ8 cとの直列回路でなる、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路、及び図26Cに示すような、図24Cに示す3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、その逆L形フィルタF a b及びF c a、及びF b c及びF c aをそれぞれ構成している直列インダクタ3

a、及び3 cとそれぞれ並列に接続されているダンピング回路D 1 a、及びD 1 cが、それぞれ図25Aに示すダンピング回路D 1 a、及びD 1 cでなり、且つ逆L形フィルタF a b及びF c a、及びF b c及びF c aをそれぞれ構成している並列キャパシタ4 a、及び4 cとそれぞれ並列に接続されているダンピング回路D 2 a、及びD 2 cが、それぞれ図25Bに示すダンピング回路D 2 a、及びD 2 cでなる、という構成を有する3相交流電源用フィルタ回路としての交流電源用フィルタ回路も提案されている。

【0023】図12に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、3個の入力端子1 a、1 b及び1 cを3相交流電源としての3相PWMインバータの3個の出力端子にそれぞれ接続し、3個の出力端子2 a、2 b及び2 cを負荷としての3相交流電動機の3個の入力端子にそれぞれ接続することによって、交流電源用フィルタ回路の使用時とすれば、その使用時において、逆L形フィルタF a b及びF c a、F b c及びF a b、及びF c a及びF b cをそれぞれ構成している直列インダクタ3 a、3 b、及び3 cのインダクタンス、及び逆L形フィルタF a b及びF c a、F b c及びF a b、及びF c a及びF b cをそれぞれ構成している並列キャパシタ4 a、4 b、及び4 cのキャパシタンスを予め適当に選定しておけば、直列インダクタ3 a及び3 bと並列キャパシタ4 a及び4 bとによる逆L形フィルタF a b、直列インダクタ3 b及び3 cと並列キャパシタ4 b及び4 cとによる逆L形フィルタF b c、及び直列インダクタ3 c及び3 aと並列キャパシタ4 c及び4 aとによる逆L形フィルタF c aによって、3相PWMインバータから入力端子1 a及び1 b間、1 b及び1 c間、及び1 c及び1 a間にそれぞれ出力される、3相PWMパルス出力を構成している第1、第2、及び第3相のPWMパルス出力中の基本波成分（3相PWMインバータにおいて3相PWMパルス出力を得るために用いている変調信号に対応する）を、それらにそれら以外の周波数成分（3相PWMインバータにおいて3相PWMパルス出力を得るために用いているキャリア信号の周波数を有する成分、及びまたはキャリア信号の周波数のサイドバンドの周波数を有する成分に対応する）を不要周波数成分としてほとんどそれぞれ重畳させていないかそれぞれ重畳させているとしても基本波成分に比し格段的に小さな振幅でしかそれぞれ重畳させずに、3相交流電動機の、対の出力端子2 a及び2 bに接続されている対の入力端子間、対の出力端子2 b及び2 cに接続されている対の入力端子間、及び対の出力端子2 c及び2 aに接続されている対の入力端子間に、逆L形フィルタF a b、F b c、及びF c aがそれぞれ通過させたい交流成分として、それぞれ供給させることができる。

【0024】よって、上述した使用時において、3相交

流電動機を、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分以外の不要周波数成分に実質的に影響されることなしに、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分の振幅及び周波数に応じて制御された態様で、円滑に駆動させることができる、という作用・効果が得られる。

【0025】また、図13A、図14B及び図14Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、図12に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路を構成している逆L形フィルタF a b、F b c及びF c aを用いている構成を有するので、詳細説明は省略するが、図12に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べたと同様の使用時において、図12に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、3相交流電動機を、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分以外の不要周波数成分に実質的に影響されることなしに、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分の振幅及び周波数に応じて制御された態様で、それぞれ円滑に駆動させることができる。

【0026】また、上述した使用時において、[発明が解決しようとする課題]の項で後述するので、重複詳細説明は省略するが、逆L形フィルタF a b、F b c及びF c aをそれぞれ構成している直列インダクタ及び並列キャパシタによる直列共振回路Q a b、Q b c及びQ c aでそれぞれ直列共振が生じて、それらがともにダンブされ、よって、3相PWMインバータ及び3相交流電動機が逆L形フィルタF a b、F b c及びF c aをそれぞれ構成している直列共振回路Q a b、Q b c及びQ c aにそれぞれ生じる直列共振によって破損されんとするのを、それぞれ有効に回避させることができる、という作用・効果が得られる。

【0027】さらに、図15A、図15B及び図16Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、図13A、図14B及び図14Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、図12に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路を構成している逆L形フィルタF a b、F b c及びF c aを用いている構成をそれぞれ有するので、詳細説明は省略するが、図13A、図14B及び図14Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合でそれぞれ述べたと同様の使用時において、図13A、図14B及び図14Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、3相交流電動機

を、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分以外の不要周波数成分に実質的に影響されることなしに、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分の振幅及び周波数に応じて制御された態様で、それぞれ円滑に駆動させることができる。

【0028】また、上述した使用時において、[発明が解決しようとする課題]の項で後述するので、重複詳細説明は省略するが、図13A、図14B及び図14Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、逆L形フィルタF a b、F b c及びF c aをそれぞれ構成している直列インダクタ及び並列キャパシタによる直列共振回路Q a b、Q b c及びQ c aでそれぞれ直列共振が生じて、それらがともにダンブされ、よって、3相PWMインバータ及び3相交流電動機が逆L形フィルタF a b、F b c及びF c aをそれぞれ構成している直列共振回路Q a b、Q b c及びQ c aにそれぞれ生じる直列共振によって破損されんとするのを、それぞれ有効に回避させることができる。

【0029】さらに、上述した使用時において、図15Aに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路D 1 a、D 1 b及びD 1 cが、それらをそれぞれ構成している抵抗5 a、5 b及び5 cとそれぞれ直列のインダクタ7 a、7 b及び7 cを有するため、ダンピング回路D 1 a、D 1 b及びD 1 cをそれぞれ構成している抵抗5 a、5 b及び5 cにおける、3相PWMインバータから出力される3相PWMパルス出力を構成している第1、第2及び第3相のPWMパルス中の基本波成分、及び不要周波数成分中の全ての周波数成分のそれぞれの電力損失を、図13Aにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し、小さくしか伴わせることがなく、また、図15Bに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路D 2 a、D 2 b及びD 2 cが、それらをそれぞれ構成している抵抗6 a、6 b及び6 cとそれぞれ直列のインダクタ8 a、8 b及び8 cを有するため、ダンピング回路D 2 a、D 2 b及びD 2 cをそれぞれ構成している抵抗6 a、6 b及び6 cにおける、3相PWMインバータから出力される3相PWMパルス出力を構成している第1、第2及び第3相のPWMパルス中の基本波成分、及び不要周波数成分中の全ての周波数成分のそれぞれの電力損失を、図14Bに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し、それぞれ小さくしか伴わせることがなく、さらに、図16Cに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路D 1 a、D 1 b及びD 1 cが、それらをそれぞれ構成している抵抗5 a、5 b

及び 5 c とそれぞれ直列のインダクタ 7 a、7 b 及び 7 c を有し且つダンピング回路 D 2 a、D 2 b 及び D 2 c が、それらをそれぞれ構成している抵抗 6 a、6 b 及び 6 c とそれぞれ直列のインダクタ 8 a、8 b 及び 8 c を有するため、ダンピング回路 D 1 a、D 1 b 及び D 1 c をそれぞれ構成している抵抗 5 a、5 b 及び 5 c、及びダンピング回路 D 2 a、D 2 b 及び D 2 c をそれぞれ構成している抵抗 6 a、6 b 及び 6 c における、3相 PWM インバータから出力される 3相 PWM パルス出力を構成している第 1、第 2 及び第 3 相の PWM パルス中の基本波成分、及び不要周波数成分中の全ての周波数成分のそれぞれの電力損失を、図 1 4 C に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し、小さくしか伴わせることがなく、よって、図 1 5 A、図 1 5 B 及び図 1 6 C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、3相 PWM インバータから 3 相交流電動機をみた 3 相交流電源供給効率を、図 1 3 A、図 1 4 B 及び図 1 4 C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し、それぞれ高く得ることができる、という作用・効果が得られる。

【0030】また、図 1 7 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、詳細説明は省略するが、図 1 2 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路について上述した作用・効果の説明において、「図 1 2」を「図 1 7」と読み替え、また、「逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c」を「逆 L 形フィルタ F a b、F b c、及び F c a をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c」と読み替え、さらに、「直列インダクタ 3 a 及び 3 b と並列キャパシタ 4 a 及び 4 b とによる逆 L 形フィルタ F a b、直列インダクタ 3 b 及び 3 c と並列キャパシタ 4 b 及び 4 c とによる逆 L 形フィルタ F b c、及び直列インダクタ 3 c 及び 3 a と並列キャパシタ 4 c 及び 4 a とによる逆 L 形フィルタ F c a」を「直列インダクタ 3 a 及び 3 b と並列キャパシタ 4 a とによる逆 L 形フィルタ F a b、直列インダクタ 3 b 及び 3 c と並列キャパシタ 4 b とによる逆 L 形フィルタ F b c、及び直列インダクタ 3 c 及び 3 a と並列キャパシタ 4 c とによる逆 L 形フィルタ F c a」と読み替えた作用・効果が得られる。

【0031】さらに、図 1 8 A、図 1 8 B 及び図 1 9 C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、詳細説明は省略するが、図 1 3 A、図 1 4 B 及び図 1 4 C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路のそれぞれについて上述した作用・効果

の説明において、「図 1 3 A」、「図 1 4 B」及び「図 1 4 C」をそれぞれ「図 1 8 A」、「図 1 8 B」及び「図 1 9 C」と読み替え、また「図 1 2」を「図 1 7」と読み替えた作用・効果が得られる。

【0032】また、図 2 0 A、図 2 1 B 及び図 2 1 C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、詳細説明は省略するが、図 1 5 A、図 1 5 B 及び図 1 6 C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路について上述した作用・効果の説明において、「図 1 5 A」、「図 1 5 B」及び「図 1 6 C」をそれぞれ「図 2 0 A」、「図 2 1 B」及び「図 2 1 C」と読み替え、また、「図 1 3 A」、「図 1 4 B」及び「図 1 4 C」をそれぞれ「図 1 8 A」、「図 1 8 B」及び「図 1 9 C」と読み替え、さらに、「図 1 2」を「図 1 7」と読み替えた作用・効果が得られる。

【0033】さらに、図 2 2 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、詳細説明は省略するが、図 1 2 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路について上述した作用・効果の説明において、「図 1 2」を「図 2 2」と読み替え、また、「逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している直列インダクタ 3 a、3 b、及び 3 c」を「逆 L 形フィルタ F a b 及び F c a、及び F b c 及び F c a をそれぞれ構成している直列インダクタ 3 a、及び 3 c」と読み替え、さらに、「逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c」を、「逆 L 形フィルタ F a b 及び F c a、及び F b c 及び F c a をそれぞれ構成している並列キャパシタ 4 a、及び 4 c」と読み替え、また、「直列インダクタ 3 a 及び 3 b と並列キャパシタ 4 a 及び 4 b とによる逆 L 形フィルタ F a b、直列インダクタ 3 b 及び 3 c と並列キャパシタ 4 b 及び 4 c とによる逆 L 形フィルタ F b c、及び直列インダクタ 3 c 及び 3 a と並列キャパシタ 4 c 及び 4 a とによる逆 L 形フィルタ F c a」を、「直列インダクタ 3 a と並列キャパシタ 4 a とによる逆 L 形フィルタ F a b、直列インダクタ 3 c と並列キャパシタ 4 c とによる逆 L 形フィルタ F b c、及び直列インダクタ 3 c 及び 3 a と並列キャパシタ 4 c 及び 4 a とによる逆 L 形フィルタ F c a」と読み替えた作用・効果が得られる。

【0034】さらに、図 2 3 A、図 2 4 B 及び図 2 4 C のそれぞれに示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、詳細説明は省略するが、図 1 3 A、図 1 4 B 及び図 1 4 C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路について上述した作用・効果の説明において、「図 1 3 A」、「図 1 4 B」及び「図 1 4 C」

をそれぞれ「図 23A」、「図 24B」及び「図 24C」と読み替え、また、「図 12」を「図 22」と読み替えた作用・効果が得られる。

【0035】また、図 25A、図 25B 及び図 26C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、詳細説明は省略するが、図 15A、図 15B 及び図 16C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路について上述した作用・効果の説明において、「図 15A」、「図 15B」及び「図 16C」をそれぞれ「図 25A」、「図 25B」及び「図 26C」と読み替え、また、「図 13A」、「図 14B」及び「図 14C」をそれぞれ「図 25A」、「図 25B」及び「図 26C」と読み替え、さらに、「図 12」を「図 17」と読み替えた作用・効果が得られる。

【0036】

【発明が解決しようとする課題】図 9 に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、逆 L 形フィルタ F は、入力端子 1a 及び 1b 間でみて、直列インダクタ 3 のインダクタンス L_0 と並列キャパシタ 4 のキャパシタンス C_0 とによる、 $f_0 = 1 / (2 \sqrt{L_0 \cdot C_0}) \dots\dots (1)$ で与えられる、単相 PWM インバータから出力される単相 PWM パルス出力中の逆 L 形フィルタ F が通過させたい交流成分としての基本波成分の周波数に比し高い周波数でなる共振周波数 f_0 で直列共振する直列共振回路 Q を構成している。

【0037】このため、前述した使用時において、単相 PWM インバータで、単相交流電動機を駆動制御するために、単相 PWM パルス出力を、その基本波成分の振幅や周波数が制御されているものとして得るようにしたり、単相交流電動機の負荷に急激な変動が生じたりした場合、逆 L 形フィルタ F が構成している上述した直列共振回路 Q において、上述した (1) 式で与えられる、単相 PWM パルス出力中の基本波成分の周波数に比し高い周波数でなる共振周波数 f_0 での直列共振が生じ、入力端子 1a 及び 1b 間、及び出力端子 2a 及び 2b 間に過大電圧が発生する。

【0038】よって、図 9 に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、単相 PWM インバータで、単相交流電動機を駆動制御するために、単相 PWM パルス出力を、その基本波成分の振幅や周波数が制御されているものとして得るようにしたり、単相交流電動機の負荷に急激な変動が生じたりした場合、上述した直列共振回路 Q における上述した直列共振による上述した過大電圧の発生によって、対の出力端子を対の入力端子 1a 及び 1b に接続している単相 PWM インバータ及び対の入力端子を対の出力端子 2a 及び 2b に接続している単相交流電動機を破損に導くおそれがある、という欠点を有していた。

【0039】また、図 10A、B 及び C にそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、図 9 に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で上述した直列共振回路 Q を構成している逆 L 形フィルタ F を有し、そして、図 10A の場合、逆 L 形フィルタ F を構成している直列インダクタ 3 と並列に、抵抗 5 でなるダンピング回路 D1 が接続され、また、図 10B の場合、逆 L 形フィルタ F を構成している並列キャパシタ 4 と並列に、抵抗 6 でなるダンピング回路 D2 が接続され、さらに、図 10C の場合、逆 L 形フィルタ F を構成している直列インダクタ 3 及び並列キャパシタ 4 とそれぞれ並列に、抵抗 5 でなるダンピング回路 D1 及び抵抗 6 でなるダンピング回路 D2 が接続されているので、図 10A、B 及び C にそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、図 9 に示す従来の単相交流電源用フィルタ回路の場合で上述した共振周波数 f_0 での直列共振が生じて、その直列共振が、ダンピング回路を構成している抵抗 (図 10A の場合ダンピング回路 D1 の抵抗 5、図 10B の場合ダンピング回路 D2 の抵抗 6、図 10C の場合ダンピング回路 D1 の抵抗 5 及びダンピング回路 D2 の抵抗 6) によってダンピングされ、よって、図 9 に示す従来の単相交流電源用フィルタ回路の場合で上述した欠点を、有効に回避することができる。

【0040】しかしながら、上述した直列共振回路 Q における共振周波数 f_0 での直列共振時以外の定常時において、ダンピング回路を構成している抵抗 (図 10A の場合ダンピング回路 D1 の抵抗 5、図 10B の場合ダンピング回路 D2 の抵抗 6、図 10C の場合ダンピング回路 D1 の抵抗 5 及びダンピング回路 D2 の抵抗 6) に、単相 PWM インバータから入力端子 1a 及び 1b 間に出力される単相 PWM パルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分が流れ、このため、ダンピング回路を構成している抵抗において、単相 PWM インバータから出力される単相 PWM パルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分の電力損失を伴わせる。

【0041】このため、図 10A、B 及び C にそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、単相交流電源としての単相 PWM インバータから負荷としての単相交流電動機をみた単相交流電源供給効率が、図 9 に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し低い、という欠点を有していた。

【0042】また、図 11A に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路 D1 が、図 10A に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、抵抗 5 を有し、また、図 11B に示

す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路D2が、図10Bに示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、抵抗6を有し、さらに、図11Cに示す単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路D1及びD2が、図10Cに示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、抵抗5及び6をそれぞれ有しているの、図11A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、図10A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、図9に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で上述した直列共振回路Qにおける上述した共振周波数 f_0 での直列共振が生じて、その直列共振が、ダンピング回路を構成している抵抗によってダンピングされ、よって、図10A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、図9に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で上述した欠点を、有効に回避することができる。

【0043】また、図11A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、図10A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に準じ、上述した直列共振回路Qにおける上述した共振周波数 f_0 での直列共振時以外の定常時において、ダンピング回路を構成している抵抗（図11Aの場合ダンピング回路D1を構成している抵抗5、図11Bの場合ダンピング回路D2を構成している抵抗6、図11Cの場合ダンピング回路D1及びD2をそれぞれ構成している抵抗5及び6）に、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分が流れ、このため、ダンピング回路を構成している抵抗において、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分の電力損失を伴わせる。

【0044】しかしながら、この場合、ダンピング回路（図11Aの場合ダンピング回路D1、図11Bの場合ダンピング回路D2、図11Cの場合ダンピング回路D1及びD2）の周波数成分に対するインピーダンスが、そのダンピング回路を構成している抵抗と直列のインダクタのために、ダンピング回路を構成している抵抗に、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分が、図10A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィル

タ回路の場合に比し流れ難く、このため、ダンピング回路を構成している抵抗において、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分の電力損失を、図10A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し、それぞれ小さくしか伴わない。

【0045】また、単相PWMインバータから出力される単相PWMパルス出力中の不要周波数成分についてみると、それが、その周波数の高い周波数成分が周波数の低い周波数成分に比し、ダンピング回路を構成している抵抗に流れ難い、という態様で、その不要周波数成分が、ダンピング回路を構成している抵抗に流れ難く、このため、ダンピング回路を構成している抵抗において、不要周波数成分中の全ての周波数成分の電力損失を、周波数の高い周波数成分が周波数の低い周波数成分に比し小さい、という態様で、小さくしか伴わせない。

【0046】よって、図11A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、単相交流電源としての単相PWMインバータから負荷としての単相交流電動機をみた単相交流電源供給効率を、図10A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し、それぞれ高く得ることができる。

【0047】しかしながら、上述したところから明らかのように、ダンピング回路を構成している抵抗に、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分が流れるのは否めなく、このため、ダンピング回路を構成している抵抗において、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分の電力損失を伴わせるのは否めない。

【0048】よって、図11A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、単相交流電源としての単相PWMインバータから負荷としての単相交流電動機をみた単相交流電源供給効率を、図10A、B及びCにそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し、それぞれ高く得ることができるとしても、いまだ、図9に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し低くしか得ることができない、という欠点を有していた。

【0049】また、図12に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、逆L形フィルタF a b及びF c a、F b c及びF a b、及びF c a及びF b cをそれぞれ構成している直列インダクタ3 a、3 b、及び3 cのインダクタンスを互に等

しい ($L_0 / 2$) とし、また、逆 L 形フィルタ F_{ab} 及び F_{ca} 、 F_{bc} 及び F_{ab} 、及び F_{ca} 及び F_{bc} をそれぞれ構成している並列キャパシタ $4a$ 、 $4b$ 及び $4c$ のキャパシタンスを互に等しい ($2 \cdot C_0$) とすれば、逆 L 形フィルタ F_{ab} 、 F_{bc} 及び F_{ca} は、それぞれ入力端子 $1a$ 及び $1b$ 間、 $1b$ 及び $1c$ 間、及び $1c$ 及び $1a$ 間でみて、図 9 に示す従来の単相交流電源用フィルタ回路について上述した (1) 式と同様の、 $f_0 = 1 / (2 \cdot (L_0 \cdot C_0)^{1/2}) \dots\dots (2)$ で与えられる、3 相 PWM インバータから出力される 3 相 PWM パルス出力を構成している第 1、第 2、及び第 3 相の PWM パルス中の逆 L 形フィルタ F_{ab} 、 F_{bc} 、及び F_{ca} がそれぞれ通過させたい交流成分としての基本波成分の周波数に比し高い周波数でなる共振周波数 f_0 でそれぞれ直列共振する直列共振回路 Q_{ab} 、 Q_{bc} 、及び Q_{ca} をそれぞれ構成している。

【0050】このため、前述した使用時において、3 相 PWM インバータで、3 相交流電動機を駆動制御するために、3 相 PWM パルス出力を、その基本波成分の振幅や周波数が制御されているものとして得るようにしたり、3 相交流電動機の負荷に急激な変動が生じたりした場合、上述した逆 L 形フィルタ F_{ab} 、 F_{bc} 、及び F_{ca} がそれぞれ構成している直列共振回路 Q_{ab} 、 Q_{bc} 及び Q_{ca} において、上述した (2) 式で与えられる、3 相 PWM パルス出力中の基本波成分の周波数に比し高い周波数でなる共振周波数 f_0 での直列共振が生じ、入力端子 $1a$ 及び $1b$ 間、 $1b$ 及び $1c$ 間、及び $1c$ 及び $1a$ 間に過大電圧が発生するとともに、出力端子 $2a$ 及び $2b$ 間、 $2b$ 及び $2c$ 間、及び $2c$ 及び $2a$ 間にも過大電圧が発生する。

【0051】よって、図 12 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、3 相 PWM インバータで、3 相交流電動機を駆動制御するために、3 相 PWM パルス出力を、その基本波成分の振幅や周波数が制御されているものとして得るようにしたり、3 相交流電動機の負荷に急激な変動が生じたりした場合、上述した直列共振回路 Q_{ab} 、 Q_{bc} 及び Q_{ca} のそれぞれにおける上述した直列共振による上述した過大電圧の発生によって、3 個の出力端子を 3 個の入力端子 $1a$ 、 $1b$ 及び $1c$ 間にそれぞれ接続している 3 相 PWM インバータ、及び 3 個の入力端子を 3 個の出力端子 $2a$ 、 $2b$ 及び $2c$ にそれぞれ接続している 3 相交流電動機を破損に導くおそれがある、という欠点を有していた。

【0052】また、図 13 A、図 14 B 及び図 14 C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、図 12 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で上述した直列共振回路 Q_{ab} 、 Q_{bc} 及び Q_{ca} をそれぞれ構成している逆 L 形フィルタ F_{a

b 、 F_{bc} 及び F_{ca} をそれぞれ有し、そして、図 13 A の場合、逆 L 形フィルタ F_{ab} 及び F_{ca} 、 F_{bc} 及び F_{ab} 、及び F_{ca} 及び F_{bc} をそれぞれ構成している直列インダクタ $3a$ 、 $3b$ 、及び $3c$ とそれぞれ並列に、抵抗 $5a$ 、 $5b$ 、及び $5c$ でそれぞれなるダンピング回路 $D1a$ 、 $D1b$ 、及び $D1c$ がそれぞれ接続され、また、図 14 B の場合、逆 L 形フィルタ F_{ab} 及び F_{ca} 、 F_{bc} 及び F_{ab} 、及び F_{ca} 及び F_{bc} をそれぞれ構成している並列キャパシタ $4a$ 、 $4b$ 、及び $4c$ とそれぞれ並列に、抵抗 $6a$ 、 $6b$ 、及び $6c$ でそれぞれなるダンピング回路 $D2a$ 、 $D2b$ 、及び $D2c$ がそれぞれ接続され、さらに、図 14 C の場合、逆 L 形フィルタ F_{ab} 及び F_{ca} 、 F_{bc} 及び F_{ab} 、及び F_{ca} 及び F_{bc} をそれぞれ構成している直列インダクタ $3a$ 、 $3b$ 、及び $3c$ とそれぞれ並列に、抵抗 $5a$ 、 $5b$ 、及び $5c$ でそれぞれなるダンピング回路 $D1a$ 、 $D1b$ 、及び $D1c$ がそれぞれ接続され、且つ逆 L 形フィルタ F_{ab} 及び F_{ca} 、 F_{bc} 及び F_{ab} 、及び F_{ca} 及び F_{bc} をそれぞれ構成している並列キャパシタ $4a$ 、 $4b$ 、及び $4c$ とそれぞれ並列に、抵抗 $6a$ 、 $6b$ 、及び $6c$ でそれぞれなるダンピング回路 $D2a$ 、 $D2b$ 、及び $D2c$ がそれぞれ接続されているので、図 12 に示す従来の 3 相交流電源用フィルタ回路の場合で上述した直列共振回路 Q_{ab} 、 Q_{bc} 及び Q_{ca} のそれぞれにおいて上述した共振周波数 f_0 での直列共振が生じても、その直列共振が、ダンピング回路を構成している抵抗 (図 13 A の場合、ダンピング回路 $D1a$ 、 $D1b$ 及び $D1c$ をそれぞれ構成している抵抗 $5a$ 、 $5b$ 及び $5c$; 図 14 B の場合、ダンピング回路 $D2a$ 、 $D2b$ 及び $D2c$ をそれぞれ構成している抵抗 $6a$ 、 $6b$ 及び $6c$; 図 14 C の場合、ダンピング回路 $D1a$ 及び $D2a$ 、 $D1b$ 及び $D2b$ 、及び $D1c$ 及び $D2c$ をそれぞれ構成している抵抗 $5a$ 及び $6a$ 、 $5b$ 及び $6b$ 、及び $5c$ 及び $6c$) によってダンピングされ、よって、図 12 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で上述した欠点を、有効に回避することができる。

【0053】しかしながら、上述した直列共振回路 Q_{ab} 、 Q_{bc} 及び Q_{ca} のそれぞれにおける上述した共振周波数 f_0 での直列共振時以外の定常時において、図 13 A に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路 $D1a$ 、 $D1b$ 及び $D1c$ をそれぞれ構成している抵抗 $5a$ 、 $5b$ 及び $5c$ に、また、図 14 B に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路 $D2a$ 、 $D2b$ 及び $D2c$ をそれぞれ構成している抵抗 $6a$ 、 $6b$ 及び $6c$ に、さらに、図 14 C に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路 $D1a$ 、 $D1b$ 及び $D1c$ をそれぞれ構成している抵

抗5 a、5 b及び5 c、及びダンピング回路D 2 a、D 2 b及びD 2 cをそれぞれ構成している抵抗6 a、6 b及び6 cに、3相PWMインバータから入力端子1 a及び1 b間、1 b及び1 c間、及び1 c及び1 a間にそれぞれ出力される3相PWMパルス出力を構成している第1、第2、及び第3相のPWMパルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分がそれぞれ流れ、このため、図1 3 A、図1 4 B及び図1 4 Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路を構成している抵抗において、3相PWMインバータから出力される3相PWMパルス中の基本波成分、及び不要周波数成分中の全ての周波数成分の電力損失を伴わせる。

【0054】このため、図1 3 A、図1 4 B及び図1 4 Cにそれぞれ示す従来の3相交流電源用フィルタ回路の場合、3相交流電源としての3相PWMインバータから負荷としての3相交流電動機をみた3相交流電源供給効率が、図1 2に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し低い、という欠点を有していた。

【0055】また、図1 5 Aに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路D 1 a、D 1 b及びD 1 cが、図1 3 Aに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、抵抗5 a、5 b及び5 cをそれぞれ有し、また、図1 5 Bに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路D 2 a、D 2 b及びD 2 cが、図1 4 Bに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、抵抗6 a、6 b及び6 cをそれぞれ有し、さらに、図1 6 Cに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路D 1 a及びD 2 a、D 1 b及びD 2 b、及びD 1 c及びD 2 cが、図1 4 Cに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、抵抗5 a及び6 a、5 b及び6 b、及び5 c及び6 cをそれぞれ有しているため、図1 5 A、図1 5 B及び図1 6 Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、図1 3 A、図1 4 B及び図1 4 Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、図1 2に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で上述した直列共振回路Q a b、Q b c及びQ c aのそれぞれにおける上述した共振周波数 f_0 での直列共振が生じても、その直列共振がダンピング回路を構成している抵抗によってダンピングされ、よって、図1 3 A、図1 4 B及び図1 4 Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、

図1 2に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で上述した欠点を、有効に回避することができる。

【0056】また、上述した直列共振回路Q a b、Q b c及びQ c aのそれぞれにおける上述した共振周波数 f_0 での直列共振時以外の定常時において、図1 5 Aに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路D 1 a、D 1 b、及びD 1 cをそれぞれ構成している抵抗5 a、5 b、及び5 cに、また、図1 5 Bに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路D 2 a、D 2 b、及びD 2 cをそれぞれ構成している抵抗6 a、6 b及び6 cに、さらに、図1 6 Cに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路D 1 a及びD 2 a、D 1 b及びD 2 b、及びD 1 c及びD 2 cをそれぞれ構成している抵抗5 a及び6 a、5 b及び6 b、及び5 c及び6 cに、3相PWMインバータから出力される3相PWMパルス出力を構成している第1、第2、及び第3相のPWMパルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分がそれぞれ流れ、このため、図1 5 A、図1 5 B及び図1 6 Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、ダンピング回路を構成している抵抗において、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分及び不要周波数成分中の全ての周波数成分の電力損失を伴わせる。

【0057】しかしながら、この場合、ダンピング回路(図1 5 Aの場合ダンピング回路D 1 a、D 1 b及びD 1 cのそれぞれ、図1 5 Bの場合ダンピング回路D 2 a、D 2 b及びD 2 cのそれぞれ、図1 6 Cの場合ダンピング回路D 1 a及びD 2 a、D 1 b及びD 2 b、及びD 1 c及びD 2 cのそれぞれ)の周波数成分に対するインピーダンスが、ダンピング回路を構成している抵抗と直列のインダクタのために、ダンピング回路を構成している抵抗に、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分が、図1 3 A、図1 4 B及び図1 4 Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比しそれぞれ流れ難く、このため、ダンピング回路を構成している抵抗において、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分の電力損失を、図1 3 A、図1 4 B及び図1 4 Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し、それぞれ小さくしか伴わない。

【0058】また、3相PWMインバータから出力される3相PWMパルス出力中の不要周波数成分についてみ

るとき、それが、周波数の高い周波数成分が周波数の低い周波数成分に比し、ダンピング回路を構成している抵抗に流れ難い、という態様で、その不要周波数成分が、ダンピング回路を構成している抵抗に流れ難く、このため、ダンピング回路を構成している抵抗において、不要周波数成分中の全ての周波数成分の電力損失を、周波数の高い周波数成分が周波数の低い周波数成分に比し小さい、という態様で、小さくしか伴わせない。

【0059】よって、図15A、図15B及び図16Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、3相交流電源としての3相PWMインバータから負荷としての3相交流電動機をみた3相交流電源供給効率を、図13A、図14B及び図14Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し、それぞれ高く得ることができる。

【0060】しかしながら、上述したところから明らかのように、ダンピング回路を構成している抵抗に、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分がそれぞれ流れるのは否めなく、このため、ダンピング回路を構成している抵抗において、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分、及び不要周波数成分中の全ての周波数成分の電力損失を伴わせるのは否めない。

【0061】よって、図15A、図15B及び図16Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、3相交流電源としての3相PWMインバータから負荷としての3相交流電動機をみた3相交流電源供給効率を、図13A、図14B及び図14Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し、それぞれ高く得ることができるとしても、いまだ、図12に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し低くしか得ることができない、という欠点を有していた。

【0062】また、図17に示す従来の3相交流電源用フィルタ回路の場合、詳細説明は省略するが、図12に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路について[発明が解決しようとする課題]の項中で上述した説明において、「図12」を「図17」と読み替え、また、「逆L形フィルタF a b及びF c a、F b c及びF a b、及びF c a及びF b cをそれぞれ構成している並列キャパシタ4 a、4 b、及び4 cのキャパシタンスを互に等しい($2 \cdot C_0$)」を「逆L形フィルタF a b、F b c、及びF c aをそれぞれ構成している並列キャパシタ4 a、4 b、及び4 cのキャパシタンスを互に等しい C_0 」と読み替えた構成、作用・効果、及び欠点を有する。

【0063】さらに、図18A、図19B、及び図19

Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、詳細説明は省略するが、図13A、図14B及び図14Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路について[発明が解決しようとする課題]の項中で上述した説明において、「13A」、「図14B」及び「図14C」をそれぞれ「図18A」、「図18B」及び「図19C」と読み替え、また、「図12」を「図17」と読み替え、さらに、「逆L形フィルタF a b及びF c a、F b c及びF a b、及びF c a及びF b cをそれぞれ構成している並列キャパシタ4 a、4 b、及び4 c」を「逆L形フィルタF a b、F b c、及びF c aをそれぞれ構成している並列キャパシタ4 a、4 b、及び4 c」と読み替えた構成、作用・効果、及び欠点を有する。

【0064】また、図20A、図20B及び図21Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、詳細説明は省略するが、図15A、図15B及び図16Cにそれぞれ示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路について[発明が解決しようとする課題]の項中で上述した説明において、「図13A」、「図14B」及び「図14C」をそれぞれ「図18A」、「図18B」及び「図19C」と読み替え、また、「図15A」、「図15B」及び「図16C」をそれぞれ「図20A」、「図20B」及び「図21C」と読み替え、さらに、「図12」を「図17」と読み替えた構成、作用・効果、及び欠点を有する。

【0065】また、図22に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、詳細説明は省略するが、図12に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路について[発明が解決しようとする課題]の項中で上述した説明において、「図12」を「図22」と読み替え、また「逆L形フィルタF a b及びF c a、F b c及びF a b、及びF c a及びF b cをそれぞれ構成している直列インダクタ3 a、3 b及び3 cのインダクタンスを互に等しい($L_0 / 2$)」を「逆L形フィルタF a b及びF c a、及びF b c及びF c aをそれぞれ構成している直列インダクタ3 a、及び3 cのインダクタンスを互に等しい L_0 」と読み替え、さらに「逆L形フィルタF a b及びF c a、F b c及びF a b、及びF c a及びF b cをそれぞれ構成している並列キャパシタ4 a、4 b、及び4 cのキャパシタンスを互に等しい($2 \cdot C_0$)」を「逆L形フィルタF a b及びF c a、F b c及びF c aをそれぞれ構成している並列キャパシタ4 a、及び4 cのキャパシタンスを互に等しい C_0 」と読み替えた構成、作用・効果、及び欠点を有する。

【0066】さらに、図23A、図24B、及び図24Cにそれぞれ示す従来の3相交流電源用フィルタ回路と

しての交流電源用フィルタ回路の場合、詳細説明は省略するが、図 13 A、図 14 B 及び図 14 C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路について [発明が解決しようとする課題] の項中で上述した説明において、「図 13 A」、「図 14 B」及び「図 14 C」をそれぞれ「図 23 A」、「図 24 B」及び「図 24 C」と読み替え、また、「図 12」を「図 22」と読み替え、さらに「逆 L 形フィルタ F a b 及び F b c、F b c 及び F c a、及び F c a 及び F a b をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c」を「逆 L 形フィルタ F a b 及び F c a、及び F b c 及び F c a をそれぞれ構成している並列キャパシタ 4 a、及び 4 c」と読み替えた構成、作用・効果、及び欠点を有する。

【0067】また、図 25 A、図 25 B 及び図 26 C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合、詳細説明は省略するが、図 15 A、図 15 B 及び図 16 C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路について [発明が解決しようとする課題] の項中で上述した説明において、「図 13 A」、「図 14 B」及び「図 14 C」をそれぞれ「図 25 A」、「図 25 B」及び「図 26 C」と読み替え、また、「図 15 A」、「図 15 B」及び「図 16 C」をそれぞれ「図 25 A」、「図 25 B」及び「図 26 C」と読み替え、さらに「図 12」を「図 22」と読み替えた構成、作用・効果、及び欠点を有する。

【0068】よって、本発明は、上述した欠点を有効に回避し得る、新規な交流電源用フィルタ回路を提案せんとするものである。

【0069】

【課題を解決するための手段】本発明による交流電源用フィルタ回路は、直列インダクタと並列キャパシタとを有する逆 L 形フィルタを用いた交流電源用フィルタ回路において、(1) 上記直列インダクタまたは上記並列キャパシタと並列に、または上記直列インダクタ及び上記並列キャパシタのそれぞれと並列に、インダクタとキャパシタと抵抗とが直列に接続されている直列共振回路またはそれと等価な直列共振回路が、ダンピング回路として接続され、(2) 上記ダンピング回路としての直列共振回路が、①そのインピーダンスの周波数特性上でみた低インピーダンス帯域の下限周波数をして、上記逆 L 形フィルタが通過させたい交流成分の周波数よりも高いこと、及び②上記低インピーダンス帯域をして、その低インピーダンス帯域内に、上記逆 L 形フィルタが構成している直列共振回路の共振周波数を位置させていることを満足するように、当該ダンピング回路としての直列共振回路を構成している上記インダクタのインダクタンス、上記キャパシタのキャパシタンス、及び上記抵抗の値が選定されている。

【0070】

【発明の実施の形態 1、2 及び 3】次に、図 1 A、B 及び C を伴って、本発明による交流電源用フィルタ回路の第 1、第 2 及び第 3 の実施の形態を、図 9、図 10 A ~ C、及び図 11 A ~ C にそれぞれ示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、単相交流電源としての単相 PWM インバータから得られる単相交流電源出力としての単相 PWM パルス出力を用いて負荷としての単相交流電動機を駆動する場合に適用される単相交流電源用フィルタ回路として、それぞれ述べよう。図 1 A、B 及び C において、図 9 との対応部分には同一符号を付して示す。

【0071】まず、図 1 A を伴って本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 1 の実施の形態を述べよう。図 1 A に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路は、図 9 に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路で述べたと同様の、単相交流電源としての単相 PWM インバータ (図示せず) の対の出力端子に接続される対の入力端子 1 a 及び 1 b と、負荷としての単相電動機 (図示せず) の対の入力端子に接続される対の出力端子 2 a 及び 2 b とを有し、そして、入力端子 1 a と出力端子 2 a との間に、インダクタ 3 が、直列インダクタとして接続され、また、その直列インダクタ 3 と出力端子 2 a との接続中点と入力端子 1 b 及び出力端子 2 b との間に、キャパシタ 4 が、並列キャパシタとして接続され、よって、直列インダクタ 3 及び並列キャパシタ 4 による、対の入力端を入力端子 1 a 及び 1 b とし、対の出力端を出力端子 2 a 及び 2 b とする逆 L 形フィルタ F が構成されている、という構成を有するとともに、その逆 L 形フィルタ F を構成している直列インダクタ 3 と並列に、インダクタ 2 1 とキャパシタ 2 2 と抵抗 2 3 とが直列に接続されている直列共振回路 2 0 が、ダンピング回路 D 2 0 として接続されている、という構成を有する。

【0072】この場合、逆 L 形フィルタ F は、[発明が解決しようとする課題] の項で、図 9 に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路で述べたと同様に、逆 L 形フィルタ F を構成している直列インダクタ 3 のインダクタンスを L_0 、並列キャパシタ 4 のキャパシタンスを C_0 とするとき、入力端子 1 a 及び 1 b 間でみて、直列インダクタ 3 と並列キャパシタ 4 とによる、(1) 式と同様の

$$f_0 = 1 / (2 (L_0 \cdot C_0)^{1/2}) \dots\dots\dots (3)$$

で与えられる、単相 PWM インバータから出力される単相 PWM パルス出力中の逆 L 形フィルタ F が通過させたい交流成分としての基本波成分 (単相 PWM インバータにおいて単相 PWM パルス出力を得るために用いている変調信号に対応する) の周波数 (これを f_m とする) に比し高い周波数でなる共振周波数 f_0 で直列共振する直

列共振回路Qを構成している。

【0073】また、ダンピング回路D20としての直列共振回路20は、①それを構成しているインダクタ21のインダクタンスを一般に L_r 、キャパシタ22のキャパシタンスを一般に C_r とすると、(3)式に準じて、

$$f_r = 1 / (2 (L_r \cdot C_r)^{1/2}) \dots\dots\dots (4)$$

で与えられる共振周波数 f_r を有し、また、②両端間でみて、インピーダンス(これを一般にZとする)が、図2に示すように、共振周波数 f_r での抵抗23の値(これを一般に R_r とする)によって決められる最小値 Z_{min} から、周波数(これを一般にfとする)が共振周波数 f_r から低くなるのに応じて高くなる値をとり、また、周波数fが共振周波数 f_r から高くなるのに応じて高くなる値をとる、という周波数特性を呈するが、ダンピング回路D20としての直列共振回路20が、次を満足するように、その直列共振回路20を構成しているインダクタ21のインダクタンス L_r 、キャパシタ22のキャパシタンス C_r 及び抵抗23の値 R_r が選定されている。

【0074】すなわち、ダンピング回路D20としての直列共振回路20が、①その、図2に示すようなインピーダンスZの周波数特性上でみた、インピーダンスZが低い値をとる、共振周波数 f_r を挟んでいる下限周波数(これを一般に f_L とする)及び上限周波数(これを一般に f_H とする)を有する帯域(これを低インピーダンス帯域Bと称す)の下限周波数 f_L をして、単相PWMインバータから出力される単相PWMパルス出力中の基本波成分の周波数 f_m よりも高いこと、及び②その上述した低インピーダンス帯域Bをして、その低インピーダンス帯域B内に、逆L形フィルタFが構成している上述した直列共振回路Qの上述した共振周波数 f_0 を位置させていることを満足するように、その直列共振回路20を構成しているインダクタ21のインダクタンス L_r 、キャパシタ22のキャパシタンス C_r 及び抵抗23の値 R_r が選定されている。

【0075】ここで、ダンピング回路D20としての直列共振回路20の、図2に示すようなインピーダンスZの周波数特性上でみた低インピーダンス帯域Bの下限周波数 f_L 及び上限周波数 f_H は、インピーダンスZの周波数特性上でみて、インピーダンスZが、直列共振回路20の共振周波数 f_r での最小値 Z_{min} から、その最小値 Z_{min} の倍(ただしは1よりも大きな正の数)だけ高い値をとる、共振周波数 f_r からみて低い周波数側の周波数及び高い周波数側の周波数でそれぞれなり、そして、この場合のは、一般的には、次のように与えられている。

【0076】すなわち、一般に、インダクタとコンデンサと抵抗とが直列に接続されている直列共振回路が、電力損失をして、直列共振回路の共振周波数での最大値か

ら、①周波数が直列共振回路の共振周波数から低くなるのに応じて低くなる値をとり、また、②周波数が直列共振回路の共振周波数から高くなるのに応じて低くなる値をとる、という電力損失の周波数特性を有し、そして、そのような電力損失の周波数特性を呈する直列共振回路の帯域を考えると、その帯域を、電力損失が、直列共振回路の共振周波数での最大値から3dBだけ低い値をとる、直列共振回路の共振周波数からみて低い周波数側の周波数及び高い周波数側の周波数で、それらをそれぞれ下限周波数及び上限周波数として、決めるのが一般的であるが、その電力損失が、直列共振回路の共振周波数での最大値から、3dBだけ低い値をとる、ということは、上述した直列共振回路20のインピーダンスZの周波数特性上でみれば、上述したインピーダンスZが、直列共振回路20の共振周波数 f_r での最小値 Z_{min} から、その最小値 Z_{min} の上述したを $2^{1/2}$ とする倍だけ高い値をとる、ということに対応している。従って、上述したは、一般的には、 $2^{1/2}$ で与えられている。

【0077】以上が、本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の第1の実施の形態の構成である。

【0078】次に、図1Bを伴って、本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の第2の実施の形態を述べるに、図1Aに示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路において、逆L形フィルタFを構成している直列インダクタ3と並列に、インダクタ21とキャパシタ22と抵抗23とが直列に接続されている直列共振回路20が、ダンピング回路D20として接続されている、という構成に代え、逆L形フィルタFを構成している並列キャパシタ4と並列に、インダクタ31とキャパシタ32と抵抗33とが直列に接続されている直列共振回路30が、ダンピング回路D30として接続されている、という構成を有する。

【0079】この場合、逆L形フィルタFは、図1Aに示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、入力端子1a及び1b間でみて、図1Aに示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べた、(3)式に示されている共振周波数 f_0 で直列共振する直列共振回路Qを構成している。

【0080】また、ダンピング回路D30としての直列共振回路30は、①それを構成しているインダクタ31のインダクタンス及びキャパシタ32のキャパシタンスを、一般的に、それぞれ、図1Aに示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べた L_r 及び C_r とすると、図1Aに示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べた(4)式に示さ

れている共振周波数 f_r を有し、また、②両端間でみて、インピーダンス（これも、図 1 A に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路で述べたと同様に、一般に Z とする）が、図 1 A に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路で述べたと同様の、図 2 に示すような周波数特性を有するが、直列共振回路 30 が、図 1 A に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、①そのインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B の下限周波数 f_L をして、単相 PWM インバータから出力される単相 PWM パルス出力中の基本波成分の周波数 f_m よりも高いこと、及び②低インピーダンス帯域 B をして、その低インピーダンス帯域 B 内に、逆 L 形フィルタ F が構成している直列共振回路 Q の共振周波数 f_0 を位置させていることを満足するように、その直列共振回路 30 を構成しているインダクタ 31 のインダクタンス L_r 、キャパシタ 32 のキャパシタンス C_r 及び抵抗 33 の値 R_r が選定されている。

【0081】また、ここで、低インピーダンス帯域 B の下限周波数 f_L 及び上限周波数 f_H が、図 1 A に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べたと同様に、を用いて決められ、そして、その が、図 1 A に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べたと同様に、一般的には、 $2^{1/2}$ で与えられている。

【0082】以上が、本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 2 の実施の形態の構成である。

【0083】次に、図 1 C を伴って、本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 3 の実施の形態を述べるに、図 1 A に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路において、逆 L 形フィルタ F を構成している並列キャパシタ 4 と並列に、図 1 B に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べたと同様の、インダクタ 31 とキャパシタ 32 と抵抗 33 とが直列に接続されている直列共振回路 30 が、図 1 B に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べたと同様の、ダンピング回路 D 30 として、図 1 B に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べたと同様に接続されている、という構成を有する。

【0084】以上が、本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 3 の実施の形態の構成である。

【0085】図 1 A に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路によれ

ば、図 10 A ~ C 及び図 11 A ~ C に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、図 9 に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路を構成している逆 L 形フィルタ F を用いている構成を有するので、対の入力端子 1 a 及び 1 b を単相交流電源としての単相 PWM インバータの対の出力端子に接続し、対の出力端子 2 a 及び 2 b を負荷としての単相交流電動機の対の入力端子に接続している使用時において、図 9 に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、逆 L 形フィルタ F によって、単相 PWM インバータから対の入力端子 1 a 及び 1 b 間に出力される単相 PWM パルス出力中の基本波成分を、それにそれ以外の周波数成分を不要周波数成分としてほとんど重畳させていないか重畳させているとしても基本波成分に比し格段的に小さな振幅でしか重畳させずに、単相交流電動機の対の入力端子間に、逆 L 形フィルタ F が通過させたい交流成分として、供給させることができる。

【0086】よって、図 9 に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、単相交流電動機を、単相 PWM インバータから出力される単相 PWM パルス出力中の基本波成分以外の不要周波数成分に実質的に影響されることなしに、単相 PWM インバータから出力される単相 PWM パルス出力中の基本波成分の振幅及び周波数に応じて制御された態様で、円滑に駆動させることができる。

【0087】また、図 1 A に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、逆 L 形フィルタ F を構成している直列インダクタ 3 と並列に接続されている直列共振回路 20 を、ダンピング回路 D 20 として有し、そして、そのダンピング回路 D 20 としての直列共振回路 20 が、そのインピーダンス Z の周波数特性上でみた、低インピーダンス帯域 B をして、その低インピーダンス帯域 B 内に、逆 L 形フィルタ F が構成している直列共振回路 Q の共振周波数 f_0 を位置させていることを満足するように、ダンピング回路 D 20 としての直列共振回路 20 を構成しているインダクタ 21 のインダクタンス L_r 、キャパシタ 22 のキャパシタンス C_r 及び抵抗 23 の値 R_r が選定されている。

【0088】このため、上述した使用時において、図 9 に示す従来の交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べたように、単相 PWM インバータで、単相交流電動機を駆動制御するために、単相 PWM パルス出力を、その基本波成分の振幅や周波数が制御されているものとして得るようにしたり、単相交流電動機の負荷に急激な変動が生じたりした場合に、逆 L 形フィルタ F が構成している直列共振回路 Q において、単相 PWM パルス出力中の基本波成分の周波数に比し高

い周波数でなる共振周波数 f_0 。での直列共振が生ぜんとしても、それが、ダンピング回路 D 20 としての直列共振回路 20、従って、ダンピング回路 D 20 を構成している抵抗 23 によってダンブされる。

【0089】よって、図 10A ~ C 及び及び図 11A ~ C に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、図 9 に示す単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合の上述した欠点、すなわち、逆 L 形フィルタ F が構成している直列共振回路 Q におけるその共振周波数 f_0 。での直列共振によって、入力端子 1a 及び 1b 間、及び出力端子 2a 及び 2b 間に過大電圧が発生し、それによって、入力端子 1a 及び 1b 間に接続されている単相 PWM インバータ、及び出力端子 2a 及び 2b 間に接続されている単相交流電動機を破損に導くおそれがある、という欠点を、ダンピング回路 D 20 を構成している抵抗 23 によって、有効に回避することができる。

【0090】また、図 1A に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、逆 L 形フィルタ F を構成している直列インダクタ 3 と並列に接続されているダンピング回路 D 20 としての直列共振回路 20 が、そのインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B の下限周波数 f_L をして、単相 PWM インバータから出力される単相 PWM パルス出力中の基本波成分の周波数 f_m よりも高いことを満足するように、ダンピング回路 D 20 としての直列共振回路 20 を構成しているインダクタ 21 のインダクタンス L_r 、キャパシタ 22 のキャパシタンス C_r 及び抵抗 23 の値 R_r が選定されている。

【0091】このため、逆 L 形フィルタ F が構成している直列共振回路 Q における上述した共振周波数 f_0 。での共振時以外の定常時において、①単相 PWM パルス出力中の基本波成分についてみると、それが、直列共振回路 20、従ってダンピング回路 D 20 を構成している抵抗 23 に実質的に流れず、よって、ダンピング回路 D 20 を構成している抵抗 23 において、単相 PWM パルス出力中の基本波成分の電力損失を伴うことがなく、また、②単相 PWM パルス出力中の不要周波数成分（単相 PWM インバータにおいて単相 PWM パルス出力を得るために用いているキャリア信号の周波数を有する成分、及びまたはキャリア信号の周波数のサイドバンドの周波数を有する成分に対応する）についてみると、その不要周波数成分中の、ダンピング回路 D 20 としての直列共振回路 20 のインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B の下限周波数 f_L 以下の周波数成分及び上限周波数 f_H 以上の周波数成分が、ダンピング回路 D 20 を構成している抵抗 23 に実質的に流れず、よって、ダンピング回路 D 20 を構成している抵抗 23 において、不要周波数成分中の、ダンピング回路 D 20 としての直列共振回路 20 のインピーダンス Z の周

波数特性上でみた低インピーダンス帯域 B の下限周波数 f_L 以下の周波数成分及び上限周波数 f_H 以上の周波数成分の電力損失を実質的に伴うことがなく、さらに、③単相 PWM パルス出力中の不要周波数成分中の、ダンピング回路 D 20 としての直列共振回路 20 のインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B 内の周波数成分が、ダンピング回路 D 20 を構成している抵抗 23 に流れ、その抵抗 23 において、単相 PWM パルス出力中の不要周波数成分中の、ダンピング回路 D 20 としての直列共振回路 20 のインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B 内の周波数成分の電力損失を伴うとしても、そのように電力損失を伴う、単相 PWM パルス出力中の不要周波数成分中の、ダンピング回路 D 20 としての直列共振回路 20 のインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B 内の周波数成分は、単相 PWM パルス中の不要周波数成分中の、上述した低インピーダンス帯域 B 内の周波数成分、というごく一部の周波数成分であるに過ぎず、しかも、④ダンピング回路 D 20 を構成している抵抗 23 の値 R_r を可能な限り小さくすれば、ダンピング回路 D 20 としての直列共振回路 20 のインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B の、下限周波数 f_L 及び上限周波数 f_H の差の絶対値である帯域幅 $(|f_L - f_H|)$ が狭くなり、そして、そのようにしても、その低インピーダンス帯域 B 内に、上述した共振周波数 f_0 が位置している限りにおいて、上述した直列共振回路 Q における共振周波数 f_0 。での直列共振が、ダンピング回路 D 20 を構成している抵抗 23 によってダンブされることについて実質的に問題がなく、従って、そのようにダンピング回路 D 20 としての直列共振回路 20 のインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B の帯域幅を狭くすることができるので、ダンピング回路 D 20 を構成している抵抗 23 において電力損失を伴う単相 PWM パルス中の不要周波数成分中の、ダンピング回路 D 20 としての直列共振回路 20 のインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B 内の周波数成分を、十分少なくすることができる。

【0092】よって、図 1A に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、交流電源としての単相 PWM インバータから負荷としての単相交流電動機でみた交流電源供給効率を、図 10A ~ C に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し格段的に高く得ることができるのはもちろん、図 11A ~ C に示す従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し、格段的に高く得ることができる。

【0093】また、図 1B に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路に

よれば、上述した構成を有するので、詳細説明は省略するが、図 1 A に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路における上述した作用・効果の説明において、「図 1 A」を「図 1 B」と読み替え、また、「ダンピング回路 D 2 0」を「ダンピング回路 D 3 0」と読み替え、さらに、「直列インダクタ 3」を「並列キャパシタ 4」と読み替え、また、「直列共振回路 2 0」を「直列共振回路 3 0」と読み替え、さらに、「インダクタ 2 1」、「キャパシタ 2 2」及び「抵抗 2 3」をそれぞれ「インダクタ 3 1」、「キャパシタ 3 2」及び「抵抗 3 3」と読み替えた作用・効果を得ることができることは明らかである。

【0094】さらに、図 1 C に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、上述した構成を有するので、詳細説明は省略するが、図 1 A 及び図 1 B にそれぞれ示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路のそれぞれの上述した優れた作用・効果を、相乗して得ることができることは明らかである。

【0095】

【発明の実施の形態 4、5 及び 6】次に、図 3 A、図 4 B 及び図 4 C を伴って、本発明による交流電源用フィルタ回路の第 4、第 5 及び第 6 の実施の形態を、図 1 2 ; 図 1 3 A、図 1 4 B 及び C ; 図 1 5 A 及び B 及び図 1 6 C に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、3 相交流電源としての 3 相 PWM インバータから得られる 3 相交流電源出力としての 3 相 PWM パルス出力を用いて負荷としての 3 相交流電動機を駆動する場合に適用される 3 相交流電源用フィルタ回路として、それぞれ述べよう。図 3 A、図 4 B 及び図 4 C において、図 1 2 との対応部分には同一符号を付して示す。

【0096】まず、図 3 A を伴って本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 4 の実施の形態を述べるに、図 1 2 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様の、3 相交流電源としての 3 相 PWM インバータ (図示せず) の 3 個の出力端子にそれぞれ接続される 3 個の入力端子 1 a、1 b 及び 1 c と、負荷としての 3 相電動機 (図示せず) の 3 個の入力端子にそれぞれ接続される 3 個の出力端子 2 a、2 b 及び 2 c とを有し、そして、入力端子 1 a と出力端子 2 a との間、入力端子 1 b と出力端子 2 b との間、及び入力端子 1 c と出力端子 2 c との間に、インダクタ 3 a、3 b、及び 3 c が、ともに直列インダクタとして、それぞれ接続され、また、その直列インダクタ 3 a と出力端子 2 a との接続中点と共通接続点 N との間、直列インダクタ 3 b と出力端子 2 b との接続中点と共通接続点 N との間、及び直列インダクタ 3 c と出力端子 2 c と接続中点と共通接続点 N との間に、キャパシタ 4 a、4 b、及び 4 c が、

ともに並列キャパシタとして、それぞれ接続され、よって、直列インダクタ 3 a 及び 3 b と並列キャパシタ 4 a 及び 4 b とによる、対の入力端を入力端子 1 a 及び 1 b とし、対の出力端を出力端子 2 a 及び 2 b とする逆 L 形フィルタ F a b と、直列インダクタ 3 b 及び 3 c と並列キャパシタ 4 b 及び 4 c とによる、対の入力端を入力端子 1 b 及び 1 c とし、対の出力端を出力端子 2 b 及び 2 c とする逆 L 形フィルタ F b c と、直列インダクタ 3 c 及び 3 a と並列キャパシタ 4 c 及び 4 a とによる、対の入力端を入力端子 1 c 及び 1 a とし、対の出力端を出力端子 2 c 及び 2 a とする逆 L 形フィルタ F c a とが構成されている、という構成を有するとともに、逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している直列インダクタ 3 a、3 b、及び 3 c とそれぞれ並列に、インダクタ 2 1 a とキャパシタ 2 2 a と抵抗 2 3 a とが直列に接続されている直列共振回路 2 0 a、インダクタ 2 1 b とキャパシタ 2 2 b と抵抗 2 3 b とが直列に接続されている直列共振回路 2 0 b、及びインダクタ 2 1 c とキャパシタ 2 2 c と抵抗 2 3 c とが直列に接続されている直列共振回路 2 0 c が、それぞれダンピング回路 D 2 0 a、D 2 0 b、及び D 2 0 c として、接続されている、という構成を有する。

【0097】この場合、逆 L 形フィルタ F a b、F b c、及び F c a は、[発明が解決しようとする課題]の項で、図 1 2 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べたと同様に、逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している直列インダクタ 3 a、3 b、及び 3 c のインダクタンスを互に等しい ($L_0 / 2$) とし、また、逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c のキャパシタンスを互に等しい ($2 \cdot C_0$) とするとき、入力端子 1 a 及び 1 b 間、1 b 及び 1 c 間、及び 1 c 及び 1 a 間でそれぞれみて、直列インダクタ 3 と並列キャパシタ 4 とによる、図 1 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路のそれぞれの場合で上述した (3) 式で与えられる、3 相 PWM インバータから出力される 3 相 PWM パルス出力を構成している第 1、第 2、及び第 3 相中の逆 L 形フィルタ F a b、F b c、及び F c a がそれぞれ通過させたい交流成分としての基本波成分 (3 相 PWM インバータにおいて 3 相 PWM パルス出力を得るために用いている変調信号に対応する) の周波数 (これを f_m とする) に比し高い周波数でなる共振周波数 f_0 でそれぞれ直列共振する直列共振回路 Q a b、Q b c、及び Q c a をそれぞれ構成している。

【0098】また、ダンピング回路 D 2 0 q (ただし、 $q = a, b, c$) としての直列共振回路 2 0 q は、図 1

Aに示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路におけるダンピング回路D20としての直列共振回路20の場合に準じて、①それを構成しているインダクタ21qのインダクタンスを一般に L_r 、キャパシタ22qのキャパシタンスを一般に C_r とすると、上述した(4)式で与えられる共振周波数 f_r を有し、また、②両端間でみて、インピーダンス(これを一般にZとする)が、図2に示すように、共振周波数 f_r での直列共振回路20qをそれぞれ構成している抵抗23qの値(これを一般に R_r とする)によって決められる最小値 Z_{min} から、周波数(一般にfとする)が共振周波数 f_r から低くなるのに応じて高くなる値をとり、また、周波数fが共振周波数 f_r から高くなるのに応じて高くなる値をとる、というインピーダンスの周波数特性を呈するが、ダンピング回路D20qとしての直列共振回路20qが次を満足するように、それら直列共振回路20qを構成しているインダクタ21qのインダクタンス L_r 、キャパシタ22qのキャパシタンス C_r 及び抵抗23qの値 R_r が選定されている。

【0099】すなわち、ダンピング回路D20qとしての直列共振回路20qが、図1Aに示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路におけるダンピング回路D20としての直列共振回路20の場合に準じて、①そのインピーダンスZの周波数特性上でみた、下限周波数 f_L 及び上限周波数 f_H を有する低インピーダンス帯域Bの下限周波数 f_L をして、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分の周波数 f_m よりも高いこと、及び②低インピーダンス帯域Bをして、その低インピーダンス帯域B内に、逆L形フィルタFqr(ただし、qは、 $q = a$ をとるときab、 $q = b$ をとるときbc、 $q = c$ をとるときca)が構成している上述した直列共振回路Qqrの上述した(3)式で与えられる共振周波数 f_0 を位置させていることを満足するように、ダンピング回路D20qの直列共振回路20qを構成しているインダクタ21qのインダクタンス L_r 、キャパシタ22qのキャパシタンス C_r 、及び抵抗23qの値 R_r が選定されている。

【0100】ここで、ダンピング回路D20qとしての直列共振回路20qのインピーダンスZの周波数特性上でみた低インピーダンス帯域Bの下限周波数 f_L 及び上限周波数 f_H は、図1Aに示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路におけるダンピング回路D20としての直列共振回路20の場合に準じて、インピーダンスZの周波数特性上でみて、インピーダンスZが、直列共振回路20qの共振周波数 f_r での最小値 Z_{min} から、その最小値 Z_{min} の倍(ただしは1よりも大きな正の数)だけ高い値をとる、共振周波数 f_r からみて低い周波数側の周波数及び高い周波数側の周波数でそれぞれなるが、この場合の

は、次のように与えられている。

【0101】すなわち、図1Aに示す本発明による交流電源用フィルタ回路の場合で述べたように、一般に、インダクタとコンデンサと抵抗とが直列に接続されている直列共振回路が、電力損失をして、直列共振回路の共振周波数での最大値から、周波数が直列共振回路の共振周波数から低くなるのに応じて低くなる値をとり、また周波数が直列共振回路の共振周波数から高くなるのに応じて低くなる値をとる、という電力損失の周波数特性を有し、そして、そのような電力損失の周波数特性を呈する直列共振回路の帯域を考えると、その帯域を、電力損失が、直列共振回路の共振周波数での最大値から3dBだけ低い値をとる、直列共振回路の共振周波数からみて低い周波数側の周波数及び高い周波数側の周波数で、それらを下限周波数及び上限周波数として決めるのが一般的であり、そして、その電力損失が直列共振回路の共振周波数での最大値から3dBだけ低い値をとる、ということが、図1Aに示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路におけるダンピング回路D20としての直列共振回路20の場合に準じて、上述した直列共振回路20qのインピーダンスZの周波数特性上でみて、直列共振回路20qの共振周波数 f_r での最小値 Z_{min} から、その最小値 Z_{min} の上述したを $2^{1/2}$ とする倍の値をとる、ということに対応する。従って、上述したは、図1Aに示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路におけるダンピング回路D20としての直列共振回路20の場合に準じて、一般的には、 $2^{1/2}$ で与えられる。

【0102】以上が、本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路の第4の実施の形態の構成である。

【0103】次に、図4Bを伴って、本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路の第5の実施の形態を述べるに、図3Aに示す本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路において、逆L形フィルタFab及びFca、Fbc及びFab、及びFca及びFbcをそれぞれ構成している直列インダクタ3a、3b、及び3cとそれぞれ並列に、インダクタ21aとキャパシタ22aと抵抗23aとが直列に接続されている直列共振回路20a、インダクタ21bとキャパシタ22bと抵抗23bとが直列に接続されている直列共振回路20b、及びインダクタ21cとキャパシタ22cと抵抗23cとが直列に接続されている直列共振回路20cが、それぞれダンピング回路D20a、D20b、及びD20cとして接続されているのに代え、逆L形フィルタFab及びFca、Fbc及びFab、及びFca及びFbcをそれぞれ構成している並列キャパシタ4a、4b、及び4cとそれぞれ並列に、インダクタ31aとキャパシタ3

2 a と抵抗 3 3 a とが直列に接続されている直列共振回路 3 0 a、インダクタ 3 1 b とキャパシタ 3 2 b と抵抗 3 3 b とが直列に接続されている直列共振回路 3 0 b、及びインダクタ 3 1 c とキャパシタ 3 2 c と抵抗 3 3 c とが直列に接続されている直列共振回路 3 0 c が、それぞれダンピング回路 D 3 0 a、D 3 0 b、及び D 3 0 c として接続されている、という構成を有する。

【0104】この場合、逆 L 形フィルタ F q r (ただし、図 3 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路で述べたと同様に、 $q r = a b, b c, c a$) は、図 3 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、上述した (3) 式に示されている共振周波数 f_0 で直列共振する直列共振回路 Q q r を構成している。

【0105】また、ダンピング回路 D 3 0 q (ただし、図 3 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路で述べたと同様に、 $q = a, b, c$) としての直列共振回路 3 0 q は、図 3 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に準じて、①それを構成しているインダクタ 3 1 q のインダクタンス及びキャパシタ 3 2 q のキャパシタンスを、図 3 A に示す本発明による 3 相交流電源用フィルタ回路の場合と同様に、それぞれ L_r 及び C_r とするとき、図 3 A に示す本発明による 3 相交流電源用フィルタ回路の場合で述べた (4) 式に示されている共振周波数 f_r を有し、また、②図 3 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様のインピーダンス Z の周波数特性を有する。

【0106】そして、直列共振回路 3 0 q が、図 3 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に準じて、直列共振回路 3 0 q のインピーダンス Z の周波数特性上でみて、①低インピーダンス帯域 B の下限周波数 f_L をして、3 相 PWM インバータから出力される 3 相 PWM パルス出力中の基本波成分の周波数 f_m よりも高いこと、及び②低インピーダンス帯域 B をして、その低インピーダンス帯域 B 内に、逆 L 形フィルタ F q r が構成している直列共振回路 Q q r の共振周波数 f_0 を位置させていることを満足するように、直列共振回路 3 0 q を構成しているインダクタ 3 1 q のインダクタンス L_r 、キャパシタ 3 2 q のキャパシタンス C_r 及び抵抗 3 3 q の値 R_r が選定され、また、低インピーダンス帯域 B の下限周波数 f_L 及び上限周波数 f_H を決める、図 3 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べたと同様の が、一般的には、図 3 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、 $2^{1/2}$ で与えられている。

【0107】以上が、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 5 の実施の形態の構成である。

【0108】次に、図 4 C を伴って、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 6 の実施の形態を述べるに、図 3 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路において、逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c とそれぞれ並列に、図 4 B に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様の、インダクタ 3 1 a とキャパシタ 3 2 a と抵抗 3 3 a との直列回路でなる直列共振回路 3 0 a、インダクタ 3 1 b とキャパシタ 3 2 b と抵抗 3 3 b との直列回路でなる直列共振回路 3 0 b、及びインダクタ 3 1 c とキャパシタ 3 2 c と抵抗 3 3 c との直列回路でなる直列共振回路 3 0 c が、図 4 B に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に接続されている、という構成を有する。

【0109】以上が、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 6 の実施の形態の構成である。

【0110】図 3 A に示す本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、図 1 3 A、図 1 4 B 及び図 1 4 C；及び図 1 5 A、図 1 5 B 及び図 1 6 C に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、図 1 2 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路を構成している逆 L 形フィルタ F a b、F b c 及び F c a を用いている構成を有するので、3 個の入力端子 1 a、1 b 及び 1 c を 3 相交流電源としての 3 相 PWM インバータの 3 個の出力端子にそれぞれ接続し、3 個の出力端子 2 a、2 b 及び 2 c を負荷としての 3 相交流電動機の 3 個の入力端子にそれぞれ接続している使用時において、図 1 2 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、逆 L 形フィルタ F a b、F b c 及び F c a によって、3 相 PWM インバータから対の入力端子 1 a 及び 1 b 間、1 b 及び 1 c 間、及び 1 c 及び 1 a 間にそれぞれ出力される 3 相 PWM パルス出力を構成している第 1、第 2、及び第 3 相の PWM パルス出力中の基本波成分を、それらにそれら以外の周波数成分を不要周波数成分としてほとんどそれぞれ重畳させていないかそれぞれ重畳させているとしても基本波成分に比し格段的に小さな振幅でしかそれぞれ重畳させずに、3 相交流電動機の、対の出力端子 2 a 及び 2 b に接続される対の入力端子間、対の出力端子 2 b 及び 2 c に接続される対の入力端子間、及び対の出力端子 2 c 及び 2 a に接続される対の出力端子間に、逆 L 形フィルタ F a b、F

b c、及び F c a がそれぞれ通過させたい交流成分として、それぞれ供給させることができる。

【0111】よって、図12に示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、3相交流電動機を、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分以外の不要周波数成分に実質的に影響されることなしに、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分の振幅及び周波数に応じて制御された状態で、円滑に駆動させることができる。

【0112】また、図3Aに示す本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、逆L形フィルタF q r (ただし、q r = a、b、c)を構成している直列インダクタ3 q と並列に接続されている直列共振回路2 0 q (ただし、q = a、b、c)を、ダンピング回路D 2 0 qとして有し、そして、そのダンピング回路D 2 0 qとしての直列共振回路2 0 qが、そのインピーダンスZの周波数特性上でみた、低インピーダンス帯域Bをして、その低インピーダンス帯域B内に、逆L形フィルタF q r が構成している直列共振回路Q q rの共振周波数 f_0 を位置させていることを満足するように、ダンピング回路D 2 0 qとしての直列共振回路2 0 qを構成しているインダクタ2 1 qのインダクタンス L_r 、キャパシタ2 2 qのキャパシタンス C_r 及び抵抗2 3 qの値 R_r が選定されている。

【0113】このため、図12に示す従来の交流電源用フィルタ回路としての交流電源用フィルタ回路の場合で述べたように、上述した使用時において、3相PWMインバータで、単相交流電動機を駆動制御するために、3相PWMパルス出力を、その基本波成分の振幅や周波数が制御されているものとして得るようにしたり、単相交流電動機の負荷に急激な変動が生じたりした場合に、逆L形フィルタF q r が構成している直列共振回路Q q rにおいて、3相PWMパルス出力中の基本波成分の周波数に比し高い周波数でなる共振周波数 f_0 での直列共振が生ぜんとしても、それが、ダンピング回路D 2 0 qとしての直列共振回路2 0 q、従って、ダンピング回路D 2 0 qを構成している抵抗2 3 qによってダンブされる。

【0114】よって、図13A、図14B及び図14C；及び図15A、図15B及び図16Cに示す従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、図12に示す3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合の上述した欠点、すなわち、逆L形フィルタF a b、F b c及びF c aがそれぞれ構成している直列共振回路Q a b、Q b c及びQ c aにおけるそれらのそれぞれの共振周波数 f_0 での直列共振によって、入力端子1 a及び1 b間、1 b及び1 c間、及び1 c及び1 a間；及び出力端子2 a及び2 b間、2 b及び2 c間、2 c及び2 a間

に過大電圧が発生し、それによって、3個の出力端子を3個の入力端子1 a、1 b及び1 c間にそれぞれ接続している3相PWMインバータ、及び3個の入力端子を3個の出力端子2 a、2 b及び2 c間にそれぞれ接続している3相交流電動機を破損に導くおそれがある、という欠点を、ダンピング回路D 2 0 a、D 2 0 b及びD 2 0 cをそれぞれ構成している抵抗2 3 a、2 3 b及び2 3 cによって、有効に回避することができる。

【0115】また、図3Aに示す本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、逆L形フィルタF q r (ただし、q r = a b、b c、c a)を構成している直列インダクタ3 q (ただし、q = a、b、c)と並列に接続されているダンピング回路D 2 0 qとしての直列共振回路2 0 qが、そのインピーダンスZの周波数特性上でみた低インピーダンス帯域Bの下限周波数 f_L をして、3相PWMインバータから出力される3相PWMパルス出力中の基本波成分の周波数 f_m よりも高いことを満足するように、ダンピング回路D 2 0 qとしての直列共振回路2 0 qを構成しているインダクタ2 1 qのインダクタンス L_r 、キャパシタ2 2 qのキャパシタンス C_r 及び抵抗2 3 qの値 R_r が選定されている。

【0116】このため、逆L形フィルタF q r が構成している直列共振回路Q q rにおける上述した共振周波数 f_0 での共振時以外の定常時において、①3相PWMパルス出力中の基本波成分についてみると、それが、直列共振回路2 0 q、従ってダンピング回路D 2 0 qを構成している抵抗2 3 qに実質的に流れず、よって、ダンピング回路D 2 0 qを構成している抵抗2 3 qにおいて、3相PWMパルス出力中の基本波成分の電力損失を伴うことがなく、また、②3相PWMパルス出力中の不要周波数成分(3相PWMインバータにおいて3相PWMパルス出力を得るために用いているキャリア信号の周波数を有する成分、及びまたはキャリア信号の周波数のサイドバンドの周波数を有する成分に対応する)についてみると、その不要周波数成分中の、ダンピング回路D 2 0 qとしての直列共振回路2 0 qのインピーダンスZの周波数特性上でみた低インピーダンス帯域Bの下限周波数 f_L 以下の周波数成分及び上限周波数 f_H 以上の周波数成分が、ダンピング回路D 2 0 qを構成している抵抗2 3 qに実質的に流れず、よって、ダンピング回路D 2 0 qを構成している抵抗2 3 qにおいて、不要周波数成分中の、ダンピング回路D 2 0 qとしての直列共振回路2 0 qのインピーダンスZの周波数特性上でみた低インピーダンス帯域Bの下限周波数 f_L 以下の周波数成分及び上限周波数 f_H 以上の周波数成分の電力損失を実質的に伴うことがなく、さらに、③3相PWMパルス出力中の不要周波数成分中の、ダンピング回路D 2 0 qとしての直列共振回路2 0 qのインピーダンスZの周波数特性上でみた低インピーダンス帯域B内の周波数成分

が、ダンピング回路 D 2 0 q を構成している抵抗 2 3 q に流れ、その抵抗 2 3 q において、3 相 PWM パルス出力中の不要周波数成分中の、ダンピング回路 D 2 0 q としての直列共振回路 2 0 q のインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B 内の周波数成分の電力損失を伴うとしても、そのように電力損失を伴う、3 相 PWM パルス出力中の不要周波数成分中の、ダンピング回路 D 2 0 q としての直列共振回路 2 0 q のインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B 内の周波数成分は、3 相 PWM パルス中の不要周波数成分中の、上述した低インピーダンス帯域 B 内の周波数成分、というごく一部の周波数成分であるに過ぎず、しかも、④ダンピング回路 D 2 0 q を構成している抵抗 2 3 q の値 R_r を可能な限り小さくすれば、ダンピング回路 D 2 0 q としての直列共振回路 2 0 q のインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B の、下限周波数 f_L 及び上限周波数 f_H の差の絶対値である帯域幅 ($|f_L - f_H|$) が狭くなり、そして、そのようにしても、その低インピーダンス帯域 B 内に、上述した共振周波数 f_0 が位置している限りにおいて、上述した直列共振回路 Q q における共振周波数 f_0 での直列共振が、ダンピング回路 D 2 0 q を構成している抵抗 2 3 q によってダンピングされることについて実質的に問題がなく、従って、そのようにダンピング回路 D 2 0 q としての直列共振回路 2 0 q のインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B の帯域幅を狭くすることができるので、ダンピング回路 D 2 0 q を構成している抵抗 2 3 q において電力損失を伴う 3 相 PWM パルス中の不要周波数成分中の、ダンピング回路 D 2 0 q としての直列共振回路 2 0 q のインピーダンス Z の周波数特性上でみた低インピーダンス帯域 B 内の周波数成分を、十分少なくすることができる。

【0117】よって、図 3 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、交流電源としての単相 PWM インバータからの負荷としての 3 相交流電動機でみた交流電源供給効率を、図 1 3 A、図 1 4 B 及び図 1 4 C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し格段的に高く得ることができるのはもちろん、図 1 5 A、図 1 5 B 及び図 1 6 C にそれぞれ示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合に比し、格段的に高く得ることができる。

【0118】また、図 4 B に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、上述した構成を有するので、詳細説明は省略するが、図 3 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路における上述した作用・効果の説明において、「図 3 A」を「図 4 B」と読み替え、また、「ダンピング回路 D 2 0 q」を「ダ

ンピング回路 D 3 0 q」と読み替え、さらに、「直列インダクタ 3 q」を「並列キャパシタ 4 q」と読み替え、また、「直列共振回路 2 0 q」を「直列共振回路 3 0 q」と読み替え、さらに、「インダクタ 2 1 q」、「キャパシタ 2 2 q」及び「抵抗 2 3 q」をそれぞれ「インダクタ 3 1 q」、「キャパシタ 3 2 q」及び「抵抗 3 3 q」と読み替えた作用・効果を得ることができることは明らかである。

【0119】さらに、図 4 C に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、上述した構成を有するので、詳細説明は省略するが、図 3 A 及び図 4 B にそれぞれ示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路のそれぞれの上述した優れた作用・効果を、相乗して得ることができることは明らかである。

【0120】

【発明の実施の形態 7、8 及び 9】次に、図 5 A、図 5 B 及び図 6 C を伴って、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 7、第 8 及び第 9 の実施の形態を、図 1 7；図 1 8 A 及び B 及び図 1 9 C；図 2 0 A、図 2 1 B 及び C に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、3 相交流電源としての 3 相 PWM インバータから得られる 3 相交流電源出力としての 3 相 PWM パルス出力を用いて負荷としての 3 相交流電動機を駆動する場合に適用される 3 相交流電源用フィルタ回路として、それぞれ述べよう。図 5 A、図 5 B 及び図 6 C において、図 1 7 との対応部分には同一符号を付して示す。

【0121】まず、図 5 A を伴って本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 7 の実施の形態を述べるに、図 1 7 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様の、3 相交流電源としての 3 相 PWM インバータ（図示せず）の 3 個の出力端子にそれぞれ接続される 3 個の入力端子 1 a、1 b 及び 1 c と、負荷としての 3 相電動機（図示せず）の 3 個の入力端子にそれぞれ接続される 3 個の出力端子 2 a、2 b 及び 2 c とを有し、そして、入力端子 1 a と出力端子 2 a との間、入力端子 1 b と出力端子 2 b との間、及び入力端子 1 c と出力端子 2 c との間に、インダクタ 3 a、3 b、及び 3 c が、ともに直列インダクタとして、それぞれ接続され、また、その直列インダクタ 3 a と出力端子 2 a との接続中点と直列インダクタ 3 b と出力端子 2 b との接続中点との間、直列インダクタ 3 b と出力端子 2 b との接続中点と直列インダクタ 3 c と出力端子 2 c との接続中点との間、及び直列インダクタ 3 c と出力端子 2 c との接続中点と直列インダクタ 3 a と出力端子 2 a との接続中点との間に、キャパシタ 4 a、4 b、及び 4 c が、ともに並列キャパシタとして、それぞれ接続され、直列イ

ンダクタ 3 a 及び 3 b と並列キャパシタ 4 a とによる、対の入力端を入力端子 1 a 及び 1 b とし、対の出力端を出力端子 2 a 及び 2 b とする逆 L 形フィルタ F a b と、直列インダクタ 3 b 及び 3 c と並列キャパシタ 4 b とによる、対の入力端を入力端子 1 b 及び 1 c とし、対の出力端を出力端子 2 b 及び 2 c とする逆 L 形フィルタ F b c と、直列インダクタ 3 c 及び 3 a と並列キャパシタ 4 c とによる、対の入力端を入力端子 1 c 及び 1 a とし、対の出力端を出力端子 2 c 及び 2 a とする逆 L 形フィルタ F c a とが構成されている、という構成を有するとともに、図 3 A に示す本発明による 3 相交流電源用フィルタ回路の場合と同様に、逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している直列インダクタ 3 a、3 b、及び 3 c とそれぞれ並列に、インダクタ 2 1 a とキャパシタ 2 2 a と抵抗 2 3 a とが直列に接続されている直列共振回路 2 0 a、インダクタ 2 1 b とキャパシタ 2 2 b と抵抗 2 3 b とが直列に接続されている直列共振回路 2 0 b、及びインダクタ 2 1 c とキャパシタ 2 2 c と抵抗 2 3 c とが直列に接続されている直列共振回路 2 0 c が、それぞれダンピング回路 D 2 0 a、D 2 0 b、及び D 2 0 c として、接続されている、という構成を有する。

【0122】この場合、逆 L 形フィルタ F a b、F b c 及び F c a；ダンピング回路 D 2 0 a、D 2 0 b、及び D 2 0 c 及びそれらのそれぞれとしての直列共振回路 2 0 a、2 0 b、及び 2 0 c は、図 3 A に示す本発明による 3 相交流電源用フィルタ回路の交流電源用フィルタ回路について説明したのと、その説明において、「逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c のキャパシタンスを互に等しい ($2 \cdot C_0$)」を「逆 L 形フィルタ F a b、F b c、及び F c a をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c のキャパシタンス C_0 」と読み替えることを除いて、同様である。

【0123】以上が、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 7 の実施の形態の構成である。

【0124】次に、図 5 B を伴って、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 8 の実施の形態を述べるに、図 4 B に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 5 の実施の形態について説明したのと、その説明において、「逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c」を「逆 L 形フィルタ F a b、F b c、及び F c a をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c」と読み替えることを除いて、同様の構成を有する。

【0125】以上が、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 8 の実施の形態の構成である。

【0126】次に、図 6 C を伴って、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 9 の実施の形態を述べるに、図 4 C に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 6 の実施の形態について説明したのと、その説明において、「逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c」を「逆 L 形フィルタ F a b、F b c、及び F c a をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c」と読み替えることを除いて、同様の構成を有する。

【0127】以上が、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 9 の実施の形態の構成である。

【0128】図 5 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、詳細説明は省略するが、図 3 A に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路について上述した作用・効果の説明において、「図 3 A」を「図 5 A」と読み替え、また、「図 1 3 A、図 1 4 B、及び図 1 4 C」を「図 1 8 A、図 1 8 B 及び図 1 9 C」と読み替え、さらに、「図 1 5 A、図 1 5 B 及び図 1 6 C」を「図 2 0 A、図 2 0 B 及び図 2 1 C」と読み替え、また、「図 1 2」を「図 1 7」と読み替えた作用・効果が得られることは明らかである。

【0129】また、図 5 B に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、詳細説明は省略するが、図 4 B に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様の作用・効果を得ることができることは明らかである。

【0130】さらに、図 5 C に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、詳細説明は省略するが、図 5 A 及び図 5 B に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路のそれぞれの上述した優れた作用・効果を、相乗して得ることができることは明らかである。

【0131】

【発明の実施の形態 10、11 及び 12】次に、図 7 A、図 8 B 及び図 8 C を伴って、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 10、第 11 及び第 12 の実施の形態を、図 2 2；図 2 3 A 及び B 及び図 2 4 C；図 2 5 A 及び B 及び図 2 6 C に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様に、3 相交流電源と

しての 3 相 PWM インバータから得られる 3 相交流電源出力としての 3 相 PWM パルス出力を用いて負荷としての 3 相交流電動機を駆動する場合に適用される 3 相交流電源用フィルタ回路として、それぞれ述べよう。図 7 A、図 8 B 及び図 8 C において、図 2 2 との対応部分には同一符号を付して示す。

【0132】まず、図 7 A を伴って本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 10 の実施の形態を述べるに、図 2 2 に示す従来の 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様の、3 相交流電源としての 3 相 PWM インバータ（図示せず）の 3 個の出力端子にそれぞれ接続される 3 個の入力端子 1 a、1 b 及び 1 c と、負荷としての 3 相電動機（図示せず）の 3 個の入力端子にそれぞれ接続される 3 個の出力端子 2 a、2 b 及び 2 c とを有し、そして、入力端子 1 a と出力端子 2 a との間、及び入力端子 1 c と出力端子 2 c との間に、インダクタ 3 a、及び 3 c が、ともに直列インダクタとして、それぞれ接続され、また、入力端子 1 b と出力端子 2 b とが直接的に接続され、さらに、直列インダクタ 3 a と出力端子 2 a との接続中点と入力端子 1 b 及び出力端子 2 b との間、及び直列インダクタ 3 c と出力端子 2 c との接続中点と入力端子 1 b 及び出力端子 2 b との間に、キャパシタ 4 a、及び 4 c が、ともに並列キャパシタとして、それぞれ接続され、直列インダクタ 3 a 及び並列キャパシタ 4 a による、対の入力端を入力端子 1 a 及び 1 b とし、対の出力端を出力端子 2 a 及び 2 b とする逆 L 形フィルタ F a b と、直列インダクタ 3 c 及び並列キャパシタ 4 c による、対の入力端を入力端子 1 b 及び 1 c とし、対の出力端を出力端子 2 b 及び 2 c とする逆 L 形フィルタ F b c と、直列インダクタ 3 a 及び 3 c と並列キャパシタ 4 a 及び 4 c とによる、対の入力端を入力端子 1 c 及び 1 a とし、対の出力端を出力端子 2 c 及び 2 a とする逆 L 形フィルタ F c a とが構成されている、という構成を有するとともに、逆 L 形フィルタ F a b 及び F c a、及び F c a 及び F b c をそれぞれ構成している直列インダクタ 3 a、及び 3 c とそれぞれ並列に、インダクタ 2 1 a とキャパシタ 2 2 a と抵抗 2 3 a とが直列に接続されている直列共振回路 2 0 a、及びインダクタ 2 1 c とキャパシタ 2 2 c と抵抗 2 3 c とが直列に接続されている直列共振回路 2 0 c が、それぞれダンピング回路 D 2 0 a、及び D 2 0 c として、接続されている、という構成を有する。

【0133】この場合、逆 L 形フィルタ F a b、F b c 及び F c a；ダンピング回路 D 2 0 a、及び D 2 0 c 及びそれらのそれぞれとしての直列共振回路 2 0 a、及び 2 0 c は、図 3 A に示す本発明による 3 相交流電源用フィルタ回路の交流電源用フィルタ回路について説明したのと、その説明において、「逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそ

れぞれ構成している直列インダクタ 3 a、3 b、及び 3 c のインダクタンスを互に等しい ($L_0 / 2$)」を「逆 L 形フィルタ F a b 及び F c a、及び F b c 及び F a b をそれぞれ構成している直列インダクタ 3 a、及び 3 c のインダクタンスを互に等しい L_0 」と読み替え、また、「逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c のキャパシタンスを互に等しい ($2 \cdot C_0$)」を「逆 L 形フィルタ F a b 及び F c a、及び F b c 及び F c a をそれぞれ構成している並列キャパシタ 4 a、及び 4 c のキャパシタンスを C_0 」と読み替えることを除いて、同様である。

【0134】以上が、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 10 の実施の形態の構成である。

【0135】次に、図 7 B を伴って、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 11 の実施の形態を述べるに、図 4 B に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 5 の実施の形態について説明したのと、その説明において、「逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している直列インダクタ 3 a、3 b、及び 3 c」を「逆 L 形フィルタ F a b 及び F c a、F b c 及び F c a をそれぞれ構成している直列インダクタ 3 a、及び 3 c」と読み替え、また、「逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c」を「逆 L 形フィルタ F a b 及び F c a、F b c 及び F c a をそれぞれ構成している並列キャパシタ 4 a、及び 4 c」と読み替えることを除いて、同様の構成を有する。

【0136】以上が、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 11 の実施の形態の構成である。

【0137】次に、図 8 C を伴って、本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 12 の実施の形態を述べるに、図 4 C に示す本発明による 3 相交流電源用フィルタ回路としての交流電源用フィルタ回路の第 6 の実施の形態について説明したのと、その説明において、「逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している直列インダクタ 3 a、3 b、及び 3 c」を「逆 L 形フィルタ F a b 及び F c a、F b c 及び F c a をそれぞれ構成している直列インダクタ 3 a、及び 3 c」と読み替え、また、「逆 L 形フィルタ F a b 及び F c a、F b c 及び F a b、及び F c a 及び F b c をそれぞれ構成している並列キャパシタ 4 a、4 b、及び 4 c」を「逆 L 形フィルタ F a b 及び F c a、及び F b c 及び F c a をそれぞれ構成している並列キャパシタ 4

a、及び4c」と読み替えることを除いて、同様の構成を有する。

【0138】以上が、本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路の第12の実施の形態の構成である。

【0139】図7Aに示す本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、詳細説明は省略するが、図3Aに示す本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路について上述した作用・効果の説明において、「図3A」を「図7A」と読み替え、また、「図13A、図14B、及び図14C」を「図22A、図24B及び図24C」と読み替え、さらに、「図15A、図15B及び図16C」を「図25A、図25B及び図26C」と読み替え、また、「図12」を「図22」と読み替えた作用・効果が得られることは明らかである。

【0140】また、図8Bに示す本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、詳細説明は省略するが、図4Bに示す本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路の場合と同様の作用・効果を得ることができることは明らかである。

【0141】さらに、図8Cに示す本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路によれば、詳細説明は省略するが、図7A及び図8Bに示す本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路のそれぞれの上述した作用・効果を相乗して得ることができることは明らかである。

【0142】なお、上述においては、本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路、及び3相交流電源用フィルタ回路としての交流電源用フィルタ回路のそれぞれについて、僅かな実施の形態を示したに留まり、ダンピング回路としての、インダクタとキャパシタと抵抗とが直列に接続されている直列共振回路を、それと等価な種々の直列共振回路として、上述した実施の形態の場合と同様の作用・効果を得ることもできることは明らかであろう。

【0143】また、上述においては、PWMインバータから出力されるPWMパルス出力を、交流電源から出力される交流電源出力として用い、交流電動機を、負荷として駆動する場合に適用した場合を述べたが、PWMインバータから出力されるPWMパルス出力以外の種々の交流電源から出力される交流電源出力を用いて、交流電動機以外の種々の負荷を駆動する場合に適用して、上述した実施の形態の場合と同様の作用・効果を得ることもでき、その他、本発明の精神を脱することなしに種々の変型、変更をなし得るであろう。

【0144】

【発明の効果】本発明による交流電源用フィルタ回路によれば、逆L形フィルタによって、交流電源から出力さ

れる交流電源出力中の逆L形フィルタが通過させたい交流成分を、それにそれ以外の周波数成分を不要周波数成分としてほとんど重畳させていないか重畳させているとしても当該通過させたい交流成分に比し格段的に小さな振幅でしか重畳させずに、負荷に供給させることができ、また、逆L形フィルタが構成している直列共振回路において直列共振が生ぜんとしても、それがダンピング回路によってダンブされ、それでいて、交流電源から負荷をみた交流電源効率を高く得ることができる。

【図面の簡単な説明】

【図1】本発明による単相交流電源用フィルタ回路としての交流電源用フィルタ回路の第1の実施の形態(図1A)、第2の実施の形態(図1B)及び第3の実施の形態(図1C)を示す略線の接続図である。

【図2】本発明による交流電源用フィルタ回路の説明に供する、ダンピング回路としての直列共振回路のインピーダンスの周波数特性を示す図である。

【図3】本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路の第4の実施の形態(図3A)を示す略線の接続図である。

【図4】本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路の第5の実施の形態(図4B)及び第6の実施の形態(図4C)を示す略線の接続図である。

【図5】本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路の第7の実施の形態(図5A)及び第8の実施の形態(図5B)を示す略線の接続図である。

【図6】本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路の第9の実施の形態(図6C)を示す略線の接続図である。

【図7】本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路の第10の実施の形態(図7A)を示す略線の接続図である。

【図8】本発明による3相交流電源用フィルタ回路としての交流電源用フィルタ回路の第11の実施の形態(図8B)及び第12の実施の形態(図8C)を示す略線の接続図である。

【図9】従来の単相交流電源用フィルタ回路としての交流電源用フィルタ回路を示す略線の接続図である。

【図10】従来の単相交流電源用フィルタ回路としての他の交流電源用フィルタ回路を示す略線の接続図(図10A、B及びC)である。

【図11】従来の単相交流電源用フィルタ回路としてのさらに他の交流電源用フィルタ回路(図11A、B及びC)を示す略線の接続図である。

【図12】従来の3相交流電源用フィルタ回路としての交流電源用フィルタ回路を示す略線の接続図である。

【図13】従来の単相交流電源用フィルタ回路としての他の交流電源用フィルタ回路(図13A)を示す略線の

接続図である。

【図 14】従来の 3 相交流電源用フィルタ回路としてのさらに他の交流電源用フィルタ回路 (図 14 B 及び C) を示す略線の接続図である。

【図 15】従来の 3 相交流電源用フィルタ回路としての他の交流電源用フィルタ回路 (図 15 A 及び B) を示す略線の接続図である。

【図 16】従来の 3 相交流電源用フィルタ回路としてのさらに他の交流電源用フィルタ回路 (図 16 C) を示す略線の接続図である。

【図 17】従来の 3 相交流電源用フィルタ回路としての他の交流電源用フィルタ回路を示す略線の接続図である。

【図 18】従来の 3 相交流電源用フィルタ回路としてのさらに他の交流電源用フィルタ回路 (図 18 A 及び B) を示す略線の接続図である。

【図 19】従来の 3 相交流電源用フィルタ回路としての他の交流電源用フィルタ回路 (図 19 C) を示す略線の接続図である。

【図 20】従来の 3 相交流電源用フィルタ回路としてのさらに他の交流電源用フィルタ回路 (図 20 A) を示す略線の接続図である。

【図 21】従来の 3 相交流電源用フィルタ回路としての他の交流電源用フィルタ回路 (図 14 B 及び C) を示す略線の接続図である。

【図 22】従来の 3 相交流電源用フィルタ回路としてのさらに他の交流電源用フィルタ回路を示す略線の接続図である。

【図 23】従来の 3 相交流電源用フィルタ回路としての他の交流電源用フィルタ回路 (図 23 A) を示す略線の接続図である。

【図 24】従来の 3 相交流電源用フィルタ回路としてのさらに他の交流電源用フィルタ回路 (図 24 B 及び C) を示す略線の接続図である。

【図 25】従来の 3 相交流電源用フィルタ回路としての

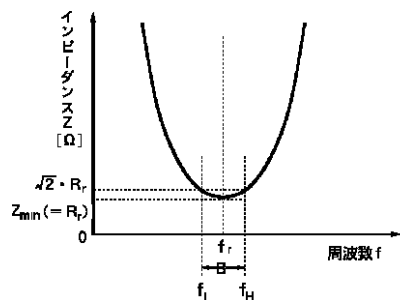
他の交流電源用フィルタ回路 (図 25 A 及び B) を示す略線の接続図である。

【図 26】従来の 3 相交流電源用フィルタ回路としてのさらに他の交流電源用フィルタ回路 (図 26 C) を示す略線の接続図である。

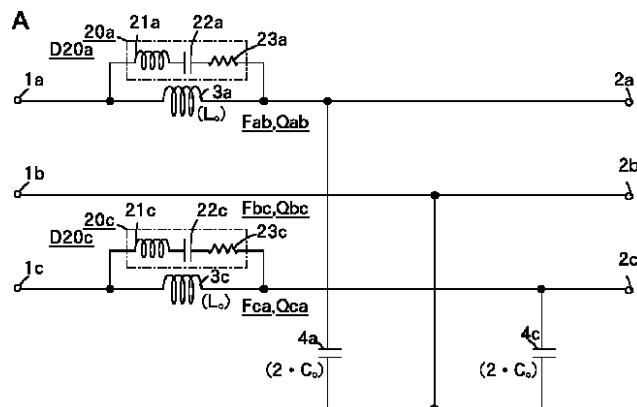
【符号の説明】

1 a、1 b、1 c	入力端子
2 a、2 b、2 c	出力端子
3、3 a、3 b、3 c	直列インダクタ
4、4 a、4 b、4 c	並列キャパシタ
5、5 a、5 b、5 c	抵抗
6、6 a、6 b、6 c	抵抗
7、7 a、7 b、7 c	インダクタ
8、8 a、8 b、8 c	インダクタ
20、20 a、20 b、20 c	直列共振回路
21、21 a、21 b、21 c	インダクタ
22、22 a、22 b、22 c	キャパシタ
23、23 a、23 b、23 c	抵抗
30、30 a、30 b、30 c	直列共振回路
31、31 a、31 b、31 c	インダクタ
32、32 a、32 b、32 c	キャパシタ
33、33 a、33 b、33 c	抵抗
D1、D1 a、D1 b、D1 c	ダンピング回路
D2、D2 a、D2 b、D2 c	ダンピング回路
D20、D20 a、D20 b、D20 c	ダンピング回路
D30、D30 a、D30 b、D30 c	ダンピング回路
F、F a b、F b c、F c a	逆 L 形フィルタ
Q、Q a b、Q b c、Q c a	直列共振回路

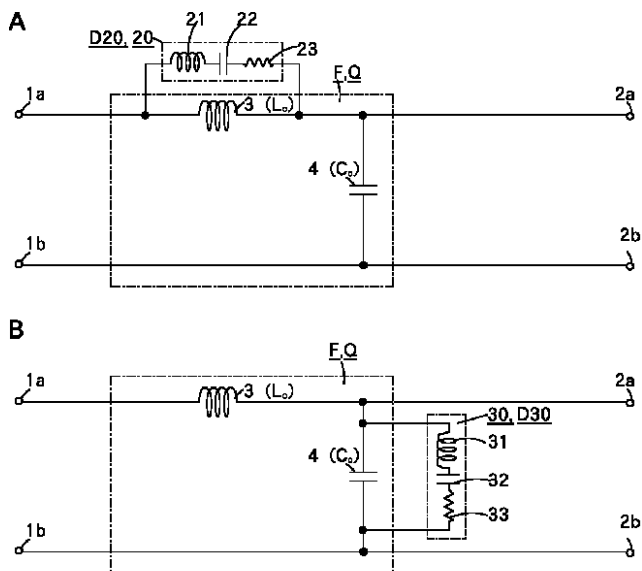
【図 2】



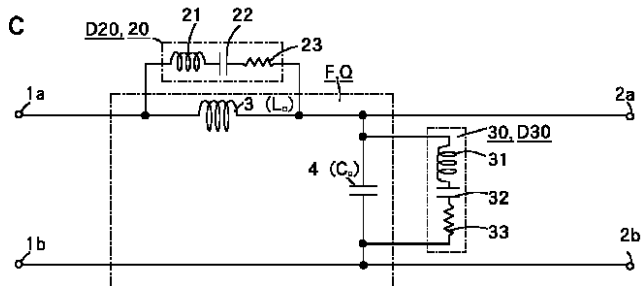
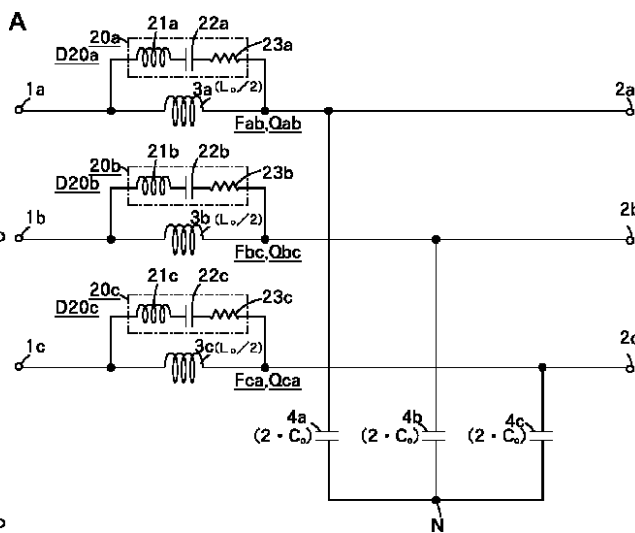
【図 7】



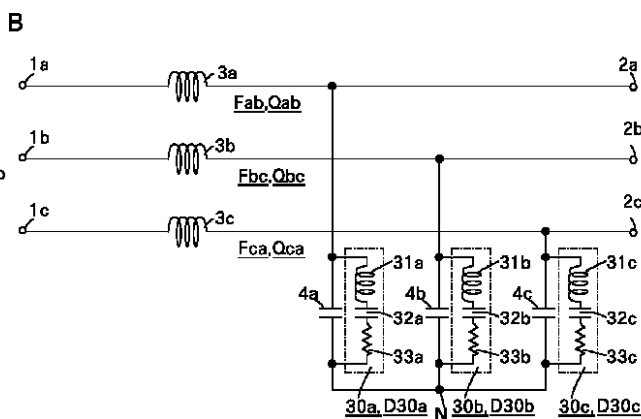
【図 1】



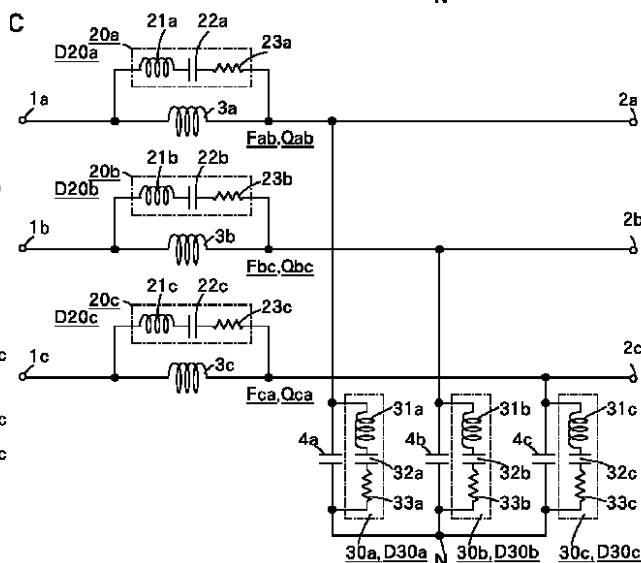
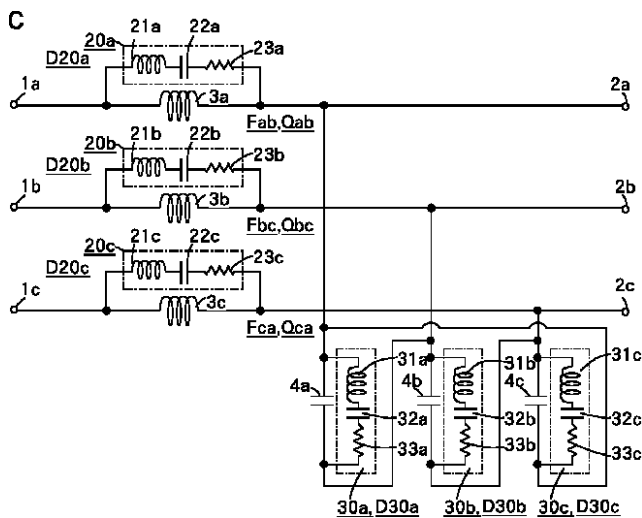
【図 3】



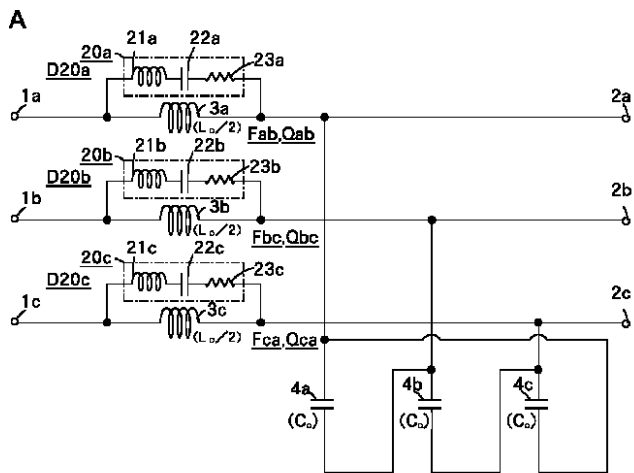
【図 4】



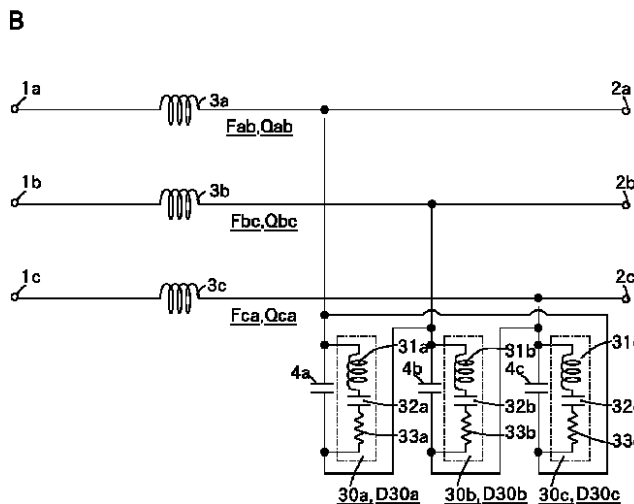
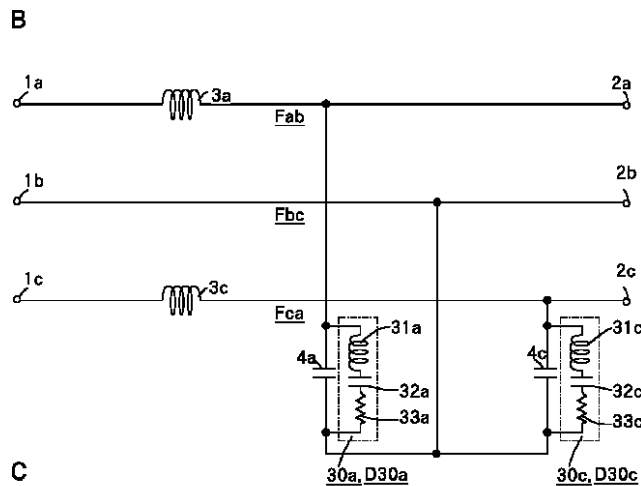
【図 6】



【図 5】

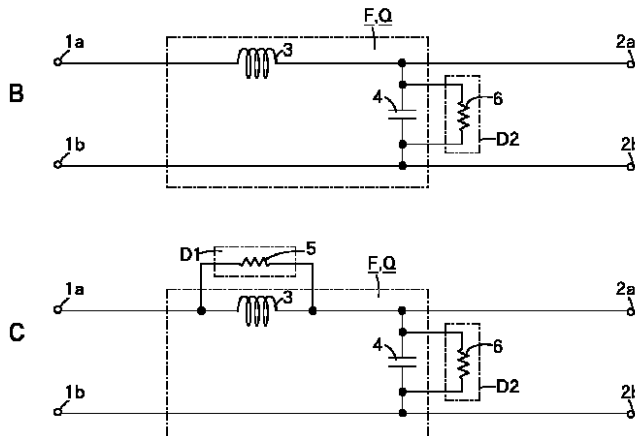
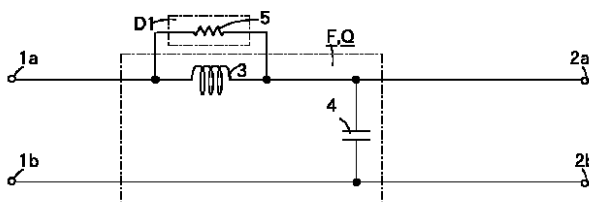
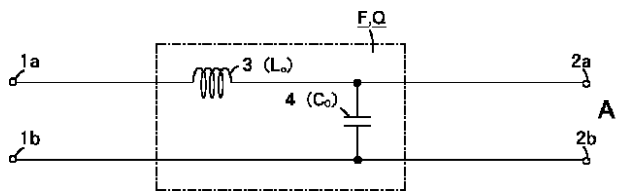


【図 8】

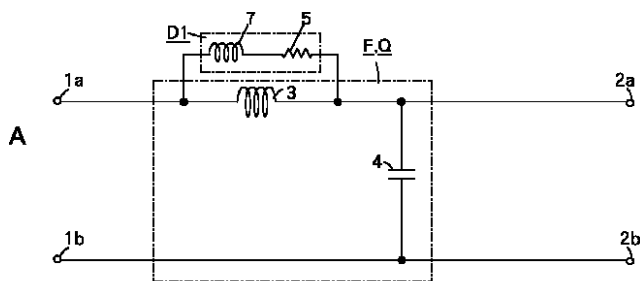


【図 9】

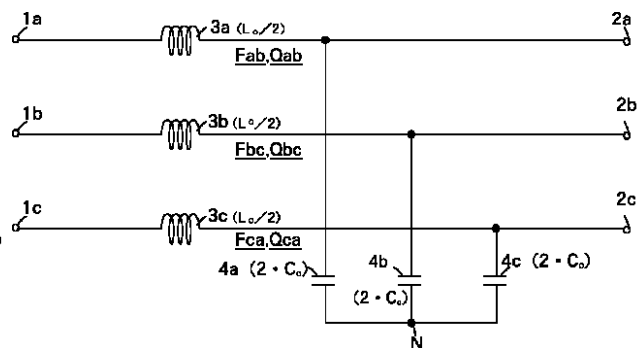
【図 10】



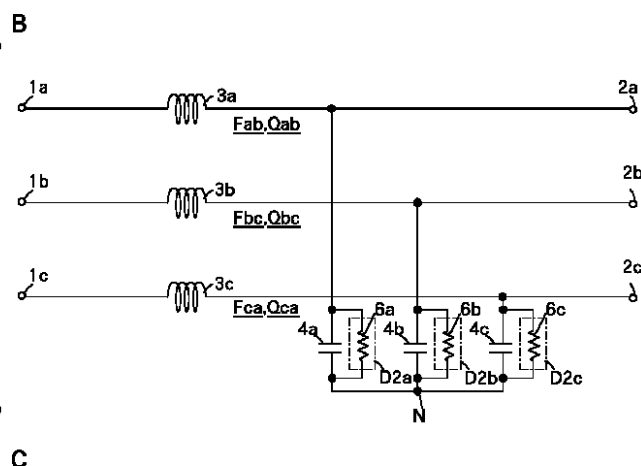
【図 11】



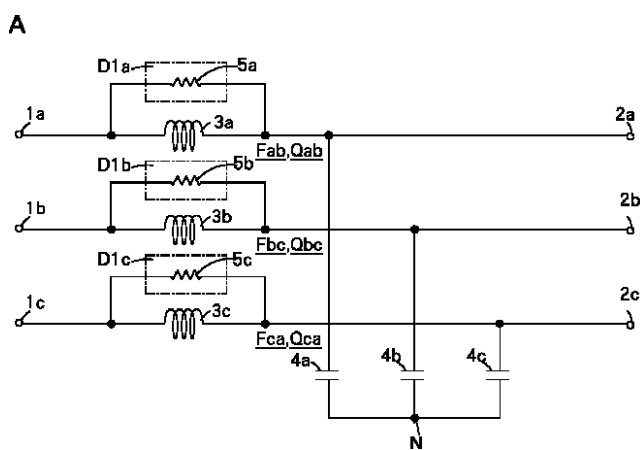
【図 12】



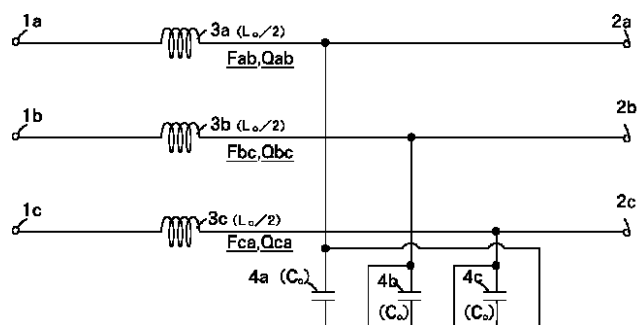
【図 14】



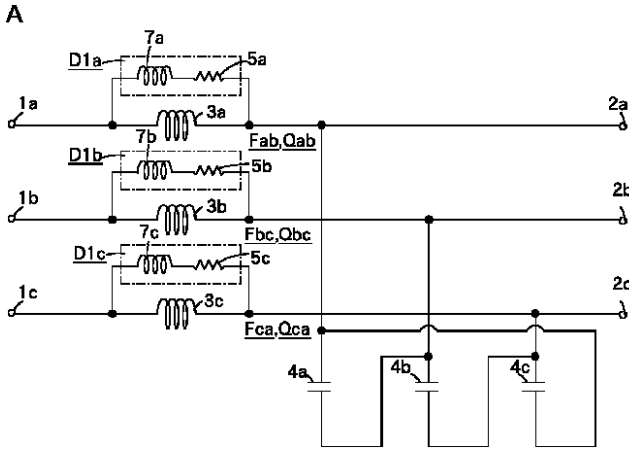
【図 13】



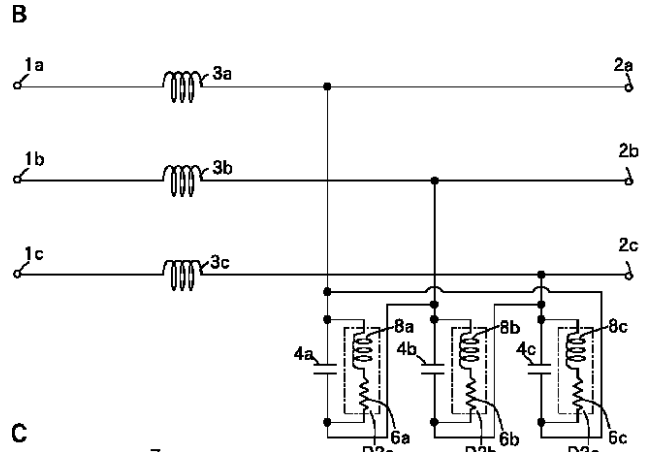
【図 17】



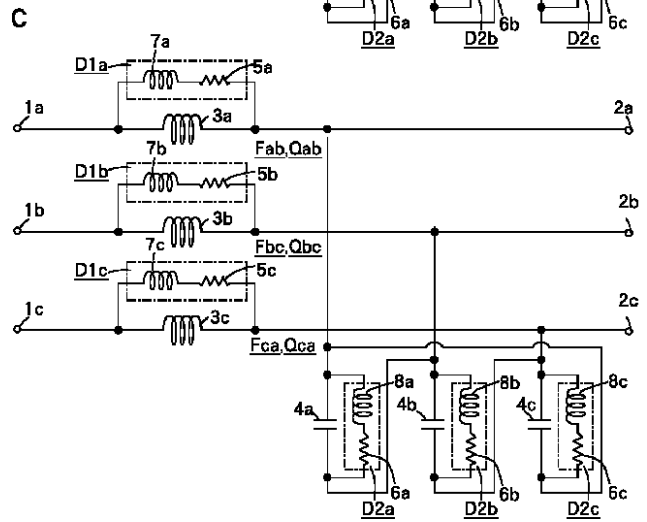
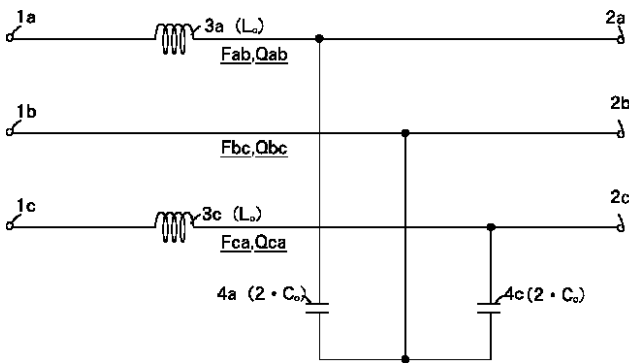
【図 20】



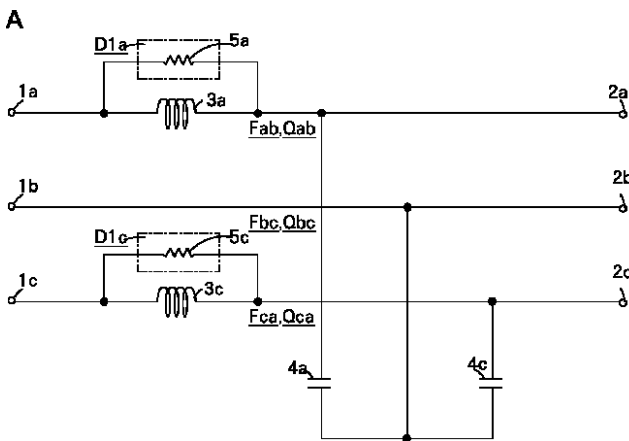
【図 21】



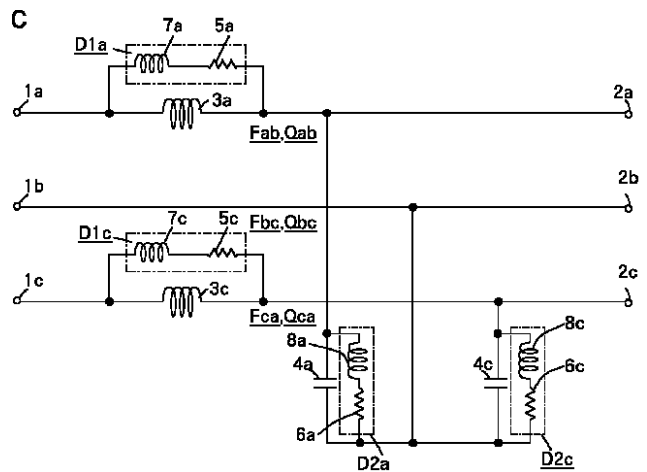
【図 22】



【図 23】



【図 26】



【図 24】

【図 25】

