

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-268854

(P2005-268854A)

(43) 公開日 平成17年9月29日(2005.9.29)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H03K 5/08	H03K 5/08	4C017
A61B 5/00	A61B 5/00	4C117
A61B 5/022	A61B 5/02 333C	5J039

審査請求 有 請求項の数 2 O L (全 8 頁)

(21) 出願番号 特願2004-73963 (P2004-73963)
 (22) 出願日 平成16年3月16日 (2004.3.16)

特許法第30条第1項適用申請有り 平成15年9月18日 電気関係学会九州支部連合会発行の「電気関係学会九州支部第56回連合大会講演論文集」に発表

(71) 出願人 504159235
 国立大学法人 熊本大学
 熊本市黒髪二丁目39番1号
 (74) 代理人 100072051
 弁理士 杉村 興作
 (72) 発明者 井上 高宏
 熊本県菊池郡菊陽町津久礼4220-16
 Fターム(参考) 4C017 AA02 AA04 AA19 AC04 BC04
 BC07
 4C117 XB01 XE13 XE17 XE29 XE33
 XJ07
 5J039 DD08 KK10 MM16

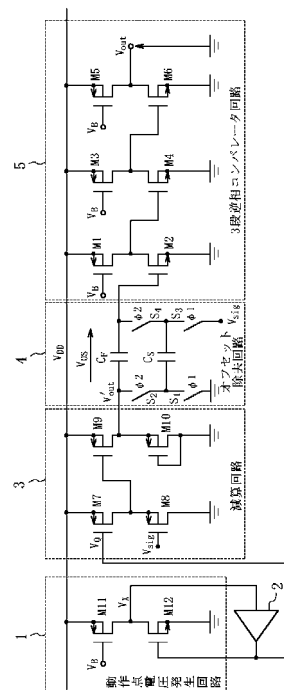
(54) 【発明の名称】 信号抽出回路

(57) 【要約】

【課題】 信号抽出回路が集積されるデバイスの製造偏差、温度変化、経年変化又は入力信号のオフセットに起因する信号抽出装置の動作の不都合を軽減する。

【解決手段】 動作点電圧発生回路1で発生した直流電圧 V_Q は、3段逆相コンバータ回路5の第1段目のインバータの動作点を自動設定することができる。オフセット除去回路4は、スイッチトキャパシタ技術で構成された低域通過フィルタであり、センサ信号を増幅した差動増幅器の出力 V_{sig} に含まれるオフセット信号を抽出し、それを、減算回路3から出力される V'_{out} に加算することによって、オフセット成分を除去する役割を果たしている。このようにして、3段逆相コンパレータ回路5の入力には、オフセット成分が除去された正味の V_{sig} の振動成分が動作点 V_Q の位置で印加され、3段逆相コンパレータ回路5で設定されたレベルを下回る信号成分のみが上向きパルスとして検出される。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

複数のインバータを有する電圧コンパレータ回路と、
前記電圧コンパレータ回路の動作点電圧を設定する動作点設定回路と、
前記動作点電圧と、センサによって検出された信号との和又は差を取る加算又は減算回路と、

前記センサによって検出された信号から直流又は低周波オフセット電圧成分を、スイッチトキャパシタ技術を用いて自動的に除去するオフセット除去回路とを具備することを特徴とする信号抽出回路。

【請求項 2】

前記信号抽出回路で発生する $1/f$ 雑音をチョッパ周波数で変調する ± 1 チョッパを更に具備することを特徴とする請求項 1 記載の信号抽出回路。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、雑音信号及びスパイクパルス信号が重畳した信号（例えば、呼吸パルス信号、心拍パルス信号、心電パルス信号）に対し、雑音信号を抑制し、高レベルのスパイクパルス信号のみを抽出する信号抽出回路に関する。

【背景技術】**【0002】**

従来、電圧コンパレータ回路を基本回路とする信号抽出回路（例えば、血圧信号検出回路）では、コンパレータは単に平均信号と瞬時信号を比較して R 波の到来時間を特定するのに用いられている（例えば、特許文献 1 参照）。

【特許文献 1】特開昭 61 - 68027 号公報（第 5 頁右上欄第 13 行～左下欄第 2 行、第 3 図）

【発明の開示】**【発明が解決しようとする課題】****【0003】**

しかしながら、従来の電圧コンパレータ回路では、回路を集積化するとデバイスの製造偏差、温度変化、経年変化又は入力信号のオフセットのために、信号を比較弁別するための動作点が設計値からずれ、正常な動作ができなくなるおそれがある。

【0004】

本発明の目的は、信号抽出回路が集積されるデバイスの製造偏差、温度変化、経年変化又は入力信号のオフセットに起因する信号抽出装置の動作の不都合を軽減することができる信号抽出回路を提供することである。

【課題を解決するための手段】**【0005】**

本発明による信号抽出回路は、
複数のインバータを有する電圧コンパレータ回路と、
前記電圧コンパレータ回路の動作点電圧を設定する動作点設定回路と、
前記動作点電圧と、センサによって検出された信号との和又は差を取る加算又は減算回路と、

前記センサによって検出された信号から直流又は低周波オフセット電圧成分を、スイッチトキャパシタ技術を用いて自動的に除去するオフセット除去回路とを具備することを特徴とする。

【発明の効果】**【0006】**

本発明によれば、電圧コンパレータ回路の強い非線形特性を利用して、低レベルの雑音を振幅圧縮操作によってレベル抑圧するとともに、スパイクパルス信号が振幅伸張操作によりレベル拡大して、高レベルのスパイクパルス信号のみを抽出する処理を実現する。

10

20

30

40

50

【0007】

かかる操作を電圧コンパレータ回路によって実現するためには、センサによって検出された信号の適切な増幅と、電圧コンパレータ回路のしきい値電圧の適切な設定が必要となるが、信号抽出回路が集積されるデバイスの製造偏差や温度変動を予め予測することが不可能であり、かつ、信号抽出回路をデバイスに実装した後には特性のトリミングが不可能であるため、製造時の素子値のばらつきや温度変化を自動的に自己補償する必要がある。

【0008】

このように、電圧コンパレータ回路の適切な動作点電圧を自動設定し、センサによって検出された信号から直流又は低周波オフセット電圧成分を、スイッチトキャパシタ技術を用いて自動的に除去することによって、信号抽出回路が集積されるデバイスの製造偏差、温度変化、経年変化又は入力信号のオフセットに起因する信号抽出装置の動作の不都合を軽減することができる。

10

【0009】

また、前記信号抽出回路で発生する $1/f$ 雑音をチョッパ周波数で変調し、 $1/f$ 雑音を高域にシフトさせて信号対雑音比を改善して、雑音による回路の誤判断を低減することができる。

【発明を実施するための最良の形態】

【0010】

本発明による信号抽出回路の実施の形態を、図面を参照して詳細に説明する。

図1は、本発明による信号波形抽出回路の実施の形態の一例を示す図である。この信号波形抽出回路は、例えば、生体埋め込み用超小型スマートチップ内にセンサと一緒に実装でき、マイクロ圧力センサからの心拍パルス信号又は心電パルス信号のみを抽出し、動作点電圧発生回路1と、増幅器2と、減算回路3と、オフセット除去回路4と、3段逆相コンパレータ5とを具える。

20

【0011】

動作点電圧発生回路1は、2個のMOSトランジスタM11, M12を有し、減算回路3は、4個のMOSトランジスタM7, M8, M9, M10を有し、オフセット除去回路4は、2個のキャパシタ C_F , C_S と、互いに重なり合わない2相クロック1, 2で駆動される4個のCMOSアナログスイッチS1, S2, S3, S4とを有し、3段逆相コンパレータ回路5は、6個のMOSトランジスタM1, M2, M3, M4, M5, M6

30

【0012】

本実施の形態において、MOSトランジスタM1, M3, M5, M11は、同一のデバイス寸法を有し、互いに整合するように設計され、MOSトランジスタM2, M4, M6, M12は、同一のデバイス寸法を有し、互いに整合するように設計される。その結果、MOSトランジスタM1, M2; M3, M4; M5, M6; M11, M12の各トランジスタ対で構成される4個のインバータは、同一のバイアス電圧 V_B の下で整合した特性を有するようになる。したがって、後に詳しく説明するように、動作点電圧発生回路1で発生した直流電圧 V_Q は、後段の3段逆相コンバータ回路5の第1段目のインバータ(MOSトランジスタM1, M2のトランジスタ対)の動作点(バイアス点)を自動設定することができる。

40

【0013】

また、オフセット除去回路4は、スイッチトキャパシタ技術で構成された低域通過フィルタであり、後に説明するセンサ信号を増幅した差動増幅器の出力 V_{sig} に含まれるオフセット信号(低周波同相信号)を抽出し、それを、減算回路3から出力される V'_{out} ($=V_Q - V_{sig}$)に加算することによって、オフセット成分を除去する役割を果たしている。このようにして、3段逆相コンパレータ回路5の入力には、オフセット成分が除去された正味の V_{sig} の振動成分が動作点 V_Q の位置で印加され、3段逆相コンパレータ回路5で設定されたレベルを下回る信号成分のみが上向きパルスとして検出される。

【0014】

50

図 2 は、図 1 の増幅器の等価回路の一例を示す図である。この場合、増幅器 2 は、8 個の MOS トランジスタ M 1 3 , M 1 4 , M 1 5 , M 1 6 , M 1 7 , M 1 8 , M 1 9 , M 2 0 を有する。増幅器 2 としては低利得の増幅器を実現する必要があるため、入力 V_x を MOS トランジスタ M 1 3 のソース・ゲート間電圧 $V_{DD} - V_{B1}$ だけレベルシフトして MOS トランジスタ M 1 6 のゲートに印加し、MOS トランジスタ M 1 6 で電圧 電流変換して、MOS トランジスタ M 1 5 , M 1 7 , M 1 8 からなる電流ミラーで A 倍の増幅度を取得し、MOS トランジスタ M 1 9 , M 2 0 からなる MOS 抵抗によって電流 - 電圧変換して、A 倍の電圧増幅器を実現している。

【 0 0 1 5 】

図 3 は、図 1 の信号抽出回路に適用される圧力センサ及び差動増幅器の一例を示す図である。この場合、圧力センサ 1 1 は、圧電抵抗 1 1 a , 1 1 c と抵抗 1 1 b , 1 1 d を有し、圧力センサ 1 1 によって検出されたセンサ信号 V_{sen} は、差動増幅器 1 2 によって増幅され V_{sig} が出力される。

10

【 0 0 1 6 】

図 4 は、バイアス電圧発生回路を示す図である。このバイアス電圧発生回路は、2 個のダイオード 2 1 , 2 2 と、MOS トランジスタ M 2 1 とを具え、図 1 の 3 段逆相コンバータ回路 5 の (p チャネル) MOS トランジスタ M 1 , M 3 , M 5 と同図の動作点電圧発生回路の (p チャネル) MOS トランジスタ M 1 1 に必要なバイアス電圧 V_B 及び図 2 の増幅器 2 の (p チャネル) MOS トランジスタ M 1 3 に必要なバイアス電圧 V_{B1} を発生する。

20

【 0 0 1 7 】

図 5 は、図 1 の 3 段逆相コンパレータ回路 5 の動作点の自動設定を説明するための図である。図 5 において、 V_{in} , V_{out} はそれぞれ、3 段逆相コンパレータ回路 5 の入力電圧及び各インバータの出力電圧を表す。 $V_{out} = V_{in} / 2$ の特性線は、MOS トランジスタ M 1 1 , M 1 2 (図 1) のインバータにおいてその出力を A (この場合、2) 倍に増幅して帰還した特性を示している。このように増幅器 2 (図 1) を通じて MOS トランジスタ M 1 1 , M 1 2 (図 1) のインバータに帰還をかけると、MOS トランジスタ M 1 , M 2 (図 1) の 1 段目インバータ、MOS トランジスタ M 3 , M 4 (図 1) の 2 段目インバータ、及び MOS トランジスタ M 5 , M 6 (図 1) の 3 段目インバータの出力はそれぞれ、 $V_{out} = V_{in} / A$ の特性線と 1 段目インバータの出力特性曲線との交点で決まる $V_{in} = V_Q$ の位置に

30

【 0 0 1 8 】

図 5 の場合、3 段逆相コンパレータ回路 5 (図 1) の動作点を、そのしきい値の少し右の V_{out} が低レベルの位置に設定している。動作点をしきい値の少し左の V_{out} の高レベルの位置に設定したい場合、増幅器 2 (図 1) の代わりに減衰器を使用する。この場合には、3 段逆相コンパレータ回路 5 で設定されたレベルを上回る信号成分のみが下向きパルスとして検出される。

【 0 0 1 9 】

図 6 A ~ F は、図 1 の信号抽出回路をマウスの生体用心拍センサに適用した場合の電圧 V_x , V_Q , V_{sig} , V'_{out} , V_{os} , V_{out} の波形図をそれぞれ示す。電圧 V_{os} (図 6 E) の波形からわかるように、オフセット除去回路 4 (図 1) は 30 ミリ秒程度でオフセットの変化に対応できることがわかる。また、電圧 V_{sig} (図 6 C) の波形と電圧 V_{out} (図 6 F) の波形とを比較すると、実際のマウスの心音波形である電圧 V_{sig} (図 6 C) 中のスパイク信号 (心音スパイク信号) がほぼ忠実に検出されていることがわかる。

40

【 0 0 2 0 】

図 7 は、図 6 F に示す電圧 V_{out} の波形を FFT 解析した結果を示す図である。図 7 において、マウスの心音である 12 Hz のスペクトルが捕らえられていることがわかる。元の信号に対応する電圧 V_{sig} を直接 FFT 解析しても上記スペクトルを捕らえることができないため、図 1 に示すような本発明による信号抽出回路がスパイクパルス信号を抽

50

出するのに非常に有効であることがわかる。

【0021】

なお、図1に示すような本発明による信号抽出回路によれば、電源電圧 V_{DD} が3Vであれば動作することができ、この場合の消費電力が750 μ Wであるため、低電圧低消費電力の信号抽出回路を構成することができる。

【0022】

本発明は、上記実施の形態に限定されるものではなく、幾多の変更及び変形が可能である。

例えば、動作点電圧発生回路、増幅器、減算回路、オフセット除去回路及び3段逆相コンパレータ回路は、他の構成をとることもでき、3段逆相コンパレータの代わりに任意の複数段数の多段コンパレータ回路を用いることもできる。

【0023】

また、差動増幅器の直前と3段逆相コンパレータ回路のような多段コンパレータ回路の直後に ± 1 チョッパを設ける、すなわち、本発明による信号抽出回路を ± 1 チョッパによって挟むことによって、両 ± 1 チョッパに挟まれた回路部分で発生する $1/f$ 雑音をチョッパ周波数で変調し、 $1/f$ 雑音を高域にシフトさせて信号対雑音比を改善して、雑音による回路の誤判断を低減することができる。

【産業上の利用可能性】

【0024】

生体用心拍センサ、衝撃パルス信号センサ、光パルス信号センサ、音響エコーパルス信号センサ等の低レベル雑音信号が重畳したスパイクパルス信号から高レベルのスパイクパルス信号のみを抽出する処理を必要とする電子装置。

【図面の簡単な説明】

【0025】

【図1】本発明による信号波形抽出回路の実施の形態の一例を示す図である。

【図2】図1の増幅器2の等価回路の一例を示す図である。

【図3】図1の信号抽出回路に適用される圧力センサ及び差動増幅器の一例を示す図である。

【図4】バイアス電圧発生回路を示す図である。

【図5】図1の3段逆相コンパレータ回路5の入力動作点の自動設定を説明するための図である。

【図6】図1の信号抽出回路をマウスの生体用心拍センサに適用した場合の電圧 V_x 、 V_Q 、 V_{sig} 、 V'_{out} 、 V_{os} 、 V_{out} の波形図である。

【図7】図6Fに示す電圧 V_{out} の波形をFFT解析した結果を示す図である。

【符号の説明】

【0026】

1 動作点電圧発生回路

2 増幅器

3 減算回路

4 オフセット除去回路

5 3段逆相コンパレータ回路

11 圧力センサ

11a, 11c ピエゾ抵抗

11b, 11d 抵抗

12 差動増幅器

C_F , C_S キャパシタ

M1, M2, M3, M4, M5, M6, M7, M8, M9, M10, M11, M12, M13, M14, M15, M16, M17, M18, M19, M20, M21 MOSトランジスタ

S1, S2, S3, S4 CMOSアナログスイッチ

10

20

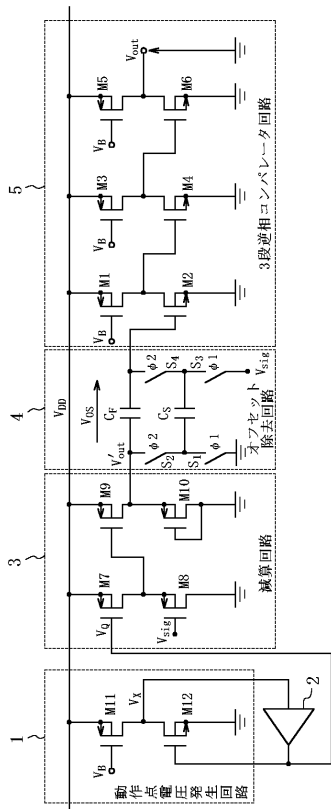
30

40

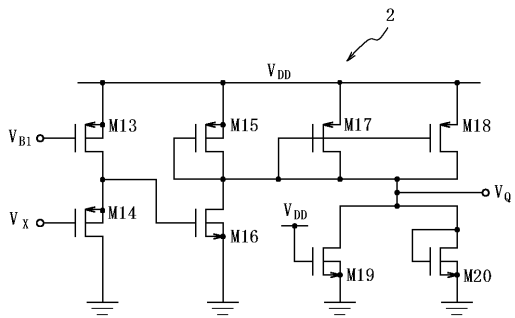
50

1, 2 2相クロック

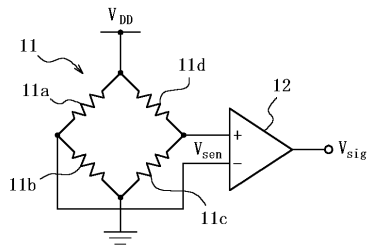
【図1】



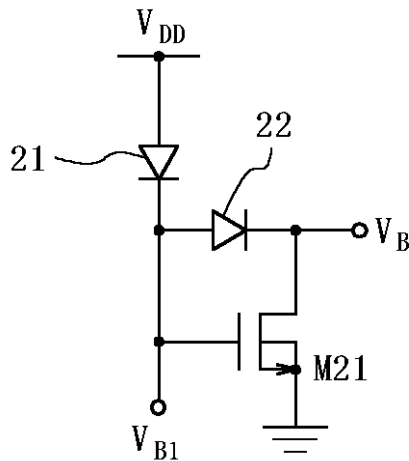
【図2】



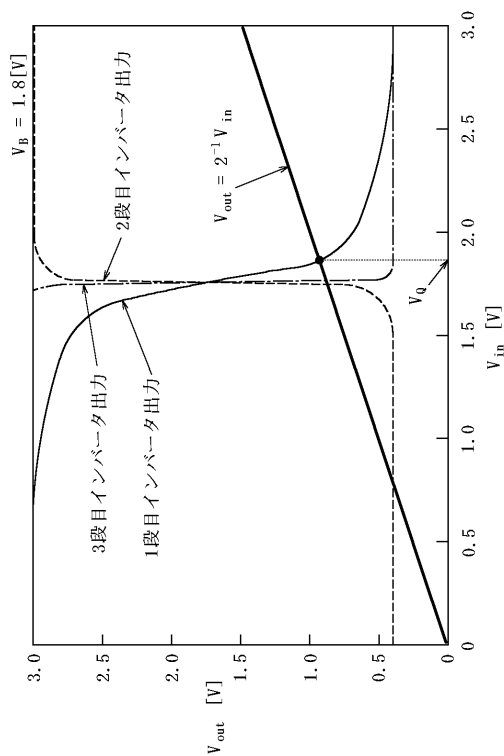
【図3】



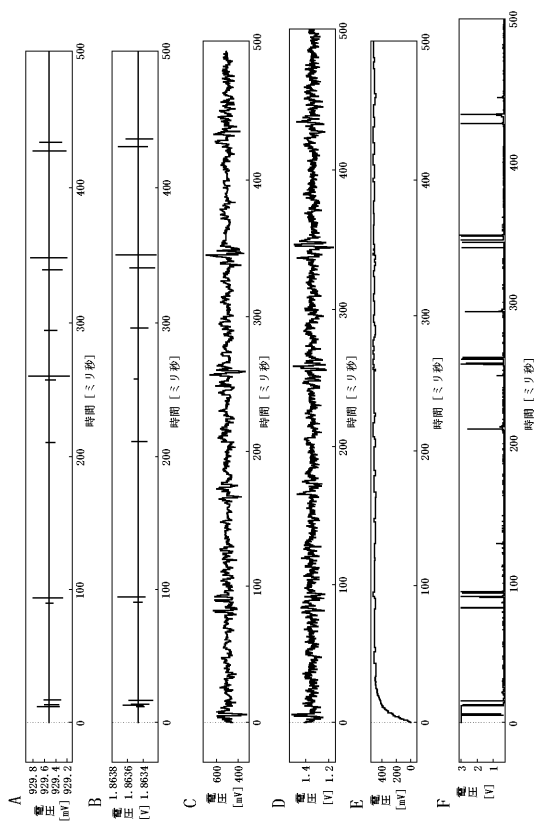
【図4】



【図5】



【図6】



【 図 7 】

