

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4810655号
(P4810655)

(45) 発行日 平成23年11月9日(2011.11.9)

(24) 登録日 平成23年9月2日(2011.9.2)

(51) Int.Cl. F I
H03K 3/02 (2006.01) H03K 3/02 Z

請求項の数 9 (全 14 頁)

(21) 出願番号	特願2005-291485 (P2005-291485)	(73) 特許権者	504159235
(22) 出願日	平成17年10月4日(2005.10.4)		国立大学法人 熊本大学
(65) 公開番号	特開2006-135947 (P2006-135947A)		熊本県熊本市黒髪二丁目39番1号
(43) 公開日	平成18年5月25日(2006.5.25)	(74) 代理人	100098785
審査請求日	平成20年8月21日(2008.8.21)		弁理士 藤島 洋一郎
(31) 優先権主張番号	特願2004-321269 (P2004-321269)	(74) 代理人	100109656
(32) 優先日	平成16年10月5日(2004.10.5)		弁理士 三反崎 泰司
(33) 優先権主張国	日本国(JP)	(72) 発明者	秋山 秀典
			熊本県菊池郡合志町大字豊岡2053番地の68
		(72) 発明者	勝木 淳
			熊本県熊本市八王寺町22-6-101
		(72) 発明者	タモ ヒーレン
			熊本県熊本市渡鹿6-1-45-108

最終頁に続く

(54) 【発明の名称】 パルス発生装置およびパルス発生方法

(57) 【特許請求の範囲】

【請求項1】

整流素子からなる第1のスイッチ素子を用いた第1のマルクス回路を含み、第1のパルス電圧を発生する第1のパルス発生部と、

整流素子からなる第2のスイッチ素子を用いた第2のマルクス回路を含み、前記第1のパルス電圧とは電圧極性が異なる第2のパルス電圧を発生する第2のパルス発生部と、

前記第1および第2のパルス発生部同士を接続すると共に、前記第1のパルス発生部から前記第2のパルス発生部への方向を順方向とする整流素子からなる第3のスイッチ素子を含むパルス結合部と、

前記第1および第2のパルス電圧を互いに時間差をもって発生させると共に互いに重畳させるようにして、前記第1および第2のパルス発生部を制御する制御部と

を備えたことを特徴とするパルス発生装置。

【請求項2】

前記第1のパルス発生部は、複数段の前記第1のマルクス回路を含むことを特徴とする請求項1に記載のパルス発生装置。

【請求項3】

前記第2のパルス発生部は、複数段の前記第2のマルクス回路を含むことを特徴とする請求項1または請求項2に記載のパルス発生装置。

【請求項4】

前記第1ないし第3のスイッチ素子を構成する整流素子の少なくとも1つが、バイポー

10

20

ラトランジスタである

ことを特徴とする請求項 1 ないし請求項 3 のいずれか 1 項に記載のパルス発生装置。

【請求項 5】

前記第 1 ないし第 3 のスイッチ素子を構成する整流素子がいずれもバイポーラトランジスタであり、

これらバイポーラトランジスタの特性が同一であると共に、前記第 1 ないし第 3 のスイッチ素子の個数も同一である

ことを特徴とする請求項 4 に記載のパルス発生装置。

【請求項 6】

前記制御部は、前記パルス電圧の発生順序を調整することにより、前記出力パルス電圧の電圧極性を制御する

ことを特徴とする請求項 1 ないし請求項 5 のいずれか 1 項に記載のパルス発生装置。

【請求項 7】

前記制御部は、前記第 1 のパルス電圧と前記第 2 のパルス電圧との発生時間差を調整することにより、前記出力パルス電圧のパルス幅を制御する

ことを特徴とする請求項 1 ないし請求項 6 のいずれか 1 項に記載のパルス発生装置。

【請求項 8】

前記制御部は、前記パルス発生部における充電電圧を調整することにより、前記出力パルス電圧の波高値を制御する

ことを特徴とする請求項 1 ないし請求項 7 のいずれか 1 項に記載のパルス発生装置。

【請求項 9】

整流素子からなる第 1 のスイッチ素子を用いた第 1 のマルクス回路を含む第 1 のパルス発生部により、第 1 のパルス電圧を発生させ、

整流素子からなる第 2 のスイッチ素子を用いた第 2 のマルクス回路を含む第 2 のパルス発生部により、前記第 1 のパルス電圧とは電圧極性が異なる第 2 のパルス電圧を発生させ、

前記第 1 のパルス発生部から前記第 2 のパルス発生部への方向を順方向とする整流素子からなる第 3 のスイッチ素子を含むパルス結合部により、これら第 1 および第 2 のパルス発生部同士を接続させ、

前記第 1 および第 2 のパルス電圧を互いに時間差をもって発生させると共に互いに重畳させるようにして、前記第 1 および第 2 のパルス発生部を制御する

ことを特徴とするパルス発生方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、マルクス回路を利用したパルス発生装置およびパルス発生方法に関する。

【背景技術】

【0002】

近年急速に拡大しつつある、大気・水質改善等の環境浄化技術や、細菌・細胞制御等のバイオ技術などでは、高電圧のパルス電圧を印加することにより、パルスパワーのエネルギーが利用されるようになっている。このような高電圧のパルス電圧を発生するための装置（パルス発生装置）としては、例えば磁気回路を用いたものや、バイポーラトランジスタを含むマルクス回路を用いたものが挙げられる。

【0003】

このうち、マルクス回路を用いたパルス発生装置としては、例えば特許文献 1 に開示されているもの（プラズマ処理装置）が挙げられる。

【0004】

また、特許文献 2 には、このようなマルクス回路を用いるのではなく、パルス信号の発生を光学系によって行うようにしたパルス発生装置が開示されている。

【0005】

10

20

30

40

50

【特許文献1】特開平7 - 142972号公報

【特許文献2】特開2002 - 263471号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

ところで、上記したような技術分野において、パルスパワーのエネルギー供給による処理のスループットを向上させるためには、パルス発生装置からの出力パルスの立ち上がり時間および立ち下がり時間を、できるだけ短くすることが重要である。なぜならば、これらの時間を短縮して高速化すれば、その分だけ、パルスパワーのエネルギー供給による処理を行う時間が増えるからである。

10

【0007】

ところが、上記した磁気回路を用いたパルス発生装置や、上記特許文献1に開示されているような技術では、出力パルスの立ち上がり時間および立ち下がり時間は数 μ s程度であり、実用上十分なレベルまで至っていなかった。

【0008】

一方、上記特許文献2によれば、パルス信号を光学系により発生しているので、高速な立ち上がりを実現することが可能である。しかしながら、この特許文献2に開示されている技術によっても、高速な立ち下がりを実現することはできない。

【0009】

このように従来の技術では、パルス発生装置において、出力パルスの立ち上がりおよび立ち下がりの両者を、実用上十分なレベルまで高速化するのは困難であった。

20

【0010】

本発明はかかる問題点に鑑みてなされたもので、その目的は、出力パルスの立ち上がりおよび立ち下がりをもっと高速化することが可能なパルス発生装置およびパルス発生方法を提供することにある。

【課題を解決するための手段】

【0011】

本発明のパルス発生装置は、整流素子からなる第1のスイッチ素子を用いた第1のマルクス回路を含み、第1のパルス電圧を発生する第1のパルス発生部と、整流素子からなる第2のスイッチ素子を用いた第2のマルクス回路を含み、第1のパルス電圧とは電圧極性が異なる第2のパルス電圧を発生する第2のパルス発生部と、これら第1および第2のパルス発生部同士を接続すると共に、第1のパルス発生部から第2のパルス発生部への方向を順方向とする整流素子からなる第3のスイッチ素子を含むパルス結合部と、上記第1および第2のパルス電圧を互いに時間差をもって発生させると共に互いに重畳させるようにして、第1および第2のパルス発生部を制御する制御部とを備えたものである。

30

【0012】

ここで、「マルクス回路」とは、互いに並列接続された複数の容量素子同士を、直列接続に切り換えることが可能な回路を意味する。

【0014】

本発明のパルス発生方法は、整流素子からなる第1のスイッチ素子を用いた第1のマルクス回路を含む第1のパルス発生部により、第1のパルス電圧を発生させ、整流素子からなる第2のスイッチ素子を用いた第2のマルクス回路を含む第2のパルス発生部により、第1のパルス電圧とは電圧極性が異なる第2のパルス電圧を発生させ、第1のパルス発生部から第2のパルス発生部への方向を順方向とする整流素子からなる第3のスイッチ素子を含むパルス結合部により、これら第1および第2のパルス発生部同士を接続させ、上記第1および第2のパルス電圧を互いに時間差をもって発生させると共に互いに重畳させるようにして、第1および第2のパルス発生部を制御するようにしたものである。

40

【0015】

本発明のパルス発生装置およびパルス発生方法では、第1のスイッチ素子を用いた第1のマルクス回路から、高速な立ち上がりを有する第1のパルス電圧が発生する。また、第

50

2のスイッチ素子を用いた第2のマルクス回路から、高速な立ち上がりを有すると共に第1のパルス電圧とは電圧極性が異なる第2のパルス電圧が発生する。また、これら第1および第2のマルクス回路をそれぞれ含む第1または第2のパルス発生部同士は、第3のスイッチ素子を含むスイッチ素子を含むパルス結合部によって、互いに接続されている。ここで、第1のパルス電圧および第2のパルス電圧のうち的一方のみが発生したときには、そのパルス電圧は、第3のスイッチ素子を構成する整流素子の降伏電圧を越えることはなく、第3のスイッチ素子はオフ状態となる。よって、そのパルス電圧がそのまま、高速な立ち上がりを有する出力パルス電圧として出力される。一方、時間差をもって他方のパルス電圧も発生し、第1および第2のパルス電圧の両方が発生した状態となると、それらのパルス電圧の総和が上記降伏電圧を越えることから、第3のスイッチ素子が降伏状態となり、オン状態となる。よって、それらのパルス電圧は互いに電圧極性が異なることから、重畳されると互いに打ち消し合う方向に作用し、他方のパルス電圧の高速な立ち上がりに応じて、出力パルス電圧の立ち下がりも高速化される。このようにして、両パルス電圧の発生する時間差に応じたパルス幅によって、出力パルス電圧が出力される。

10

【0016】

本発明のパルス発生装置では、上記第1のパルス発生部が複数段の第1のマルクス回路を含むようにしてもよく、また、上記第2のパルス発生部が複数段の第2のマルクス回路を含むようにしてもよい。このように構成した場合、出力パルス電圧の波高値をより高めることができる。

【0017】

20

本発明のパルス発生装置では、第1ないし第3のスイッチ素子を構成する整流素子の少なくとも1つを、バイポーラトランジスタとするようにしてもよい。また、これら第1ないし第3のスイッチ素子を構成する整流素子がいずれもバイポーラトランジスタである場合には、これらバイポーラトランジスタの特性を全て同一とすると共に、第1ないし第3のスイッチ素子の個数も全て同一とするようにしてもよい。なお、「バイポーラトランジスタの特性」とは、バイポーラトランジスタの降伏特性を意味する。

【0018】

本発明のパルス発生装置では、上記制御部が、パルス電圧の発生順序を調整することにより、出力パルス電圧の電圧極性を制御するようにしてもよい。また、第1のパルス電圧と第2のパルス電圧との発生時間差を調整することにより、出力パルス電圧のパルス幅を制御するようにしてもよく、パルス発生部における充電電圧を調整することにより、出力パルス電圧の波高値を制御するようにしてもよい。

30

【発明の効果】**【0019】**

本発明のパルス発生装置またはパルス発生方法によれば、第1のマルクス回路から第1のパルス電圧を発生させると共に第2のマルクス回路から第1のパルス電圧とは電圧極性が異なる第2のパルス電圧を発生させ、両パルス電圧のうち的一方のみが発生したときにはそれらを結合する第3のスイッチ素子をオフ状態として、高速な立ち上がりを有するそのパルス電圧をそのまま出力パルス電圧として出力する一方、時間差をもって他方のパルス電圧も発生させたときには、第3のスイッチ素子をオン状態として両パルス電圧を互いに打ち消し合う方向に重畳させるようにしたので、他方のパルス電圧の高速な立ち上がりに応じて出力パルス電圧の立ち下がりも高速化することができ、従来と比べて出力パルスの立ち上がりおよび立ち下がりをより高速化することが可能となる。

40

【発明を実施するための最良の形態】**【0020】**

以下、本発明の実施の形態について、図面を参照して詳細に説明する。

【0021】

図1は、本発明の一実施の形態に係るパルス発生装置の構成を表すものである。このパルス発生装置は、後述する出力端子T_{out1}、T_{out2}間から、高速な立ち上がりおよび立ち

50

下がり有する出力パルス電圧 V_{out} を出力するものであり、一対のトリガ発生部10, 20と、トリガ発生部10に接続された第1のパルス回路11と、トリガ発生部20に接続された第2のパルス回路21と、これら第1および第2のパルス回路11, 21の出力同士を接続して上記出力端子 T_{out1} , T_{out2} へと導くパルス結合部3と、トリガ発生部10, 20を制御する制御部4とを備えている。なお、本発明の一実施の形態に係るパルス発生方法は、本実施の形態に係るパルス発生装置によって具現化されるので、以下、併せて説明する。

【0022】

トリガ発生部10, 20は、第1のパルス発生回路11または第2のパルス発生回路21を動作させるためのトリガ信号 $ST1$, $ST2$ をそれぞれ、これら第1のパルス発生回路11または第2のパルス発生回路21へ出力するものである。なお、これらトリガ回路10, 20がそれぞれトリガ信号 $ST1$, $ST2$ を出力するタイミングや順序については、制御部4によって制御されるようになっている。

10

【0023】

第1のパルス発生回路11は、トリガ信号 $ST1$ が入力されるのに応じて、電源端子 $T1$ への供給電源 V_{DC} に基づく負極性のパルス電圧(第1のパルス電圧 V_{P1})を発生するものであり、Nチャンネルトランジスタからなる電界効果型(MOS; Metal Oxide Semiconductor)トランジスタ $M1$ と、抵抗器 $R10$ と、コンデンサ $C10$ と、ダイオード $D1$ と、3つのマルクス回路 $111 \sim 113$ とを有している。なお、これらマルクス回路 $111 \sim 113$ はそれぞれ、電源端子 $T1$ から接続点 $P13$ へ導かれた高圧ライン $L1H$ と、接地(接続点 $P12$)から接続点 $P14$ へ導かれた低圧ライン $L1L$ との間に挿入配置されるようになっている。

20

【0024】

MOSTランジスタ $M1$ は、トリガ発生部10に接続されると共に、高圧ライン $L1H$ 上の接続点 $P11$ と、低圧ライン $L1L$ 上の接続点 $P12$ との間に挿入配置されている。具体的には、MOSTランジスタ $M1$ のゲートはトリガ発生部10に接続され、ソースは接続点 $P12$ に接続され、ドレインは接続点 $P11$ に接続されている。このような構成によりMOSTランジスタ $M1$ は、トリガ発生部10からのトリガ信号 $ST1$ の発生に応じてオン状態となり、後述するマルクス回路 $111 \sim 113$ の動作を起動させるようになっている。

30

【0025】

コンデンサ $C10$ の一端は高圧ライン $L1H$ に接続され、その他端は低圧ライン $L1L$ に接続されている。また、抵抗器 $R10$ は、低圧ライン $L1L$ 上で接続点 $P12$ とコンデンサ $C10$ の他端との間に配置されている。

【0026】

また、ダイオード $D1$ は、アノードが接続点 $P14$ に接続され、カソードが接地(接続点 $P12$)に接続されている。

【0027】

マルクス回路 $111 \sim 113$ はそれぞれ、接続点 $P11$, $P12$ 側から順に位置する3段構成となっており、MOSTランジスタ $M1$ がオン状態となるのに応じて、高速な立ち上がり有すると共にこれらの回路の時定数に応じた立ち下がり有する第1のパルス電圧 V_{P1} を出力するものである。また、マルクス回路 111 は、NPNトランジスタからなるバイポーラトランジスタ $B11$ と、抵抗器 $11A$, $11B$ と、コンデンサ $C11$ とから構成され、マルクス回路 112 は、バイポーラトランジスタ $B12$ と、抵抗器 $12A$, $12B$ と、コンデンサ $C12$ とから構成され、マルクス回路 113 は、バイポーラトランジスタ $B13$ と、抵抗器 $13A$, $13B$ と、コンデンサ $C13$ とから構成されている。また、これらバイポーラトランジスタ $B11 \sim B13$ はそれぞれ、低圧ライン $L1L$ から高圧ライン $L1H$ への方向を順方向とする整流素子(スイッチ素子)として機能しており、これらに印加される電圧がバイポーラトランジスタの降伏電圧を超えると、バイポーラトランジスタ $B11 \sim B13$ がブレイクダウン(降伏)し、コンデンサ $C10 \sim C13$ が互

40

50

いに並列接続から直列接続へと切り替わるようになっている。

【 0 0 2 8 】

マルクス回路 1 1 1 ~ 1 1 3 の構成を詳細に説明すると、抵抗器 1 1 A は高圧ライン L 1 H 上に配置されており、一端はコンデンサ C 1 0 の一端に接続され、他端はコンデンサ C 1 1 の一端に接続されている。また、抵抗器 1 1 B は低圧ライン L 1 L 上に配置されており、一端はコンデンサ C 1 0 の他端に接続され、他端はコンデンサ C 1 1 の他端に接続されている。また、バイポーラトランジスタ B 1 1 のエミッタは、コンデンサ C 1 0 の他端およびベースに接続され、コレクタは抵抗器 R 1 1 A の他端およびコンデンサ C 1 1 の一端に接続されている。また、抵抗器 1 2 A は高圧ライン L 1 H 上に配置されており、一端はコンデンサ C 1 1 の一端に接続され、他端はコンデンサ C 1 2 の一端に接続されている。また、抵抗器 1 2 B は低圧ライン L 1 L 上に配置されており、一端はコンデンサ C 1 1 の他端に接続され、他端はコンデンサ C 1 2 の他端に接続されている。また、バイポーラトランジスタ B 1 2 のエミッタは、コンデンサ C 1 1 の他端およびベースに接続され、コレクタは抵抗器 R 1 2 A の他端およびコンデンサ C 1 2 の一端に接続されている。また、抵抗器 1 3 A は高圧ライン L 1 H 上に配置されており、一端はコンデンサ C 1 2 の一端に接続され、他端はコンデンサ C 1 3 の一端（接続点 P 1 3）に接続されている。また、抵抗器 1 3 B は低圧ライン L 1 L 上に配置されており、一端はコンデンサ C 1 2 の他端に接続され、他端はコンデンサ C 1 3 の他端（接続点 P 1 4）に接続されている。また、バイポーラトランジスタ B 1 3 のエミッタは、コンデンサ C 1 2 の他端およびベースに接続され、コレクタは抵抗器 R 1 3 A の他端およびコンデンサ C 1 3 の一端に接続されている。

10

20

【 0 0 2 9 】

一方、第 2 のパルス発生回路 2 1 は、トリガ信号 S T 2 が入力されるのに応じて、電源端子 T 2 への供給電源（- V D C）に基づく正極性のパルス電圧（第 2 のパルス電圧 V P 2）を発生するものである。すなわち、この第 2 のパルス発生回路 2 1 は、第 1 のパルス電圧 V P 1 と電圧極性が異なると共に、絶対値の等しい第 2 のパルス電圧 V P 2 を発生するようになっている。また、詳細は後述するが、制御部 4 による制御により、この第 2 のパルス電圧 V P 2 は、第 1 のパルス電圧 V P 1 に対して所定の時間差をもって発生するようになっている。この第 2 のパルス発生回路 2 1 は、N チャネルトランジスタからなる M O S トランジスタ M 2 と、抵抗器 R 2 0 と、コンデンサ C 2 0 と、ダイオード D 2 と、3 つのマルクス回路 2 1 1 ~ 2 1 3 とを有している。なお、これらマルクス回路 2 1 1 ~ 2 1 3 はそれぞれ、電源端子 T 2 から接続点 P 2 3 へ導かれた低圧ライン L 2 L と、接地（接続点 P 2 2）から接続点 P 2 4 へ導かれた高圧ライン L 2 H との間に挿入配置されるようになっている。

30

【 0 0 3 0 】

M O S トランジスタ M 2 は、トリガ発生部 2 0 に接続されると共に、低圧ライン L 2 L 上の接続点 P 2 1 と、高圧ライン L 2 H 上の接続点 P 2 2 との間に挿入配置されている。具体的には、M O S トランジスタ M 2 のゲートはトリガ発生部 2 0 に接続され、ソースは接続点 P 2 2 に接続され、ドレインは接続点 P 2 1 に接続されている。このような構成により M O S トランジスタ M 2 は、トリガ発生部 2 0 からのトリガ信号 S T 2 の発生に応じてオン状態となり、後述するマルクス回路 2 1 1 ~ 2 1 3 の動作を起動させるようになっている。

40

【 0 0 3 1 】

コンデンサ C 2 0 の一端は低圧ライン L 2 L に接続され、その他端は高圧ライン L 2 H に接続されている。また、抵抗器 R 2 0 は、高圧ライン L 2 H 上で接続点 P 2 2 とコンデンサ C 2 0 の他端との間に配置されている。また、ダイオード D 2 は、アノードが接地（接続点 P 2 2）に接続され、カソードが接続点 P 2 4 に接続されている。

【 0 0 3 2 】

マルクス回路 2 1 1 ~ 2 1 3 はそれぞれ、前述のマルクス回路 1 1 1 ~ 1 1 3 と同様に、接続点 P 2 1 , P 2 2 側から順に位置する 3 段構成となっており、M O S トランジスタ

50

M 2 がオン状態となるのに応じて、高速な立ち上がりを有すると共にこれらの回路の時定数に応じた立ち下がり有する第 2 のパルス電圧 $V P 2$ を出力するものである。また、マルクス回路 2 1 1 は、NPN トランジスタからなるバイポーラトランジスタ B 2 1 と、抵抗器 2 1 A , 2 1 B と、コンデンサ C 2 1 とから構成され、マルクス回路 2 1 2 は、バイポーラトランジスタ B 2 2 と、抵抗器 2 2 A , 2 2 B と、コンデンサ C 2 2 とから構成され、マルクス回路 2 1 3 は、バイポーラトランジスタ B 2 3 と、抵抗器 2 3 A , 2 3 B と、コンデンサ C 2 3 とから構成されている。また、これらバイポーラトランジスタ B 2 1 ~ B 2 3 はそれぞれ、第 1 のパルス発生回路 1 1 内のバイポーラトランジスタ B 1 1 ~ B 1 3 と同じ特性 (バイポーラトランジスタの降伏特性) になるように構成されていると共に、低圧ライン L 2 L から高圧ライン L 2 H へ方向を順方向とする整流素子 (スイッチ素子) として機能しており、これらに印加される電圧がバイポーラトランジスタの降伏電圧を超えると、バイポーラトランジスタ B 2 1 ~ B 2 3 がブレークダウン (降伏) し、コンデンサ C 2 0 ~ C 2 3 が互いに並列接続から直列接続へと切り替わるようになっている。

10

【 0 0 3 3 】

マルクス回路 2 1 1 ~ 2 1 3 の構成を詳細に説明すると、抵抗器 2 1 A は高圧ライン L 2 H 上に配置されており、一端はコンデンサ C 2 0 の一端に接続され、他端はコンデンサ C 2 1 の一端に接続されている。また、抵抗器 2 1 B は高圧ライン L 2 H 上に配置されており、一端はコンデンサ C 2 0 の他端に接続され、他端はコンデンサ C 2 1 の他端に接続されている。また、バイポーラトランジスタ B 2 1 のエミッタは、コンデンサ C 2 0 の他端およびベースに接続され、コレクタは抵抗器 R 2 1 A の他端およびコンデンサ C 2 1 の一端に接続されている。また、抵抗器 2 2 A は低圧ライン L 2 L 上に配置されており、一端はコンデンサ C 2 1 の一端に接続され、他端はコンデンサ C 2 2 の一端に接続されている。また、抵抗器 2 2 B は高圧ライン L 2 H 上に配置されており、一端はコンデンサ C 2 1 の他端に接続され、他端はコンデンサ C 2 2 の他端に接続されている。また、バイポーラトランジスタ B 2 2 のエミッタは、コンデンサ C 2 1 の他端およびベースに接続され、コレクタは抵抗器 R 2 2 A の他端およびコンデンサ C 2 2 の一端に接続されている。また、抵抗器 2 3 A は低圧ライン L 2 L 上に配置されており、一端はコンデンサ C 2 2 の一端に接続され、他端はコンデンサ C 2 3 の一端 (接続点 P 2 3) に接続されている。また、抵抗器 2 3 B は高圧ライン L 2 H 上に配置されており、一端はコンデンサ C 2 2 の他端に接続され、他端はコンデンサ C 2 3 の他端 (接続点 P 2 4) に接続されている。また、バイポーラトランジスタ B 2 3 のエミッタは、コンデンサ C 2 2 の他端およびベースに接続され、コレクタは抵抗器 R 2 3 A の他端およびコンデンサ C 2 3 の一端に接続されている。

20

30

【 0 0 3 4 】

パルス結合部 3 は、第 1 のパルス発生回路 1 1 と第 2 のパルス発生回路 1 2 の出力同士を接続するものであり、NPN トランジスタのバイポーラトランジスタからなる 3 つのスイッチ素子 3 1 ~ 3 3 を有している。また、これらスイッチ素子 3 1 ~ 3 3 はそれぞれ、第 1 のパルス発生回路 1 1 内のバイポーラトランジスタ B 1 1 ~ B 1 3、および第 2 のパルス発生回路 2 1 内のバイポーラトランジスタ B 2 1 ~ B 2 3 と同じ特性 (バイポーラトランジスタの降伏特性) になるように構成されていると共に、第 1 のパルス発生回路 1 1 から第 2 のパルス発生回路 1 2 へ方向を順方向とする整流素子として機能している。具体的には、スイッチ素子 3 1 のエミッタは、ベース、接続点 P 1 4 および出力端子 T out 1 に接続され、コレクタは、スイッチ素子 3 2 のエミッタおよびベースに接続されている。また、スイッチ素子 3 2 のコレクタは、スイッチ素子 3 3 のエミッタおよびベースに接続され、スイッチ素子 3 3 のコレクタは、接続点 P 2 4 および出力端子 T out 2 に接続されている。

40

【 0 0 3 5 】

また、詳細は後述するが、これらスイッチ素子 3 1 ~ 3 3 は、第 1 のパルス電圧 $V P 1$ および第 2 のパルス電圧 $V P 2$ のうちの一方が発生しているときには、そのパルス電圧が

50

バイポーラトランジスタ（整流素子）の降伏電圧を越えないようになっている一方、両方のパルス電圧が発生しているときには、そのパルス電圧が降伏電圧を越えることにより、バイポーラトランジスタ（整流素子）がブレイクダウン（降伏）するようになっている。このような構成により、パルス結合部 3 では、パルス電圧の一方のみが発生しているときには、スイッチ素子 3 1 ~ 3 3 がオフ状態となる一方、両方のパルス電圧が発生しているときには、スイッチ素子 3 1 ~ 3 3 がオン状態となるようになっている。

【 0 0 3 6 】

ここで、トリガ発生部 1 0 および第 1 のパルス発生回路 1 1 が本発明における「第 1 のパルス発生部」の一具体例に対応し、トリガ発生部 2 0 および第 2 のパルス発生回路 2 1 が本発明における「第 2 のパルス発生部」の一具体例に対応する。バイポーラトランジスタ B 1 1 ~ B 1 3 が本発明における「第 1 のスイッチ素子」の一具体例に対応し、バイポーラトランジスタ B 2 1 ~ B 2 3 が本発明における「第 2 のスイッチ素子」の一具体例に対応する。また、マルクス回路 1 1 1 ~ 1 1 3 が本発明における「第 1 のマルクス回路」の一具体例に対応し、マルクス回路 2 1 1 ~ 2 1 3 が本発明における「第 2 のマルクス回路」の一具体例に対応する。また、スイッチ素子 3 1 ~ 3 3 が、本発明における「第 3 のスイッチ素子」の一具体例に対応する。また、トリガ発生部 1 0 , 2 0、パルス発生回路 1 1 , 2 1 およびパルス結合部 3 が、本発明における「パルス発生回路」の一具体例に対応する。

【 0 0 3 7 】

次に、図 1 および図 2 を参照して、このような構成のパルス発生装置の動作について、詳細に説明する。図 2 は、各電圧波形をタイミング図で表したものであり、(A) はトリガ信号 S T 1 の電圧（トリガ電圧 V T 1）の波形を、(B) は第 1 のパルス電圧 V P 1 の波形を、(C) はトリガ信号 S T 2 の電圧（トリガ電圧 V T 2）の波形を、(D) は第 2 のパルス電圧 V P 2 の波形を、(E) は出力端子 T out1 , T out2 間から出力される出力パルス電圧 V out の波形を、それぞれ表している。

【 0 0 3 8 】

まず、タイミング t 1 において、制御部 4 からの制御により、トリガ発生部 1 0 がトリガ信号 S T 1 を発生する（トリガ電圧 V T 1 を出力する）と（図 2 (A)）、第 1 のパルス発生回路 1 1 では、M O S トランジスタ M 1 がオン状態となり、それに応じて 3 段構成のマルクス回路 1 1 1 ~ 1 1 3 が、それぞれ動作状態となる。よって、この第 1 のパルス発生回路 1 1 から、高速な立ち上がりを有する負極の第 1 のパルス電圧 V P 1 が発生し（図 2 (B)）、タイミング t 2 において完全に立ち上がることとなる。なお、このときはトリガ発生部 2 0 からはトリガ信号 S T 2 は発生していない（トリガ電圧 V T 2 が出力されていない）ので（図 2 (C)）、第 2 のパルス発生回路 2 1 では M O S トランジスタ M 2 はオフ状態である。よって、マルクス回路 2 1 1 ~ 2 1 3 の動作は開始されず、第 2 のパルス電圧 V P 2 は出力されていない（図 2 (D)）。

【 0 0 3 9 】

ここで、パルス結合部 3 には、上記のように第 1 のパルス電圧 V P 1 のみが供給されることから、この第 1 のパルス電圧 V P 1 はスイッチ素子 3 1 ~ 3 3 を構成するバイポーラトランジスタ（整流素子）の降伏電圧を越えることはなく、これらスイッチ素子 3 1 ~ 3 3 はオフ状態となる。なぜならば、第 1 のパルス発生回路 1 1 内のマルクス回路 1 1 1 ~ 1 1 3 に含まれるバイポーラトランジスタ B 1 1 ~ B 1 3 の数（3 個）と、スイッチ素子 3 1 ~ 3 3 を構成するバイポーラトランジスタの数（3 個）とが互いに同数であると共に、これらバイポーラトランジスタ B 1 1 ~ B 1 3 , B 2 1 ~ B 2 3 の特性（バイポーラトランジスタの降伏特性）が同一となるように構成されているからである。よって、スイッチ素子 3 1 ~ 3 3 がオフ状態であることから、第 1 のパルス電圧 V P 1 がそのまま出力パルス電圧 V out として出力され、その結果、この出力パルス電圧 V out も高速に立ち上がることとなる（図 2 (E)）。

【 0 0 4 0 】

次いで、タイミング t 1 から所定の時間差をなすタイミング t 3 において、制御部 4 が

らの制御により、トリガ発生部 20 がトリガ信号 ST2 を発生する（トリガ電圧 VT2 を出力する）（図 2（C））。すると、第 2 のパルス発生回路 21 では、MOS トランジスタ M2 がオン状態となり、それに応じて 3 段構成のマルクス回路 211 ~ 213 が、それぞれ動作状態となる。よって、この第 2 のパルス発生回路 21 から、高速な立ち上がりを有する正極の第 2 のパルス電圧 VP2 が発生し（図 2（D））、タイミング t4 において完全に立ち上がることとなる。

【0041】

ここで、パルス結合部 3 には、第 1 のパルス電圧 VP1 および第 2 のパルス電圧 VP2 の両方が供給されているので、これら第 1 および第 2 のパルス電圧 VP1, VP2 の総和が、スイッチ素子 31 ~ 33 を構成するバイポーラトランジスタ（整流素子）の降伏電圧を越えることとなり、その結果、これらスイッチ素子 31 ~ 33 が瞬時にブレイクダウン（降伏）し、オン状態となる。よって、これら第 1 および第 2 のパルス電圧 VP1, VP2 は互いに電圧極性が異なることから、スイッチ素子 31 ~ 33 がオン状態となって重畳されると、互いに打ち消し合う方向に作用し、第 2 のパルス電圧 VP2 の高速な立ち上がりに応じて、出力パルス電圧 Vout の立ち下がりも高速化（タイミング t4 で完全に立ち下がる）される（図 2（E））。

【0042】

このようにして、第 1 のパルス電圧 VP1 と第 2 のパルス電圧 VP2 の発生する時間差（タイミング t1 ~ t3）に応じたパルス幅によって、高速な立ち上がりおよび立ち下りを有する出力パルス電圧 Vout が出力されることとなる。

【0043】

なお、タイミング t2 またはタイミング t4 において、パルス電圧 VP1, VP2 が立ち下がった後または立ち上がった後は、パルス発生回路 11, 21 内のマルクス回路 111 ~ 113, 211 ~ 213 における時定数に応じて、第 1 のパルス電圧 VP1 が立ち上がると共に、第 2 のパルス電圧 VP2 が立ち下がることとなる（図 2（B）,（D））。

【0044】

次に、図 3 ~ 図 5 を参照して、本実施の形態のパルス発生装置の具体的な実施例について説明する。ここで、図 3 は、実施例に係るパルス発生装置を表す平面配置写真であり、平面基板上に、トリガ発生部 10, 20 や、パルス発生回路 11, 21、電源ライン（+VDC, -VDC）や接地ライン GND などが配置されている様子を表している。また、図 4 は、図 3 に示したパルス発生装置による出力パルス電圧 Vout の波形を表しており、図 5 は、図 4 におけるパルス波形 W1 の部分を拡大して表したものである。なお、この実施例では、第 1 のパルス電圧 VP1 と第 2 のパルス電圧 VP2 の発生する時間差は、28 ns に設定されており、3.3 k の出力負荷抵抗（出力端子 Tout1, Tout2 間に接続された図示しない抵抗器）に対する出力パルス電圧 Vout を表している。

【0045】

まず、図 4 に示したように、このパルス発生装置から出力される出力パルス電圧 Vout の波形 W1 は、完全な矩形形状となっている。また、図 5 に示したように、このパルス波形 W1 のパルス幅は、第 1 のパルス電圧 VP1 と第 2 のパルス電圧 VP2 の発生する時間差に対応して、実際に約 28 ns になっていることが分かる。また、このパルス波形の立ち上がり時間および立ち下がり時間とも約 2 ns となっており、立ち下がり時間が約数 μ s である従来のものと比べて、格段に短くなり（約 1 / 1000）、高速化されていることが分かる。

【0046】

以上のように、本実施の形態では、第 1 のパルス発生回路 11 内のマルクス回路 111 ~ 113 から第 1 のパルス電圧 VP1 を発生させると共に、第 2 のパルス発生回路 21 内のマルクス回路 211 ~ 213 から、第 1 のパルス電圧 VP1 とは電圧極性が異なる第 2 のパルス電圧 VP2 を発生させ、両パルス電圧のうち的一方のみが発生したときにはそれらを結合するためのスイッチ素子 31 ~ 33 をオフ状態として、高速な立ち上がりを有する第 1 のパルス電圧 VP1 をそのまま出力パルス電圧 Vout として出力する一方、時間差

10

20

30

40

50

をもって第2のパルス電圧 V_{P2} も発生させたときには、スイッチ素子 $31 \sim 33$ をオン状態として両パルス電圧を互いに打ち消し合う方向に重畳させるようにしたので、第2のパルス電圧 V_{P2} の高速な立ち上がりに応じて出力パルス電圧 V_{out} の立ち下がりも高速化することができ、従来と比べて出力パルスの立ち上がりおよび立ち下がりにより高速化することが可能となる。

【0047】

また、出力パルス電圧 V_{out} の立ち上がりおよび立ち下がりも高速化することができるので、パルスパワーのエネルギー供給による処理の時間を増やすことができ、例えば大気・水質改善等の環境浄化技術や細菌・細胞制御等のバイオ技術などの分野において、このパルス発生装置による出力パルス電圧 V_{out} を適用した場合に、パルスパワーのエネルギー供給による処理のスループットを向上させることが可能となる。

10

【0048】

以上、実施の形態を挙げて本発明を説明したが、本発明はこの実施の形態に限定されるものではなく、種々の変形が可能である。

【0049】

例えば、制御部4によって、トリガ信号 $ST1$ 、 $ST2$ のタイミング（第1のパルス電圧 V_{P1} と第2のパルス電圧 V_{P2} の発生する時間差）を調整するようにしてもよい。そのように構成した場合、例えば図6(A)のパルス波形 $W11 \sim W14$ に示したように、出力パルス電圧 V_{out} のパルス幅を制御することが可能となる。

【0050】

20

また、上記実施の形態では、第1のパルス電圧 V_{P1} を発生された後に第2のパルス電圧 V_{P2} を発生することにより、負極の出力パルス電圧 V_{out} を発生させる場合で説明したが、例えばそのようなパルス電圧の発生順序を逆にするなどの調整をするようにしてもよい。そのように構成した場合、例えば図6(B)のパルス波形 $W21 \sim W24$ に示したように、出力パルス電圧 V_{out} の極性を制御する（この場合、負極の波形から正極の波形に変更する）ことが可能となる。なお、その他にも例えば、パルス発生回路 11 、 21 内のマルクス回路 $111 \sim 113$ 、 $211 \sim 213$ の充電極性を変更することによっても、出力パルス電圧 V_{out} の極性を制御することが可能である。

【0051】

また、パルス発生回路 11 、 21 内のマルクス回路 $111 \sim 113$ 、 $211 \sim 213$ の充電電圧を調整するようにしてもよい。そのように構成した場合、例えば図7のパルス波形 $W31 \sim W33$ に示したように、出力パルス電圧 V_{out} の波高値を制御することが可能となる。

30

【0052】

また、上記実施の形態では、パルス発生回路 11 、 21 内でスイッチ素子として機能する整流素子（バイポーラトランジスタ $B11 \sim B13$ 、 $B21 \sim B23$ ）、およびパルス結合部3内のスイッチ素子 $31 \sim 33$ が、いずれもバイポーラトランジスタにより構成されると共に、同一の特性（バイポーラトランジスタの降伏特性）および同じ個数により構成されている場合で説明したが、これら整流素子のうちの少なくとも1つを、バイポーラトランジスタにより構成するようにしてもよく、さらにこれら整流素子を、バイポーラトランジスタ以外の素子、例えばダイオードなどによって構成するようにしてもよい。

40

【0053】

また、上記実施の形態では、パルス発生回路 11 、 21 内のマルクス回路およびスイッチ素子を3段構成とした場合で説明したが、それらの段数はこれに限られない。例えば、図8のパルス波形 $W41$ （2段構成）およびパルス波形 $W42$ （3段構成）に示したように、このマルクス回路およびスイッチ素子の段数を変化させた場合、段数が増加することにより、出力パルス電圧 V_{out} の波高値も増加することが分かる。よって、マルクス回路の段数を調整することによっても、出力パルス電圧 V_{out} の波高値を制御することが可能となる。

【0054】

50

さらに、上記実施の形態では、2つのパルス発生回路（パルス発生回路11, 21）によって、パルス発生装置を構成した場合で説明したが、その個数についても、これには限られない。具体的には例えば、正極のパルス電圧を発生させる2つのパルス発生回路と、負極のパルス電圧を発生させる2つのパルス発生回路とからパルス発生装置を構成し、これら4つのパルス発生回路の出力同士をパルス結合部で接続させるようにしてもよい。また、このような偶数個のパルス発生回路から構成する場合には限られず、例えば、奇数個のパルス発生回路から接続するようにしてもよい。すなわち、パルス発生回路の個数には限定されず、所定の時間差をもってそれらから出力されるパルス電圧同士が互いに打ち消し合う方向に重畳されるようにすればよい。

【産業上の利用可能性】

10

【0055】

本発明に係るパルス発生回路、パルス発生装置およびパルス発生方法は、例えば、大気や水質等を改善するための環境浄化技術や、殺菌や細胞等を制御するバイオ技術など、パルス電圧によるエネルギーを用いるあらゆる産業分野で利用することが可能である。

【図面の簡単な説明】

【0056】

【図1】本発明の一実施の形態に係るパルス発生装置の構成を表す回路図である。

【図2】図1に示したパルス発生装置の動作を説明するためのタイミング波形図である。

【図3】図1に示したパルス発生装置の一例を表す平面配置写真である。

【図4】図3に示したパルス発生装置による出力パルス電圧を表す波形図である。

20

【図5】図4に示した出力パルス電圧の拡大波形図である。

【図6】変形例に係るパルス発生装置による出力パルス電圧を表す波形図である。

【図7】変形例に係るパルス発生装置による出力パルス電圧を表す波形図である。

【図8】変形例に係るパルス発生装置による出力パルス電圧を表す波形図である。

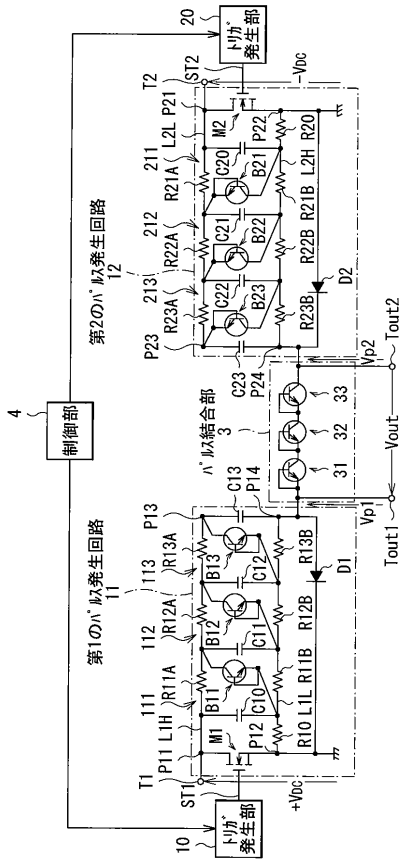
【符号の説明】

【0057】

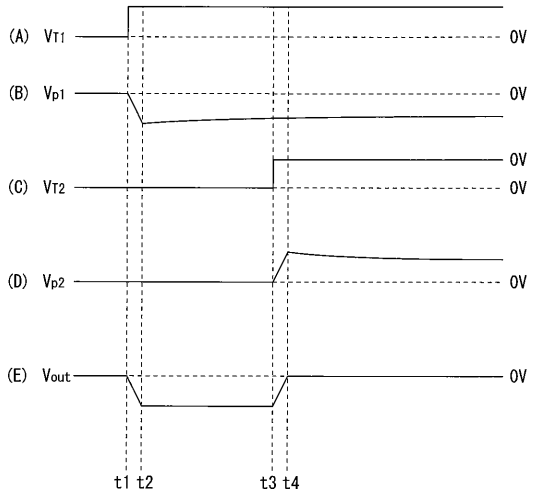
11...第1のパルス発生回路、10, 20...トリガ発生部、111~113, 211~213...マルクス回路、21...第2のパルス発生回路、3...パルス結合部、31~33...スイッチ素子、4...制御部、+VDC, -VDC...電源電圧、ST1, ST2...トリガ信号、VT1, VT2...トリガ電圧、VP1...第1のパルス電圧、VP2...第2のパルス電圧、Vout...出力パルス電圧、T1, T2...電源端子、Tout1, Tout2...出力端子、P11~P14, P21~P24...接続点、L1H, L2H...高圧ライン、L1L, L2L...低圧ライン、M1, M2...MOSトランジスタ、B11~B13, B21~B23...バイポーラトランジスタ、C10~C13, C20~C23...コンデンサ、R10~R13, R20~R23...抵抗器、D1, D2...ダイオード、t1~t6...タイミング、W1, W11~W14, W21~W24, W31~W33, W41, W42...出力パルス電圧波形。

30

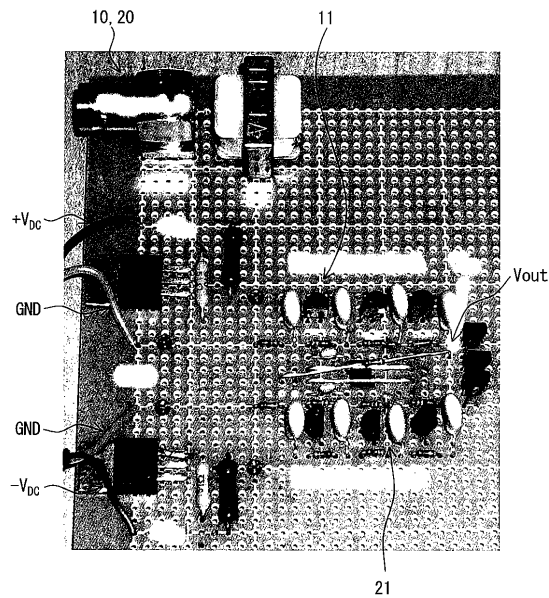
【 図 1 】



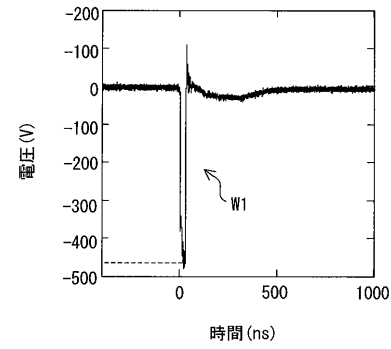
【 図 2 】



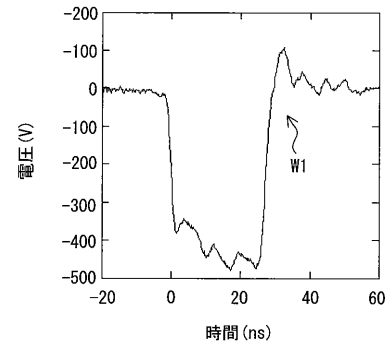
【 図 3 】



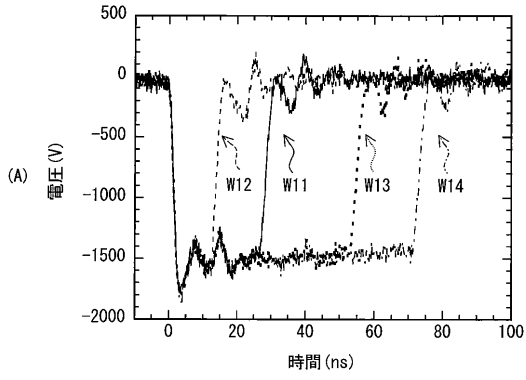
【 図 4 】



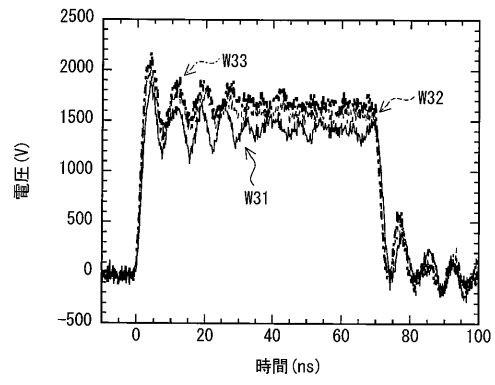
【 図 5 】



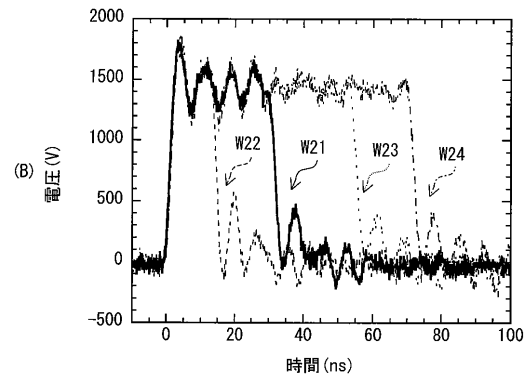
【 図 6 】



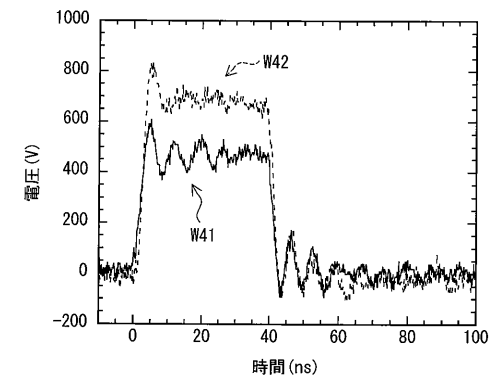
【 図 7 】



(B)



【 図 8 】



フロントページの続き

(72)発明者 浪平 隆男

熊本県熊本市渡鹿 1 - 1 6 - 4 - 1 3

審査官 石田 勝

(56)参考文献 特開平 2 - 2 1 1 7 1 3 (J P , A)

特開平 3 - 2 3 6 6 2 1 (J P , A)

特開平 9 - 2 7 5 6 8 7 (J P , A)

(58)調査した分野(Int.Cl. , DB名)

H 0 3 K 3 / 0 2