

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5103607号
(P5103607)

(45) 発行日 平成24年12月19日(2012.12.19)

(24) 登録日 平成24年10月12日(2012.10.12)

(51) Int.Cl. F I
 HO 1 L 21/02 (2006.01) HO 1 L 27/12 B
 HO 1 L 27/12 (2006.01) HO 1 L 29/78 6 2 7 D
 HO 1 L 21/336 (2006.01)
 HO 1 L 29/786 (2006.01)

請求項の数 3 (全 9 頁)

(21) 出願番号	特願2006-6978 (P2006-6978)	(73) 特許権者	504132881 国立大学法人東京農工大学 東京都府中市晴見町3-8-1
(22) 出願日	平成18年1月16日(2006.1.16)	(74) 代理人	100090398 弁理士 大淵 美千栄
(65) 公開番号	特開2007-150223 (P2007-150223A)	(74) 代理人	100090387 弁理士 布施 行夫
(43) 公開日	平成19年6月14日(2007.6.14)	(72) 発明者	吉岡一也 東京都府中市晴見町3-8-1 国立大学 法人東京農工大学内
審査請求日	平成20年10月14日(2008.10.14)	(72) 発明者	鮫島俊之 東京都府中市晴見町3-8-1 国立大学 法人東京農工大学内
(31) 優先権主張番号	特願2005-320442 (P2005-320442)	審査官	加藤 俊哉
(32) 優先日	平成17年11月4日(2005.11.4)		最終頁に続く
(33) 優先権主張国	日本国(JP)		
前置審査			

(54) 【発明の名称】 剥離層除去方法

(57) 【特許請求の範囲】

【請求項1】

第一の基体上に酸化ゲルマニウム膜一層またはゲルマニウム膜と酸化ゲルマニウム膜の二層からなる剥離層を形成する工程(a)と、

前記剥離層の上に薄膜電子回路あるいは電子回路素子あるいはそれらの作製に必要な単層または複数の層からなる膜構造の少なくとも一つを形成する工程(b)と、

前記膜構造上に、ガラス転移温度が100以上200以下、吸水率が0.1%以下、引っ張りせん断強さが10N/mm²以上、T型剥離接着強さが1N/mm²以上、線膨張係数が1.0×10⁻⁴以下である、エポキシ系あるいはアクリル系接着剤を用いて第二の基体を接着して機能性基体を製造する工程(c)と、

前記機能性基体を純水または酸溶液またはそれらの蒸気中に浸漬する工程(d)と、

前記機能性基体の温度を変化させて前記機能性基体から前記剥離層を除去する工程(e)と、を含む、剥離層除去方法。

【請求項2】

前記工程(d)における純水または酸溶液またはそれらの蒸気が少なくとも40以上の第一の温度であり、かつ前記工程(e)における前記機能性基体から前記剥離層を除去する際の温度が前記第一の温度よりも20以上低い第二の温度である、請求項1に記載の剥離層除去方法。

【請求項3】

前記工程(d)及び前記工程(e)を複数回繰り返すことを特徴とする、請求項1また

は請求項2に記載の剥離層除去方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体素子および回路を形成する方法に関するものである。

【背景技術】

【0002】

単結晶シリコン表面に形成されるバイポーラ及びMOS型トランジスタは良好な特性を有し、広く電子デバイスを構成する素子として用いられている。さらに、現在では素子サイズの微細化に対応するため、シリコン表面に絶縁膜を介して作製された薄膜シリコン上にトランジスタが作製されている。

10

【0003】

これらの素子形成は熱酸化法等1000の高温の熱処理プロセス技術を基本としている。最近、レーザ結晶化、プラズマCVD等比較的低温で、多結晶シリコン薄膜トランジスタ(poly-Si TFT)又はアモルファスシリコン薄膜トランジスタ(a-Si:H TFT)が作製できるようになった。

【0004】

上記薄膜トランジスタは、比較的低温とはいえ、依然として300以上のプロセス中で作製されている。そのため、耐熱性のあるガラス基板上に作製されるのが一般的である。ガラス基板は一般的に高価で、重くて、割れやすい欠点を有している。したがって、軽量で、安価で、かつ多少の変形にも耐えられる基板の上にトランジスタを始めとする回路素子が形成される技術が望まれている。さらには、大画面直視型ディスプレイの駆動回路への薄膜トランジスタの応用が期待されており、大型基板処理技術の確立が必須となっている。

20

【0005】

上記を解決する手段として、石英基板上に薄膜トランジスタ等のデバイスを形成し、これを耐熱性の低い樹脂性の基板上に転写する技術が開発されている。

【0006】

例えば良好な特性の半導体素子およびその回路を簡単な工程で、低温かつ高精度に基体上に形成することを目的として、半導体回路を形成した膜構造を基体から剥離するための剥離層を形成する技術が知られている(特許文献1参照)。

30

【0007】

また、大口径のSi基板上に有機金属気相成長法(MOCVD法)を用いて半導体結晶を形成するに際し、この半導体層とSi基板との間に除去層を介在させ、素子作成を完了した後に、エッチング等により除去層を溶解させて、半導体層をSi基板から剥離する技術が知られている(特許文献2参照)。

【特許文献1】特開平11-97357号公報

【特許文献2】特開平5-136171号公報

【発明の開示】

【発明が解決しようとする課題】

40

【0008】

しかしながら、従来の剥離、転写技術においては、除去層または剥離層をエッチング等によって除去するのにかなりの時間を必要とした。除去層または剥離層の厚みは大体1000nm~20000nmであるが、基板となるシリコン基盤の直径が6インチ、8インチとなるに従って、径中心部にまでエッチング液が含浸するのに時間がかかる。例えば、酸または純水によって、わずかな膜厚の断面を溶出しながら剥離を進行させるとすれば、80の酸を用いる場合でも剥離速度は1 μ m/s程度のため、直径が6インチサイズの基板であっても完全剥離には10時間以上要することになる。

【0009】

一方、剥離手法による転写技術について、転写元である第1の基体上に酸化ゲルマニウム

50

又はこれを含む物質からなる剥離層を形成し、その上部に薄膜電子回路または電子回路素子あるいはそれらの作製に必要な単層又は複数の層からなる膜構造を形成し、転写先である第2の基体を当該膜構造上に接着し、しかる後に当該剥離層中の酸化ゲルマニウムを除去することで、膜構造を別の基体に転写する技術が存在する。

【0010】

この転写プロセスでは、被転写層である薄膜電子回路あるいは電子回路素子あるいはそれらの作製に必要な単層又は複数の層からなる膜構造を第2の基体に接着するプロセスが含まれている。その際にどのような種類の接着剤を使用するかによって、転写プロセス中における被転写層へのダメージの度合いが異なり、ひいては転写プロセスによる被転写層の歩留まりにも影響を与えることになる。

10

【0011】

本発明は、被転写層と転写先基板との接着力の向上を図り、純水または酸溶液中での転写プロセスにおいても十分な接着強度と適度な硬さを伴った接着剤を用いることによって、薄膜電子回路素子にダメージをあたえることなく剥離し、良好な特性をもつ薄膜電子回路を歩留まり良く、耐熱性のない基板上に転写することを目的としている。また、本発明は被転写層と転写先基板との剥離を従来にくらべ短時間で可能とすることを目的としている。

【課題を解決するための手段】

【0012】

かかる課題を解決するために、本発明は、基体上に酸化ゲルマニウム膜の剥離層、その上に薄膜電子回路あるいは電子回路素子あるいはそれらの作製に必要な単層または複数の層からなる膜構造の少なくとも一つを有し、当該膜構造上に樹脂系接着剤を用いて第2の基体に接着した構造の機能性基体であることを特徴とする。

20

【0013】

さらに本発明は、樹脂製接着剤として、ガラス転移温度が100 以上、150 以下、吸水率が0.1%以下、引っ張りせん断強さ10N/mm²以上、T型剥離接着強さ1N/mm²以上、線膨張率1.0×10⁻⁴以下であるエポキシ系あるいはアクリル系接着剤であることを特徴とする。

【0014】

さらには、本発明は、上記機能性基体において、エポキシ系あるいはアクリル系接着層と第2の基体の間にシリコン樹脂、アクリル変成シリコン樹脂あるいはエポキシ変成シリコン樹脂の弾性層を挿入した構造をもつ機能性基体であることを特徴とする。

30

【0015】

また本発明は、第一の基体上に酸化ゲルマニウム膜一層のみ、あるいはゲルマニウム膜と酸化ゲルマニウム膜の二層からなる剥離層を有し、その上に薄膜電子回路あるいは電子回路素子あるいはそれらの作製に必要な単層または複数の層からなる膜構造の少なくとも一つを有し、当該膜構造上に第一の基体と異なる熱膨張係数を持つ単層あるいは複数の層からなる接着層を有する機能性基体であることを特徴とする。

【0016】

さらに本発明は、第一の基体上に酸化ゲルマニウム膜一層のみ、あるいはゲルマニウム膜と酸化ゲルマニウム膜の二層からなる剥離層を有し、その上に薄膜電子回路あるいは電子回路素子あるいはそれらの作製に必要な単層または複数の層からなる膜構造の少なくとも一つを有し、当該膜構造上に第一の基体と異なる熱膨張係数を持つ単層あるいは複数の層からなる接着層とその接着層の上に第二の基体を有する機能性基体であることを特徴とする。

40

【0017】

また本発明は、一定温度の酸または純水中またはそれらの蒸気中にて上記機能性基体を保持する工程と、しかる後に上記機能性基体の温度を変化させることにより、第一の基体と上記膜構造上の接着層との間にせん断方向応力を発生させる工程を含むことを特徴とする、機能性基体から上記剥離層を除去する方法である。

【0018】

50

さらに本発明は、上記剥離層を除去する方法において、少なくとも40 以上の酸あるいは純水中またはそれらの蒸気中で上記機能性基体を保持する工程と、上記機能性基体を前記剥離液温度よりも少なくとも20 以上温度を下げて保持する工程を、一回または複数回繰り返すことを特徴とする剥離層を除去する方法である。

【0019】

さらに本発明は、上記剥離層を除去する方法において、上記接着層のうち、当該膜構造上に直接接する接着層はショアー硬度が70以上、ガラス転移温度が100 以上、200 以下、吸水率が0.1%以下、引っ張りせん断強さ10N/mm²以上、熱膨張係数 1.0×10^{-5} 以上であることを特徴とする剥離層を除去する方法である。

【発明の効果】

10

【0020】

本発明による機能性基体、薄膜素子形成法及び剥離層を除去する方法によれば、良好な特性の半導体電子回路素子をさらに歩留まり良く、耐熱性の低い基体の上に形成することが可能となる。

【発明を実施するための最良の形態】

【0021】

本発明の機能性基体は、薄膜電子回路素子の作製に必要な、単層又は複数の層からなる膜構造と、それらを支持する基体との間に酸化ゲルマニウムからなる剥離層を形成することによって達成される。さらに、当該膜構造を別の基体に接着することによって達成される。

20

【0022】

本発明の機能性基体は、薄膜電子回路素子の作製に必要な、単層又は複数の層からなる膜構造を、それらを支持する基体から少なくとも一部を剥離することによって達成される。さらに、当該膜構造を別の基体に接着することによって達成される。

【0023】

本発明の機能性基体は、薄膜電子回路素子の作製に必要な、単層又は複数の層からなる膜構造と、それらを支持する基体との間に酸化ゲルマニウム膜一層のみ、あるいはゲルマニウム膜と酸化ゲルマニウム膜の二層からなる剥離層を形成することによって達成される。またさらに、当該膜構造を別の基体に接着することによって達成される。

【0024】

30

本発明の実施の形態に関して、図面を参照しながら説明する。
図1は、本発明の第一の実施の形態にかかる機能性基体（電子デバイス）の構造および製造方法を示す図である。

【0025】

図1(a)に示すように、本発明の機能性基体は、第一の基体である石英またはガラス基板1の上に酸化ゲルマニウム膜2が形成されるとともに、更にカバー膜3が形成され、このカバー膜3の上に膜構造としての薄膜デバイス4が形成され、その薄膜デバイス4の上面にエポキシあるいはアクリル系接着樹脂5で第二の基体である転写先基板6を貼り付けた構造となっている。

【0026】

40

続いて図1(b)に示すように、浴槽8に純水または酸溶液7を溜め、その中に図1(a)の機能性基体を入れる。このようにすれば、酸化ゲルマニウムが端部から純水または酸溶液によってエッチングが開始され、酸化ゲルマニウムの一部又は全部が溶解する。また、カバー膜3とエポキシ接着層5が薄膜デバイス4と強く接着されていることにより、薄膜デバイス4は酸溶液7のダメージに曝されることが無い。これにより、第一の基体である絶縁性基板1から薄膜デバイス4を容易に且つ歩留まり良く剥離できる。

【0027】

「実施例1」

図1(a)に示すように、6インチの石英基板1の上に酸化ゲルマニウム膜2を厚さ1 μm成膜し、更にカバー膜として酸化シリコン膜3を厚さ0.2 μm成膜し、その上にポリシ

50

リコン膜からなる薄膜トランジスタアレイ 4 を形成し、その上部に加熱硬化型エポキシ接着剤 5 を薄く塗布してポリエチレンフィルム 6 を貼り付けた。

【 0 0 2 8 】

ここで酸化ゲルマニウム 2 は、ゲルマニウムをターゲットとして、アルゴンと酸素の混合ガスを用いたスパッタリング法で成膜した。アルゴン流量40sccm、酸素流量20sccmの条件にて成膜した。

【 0 0 2 9 】

また、薄膜トランジスタアレイ 4 は、熱 C V D 法で成膜したアモルファスシリコンをエキシマレーザー照射で多結晶化したポリシリコン膜をベースとして作成した。

続いて図1(b)に示すように、浴槽 8 に純水 7 を溜め、この浴槽全体を温度80 を保つよう加熱した。実際の加熱には浴槽として耐熱ガラスでできたビーカーに純水を入れ、その中に図 1 (a)に示す機能性基体を浸漬させ、ビーカー全体を湯煎にかけて加熱した。この状態でおよそ 4 時間浸漬したところ、酸化ゲルマニウムはほぼ溶解して、石英基板から P E T フィルム付き薄膜トランジスタアレイ 4 を剥離することができた。

【 0 0 3 0 】

このようにして得られた、薄膜トランジスタアレイ 4 を P E T フィルム基板上 6 へ転写した後のトランジスタ特性の電気的特性を、これらの処理をしないガラス基板上の初期のトランジスタ特性とを比較したところ、ほとんど差が無く、良好な特性を有する薄膜デバイスを得ることができた。

【 0 0 3 1 】

「実施例 2」

実施例 1 と同様に、6インチ の石英基板 1 の上に酸化ゲルマニウム膜 2 を厚さ 1 μ m 成膜し、更にカバー膜として酸化シリコン膜 3 を厚さ0.2 μ m成膜し、その上にポリシリコン膜からなる薄膜トランジスタアレイ 4 を形成した。

【 0 0 3 2 】

図 2 (a) を参照して説明する。

実施例 1 と異なる点は、薄膜トランジスタアレイ 4 の上部に熱硬化型エポキシ接着剤 5 をローラーで極薄に塗布して加熱硬化した後、さらにその上部に弾性接着剤 5 1 を薄く塗り転写先基板となる P E T フィルム 6 を貼り付けた点である。剥離層に用いた酸化ゲルマニウムおよび薄膜トランジスタについては実施例 1 で示したものとまったく同じ製法かつ同じ条件で作製した。

【 0 0 3 3 】

このようにして得られた機能性基体を、80 の純水中に浸漬させたところ、4 時間後に酸化ゲルマニウムはほぼ溶解して、石英基板から P E T フィルム付き薄膜トランジスタアレイ 4 を剥離することができた。

【 0 0 3 4 】

このようにして得られた薄膜トランジスタアレイ 4 を P E T フィルム基板上 6 へ転写した後のトランジスタ特性の電気的特性を、これらの処理をしないガラス基板上の初期のトランジスタ特性とを比較したところ、ほとんど差が無く、良好な特性を有する薄膜デバイスを得ることができた。

【 0 0 3 5 】

「実施例 3」

本発明の実施の形態に関して、さらに図面を参照しながら説明する。

図 2 は、本発明の第三の実施の形態にかかる機能性基体および電子デバイスの製造方法を示す図である。

【 0 0 3 6 】

図 2 (a) に示すように、石英またはガラス基板 1 の上に酸化ゲルマニウム膜 2 一層のみ、あるいはゲルマニウム膜 2 1 と酸化ゲルマニウム膜 2 の二層からなる剥離層を形成し、更にカバー膜 3 を成膜し、その上に薄膜デバイス 4 を作製する。その後、薄膜デバイス 4 の上面にエポキシ接着剤 5 を、薄く塗布し硬化させる。さらにその上部にシリコーンなど

10

20

30

40

50

の弾性接着剤 5 1 を用いて第二の基体である転写先基板 6 に接着する。

【 0 0 3 7 】

続いて図 2 (b) に示すように、エッチング浴槽 8 に純水または酸溶液 7 を溜め、その中に図 2 (a) に示す機能性基体を入れる。純水または酸溶液を 40 以上を保ち 1 ~ 2 時間浸漬すると、図 2 (b) に示すように酸化ゲルマニウム膜 2 の外周部が数ミリ長にわたって溶出し、その部分の剥離が起こる。次に図 2 (c) に示すように、浴槽から機能性基体を取り出すと、80 から室温に温度が変化するので、エポキシ硬化層 5 と石英基板 1 の線膨張率の違いから石英基板 1 とエポキシ接着層 5 に挟まれた薄膜構造部に引っ張り応力が作用する。酸化ゲルマニウム膜 2 の溶出が進行しつつある箇所に、この力が作用すると溶出と剥離が急速に進行する。このとき、エポキシ接着層 5 は比較的硬く、薄膜デバイス 4 と強く接着されていることにより、剥離プロセス中に薄膜デバイス 4 がダメージを受けることなく高速で剥離できる。

10

【 0 0 3 8 】

「実施例 4」

図 2 (a) に示すように、6 インチの石英基板 1 の上にゲルマニウム膜 2 1 を厚さ 200 nm、酸化ゲルマニウム膜 2 を厚さ 1 μ m 成膜し、更にカバー膜として酸化シリコン膜 3 を厚さ 0.2 μ m 成膜し、その上にポリシリコン膜からなる薄膜トランジスタアレイ 4 を形成した。その上部に加熱硬化型エポキシ接着剤 5 を薄く塗布してホットプレート上で 120 、 0.5 h で硬化させた。最後にシリコン接着剤 5 1 を用いて厚さ 500 μ m のポリエチレンフィルム 6 を接着した。

20

【 0 0 3 9 】

ゲルマニウム膜 2 1 および酸化ゲルマニウム膜 2 は、ゲルマニウムをターゲットとしてスパッタリング法により成膜した。ゲルマニウム膜 2 1 に対してはアルゴンガス (流量 : 40 sccm) を、酸化ゲルマニウム膜 2 に対してはアルゴンと酸素の混合ガス (アルゴン流量 : 40 sccm、酸素流量 : 20 sccm) をスパッタガスとして用いた。また、薄膜トランジスタアレイ 4 は、熱 CVD 法で成膜したアモルファスシリコンをエキシマレーザー照射で多結晶化したポリシリコン膜をベースとして作成した。

【 0 0 4 0 】

続いて図 2 (b) に示すように、温度の制御が可能なマグネット攪拌器の浴槽 8 に純水を溜め、温度 80 を保つように置いた。その中に図 2 (a) の機能性基体を浸漬させた。500 rpm の回転で攪拌しながら 1 時間 30 分浸漬したところ、基板外周部付近の酸化ゲルマニウムが溶解した。上記機能性基体を 80 の純水中から取り出し 25 の純水に浸漬したところ、酸化ゲルマニウム層 2 の溶出に加えて、下層のゲルマニウム膜 2 1 もところどころ石英基板から剥がれ、きわめて短時間でダメージなく PET フィルム付き薄膜トランジスタアレイを剥離できた。

30

【 0 0 4 1 】

石英基板上 1 の初期のトランジスタ特性と、石英基板から剥離した PET フィルム基板上へ転写した後のトランジスタ特性を比較したところ、ほとんど差が無く、良好な特性を有する薄膜デバイスを提供できた。

【 0 0 4 2 】

「実施例 5」

実施例 4 とまったく同じ構造の 6 インチの石英基板 1 をベースとした機能性基体を用意した。80 の純水中に機能性基体を 2 時間浸漬させて酸化ゲルマニウム膜 2 の外周部を数ミリ溶出した後、室温雰囲気中に当該積層物を取り出し放置しておいた。取り出し後、剥離が自発的に進み、2 ~ 3 分後に PET フィルム付き薄膜トランジスタアレイが完全に剥離した。

40

【 0 0 4 3 】

石英基板上の初期のトランジスタ特性と、石英基板から剥離した PET フィルム基板上へ転写した後のトランジスタ特性を比較したところ、ほとんど差が無く、良好な特性を有する薄膜デバイスを提供できた。

50

【 0 0 4 4 】

「実施例 6」

実施例 3 とまったく同じ構造の 6 インチ の石英基板 1 をベースとした機能性基体を 80 の純水中に 30 分浸漬させて酸化ゲルマニウム膜 2 の外周部が 1mm 前後溶出したのを確認後、25 の純水中に浸漬させて酸化ゲルマニウム膜 2 が大部分溶出したのを確認した。

【 0 0 4 5 】

その後、再度 80 の純水中に当該機能性基体をさらに 30 分放置し、その後 25 の純水に浸漬したところ P E T フィルム付き薄膜トランジスタアレイが完全に剥離した。

【 0 0 4 6 】

石英基板上の初期のトランジスタ特性と、石英基板から剥離した P E T フィルム基板上へ転写した後のトランジスタ特性とを比較したところ、ほとんど差が無く、良好な特性を有する薄膜デバイスを得ることができた。

10

【 0 0 4 7 】

このように、本発明の機能性基体の構成とすることにより、優れた特性を持つ半導体素子、及びその回路が、種々の材料からなる基体上へ特性の劣化なしに転写することが可能となる。また、本発明の剥離方法を用いることにより、従来よりも半分以下の時間で、ダメージを与えることなく薄膜電子回路素子を石英基盤（基体 1）から剥離することができる。

【 図面の簡単な説明 】

【 0 0 4 8 】

20

【 図 1 】本発明において、第一の基体上 1 に剥離層 2、カバー膜 3、被転写層（薄膜電子回路素子）4、接着層 5 および第二の基体 6 の順に積層された機能性基体及び剥離プロセスを示した説明図である。

【 図 2 】本発明において、第一の基体 1 上にゲルマニウム層 2 1、剥離層 2、カバー膜 3、被転写層（薄膜電子回路素子）4、接着層 5、第二の接着層 5 1 および第二の基体 6 の順に積層された機能性基体及び剥離プロセスを示した説明図である。

【 符号の説明 】

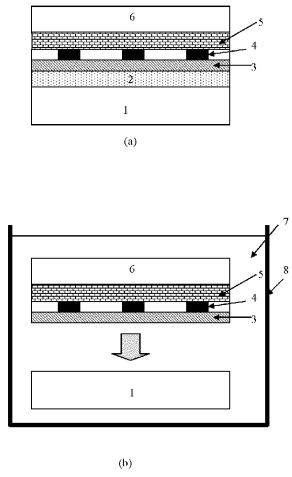
【 0 0 4 9 】

- 1 第一の基体
- 2 剥離層
- 3 カバー膜
- 4 被転写層
- 5 接着層
- 6 第二の基体
- 7 純水または酸溶液
- 8 エッチング浴槽（ビ - カー）
- 2 1 ゲルマニウム層
- 5 1 第二の接着層

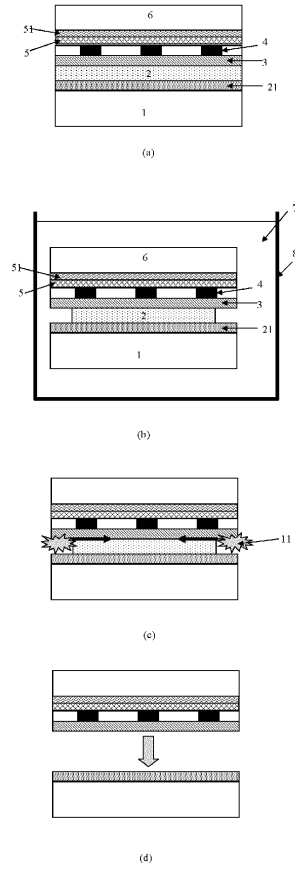
30

40

【 図 1 】



【 図 2 】



フロントページの続き

- (56)参考文献 特開平08 - 213871 (JP, A)
特開2003 - 318195 (JP, A)
特開2002 - 371132 (JP, A)
特開2004 - 327836 (JP, A)
特開平08 - 157297 (JP, A)
特開平10 - 071799 (JP, A)
特開2001 - 261792 (JP, A)
特開平08 - 220515 (JP, A)
特開2001 - 195015 (JP, A)
特開2000 - 006447 (JP, A)
特開2002 - 319495 (JP, A)
特開2005 - 252244 (JP, A)
特開2002 - 326894 (JP, A)
特開2006 - 216891 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/02
H01L 21/336
H01L 27/12
H01L 29/786