

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5344449号
(P5344449)

(45) 発行日 平成25年11月20日(2013.11.20)

(24) 登録日 平成25年8月23日(2013.8.23)

(51) Int.Cl.	F I	
HO 1 L 29/786 (2006.01)	HO 1 L 29/78	6 1 8 B
HO 1 L 29/201 (2006.01)	HO 1 L 29/201	
HO 1 L 21/336 (2006.01)	HO 1 L 29/78	6 2 6 C
HO 1 L 21/338 (2006.01)	HO 1 L 29/80	H
HO 1 L 29/778 (2006.01)	HO 1 L 31/04	E
請求項の数 6 (全 9 頁) 最終頁に続く		

(21) 出願番号	特願2007-322712 (P2007-322712)	(73) 特許権者	504155293 国立大学法人島根大学
(22) 出願日	平成19年12月14日(2007.12.14)		島根県松江市西川津町1060
(65) 公開番号	特開2009-147098 (P2009-147098A)	(74) 代理人	100116861 弁理士 田邊 義博
(43) 公開日	平成21年7月2日(2009.7.2)	(74) 代理人	100081813 弁理士 早瀬 憲一
審査請求日	平成22年11月12日(2010.11.12)	(72) 発明者	梶川 靖友 島根県松江市西川津町1060国立大学法人島根大学内
		審査官	綿引 隆
最終頁に続く			

(54) 【発明の名称】 半導体多結晶薄膜及び半導体装置

(57) 【特許請求の範囲】

【請求項1】

半導体装置のn型層に用いられる半導体多結晶薄膜であって、
該半導体多結晶薄膜は、多結晶のIn_{1-x}Ga_xAs薄膜であり、そのGa組成xは0.15 ≤ x ≤ 0.45を満たすことを特徴とする半導体多結晶薄膜。

【請求項2】

Ga組成xが0.15 ≤ x ≤ 0.45を満たす、多結晶のIn_{1-x}Ga_xAs薄膜をn型層として有することを特徴とする半導体装置。

【請求項3】

請求項2に記載の半導体装置において、
前記In_{1-x}Ga_xAs多結晶薄膜は、プラスチック基板上に形成されることを特徴とする半導体装置。

【請求項4】

Ga組成xが0.15 ≤ x ≤ 0.45を満たす、多結晶のIn_{1-x}Ga_xAs薄膜をn型チャンネル層として有することを特徴とする薄膜トランジスタ。

【請求項5】

Ga組成xが0.15 ≤ x ≤ 0.45を満たす、多結晶のIn_{1-x}Ga_xAs薄膜をn型電子走行層として有し、前記In_{1-x}Ga_xAs多結晶薄膜よりバンドギャップが大きい半導体多結晶薄膜を電子供給層として有することを特徴とするヘテロ接合型薄膜トランジスタ。

【請求項 6】

Ga組成xが $0.15 < x < 0.45$ を満たす、多結晶の $In_{1-x}Ga_xAs$ 薄膜をn型光吸収層として有することを特徴とする太陽電池。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の材料として用いられる半導体多結晶薄膜、及び該半導体多結晶薄膜を有する半導体装置に関する。

10

【背景技術】

【0002】

半導体多結晶薄膜は、半導体単結晶薄膜に比べて結晶品質や電子移動度は劣るが、単結晶基板が不要で、ガラスやプラスチックなどの安価で、加工が容易な基板を用いて形成することができるという利点がある。特に、Si多結晶薄膜は、薄膜トランジスタ用材料として重要である。

【0003】

しかし、GaAsなどのIII-V族化合物半導体においては、その単結晶薄膜は高周波用トランジスタや、半導体レーザ、太陽電池などの光学装置に用いられているが、その多結晶薄膜は、InSb多結晶薄膜を除いて、あまり用いられていない。その理由は、最も代表的なIII-V族化合物半導体であるGaAsの場合、多結晶の粒界にトラップ準位ができ、これが自由電子をトラップしてしまうため、十分な伝導性が得られないという問題点があったためである（非特許文献1）。

20

【0004】

一方、III-V族化合物半導体のなかでもInSbにおいては、電気伝導性の良い多結晶薄膜が300～450の比較的低い基板温度で容易に作製でき、さらに、その電子移動度が大きいため、ホール素子として用いられている。

【0005】

また、III-V族化合物半導体の中でもInAsは、そのバンドギャップ及び電子移動度が大きいため、トランジスタ用材料として使える可能性がある。実際に、40年以上も前に、InAs多結晶薄膜を用いて薄膜トランジスタが作製された例がある（非特許文献2）。

30

【非特許文献1】J. J.J. Yang, P. D. Dapkus, R. D. Dupui, and R. D. Yingling, "Electrical properties of polycrystalline GaAs films", Journal of Applied Physics vol.51 (7) (1980)p.3794.

【非特許文献2】T. P. Brody and H. E. Kunig, "A HIGH-GAIN InAs THIN-FILM TRANSISTOR", Applied Physics Letters vol.9 No.7 (1966) p.259.

【非特許文献3】M. J. Lee, C. P. Judge, and S. W. Wright, "Thin film transistors for displays on plastic substrates", Solid-State Electronics vol.44 (2000) p.1431-p.1434

40

【非特許文献4】Dennis W. Scott, Chrisoph Kadow, Yingda Dong, Yun Wei, Arthur C. Gossard, Mark J. W. Rodwell, "Low-resistance n-type polycrystalline InAs growth by molecular beam epitaxy", Journal of Crystal Growth 267 (2004) 35-41

【非特許文献5】Dharam Pal Gosain, Takahashi Noguchi, and Setsuo Usui, "High mobility Thin Film Transistors Fabricated on a Plastic Substrate at a Processing Temperature of 110 °C", Japanese Journal of Applied Physics vol.39 (2000) pp.L179-L181.

【非特許文献6】Tilman Beierlein, S. Strite, A. Dommann and David. J. Smith, "Properties of InGaN deposited on Glass at Low Temperature", MRS Internet Journal of Nitride Semiconductor Research vol.2 (1997) p.29

50

【非特許文献7】KeonJae Lee, Matthew A. Meitl, Jong-Hyun Ahn, John A. Rogers, Ralph G. Nuzzo, Vipankumar, and Illesanmi Adesida, "Bendable GaN high electron mobility transistor on plastic substrate", Journal of Applied Physics vol.100 (2006) p.124507.

【非特許文献8】高野章弘著、「薄膜太陽電池の開発最前線」、初版、株式会社エヌ・ティー・エス、2005年3月10日、p.99 - 111

【非特許文献9】山本憲治、「薄膜多結晶シリコン太陽電池」応用物理第71巻、第5号 (2002) p.522 - p.527、図8

【発明の開示】

【発明が解決しようとする課題】

10

【0006】

従来、III-V族化合物半導体の多結晶薄膜は、以下に示す問題点があるため、トランジスタや太陽電池などの半導体装置にはあまり利用されていなかった。

【0007】

最も代表的なIII-V族化合物半導体であるGaAsの場合、バンドギャップは大きいですが、その多結晶は、十分な電気伝導性が得られないという問題点があった。

【0008】

また、InSbを用いれば、電気伝導性の良い多結晶薄膜を作製できるが、InSbのバンドギャップは0.17eVと小さいため、トランジスタや太陽電池には不向きである。

【0009】

20

また、InAsは、バンドギャップが0.36eVとInSbの倍以上あり、また電子移動度も大きいため、トランジスタ用材料として使える可能性がある。しかし、薄膜トランジスタとして用いるには、ピンチオフ特性やゲート・ドレイン耐圧の観点から考えて、バンドギャップが小さい。また、太陽電池への応用を考えても、バンドギャップが小さい。

【0010】

以上のように、従来のIII-V族化合物半導体多結晶薄膜では、GaAs多結晶薄膜においては、バンドギャップは大きいですが電気伝導性が悪く、また、InAs多結晶薄膜やInSb多結晶薄膜においては、電気伝導性は良いがバンドギャップが小さいという問題点があった。

【0011】

30

よって、本発明は、上記問題点を解消するためになされたもので、電気伝導性が良く、バンドギャップもInAsより大きいIII-V族化合物半導体多結晶薄膜を提供することを目的とする。

【課題を解決するための手段】

【0012】

本発明は、半導体装置のn型層に用いられる半導体多結晶薄膜であって、該半導体多結晶薄膜が、多結晶のIn_{1-x}Ga_xAs薄膜であり、そのGa組成xは0.15 x 0.45を満たすことを特徴とする。

【0013】

また、本発明は、Ga組成xが0.15 x 0.45を満たす、多結晶のIn_{1-x}Ga_xAs薄膜をn型層として有することを特徴とする半導体装置である。

40

【0014】

また、本発明は、前記半導体装置において、前記In_{1-x}Ga_xAs多結晶薄膜がプラスチック基板上に形成されることを特徴とする。

【0015】

また、本発明は、Ga組成xが0.15 x 0.45を満たす、多結晶のIn_{1-x}Ga_xAs薄膜をn型チャネル層として有することを特徴とする薄膜トランジスタである。

【0016】

また、本発明は、Ga組成xが0.15 x 0.45を満たす、多結晶のIn_{1-x}Ga_xAs薄膜をn型電子走行層として有し、前記In_{1-x}Ga_xAs多結晶薄膜よりバンドギャ

50

ップが大きい半導体多結晶薄膜を電子供給層として有することを特徴とするヘテロ接合型薄膜トランジスタである。

【0017】

また、本発明は、Ga組成xが $0.15 < x < 0.45$ を満たす、多結晶の $In_{1-x}Ga_xAs$ 薄膜をn型光吸収層として有することを特徴とする太陽電池である。

【発明の効果】

【0018】

本発明に係る半導体多結晶薄膜によれば、多結晶の $In_{1-x}Ga_xAs$ 薄膜において、Ga組成xが $0.15 < x < 0.45$ を満たすようにしたことから、バンドギャップ及び電子移動度が大きく、電気伝導性も良いIII-V族化合物半導体多結晶薄膜を得ることができ、このため、本発明の半導体多結晶薄膜を化合物多結晶半導体装置のn型層の材料として用いることができ、その結果、ガラスやプラスチックなどの安価で加工が容易な基板を用いて、半導体装置を作製することができる。

10

【発明を実施するための最良の形態】

【0019】

(実施の形態1)

本発明の実施の形態1に係る半導体多結晶薄膜及び該半導体多結晶薄膜を有する半導体装置について図面を用いて説明する。

【0020】

本実施の形態1に係る半導体多結晶薄膜は、半導体装置のn型層に用いられるIII-V族化合物半導体多結晶薄膜、すなわち、 $In_{1-x}Ga_xAs$ 多結晶薄膜である。本実施の形態1では、 $In_{1-x}Ga_xAs$ 多結晶薄膜のGa組成xが $0.15 < x < 0.45$ を満たすことを特徴とする。

20

【0021】

図1は、分子線蒸着法によってガラス基板に、Ga組成xを変えて $In_{1-x}Ga_xAs$ 多結晶薄膜を堆積したときの、Ga組成に対する電子濃度の組成依存性を調べた結果を示す図である。電子濃度は、例えば、公知の方法であるホール効果測定法を用いて測定する。図1において、Gaを含まないInAs多結晶薄膜では電子濃度が $2.4 \times 10^{18} \text{ cm}^{-3}$ であったのに対し、Gaを添加していくと電子濃度が減少して行き、Ga組成が0.4のときには電子濃度が約1/10に減少した。Ga組成が0.5を超えると、さらに急激に電子濃度が減少した。このようなInGaAs多結晶薄膜中の電子濃度の組成依存性はこれまで知られていなかった。この実験結果によって、Ga組成が0.5未満ならInGaAs多結晶薄膜は、十分な電子濃度及び電気伝導性を持ち、半導体装置のn型層として用いることができることが、はじめて明らかになった。さらに、下記の式(1)で表されるように、

30

【0022】

$E_g = 0.36(1-x) + 1.42x + 0.27x(1-x) \text{ [eV]} \quad (1)$

【0023】

$In_{1-x}Ga_xAs$ の室温でのバンドギャップは、Ga組成xとともに大きくなることが知られているので、Ga組成xが $0.15 < x < 0.45$ を満たす $In_{1-x}Ga_xAs$ 多結晶薄膜を用いることで、バンドギャップがInAsより大きく、十分な電子濃度と電気伝導性を持ったn型のIII-V族化合物半導体多結晶薄膜を得ることができる。

40

【0024】

図2は、 $In_{1-x}Ga_xAs$ 多結晶薄膜をn型チャネル層として用いた薄膜トランジスタの模式図である。図2において、薄膜トランジスタ10は、ガラス基板1と、ボトムゲート電極2と、ボトムゲート絶縁膜3と、ソース電極4と、ドレイン電極5と、 $In_{1-x}Ga_xAs$ 多結晶n型チャネル層6と、トップゲート絶縁膜7と、トップゲート電極8とから構成される。

【0025】

$In_{1-x}Ga_xAs$ 多結晶n型チャネル層6は、 $In_{1-x}Ga_xAs$ 多結晶薄膜を、分子線蒸

50

着法によって堆積させて形成する。このとき、Gaの分子強度線とInの分子強度線との比を変えることで、Ga組成xが $0.15 < x < 0.45$ を満たすようにする。Gaの分子強度線は、Gaの蒸発源の温度によって制御可能である。このように、薄膜トランジスタのn型チャンネル層として、Ga組成xが $0.15 < x < 0.45$ を満たす $In_{1-x}Ga_xAs$ 多結晶薄膜を用いることで、InAs多結晶薄膜よりもバンドギャップエネルギーを大きくできる。これにより、InAs多結晶薄膜を用いた従来の薄膜トランジスタ（非特許文献2）よりもゲート-ドレイン耐圧の大きな薄膜トランジスタを作製できる。

【0026】

また、ボトムゲート電極2、ボトムゲート絶縁膜3、ソース電極4、ドレイン電極5、トップゲート絶縁膜7、及びトップゲート電極8は、薄膜トランジスタの製造で用いられる公知の方法（例えば、非特許文献3に記載の方法）によって形成する。

10

【0027】

また、InAs多結晶薄膜を分子線蒸着法によって成長させる場合には、基板温度を430 ~ 490 のような高温に設定していたのに対し（非特許文献4）、 $In_{1-x}Ga_xAs$ 多結晶薄膜は、分子線蒸着法により200 程度の低い基板温度でも堆積できるので、基板の材料をガラスからプラスチックに代えることもできる。例えば、プラスチックとしてポリイミドを用い、基板温度を230 とし、分子線蒸着法によってGa組成xが $0.15 < x < 0.45$ を満たす $In_{1-x}Ga_xAs$ 多結晶薄膜を堆積させると、 $In_{1-x}Ga_xAs$ 多結晶薄膜における電子移動度は $450 \text{ cm}^2 / \text{Vs}$ であった。この電子移動度は、プラスチックフィルム上にSi多結晶薄膜を堆積させた従来の薄膜トランジスタ（非特許文献5）における電子移動度の $250 \text{ cm}^2 / \text{Vs}$ や、プラスチックフィルム上にCdSe多結晶薄膜を堆積させた従来の薄膜トランジスタ（非特許文献3）における電子移動度の $30 \text{ cm}^2 / \text{Vs}$ よりもはるかに大きい。したがって、プラスチック基板にGa組成xが $0.15 < x < 0.45$ を満たす $In_{1-x}Ga_xAs$ 多結晶薄膜を堆積させることで、高速動作に優れた薄膜トランジスタが作製できる。

20

【0028】

図3は、 $In_{1-x}Ga_xAs$ 多結晶薄膜をn型電子走行層として用いたヘテロ接合型薄膜トランジスタの模式図である。図2の薄膜トランジスタと同一構成要素については、同一符号を付し、説明を省略する。

【0029】

ヘテロ接合型薄膜トランジスタを作製する際に、 $In_{1-x}Ga_xAs$ とそれよりもバンドギャップエネルギーの大きな半導体化合物とのヘテロ接合をすることにより、 $In_{1-x}Ga_xAs$ のヘテロ界面付近に2次元電子ガスを形成することができる。例えば、 $In_{1-x}Ga_xAs$ よりもバンドギャップエネルギーの大きな半導体化合物としてAlGaAsがある。図3は、AlGaAs/ $In_{1-x}Ga_xAs$ ヘテロ接合を有した薄膜トランジスタの例を示す。図3において、ヘテロ接合型薄膜トランジスタ20は、ガラス基板1と、ソース電極4と、ドレイン電極5と、 $In_{1-x}Ga_xAs$ 多結晶n型電子走行層16と、AlGaAs多結晶電子供給層17と、ゲート電極18とから構成される。

30

【0030】

$In_{1-x}Ga_xAs$ 多結晶n型電子走行層16は、分子線蒸着法によって、Ga組成xが $0.15 < x < 0.45$ を満たすように $In_{1-x}Ga_xAs$ 多結晶薄膜を堆積させて形成する。さらに、AlGaAs多結晶電子供給層17は、 $In_{1-x}Ga_xAs$ 多結晶薄膜に連続して、分子線蒸着法によって、AlGaAs多結晶薄膜を堆積させて形成する。

40

【0031】

上述したように、Ga組成xが $0.15 < x < 0.45$ を満たす $In_{1-x}Ga_xAs$ 多結晶薄膜の電子移動度は、 $450 \text{ cm}^2 / \text{Vs}$ と大きい。例えば、他のIII-V族化合物多結晶薄膜である $In_{1-x}Ga_xN$ 多結晶薄膜における電子移動度 $20 \text{ cm}^2 / \text{Vs}$ （非特許文献6）よりも大きい。このため、Ga組成xが $0.15 < x < 0.45$ を満たす $In_{1-x}Ga_xAs$ 多結晶薄膜をn型電子走行層に用いることで、例えば、従来のAlGaAs/ $In_{1-x}Ga_xN$ ヘテロ接合薄膜トランジスタ（非特許文献7）より高速動作に優れたヘテロ

50

接合型薄膜トランジスタが作製できる。

【0032】

なお、上述したように、 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶n型電子走行層16及び AlGaAs 多結晶電子供給層17は、分子線蒸着法によって、低い基板温度で形成できることから、ガラス基板1に代えてプラスチック基板を用いても良い。

【0033】

図4は、 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶薄膜をn型の光吸収層として用いた場合の太陽電池の模式図である。

【0034】

図4において、太陽電池30は、プラスチック基板21と、n型用電極24と、n型 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶光吸収層26と、p型 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶光吸収層27と、p型用電極28とから構成される。n型 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶光吸収層26と、p型 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶光吸収層27は、分子線蒸着法によって形成し、n型用電極24とp型用電極28は、公知の真空蒸着法によって形成する。

10

【0035】

図4に示すように、太陽電池30は、一般的な太陽電池と同様に、光が最初に通過する部分にn型層を、次にp型層が配置されている。これは、同じ GaAs であっても、n型層の方がp型層よりも、光吸収が開始されるエネルギー（吸収端エネルギー）が大きくなる傾向があるからである。よって、このような配置にすることで、n型層で吸収することができなかつた低いエネルギーの光（波長の長い光）を、p型層で吸収できる。

20

【0036】

n型 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶光吸収層26は、分子線蒸着法によって、 Ga 組成 x が $0.15 < x < 0.45$ を満たす $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶薄膜を堆積させて形成する。p型 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶光吸収層27は、n型 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶光吸収層26に連続して、分子線蒸着法によって $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶薄膜を堆積させて形成する。p型 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶光吸収層27の Ga 組成は、n型 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶光吸収層26の Ga 組成と同じかそれ以下にする。これは、太陽電池30では、最初にn型層、次にp型層を光が通過する配置であることから、p型層の方がn型層よりも吸収端エネルギーを小さくする必要があるのである。p型層の Ga 組成は、n型層と同様に、 Ga の分子強度線と In の分子強度線との比を変えることで、調整する。

30

【0037】

なお、p型層の半導体化合物は、吸収端エネルギーが InGaAs よりも小さい半導体化合物であれば InGaAs でなくても良く、例えば、 InGaSb や InAsSb でも良い。

【0038】

以上のような $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶薄膜を用いた太陽電池は、例えば、アモルファス Si を用いた従来の太陽電池（非特許文献8）と組み合わせることもできる。この場合、アモルファス Si 太陽電池を最初に光が通過し、次に、 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶薄膜太陽電池を光が通過するように組み合わせる。これにより、従来のアモルファス Si 太陽電池では吸収できなかった、より低エネルギーの光（波長の長い光）を、 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶薄膜の太陽電池で吸収することができ、光から電気への変換効率が向上する。

40

【0039】

従来、多結晶 Si とアモルファス Si を用いたシリコンハイブリッド太陽電池（非特許文献9）が提案されているが、 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶は Si 多結晶よりも吸収端エネルギーが小さいので、 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶とアモルファス Si とを組み合わせた太陽電池の方が、多結晶 Si とアモルファス Si を組み合わせた太陽電池より、光の収集効率が良い。

【0040】

以上のように、本実施の形態1に係る半導体多結晶薄膜によれば、 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 多結晶薄膜において、 Ga 組成 x が $0.15 < x < 0.45$ を満たすようにしたことから、バ

50

ンドギャップ及び電子移動度が大きく、電気伝導性も良いn型のIII-V族化合物半導体多結晶薄膜を得ることができるので、半導体装置、例えば、薄膜トランジスタ、ヘテロ型薄膜トランジスタ、又は太陽電池のn型層の材料として用いることができる。その結果、ガラスやプラスチックなどの安価で加工が容易な基板を用いて、半導体装置を作製することができる。

【0041】

なお、本実施の形態1では、n型層に $In_{1-x}Ga_xAs$ 多結晶薄膜を用いる半導体装置の例として、薄膜トランジスタ、ヘテロ型薄膜トランジスタ、及び太陽電池を挙げたが、本発明はこれに限るものではなく、例えば、ホール素子のn型層や、アバランシェダイオードを用いた固体撮像素子のn型層に、 $In_{1-x}Ga_xAs$ 多結晶薄膜を用いても良い。

10

【産業上の利用可能性】

【0042】

本発明の半導体多結晶薄膜は、薄膜トランジスタ、ヘテロ型薄膜トランジスタ、又は太陽電池などの半導体装置のn型層の材料として有用である。

【図面の簡単な説明】

【0043】

【図1】分子線蒸着法によってガラス基板に、Ga組成を変えて $In_{1-x}Ga_xAs$ 多結晶薄膜を堆積したときの、Ga組成xに対する $In_{1-x}Ga_xAs$ 多結晶薄膜の電子濃度の組成依存性を調べた結果を示す図である。

【図2】本実施の形態1に係る $In_{1-x}Ga_xAs$ 多結晶薄膜をn型チャンネル層として用いた薄膜トランジスタの模式図である。

20

【図3】本実施の形態1に係る $In_{1-x}Ga_xAs$ 多結晶薄膜をn型電子走行層として用いたヘテロ接合型薄膜トランジスタの模式図である。

【図4】本実施の形態1に係る $In_{1-x}Ga_xAs$ 多結晶薄膜をn型光吸収層として用いた太陽電池の模式図である。

【符号の説明】

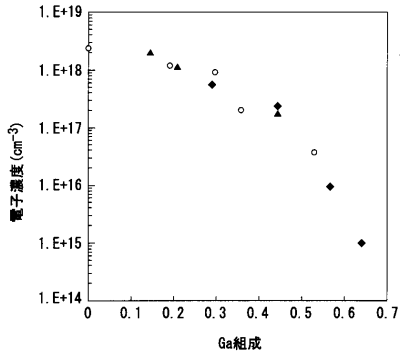
【0044】

- 1 ガラス基板
- 2 ボトムゲート電極
- 3 ボトムゲート絶縁膜
- 4 ソース電極
- 5 ドレイン電極
- 6 $In_{1-x}Ga_xAs$ 多結晶n型チャンネル層
- 7 トップゲート絶縁膜
- 8 トップゲート電極
- 10 薄膜トランジスタ
- 16 $In_{1-x}Ga_xAs$ 多結晶n型電子走行層
- 17 AlGaAs多結晶電子供給層
- 18 ゲート電極
- 20 ヘテロ型薄膜トランジスタ
- 21 プラスチック基板
- 24 n型用電極
- 26 n型 $In_{1-x}Ga_xAs$ 多結晶光吸収層
- 27 p型 $In_{1-x}Ga_xAs$ 多結晶光吸収層
- 28 p型用電極
- 30 太陽電池

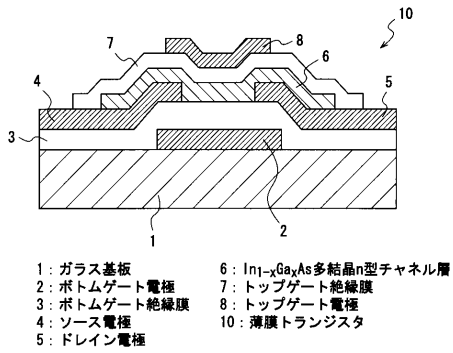
30

40

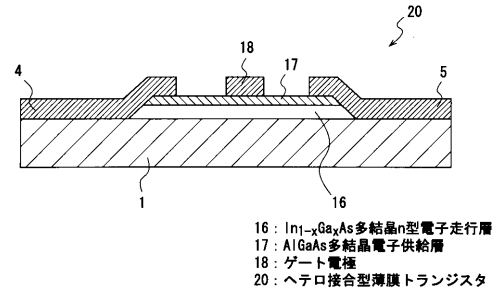
【図1】



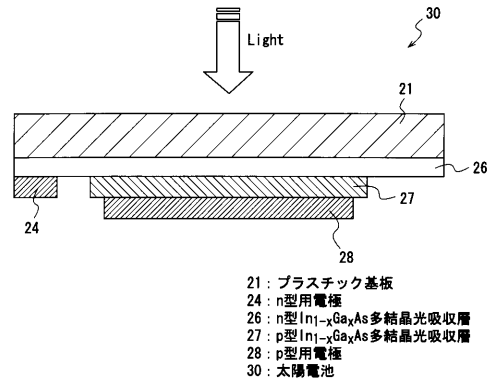
【図2】



【図3】



【図4】



フロントページの続き

(51)Int.Cl. F I

H 0 1 L 29/812 (2006.01)

H 0 1 L 31/04 (2006.01)

(56)参考文献 特開昭60-251666(JP,A)
特開2000-077431(JP,A)
特開平08-078665(JP,A)
特開2002-289887(JP,A)
特開平07-335934(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 21/336

H 0 1 L 29/201

H 0 1 L 29/778

H 0 1 L 29/786

H 0 1 L 31/0296