

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-212846

(P2009-212846A)

(43) 公開日 平成21年9月17日(2009.9.17)

(51) Int.Cl.	F I	テーマコード (参考)
<b>H03K 17/16 (2006.01)</b>	H03K 17/16	G 5J055
<b>H03K 17/04 (2006.01)</b>	H03K 17/04	B
<b>H03K 4/94 (2006.01)</b>	H03K 4/94	

審査請求 未請求 請求項の数 14 O L (全 29 頁)

(21) 出願番号	特願2008-53994 (P2008-53994)	(71) 出願人	000004765 カルソニックカンセイ株式会社 埼玉県さいたま市北区日進町二丁目1917番地
(22) 出願日	平成20年3月4日(2008.3.4)	(71) 出願人	304036743 国立大学法人宇都宮大学 栃木県宇都宮市峰町350番地
		(71) 出願人	504173471 国立大学法人 北海道大学 北海道札幌市北区北8条西5丁目8番地
		(74) 代理人	100119644 弁理士 綾田 正道

最終頁に続く

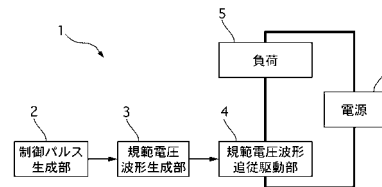
(54) 【発明の名称】 スイッチング回路及び波形最適化方法

(57) 【要約】

【課題】 必要以外の高調波成分を低減することなく、必要な帯域の高調波成分のみを低減することができるスイッチング回路及び折線波形最適化方法を提供すること。

【解決手段】 スイッチング素子M1を駆動して負荷5を動作させるスイッチング回路1において、特定の高調波周波数成分が小さくなる折線波形を出力する規範電圧波形生成部3を備え、負荷5との接続部分で計測されるスイッチング回路1の出力が規範電圧波形生成部3から出力される折線波形となる回路構成にした。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

スイッチング素子を駆動して負荷を作動させるスイッチング回路において、前記負荷との接続部分で計測される前記スイッチング回路の出力を、特定の高調波周波数成分の小さい波形にする出力信号生成手段を備えた、ことを特徴とするスイッチング回路。

## 【請求項 2】

請求項 1 に記載のスイッチング回路において、前記出力信号生成手段は、複数箇所では折れた波形形状である折線波形を出力する折線波形生成手段を備えている、ことを特徴とするスイッチング回路。

10

## 【請求項 3】

請求項 2 に記載のスイッチング回路において、前記折線波形生成手段は、初期値となる折線波形を設定し、高調波成分を小さくする特定の周波数  $\omega_n$  を設定する第 1 処理と、折れ点の値  $X_i$  に対して、離散フーリエ係数  $x_n$  を設定し、 $n$  を次数とし、 $N$  をサンプリング数とし、 $k$  を 0 から増加する変数とし、下記の式

## 【数 1】

20

$$X_n = \frac{1}{N} \sum_{k=0}^{N-1} X_k \exp(j2\pi \frac{nk}{N})$$

に基づいて離散フーリエ変換を行う第 2 処理と、評価関数を  $I$  とし、下記の式

30

## 【数 2】

$$I = \sum_{n=0}^m W_n X_n^2$$

40

に基づいて評価関数  $I$  の演算値を算出する第 3 処理と、評価関数  $I$  の演算値が最小かどうかを判断し、最小ならば、その時点の折線波形を最適波形とし、最小でないならば折れ点を調整し、前記第 2 処理へ戻る第 4 処理と、により評価関数  $I$  の演算値が最小となる折線波形を出力する回路構成とした、ことを特徴とするスイッチング回路。

## 【請求項 4】

請求項 3 に記載のスイッチング回路において、前記折線波形生成手段は、評価関数  $I$  の演算値が最小となる折線波形を、基準電圧を出力する電源と、

50

前記電源の基準電圧によりオンオフを行うトランジスタと  
折線波形の折曲数に合わせて複数組並列状に配置する回路構成とした、  
ことを特徴とするスイッチング回路。

【請求項 5】

請求項 2 に記載のスイッチング回路において、  
前記折線波形生成手段は、  
初期値となる折線波形を設定し、高調波成分を小さくする特定の周波数  $w_n$  を設定する  
第 1 処理と、

折れ点の値  $X_k$  に対して、離散フーリエ係数  $x_n$  を設定し、 $n$  を次数とし、 $N$  をサンプリング数とし、 $k$  を 0 から増加する変数とし、

10

下記の式

【数 3】

$$x_n = \frac{1}{N} \sum_{k=0}^{N-1} X_k \exp(j2\pi \frac{nk}{N})$$

20

に基づいて離散フーリエ変換を行う第 2 処理と、

評価関数を  $I$  とし、

下記の式

【数 4】

$$I = \sum_{n=0}^m W_n X_n^2$$

30

に基づいて評価関数  $I$  の演算値を算出する第 3 処理と、

評価関数  $I$  の演算値が最小かどうかを判断し、最小ならば、その時点の折線波形を最適  
波形とし、最小でないならば折れ点を調整し、前記第 2 処理へ戻る第 4 処理と、

により評価関数  $I$  の演算値が最小となる折線波形の立上り波形部分と立下り波形部分を  
データとして備え、

所定の矩形波と前記立上り波形部分及び前記立下り波形部分を組み合わせて折線波形を  
生成する構成とした、

ことを特徴とするスイッチング回路。

40

【請求項 6】

請求項 3 ~ 請求項 5 のいずれか 1 項に記載のスイッチング回路において、

評価関数  $I$  の演算値が最小となる折線波形は、立上り時は電圧増加方向のみに変化する  
ものであり、立下り時は電圧減少方向のみに変化する波形である、

ことを特徴とするスイッチング回路。

【請求項 7】

請求項 2 ~ 請求項 6 のいずれか 1 項に記載のスイッチング回路において、

前記折線波形生成手段が出力する折線波形は、特定の高調波周波数成分が凹む形状で小  
さくなる部分が設けられていることを特徴とするスイッチング回路。

【請求項 8】

50

請求項 2 ~ 請求項 7 のいずれか 1 項に記載のスイッチング回路において、  
前記折線波形生成手段が出力する折線波形を規範電圧波形として入力し、入力した規範電圧波形に追従した電圧波形を出力する規範電圧波形追従駆動手段を備えた、  
ことを特徴とするスイッチング回路。

【請求項 9】

請求項 8 に記載のスイッチング回路において、  
前記規範電圧波形追従駆動手段は、フィードバック回路構成であり、負荷下流の負荷との接続部分における電圧波形を追従した出力波形にする、  
ことを特徴とするスイッチング回路。

【請求項 10】

請求項 1 に記載のスイッチング回路において、  
前記出力信号生成手段は、  
前記負荷との接続部分で計測される前記スイッチング回路の出力波形が、特定の高調波周波数成分を小さくする折線波形の場合と略同じ周波数特性の出力波形になるよう前記スイッチング素子の駆動波形を出力する素子駆動波形出力手段を備えた、  
ことを特徴とするスイッチング回路。

【請求項 11】

請求項 10 に記載のスイッチング回路において、  
前記折線波形は、  
初期値となる折線波形を設定し、高調波成分を小さくする特定の周波数  $w_n$  を設定する  
第 1 処理と、  
設定された折線波形の場合と略同じ周波数特性の出力波形を得られる前記スイッチング素子の駆動波形を求める第 2 処理と、  
折れ点の値  $X_i$  に対して、離散フーリエ係数  $x_n$  を設定し、 $n$  を次数とし、 $N$  をサンプリング数とし、 $k$  を 0 から増加する変数とし、

下記の式

【数 5】

$$X_n = \frac{1}{N} \sum_{k=0}^{N-1} X_k \exp(j2\pi \frac{nk}{N})$$

に基づいて離散フーリエ変換を行う第 3 処理と、

評価関数を  $I$  とし、

下記の式

【数 6】

$$I = \sum_{n=0}^m W_n X_n^2$$

に基づいて評価関数  $I$  の演算値を算出する第 4 処理と、

評価関数  $I$  の演算値が最小かどうかを判断し、最小ならば、その時点の折線波形を最適波形とし、最小でないならば折れ点を調整し、前記第 2 処理へ戻る第 5 処理と、

により評価関数  $I$  の演算値が最小となる波形とした、  
ことを特徴とするスイッチング回路。

【請求項 1 2】

請求項 1 又は請求項 1 0、もしくは請求項 1 1 に記載のスイッチング回路において、  
前記出力信号生成手段は、  
前記素子駆動波形出力手段と、前記スイッチング素子と、前記素子駆動波形出力手段か  
らの波形を維持し且つ電流を増幅して前記スイッチング素子を駆動する電流増幅手段によ  
り構成されたフィードフォワード回路構成である、  
ことを特徴とするスイッチング回路。

【請求項 1 3】

請求項 1 2 に記載のスイッチング回路において、  
前記出力信号生成手段は、  
前記負荷との接続部分で計測される前記スイッチング回路の出力波形が、特定の高調波  
周波数成分を小さくする折線波形の場合と略同じ周波数特性の出力波形かどうかを判定し  
、  
判定の結果により前記素子駆動波形出力手段の出力波形を変更する変更手段によるフィ  
ードバック回路構成を設けた、  
ことを特徴とするスイッチング回路。

【請求項 1 4】

初期値となる折線波形を設定し、高調波成分を小さくする特定の周波数  $w_n$  を設定する  
第 1 手順と、  
折れ点の値  $X_i$  に対して、離散フーリエ係数  $x_n$  を設定し、 $n$  を次数とし、 $N$  をサンプ  
リング数とし、 $k$  を 0 から増加する変数とし、  
下記の式

【数 7】

$$x_n = \frac{1}{N} \sum_{k=0}^{N-1} X_k \exp(j2\pi \frac{nk}{N})$$

に基づいて離散フーリエ変換を行う第 2 手順と、  
評価関数を  $I$  とし、  
下記の式

【数 8】

$$I = \sum_{n=0}^m W_n X_n^2$$

に基づいて評価関数  $I$  の演算値を算出する第 3 手順と、  
評価関数  $I$  の演算値が最小かどうかを判断し、最小ならば、その時点の折線波形を最適  
波形とし、最小でないならば折れ点を調整し、前記第 2 手順へ戻る第 4 手順と、  
を備え、  
スイッチング回路における折線波形の最適化を行う折線波形最適化方法。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、スイッチング回路及び波形最適化方法の技術分野に属する。

**【背景技術】****【0002】**

従来のスイッチング回路では、電界効果型出力トランジスタのゲート電圧をフィードバックしている（例えば、特許文献1参照。）。

**【0003】**

また、ランプに流れる電流を制御するFETをスイッチング制御する際にランプ駆動電流の立ち上がり、立下り部分が正弦波状となる制御信号を生成してFETに出力しているものもある（例えば、特許文献2参照。）。

**【特許文献1】**特開2005-218068号公報（第2-7頁、全図）

**【特許文献2】**特開2007-13916号公報（第2-13頁、全図）

**【発明の開示】****【発明が解決しようとする課題】****【0004】**

しかしながら、従来にあっては、サイン波の場合は特定の帯域以上を台形波よりも低減する効果はあるが、必要以上の帯域も小さくしてしまう。言い換えると、高調波成分が低下すると波形が鈍る傾向になることから、より低い周波数まで低減を狙うと、立上り及び立下り時間が長くなりスイッチング損失が増加するものであった（トレードオフの関係）。

**【0005】**

本発明は、上記問題点に着目してなされたもので、その目的とするところは、必要以外の高調波成分を低減することなく、必要な帯域の高調波成分のみを低減することができるスイッチング回路及び波形最適化方法を提供することにある。

**【課題を解決するための手段】****【0006】**

上記目的を達成するため、本発明では、スイッチング素子を駆動して負荷を作動させるスイッチング回路において、前記負荷との接続部分で計測される前記スイッチング回路の出力を、特定の高調波周波数成分の小さい波形にする出力信号生成手段を備えた、ことを特徴とする。

**【発明の効果】****【0007】**

よって、本発明にあっては、必要以外の高調波成分を低減することなく、必要な帯域の高調波成分のみを低減することができる。

**【発明を実施するための最良の形態】****【0008】**

以下、本発明のスイッチング回路を実現する実施の形態を、請求項1~9,14に係る発明に対応する実施例1と、請求項1,10~12に係る発明に対応する実施例2と、請求項1,10~13に係る発明に対応する実施例3、実施例4に基づいて説明する。

**【実施例1】****【0009】**

まず、構成を説明する。

図1は実施例1のスイッチング回路のブロック図である。

実施例1のスイッチング回路1は、制御パルス生成部2、規範電圧波形生成部3、規範電圧波形追従駆動部4、負荷5、電源6を主要な構成としている。

制御パルス生成部2は、規範電圧波形追従駆動部4を駆動制御するための波形となる制御パルスを生成し出力する。

規範電圧波形生成部3は、予めノイズと損失が要求される所定の値を満たす入力波形（

10

20

30

40

50

本明細書において規範波形と呼ぶ)を生成し出力する。

規範電圧波形追従駆動部 4 は、入力される規範波形によりオンオフのスイッチングを行う駆動部である。

負荷 5 は、スイッチングによる電圧のオンオフで駆動するものである。

電源 6 は、負荷 5 の駆動のための電源を供給する。

#### 【0010】

実施例 1 のスイッチング回路の規範電圧波形生成部 3 について、さらに詳細に説明する。

図 2 は実施例 1 のスイッチング回路のブロック図である。

実施例 1 のスイッチング回路 1 において、規範電圧波形生成部 3 は、折線波形生成部 3 1 と最適波形記憶部 3 2 を備えている。

折線波形生成部 3 1 は、時間軸に対して複数の電圧ポイントで折曲するようにした立上り波形部分と立下り波形部分を有する折線波形を生成する。この立上り波形部分と立下り波形部分は、最適波形記憶部 3 2 から出力される波形を用いるようにする。

#### 【0011】

最適波形記憶部 3 2 は、立上り記憶部 3 2 1 と立下り記憶部 3 2 2 を備え、予め求められた最適波形を記憶し、折線波形生成部 3 1 へ出力する。

立上り記憶部 3 2 1 は、予め求められた最適波形の立上り波形部分を記憶し、必要に応じて出力する。

立下り記憶部 3 2 2 は、予め求められた最適波形の立下り波形部分を記憶し、必要に応じて出力する。

#### 【0012】

図 3 に示すのは、スイッチング回路 1 の折線波形生成部 3 1 及び最適波形記憶部 3 2 の具体的な回路構造を示す図である。折線波形生成部 3 1 と最適波形記憶部 3 2 は、例えばメモリとデータ処理を行う IC やマイコン等によるものであってもよいが、ここでは、予め最適化された折線波形の立上りを生成する回路例について説明しておく。なお、立下りを同じ折線波形としてもよく、別の折線波形としてもよい。

#### 【0013】

以下折線波形回路 3 1 1 として説明する。

折線波形回路 3 1 1 は、制御パルス生成部 2 からの入力出力ライン上に設けた抵抗 R 1 と、PNP 型で、ベースに電源 V 3 を接続し、エミッタに抵抗 R 2 を介して抵抗 R 1 の下流と接続し、コレクタを接地したトランジスタ Q 1 と、PNP 型で、ベースに電源 V 4 を接続し、エミッタに抵抗 R 3 を介して抵抗 R 1 の下流と接続し、コレクタを接地したトランジスタ Q 2 と、PNP 型で、ベースに電源 V 5 を接続し、エミッタに抵抗 R 4 を介して抵抗 R 1 の下流と接続し、コレクタを接地したトランジスタ Q 3 を備えている。

#### 【0014】

さらに、折線波形回路 3 1 1 は、NPN 型で、ベースに電源 V 6 を接続し、コレクタに電源 V 2 を接続し、エミッタに抵抗 R 5 を介して抵抗 R 1 の下流に接続したトランジスタ Q 4 と、NPN 型で、ベースに電源 V 7 を接続し、コレクタに電源 V 2 を接続し、エミッタに抵抗 R 6 を介して抵抗 R 1 の下流に接続したトランジスタ Q 5 と、NPN 型で、ベースに電源 V 8 を接続し、コレクタに電源 V 2 を接続し、エミッタに抵抗 R 7 を介して抵抗 R 1 の下流に接続したトランジスタ Q 6 を備えている。

#### 【0015】

図 4 に示すのは、スイッチング回路 1 の規範電圧波形追従駆動部 4、負荷 5、電源 6 の回路構成例を示す図である。

規範電圧波形追従駆動部 4 は、抵抗 R 8 ~ R 13、電源 V 9、コンデンサ C 1、トランジスタ Q 7 ~ Q 12、ダイオード D 1、D 2、パワートランジスタ M 1 (スイッチング素子) により構成されており、トランジスタ Q 7、Q 8 とトランジスタ Q 9、Q 10 がカレントミラー回路を構成したフィードバック構成である。

負荷 5 は、モータを想定し、抵抗 R 14、R 15、インダクタンス L 1、パワートラン

10

20

30

40

50

ジスタ M 2 により構成し、電源 6 ( V 1 0 ) に接続する構成である。

【 0 0 1 6 】

作用を説明する。

[最適波形生成処理]

図 5 に示すのは、実施例 1 のスイッチング回路の最適波形記憶部 3 2 の立上り記憶部 3 2 1 及び立下り記憶部 3 2 2 に記憶させているデータを求める処理の流れを示すフローチャートである。言い換えると、折線波形回路 3 1 1 の折線数、折線基準電圧を決める処理の流れを示すフローチャートである。以下に各ステップについて説明する。

【 0 0 1 7 】

ステップ S 1 では、初期値となる折線の用意を行う。この折線の用意では、複数の時間点に対する波形の折曲点の基準電圧を、立上りと立下りにおいて、設定する。また、必要な帯域の高調波成分のみを低減する目的の周波数特性を  $w_n$  として設定する。

【 0 0 1 8 】

ステップ S 2 では、折れ点の値  $X_i$  に対して離散フーリエ係数  $x_n$  を次のように設定する。

【 0 0 1 9 】

【数 9】

$$X_n = \frac{1}{N} \sum_{k=0}^{N-1} X_k \exp(j2\pi \frac{nk}{N})$$

なお、 $n$  は次数であり、 $N$  はサンプリング数である。

つまり、必要周波数を考慮して、 $x_0 \sim x_n$  を求める離散フーリエ変換を実施する。

【 0 0 2 0 】

ステップ S 3 では、評価関数  $I$  を下記のように設定する。

【 0 0 2 1 】

【数 10】

$$I = \sum_{n=0}^m W_n X_n^2$$

このとき、所望の周波数特性は、重み関数  $w_n$  で設定されることになる。

そして、ステップ S 2 で求めた、 $x_0 \sim x_n$  を用いて  $I$  の値を求める。

【 0 0 2 2 】

ステップ S 4 では、値  $I$  が最小かどうかを判断し、最小ならばステップ S 6 へ進み、最小でないならばステップ S 5 へ進む。

【 0 0 2 3 】

ステップ S 5 では、折線波形を初期状態から折れ点を値の大小方向、時間方向に変更するようにして調整する。

【 0 0 2 4 】

ステップ S 6 では、値  $I$  が最小になっているため、その際の折線状態が最適なものであるとする。

10

20

30

40

50



なお、値 I の最小を求める手法としては、ニュートンラプソン法を例として挙げておく。

図 6 に示すのは、立上り時の折線波形の最適化の説明図である。

実施例 1 の上記ステップ S 1 ~ S 6 の処理による折線波形の最適化では、立上り、立下り時間の短さから、図 6 (a) に示すように立上り時には、増加方向のみ、立下り時には、低下方向のみとする。そのため、図 6 (b) に示すように増加方向、低下方向の両方を含む波形としないものとする。

これにより、短い立上り、立下り時間の要求に充分対応できるものにする。

#### 【 0 0 2 5 】

[折線波形回路の動作]

ここで、図 3 に例として示した折線波形回路の動作について、説明しておく。

電源 V 1 からの出力波形（制御パルス生成部 2 からの制御パルス）が 0 V の時は、トランジスタ Q 4 , Q 5 , Q 6 がオンとなり、出力は電源 V 2 の電圧（例えば 5 V）に対して、R 1 対 R 4 , R 5 , R 6 の並行接続の抵抗分圧した値が出力される。この時、Q 1 , Q 2 , Q 3 はオフである。

#### 【 0 0 2 6 】

そして、徐々に電源 V 1 の電圧が上昇すると、トランジスタ Q 6、トランジスタ Q 5、トランジスタ Q 4 の順にオフしていき、波形の立上りの傾斜が急になる。さらに、電源 V 1 の電圧が上昇すると、トランジスタ Q 3、トランジスタ Q 2、トランジスタ Q 1 の順にオンして行くので、波形の傾斜はゆるくなる。これにより、入力される台形波の制御パルスを複数段で線を折った波形にする。

なお、折線波形は、折線を短くして行き、連続的に変化する波形を得たものであってもよい。つまり、各折線が微小長さのものであり、これが多数組み合わせられて折線波形を構成するものであってもよい。

#### 【 0 0 2 7 】

[規範電圧波形追従駆動部の動作について]

ここで、図 4 に示す規範電圧波形追従駆動部 4 の回路例の動作について説明しておく。

規範電圧波形追従駆動部 4 では、カレントミラーの回路構成部分により、入力される折線波形と出力電圧波形を近づけるようにした波形によりパワートランジスタ M 1（スイッチング素子）を駆動することで、規範電圧波形に追従した出力電圧が得られる。

なお、規範電圧波形追従駆動部 4 はフィードバック回路構成となっているため、駆動波形に対して、ほぼそのままの出力波形を得ることができる特性を持つ。

そのため、目標とする周波数成分を低下させる規範電圧波形が入力されれば、負荷 5 の下流（出力電圧測定点 1 5 0）では、ほぼそのままの出力波形を得ることができることになる。

#### 【 0 0 2 8 】

[必要な帯域の高調波成分のみを低減する作用]

図 7 は実施例 1 における規範電圧波形生成部 3 の出力波形と他の波形を比較した波形図である。図 8 は実施例 1 における規範電圧波形生成部 3 の出力波形の立上り部分と他の波形の立上り部分を比較した波形図である。図 9 は実施例 1 における規範電圧波形生成部 3 の出力波形の立下り部分と他の波形の立下り部分を比較した波形図である。

原信号を同じ台形波の制御パルス生成部 2 の出力とし、まず第 1 にサイン波で、立上り時間、立下り時間を  $2 \mu s$  としたものをサイン波 1 0 0 とする。

次にサイン波 1 0 0 に対してサイン波の立上り、立下りの時間を延ばしたサイン波で、（立上り時間、立下り時間を  $4 \mu s$  としたものをサイン波 2 0 0 とする。

さらに、サイン波 1 0 0 と同じ立上り、立下り時間にして、上記ステップ S 1 ~ S 6 により最適化した折線波形を折線波形 3 0 0 とする。

さらに、サイン波 1 0 0 にできるだけ近い波形となるように、台形波を基準に帯域除去フィルタ（ツイン T フィルタ）をかけたものをツイン T フィルタ波形 4 0 0 とする。

#### 【 0 0 2 9 】

10

20

30

40

50

ここで、ツインTフィルタの回路構成例について説明する。図10はツインTフィルタの構成例の回路図である。

ツインTフィルタ7は、信号ラインに直列に設けた抵抗R16及び抵抗R17と、抵抗R16、R17と並行に設けたコンデンサC2及びコンデンサC3と、抵抗R16と抵抗R17の間とグラウンドの間に設けたコンデンサC4と、コンデンサC2及びC3の間とグラウンドの間に設けた抵抗R18とからなる。

ツインTフィルタは、図10に示すような構成となり、いわゆるノッチ周波数近傍の周波数成分の通過を抑制するものである。

#### 【0030】

サイン波100、サイン波200、折線波形300、ツインTフィルタ波形400は、  
図7～図9のようになる。

サイン波100に対して、折線波形300の立上り、立下り時間はあまり変わらないようにできている。ツインTフィルタ波形400では、サイン波100よりもサイン波200に近い立上り、立下り時間となっている。

#### 【0031】

図11は2つのサイン波、折線波形、ツインTノッチフィルタ波形の周波数特性を示すグラフ図である。

実施例1では、例えばAMラジオで使用する1MHzを特定の周波数帯としてノイズの低減を狙ったものである。図11において、サイン波100、サイン波200、折線波形300、ツインTフィルタ波形400を比較した場合、サイン波100の立上り、立下りを  
緩やかにしたサイン波200、折線波形300、ツインTフィルタ波形400のいずれも  
10dB以上のノイズ低減効果を確認できる。

#### 【0032】

図12は2つのサイン波、折線波形、ツインTノッチフィルタ波形の時間軸波形である。

図12において、サイン波100、サイン波200、折線波形300、ツインTフィルタ波形400を比較した場合、サイン波100に対して、折線波形300は、時間軸の変化終了までの時間、つまりスイッチング時間がほとんど変化しない。これは、サイン波100と変わらないよう設定し、最適化したためであり、良好に最適化ができていることが  
確認できる。

サイン波100に対して、サイン波200は立上り、立下り時間を長くしたため、変化終了までの時間、つまりスイッチング時間が長くなっている。

また、サイン波100に対してツインTフィルタ波形400も、変化終了までの時間、つまりスイッチング時間が長くなっている。

#### 【0033】

ここで、スイッチング損失について説明する。

PWM方式により例えばモータなど大きなインダクタンスを駆動する場合、1パルス毎にみると電流の変化はごくわずかであるため、電流一定とみなせる。すなわちスイッチング時の電圧波形の積分値を損失とみなすことができる。

このことを踏まえて、サイン波100、サイン波200、折線波形300、ツインTフィルタ波形400を比較し、サイン波100のスイッチング損失を1とした場合の相対比較結果を以下の表1に示す。

#### 【0034】

10

20

30

40

【表 1】

**損失比較の比較**  
サイン波(2 $\mu$ )のスイッチング損失を1とした場合の相対値

サイン波(2 $\mu$ )	1	← 損失は同じ
サイン波(4 $\mu$ )	2	
接線波	1	
ツインTフィルタ	2以上	

10

表 1 から明らかなように、サイン波 100 に対して、最適化により求めた折線波形 300 は、損失が同じであるのに対して、サイン波 200、ツインTフィルタ波形 400 は損失が 2 倍か 2 倍以上となっている。

【 0 0 3 5】

次に、例として行った 1 MHz のノイズ低減と、スイッチング損失の結果について相対比較した結果を表 2 に示す。

20

【 0 0 3 6】

【表 2】

	1MHzノイズ低減	スイッチング損失
サイン波(2 $\mu$ )	0	1
サイン波(4 $\mu$ )	10dB以上	2
接線波	10dB以上	1
ツインTフィルタ	10dB以上	2以上

30

表 2 から明らかなように、実施例 1 の規範電圧波形生成部 3 から出力され、これが負荷 5 の下流の波形となるようフィードバックされる折線波形では、スイッチング損失を増加させることなく、目的とする特定の周波数成分のノイズを抑制している。なお、他の帯域についてはノイズが増える可能性がある。

【 0 0 3 7】

サイン波は、一般的な台形波に比べて特定の帯域以上の高調波成分を低下できる作用はあるが、必要以外の帯域も小さくしてしまう。言い換えると高調波成分が低下すると波形が鈍るため、より低い周波数まで低下を狙うと、立上り、立下り時間が長くなりスイッチング損失が増加するトレードオフの関係にあることが確認できた。

40

【 0 0 3 8】

さらに言い換えて説明する。

図 1 3 は台形波をサイン波に変更した場合の波形と周波数特性を示す説明グラフ図である。図 1 4 は台形波をサイン波にし、さらに緩やかなサイン波にした場合の波形と周波数特性を示す説明グラフ図である。図 1 5 は台形波を実施例 1 の最適化した折線波形にした場合の波形と周波数特性を示す説明グラフ図である。

【 0 0 3 9】

よく用いられる台形波 5 1 をサイン波 5 2 にすれば、高周波数域でノイズレベルを低下できる(図 1 3 参照)。さらに、サイン波 5 2 を緩やかなサイン波 5 3 にして高調波を低減させようとする、立上り、立下り時間が増加する(図 1 4 参照)。実施例 1 の最適化

50

した折線波形 5 4 では、立上り、立下り時間を変えずに特定周波数帯で台形波 5 1 よりもノイズレベルを低くする（図 1 5 参照）。

【 0 0 4 0 】

[フィルタについて]

原信号の制御パルスを台形波として、このような波形整形を行う場合には、フィルタがよく用いられる。実施例 1 の最適化した折線波形を用いるのに対してフィルタを用いる場合について、以下に説明しておく。

図 1 6 は、説明に用いた負荷 8 の回路構成を示す図である。図 1 7 はフィルタの性質を表わす説明図である。

【 0 0 4 1 】

ここで、負荷 8 がインダクタンス L 2 とダイオード D 1 で表わされるものとし、負荷 8 は上流に電源 9 が電源を供給するよう接続され、下流に駆動のためにスイッチング素子 M 3 が接続される回路構成であるとする。

なお、インダクタンス L 2 はモータのように大きなインダクタンスであるとする。

【 0 0 4 2 】

スイッチング素子 M 3 がオンのとき、すなわちスイッチング素子 M 3 が導通しているときは、出力電圧測定点 1 5 0 は、GND レベルになっており、インダクタンス L 2 の両端に電源電圧 V 1 が掛かり、スイッチング素子 M 3 に掛かる電圧は 0 である。すなわちスイッチング素子 M 1 は電流を通すが電圧が 0 のため、スイッチング素子 M 3 の損失は 0 である。

【 0 0 4 3 】

次に、スイッチング素子 M 3 がオフのときは、スイッチング素子 M 3 がオンの時とは逆となり、スイッチング素子 M 3 の両端には、電圧が発生する。言い換えると、電源 9 の電圧 V 1 1 の電圧 + ダイオード D 1 の順方向電圧降下の分、電圧が発生するが、電流が 0 のため、やはりスイッチング素子 M 3 の損失は 0 である。

【 0 0 4 4 】

次に、スイッチング素子 M 3 がスイッチングをしているときは、スイッチング素子 M 3 の両端には中間的な電圧と、中間的な電流が発生するため損失が生じる。スイッチング素子 M 3 がオンからオフになる時の最後はスイッチング素子 M 3 の出力電圧が電源 9 の電圧 V 1 1 + ダイオード D 1 の順方向の電圧にならないとダイオード D 1 に転流（電流の流れが切り替わる）が起こらないので、スイッチング波形の最後がずると引きずる間は、スイッチング素子 M 3 に損失が出続ける。

ここで、フィルタの性質上、ステップ応答波形が引きずることは避けられないので、折線やサイン波と比較して損失が増加することになる。

【 0 0 4 5 】

このように、実施例 1 のスイッチング回路の規範電圧波形生成部 3 で生成される折線波形は、フィルタを用いるもの、ツイントフィルタを用いるもの、サイン波を用いるものに比較して有利である。

【 0 0 4 6 】

次に、効果を説明する。

実施例 1 のスイッチング回路にあっては、下記に列挙する効果を得ることができる。

【 0 0 4 7 】

(1) スwitchング素子 M 1 を駆動して負荷 5 を作動させるスイッチング回路 1 において、負荷 5 との接続部分で計測されるスイッチング回路 1 の出力を、特定の高調波周波数成分の小さい波形にする規範電圧波形生成部 3 を備えたため、必要以外の高調波成分を低減することなく、必要な帯域の高調波成分のみを低減することができる。

必要な特定の高調波成分のみを低減すると、例えば、AM ラジオノイズ 1 MHz の近傍のみを低減したい場合に非常に有効である。

【 0 0 4 8 】

(2) 上記 (1) において、出力信号の生成は、複数箇所では折れた波形形状である折線波形を

10

20

30

40

50

出力する規範電圧波形生成部 3 を備えている、折れた波形形状を最適なものにすることで、負荷 5 の特定周波数成分を小さくし、ノイズを低減などを行うことができる。

【 0 0 4 9 】

(3)上記(1)及び(2)において、規範電圧波形生成部 3 は、初期値となる折線波形を設定し、高調波成分を小さくする特定の周波数  $w_n$  を設定するステップ S 1 の処理と、折れ点の値  $X_i$  に対して、離散フーリエ係数  $x_n$  を設定し、 $n$  を次数とし、 $N$  をサンプリング数とし、 $k$  を 0 から増加する変数とし、

【 0 0 5 0 】

下記の式

【 0 0 5 1 】

【数 1 1】

$$x_n = \frac{1}{N} \sum_{k=0}^{N-1} X_k \exp(j2\pi \frac{nk}{N})$$

10

に基づいて離散フーリエ変換を行うステップ S 2 の処理と、

【 0 0 5 2 】

評価関数を  $I$  とし、

【 0 0 5 3 】

下記の式

【 0 0 5 4 】

【数 1 2】

$$I = \sum_{n=0}^m W_n X_n^2$$

20

30

に基づいて評価関数  $I$  の演算値を算出するステップ S 3 の処理と、

【 0 0 5 5 】

評価関数  $I$  の演算値が最小かどうかを判断し、最小ならば、その時点の折線波形を最適波形とし、最小でないならば折れ点を調整し、ステップ S 2 の処理へ戻るステップ S 4 ~ S 6 の処理と、により評価関数  $I$  の演算値が最小となる折線波形を出力する回路構成としたため、スイッチング損失を増加させることなく、必要以外の高調波成分を低減することなく、必要な帯域の高調波成分のみを低減することができる。

40

【 0 0 5 6 】

(4)上記(3)において、規範電圧波形生成部 3 は、評価関数  $I$  の演算値が最小となる折線波形を、基準電圧を出力する電源  $V_3 \sim V_8$  と、電源の基準電圧によりオンオフを行うトランジスタ  $Q_1 \sim Q_6$  を折線波形の折曲数に合わせて複数組並列状に配置する回路構成としたため、最適化された折線波形を複数点で波形を折曲させる折線回路により行い、スイッチング損失を増加させることなく、必要以外の高調波成分を低減することなく、必要な帯域の高調波成分のみを低減することができる。

【 0 0 5 7 】

(5)上記(1)又は(2)において、規範電圧波形生成部 3 は、初期値となる折線波形を設定

50

し、高調波成分を小さくする特定の周波数  $w_n$  を設定するステップ S 1 の処理と、折れ点の値  $X_i$  に対して、離散フーリエ係数  $x_n$  を設定し、 $n$  を次数とし、 $N$  をサンプリング数とし、 $k$  を 0 から増加する変数とし、

【 0 0 5 8 】

下記の式

【 0 0 5 9 】

【 数 1 3 】

$$X_n = \frac{1}{N} \sum_{k=0}^{N-1} X_k \exp(j2\pi \frac{nk}{N})$$

10

に基づいて離散フーリエ変換を行うステップ S 2 の処理と、

【 0 0 6 0 】

評価関数を  $I$  とし、

【 0 0 6 1 】

下記の式

【 0 0 6 2 】

【 数 1 4 】

20

$$I = \sum_{n=0}^m W_n X_n^2$$

30

に基づいて評価関数  $I$  の演算値を算出するステップ S 3 の処理と、評価関数  $I$  の演算値が最小かどうかを判断し、最小ならば、その時点の折線波形を最適波形とし、最小でないならば折れ点を調整し、ステップ S 2 の処理へ戻るステップ S 4 ~ S 6 の処理により評価関数  $I$  の演算値が最小となる折線波形の立上り波形部分と立下り波形部分をデータとして立上り記憶部 3 2 1 及び立下り記憶部 3 2 2 に備え、所定の矩形波と立上り波形部分及び立下り波形部分を組み合わせて折線波形を生成する構成としたため、例えば PWM 制御信号のようにデューティ比の異なる波形を常に最適化した波形に容易な処理でできるようにし、スイッチング損失を増加させることなく、必要以外の高調波成分を低減することなく、必要な帯域の高調波成分のみを低減することができる。

【 0 0 6 3 】

40

(6) 上記 (3) ~ (5) において、評価関数  $I$  の演算値が最小となる折線波形は、立上り時は電圧増加方向のみに変化するものであり、立下り時は電圧減少方向のみに変化する波形であるため、短い立上り時間、立下り時間の要求に対応して、回路構成を複雑にしないようにでき、スイッチング損失を増加させることなく、必要以外の高調波成分を低減することなく、必要な帯域の高調波成分のみを低減することができる。

【 0 0 6 4 】

(7) 上記 (1) ~ (6) において、規範電圧波形生成部 3 が出力する折線波形は、特定の高調波周波数成分が凹む形状で小さくなる部分が設けられているため、この凹む部分の周波数特性によって、特定の帯域の高調波近傍を低減することができる。

【 0 0 6 5 】

50

(8)上記(1)～(7)において、規範電圧波形生成部3が出力する折線波形を規範電圧波形として入力し、入力した規範電圧波形に追従した電圧波形を出力する規範電圧波形追従駆動部4を備えたため、出力波形がこの最適化された折線波形となるように負荷を駆動することができる。

【0066】

(9)上記(8)において、規範電圧波形追従駆動部4は、フィードバック回路構成であり、負荷下流の負荷との接続部分における電圧波形を追従した出力波形にするため、負荷下流の負荷との接続部分における電圧波形を、この最適化された折線波形となるようにして、負荷を駆動することができる。

【0067】

(10)初期値となる折線波形を設定し、高調波成分を小さくする特定の周波数 $\omega_n$ を設定するステップS1の手順と、折れ点の値 $X_i$ に対して、離散フーリエ係数 $x_n$ を設定し、 $n$ を次数とし、 $N$ をサンプリング数とし、 $k$ を0から増加する変数とし、

【0068】

下記の式

【0069】

【数15】

$$X_n = \frac{1}{N} \sum_{k=0}^{N-1} X_k \exp(j2\pi \frac{nk}{N})$$

に基づいて離散フーリエ変換を行うステップS2の手順と、評価関数を $I$ とし、

【0070】

下記の式

【0071】

【数16】

$$I = \sum_{n=0}^m W_n X_n^2$$

に基づいて評価関数 $I$ の演算値を算出するステップS3の手順と、評価関数 $I$ の演算値が最小かどうかを判断し、最小ならば、その時点の折線波形を最適波形とし、最小でないならば折れ点を調整し、ステップS2の手順へ戻るステップS4～S6の手順を備え、スイッチング回路における折線波形の最適化を行うため、スイッチング損失を増加させることなく、必要以外の高調波成分を低減することなく、必要な帯域の高調波成分のみを低減することができる。

【実施例2】

【0072】

実施例2は最適化された波形が出力として表れるように、フィードフォワード回路構成により、スイッチングを行う例である。

構成を説明する。

図18は実施例2のスイッチング回路のブロック図である。

10

20

30

40

50

実施例 2 のスイッチング回路 1 は、制御パルス生成部 2、ゲート駆動電圧波形生成部 10、スイッチング素子 M 1 ( パワートランジスタ ) を備え、電源 6 を用いて負荷 5 を駆動する構成である。

ゲート駆動電圧波形生成部 10 は、出力電圧測定点 150 で最適化された波形を得ることができるように、予め最適化されたゲート駆動電圧波形をスイッチング素子 M 1 のゲートへ出力する。

【 0073 】

図 19 は実施例 2 のスイッチング回路の回路構成例を示す回路図である。

図 19 に示すスイッチング回路 1 では、制御パルス生成部 2 とゲート駆動電圧波形生成部 10 を、ゲート駆動電圧波形生成回路 12 と電流増幅回路 13 により構成している。

ゲート駆動電圧波形生成回路 12 は、出力電圧測定点 150 で最適化された波形を得ることができるように、予め最適化されたゲート駆動電圧波形を生成し、出力する。

電流増幅回路 13 は、トランジスタ Q 13 ~ Q 15、抵抗 19 ~ 23 ( 抵抗 20 は可変抵抗 ) によって電源 V 9 を用いて増幅を行うよう構成され、ゲート駆動電圧波形生成回路 12 の電圧波形をそのままに、低出力インピーダンスでゲートを駆動する。

その他構成は実施例 1 と同様であるので、説明を省略する。

【 0074 】

作用を説明する。

[ 出力波形の最適化処理 ]

図 20 に示すのは、実施例 2 のスイッチング回路のゲート駆動電圧波形生成回路 12 の出力波形を得るための出力波形の最適化処理の流れを示すフローチャートで、以下各ステップについて説明する。

以下のステップでは、まず全体のスイッチング回路 1 の回路構成が、実施例 1 と同様に折線波形回路とフィードバック回路による構成と仮定する。そして、フィードバック回路構成では、入力波形と出力電圧測定点 150 における波形が同じ波形を得られることから、以下の処理では出力電圧測定点 150 における波形を最適化する。

なお、図 5 のフローチャートと同様の処理については同じ符号を示し、説明を省略する。

【 0075 】

ステップ S 7 では、ステップ S 1 で設定された折線波形によって得られる出力電圧測定点 150 における電圧波形、スイッチ素子 M 1 ( パワートランジスタ ) のゲート電圧波形を、実験又はシミュレーションにより求める。

【 0076 】

ステップ S 8 では、ステップ S 1 で設定した折線波形の折れ点の値  $X_i$  に対して離散フーリエ係数  $x_n$  を次のように設定する。

【 0077 】

【 数 17 】

$$x_n = \frac{1}{N} \sum_{k=0}^{N-1} X_k \exp(j2\pi \frac{nk}{N})$$

なお、 $n$  は次数であり、 $N$  はサンプリング数である。

つまり、必要周波数を考慮して、 $x_0 \sim x_n$  を求める離散フーリエ変換を実施する。

【 0078 】

[ ゲート駆動電圧波形の最適化 ]

図 20 に示すフローチャートの処理が完了し、出力電圧測定点 150 における波形を最



適化できたならば、その際にステップ S 7 で求めた、ゲート信号波形を抽出する。言い換えると、出力電圧測定点 1 5 0 における波形を最適化した際の折線波形入力の際のフィードバック回路構成におけるゲート信号波形を抽出する。

【 0 0 7 9 】

そして、抽出されたゲート信号波形と同じで出力の低い波形をゲート駆動電圧波形生成回路 1 2 が出力するようにする。それば、例えばゲート駆動電圧波形生成回路 1 2 がマイコン等から出力するようにする場合には、その信号生成に関するデータとなり、ゲート駆動電圧波形生成回路 1 2 が回路により出力するならば、回路構成及び素子の諸元となる。

【 0 0 8 0 】

[ 必要な帯域の高調波成分のみを低減する作用 ]

図 2 1 は実施例 2 における出力電圧測定点における電圧波形及びゲート信号波形を示す波形図である。

実施例 2 では、制御パルス生成部 2、ゲート駆動電圧波形生成部 1 0、スイッチング素子 M 1 が、フィードフォワード回路構成となり、スイッチング素子 M 1 により負荷 5 への駆動をスイッチング制御する。

このフィードフォワード回路構成は、より具体的には例えば図 1 9 に示すゲート駆動電圧波形生成回路 1 2、電流増幅回路 1 3、スイッチング素子 M 1、電源 V 1 9 による構成となる。

【 0 0 8 1 】

ここで、ゲート駆動電圧波形生成部 1 0 又はゲート駆動電圧波形生成回路 1 2 で出力されるスイッチング素子 M 1 のゲートを駆動するゲート信号は、そのゲート信号により負荷 5 が駆動されると、負荷 5 の下流の出力電圧測定点 1 5 0 の波形が、実施例 1 の最適化折線波形と同じになるように予め設定されている (ステップ S 1、S 3 ~ S 8、及びこれを抽出して回路化した図 1 9 に示す回路構成参照)。

【 0 0 8 2 】

そのため、予め設定した目標の周波数特性、つまり特定の帯域の高調波成分を抑制する波形を、スイッチング回路の出力にできる (図 2 1 参照)。

よって、実施例 1 と同様に、特定の周波数成分のノイズが抑制される。

さらに、フィードフォワード回路構成により、制御入力に対しての応答性に優れたスイッチング回路となる。

【 0 0 8 3 】

効果を説明する。実施例 2 のスイッチング回路にあっては、上記 (1) に加えて、以下の効果を有する。

(10) 上記 (1) において、出力信号の生成は、負荷 5 との接続部分 (出力電圧測定点 1 5 0) で計測されるスイッチング回路 1 の出力波形が、特定の周波数成分を小さくする折線波形の場合と略同じ周波数特性の出力波形になるようスイッチング素子 M 1 の駆動波形を出力するゲート駆動電圧波形生成部 1 0 を備えたため、特定の駆動電圧波形によりスイッチング素子 M 1 のゲート駆動を行い、特定の周波数成分を小さくする折線波形の場合と略同じ周波数特性の出力波形を出力電圧測定点 1 5 0 で得るようにして、負荷 5 の特定周波数成分を小さくし、ノイズを低減するなどを行うことができる。

【 0 0 8 4 】

(11) 上記 (10) において、折線波形は、初期値となる折線波形を設定し、高調波成分を小さくする特定の周波数  $w_n$  を設定するステップ S 1 の処理と、設定された折線波形の場合と略同じ周波数特性の出力波形を得られるスイッチング素子 M 1 のゲート駆動波形を求めるステップ S 7 の処理と、折れ点の値  $X_i$  に対して、離散フーリエ係数  $x_n$  を設定し、 $n$  を次数とし、 $N$  をサンプリング数とし、 $k$  を 0 から増加する変数とし、下記の式

【 0 0 8 5 】

10

20

30

40

【数 1 8】

$$X_n = \frac{1}{N} \sum_{k=0}^{N-1} X_k \exp(j2\pi \frac{nk}{N})$$

に基づいて離散フーリエ変換を行うステップ S 8 の処理と、評価関数を I とし、下記の 10

【0 0 8 6】

【数 1 9】

$$I = \sum_{n=0}^m W_n X_n^2$$

20

に基づいて評価関数 I の演算値を算出するステップ S 3 の処理と、評価関数 I の演算値が最小かどうかを判断し、最小ならば、その時点の折線波形を最適波形とし、最小でないならば折れ点を調整し、ステップ S 7 の処理へ戻るステップ S 4 ~ S 6 の処理と、により評価関数 I の演算値が最小となる波形としたため、スイッチング損失を増加させることなく、必要以外の高調波成分を低減することなく、必要な帯域の高調波成分のみを低減することができるスイッチング素子 M 1 のゲート駆動波形を得ることができる。

【0 0 8 7】

(12) 上記 (1) 又は (10)、もしくは (11) において、出力信号の生成は、ゲート駆動電圧波形生成回路 1 2 と、スイッチング素子 M 1 と、ゲート駆動電圧波形生成回路 1 2 からの波形を維持し且つ電流を増幅してスイッチング素子 M 1 を駆動する電流増幅回路 1 3 により構成されたフィードフォワード回路構成であるため、制御入力に対して応答性よくゲート駆動信号を制御することができる。

30

その他作用効果は実施例 1 と同様であるので説明を省略する。

【実施例 3】

【0 0 8 8】

実施例 3 はスイッチング回路の出力信号の生成をフィードフォワード+フィードバック構成にした例である。

構成を説明する。

図 2 2 は実施例 3 のスイッチング回路のブロック図である。

40

実施例 3 のスイッチング回路 1 は、制御パルス生成部 2、ゲート駆動電圧波形生成部 1 4、スイッチング素子 M 1、負荷 5、電源 6、出力電圧検知部 1 6、ノイズレベル判定部 1 5 を備えている。このスイッチング回路 1 は、出力電圧検知部 1 6 からの言わば帰還路によりノイズ判定を行い、ゲート駆動信号を変更するので、実施例 2 のフィードフォワード構成にフィードバック構成を加えたフィードフォワード+フィードバック構成である。

【0 0 8 9】

図 2 3 は実施例 3 のスイッチング回路のさらに具体的なブロック図である。

図 2 3 に示す実施例 3 のスイッチング回路 1 は、制御パルス生成部 2、第 1 ゲート駆動電圧波形生成部 1 7、第 2 ゲート駆動電圧波形生成部 1 8、選択回路 1 9、駆動回路 2 0、スイッチング素子 M 1、負荷 5、電源 6、出力電圧検知部 1 6、バッファ 2 1、帯域通

50

過フィルタ 22 を備えた、フィードフォワード+フィードバック構成である。

【0090】

第1ゲート駆動電圧波形生成部 17 は、予め用意された第1のゲート駆動電圧波形を出力する。

第2ゲート駆動電圧波形生成部 18 は、予め用意された第2にゲート駆動電圧波形を出力する。

ここで、第1のゲート駆動電圧波形と第2のゲート駆動電圧波形は、例えば傾向として、経年変化により特定周波数の高調波の抑制における周波数ズレがあることなどを考慮し、設定されていることが望ましい。

【0091】

選択回路 19 は、現在の特定帯域での信号レベルから、第1ゲート駆動電圧波形生成部 17 と第2ゲート駆動電圧波形生成部 18 のどちらかの出力を選択し、選択した方の信号を出力する。

駆動回路 20 は、選択されたゲート駆動電圧波形により、スイッチング素子 M1 を駆動する。

バッファ 21 は、検出波形を一時的に保持する。

帯域通過フィルタ 22 は、検出波形の高調波周波数の通過を抑制している帯域のみを通過させる。

出力電圧検知部 16 は、負荷 5 の下流で、出力電圧測定点 150 における出力電圧を検出し、検出波形をバッファ 21 へ送る。

その他構成は、実施例 2 と同様であるので説明を省略する。

【0092】

作用を説明する。

[必要な帯域の高調波成分のみを低減する作用]

実施例 3 では、フィードフォワード回路構成により、スイッチング素子 M1 のゲートを駆動する。そしてこのゲート信号は、負荷 5 の下流の出力電圧測定点 150 で測定される出力波形が、実施例 1 の最適化折線波形と同じになるように予め設定されている。

【0093】

そのため、予め設定した目標の周波数特性、つまり特定の帯域の高調波成分を抑制する波形を、スイッチング回路の出力にできる。

よって、実施例 1 と同様に、特定の周波数成分のノイズが抑制される。

さらに、フィードフォワード回路構成により、制御入力に対しての応答性に優れたスイッチング回路となる。

【0094】

さらに実施例 3 では、この出力電圧波形を出力電圧検知部 16 で検知し、バッファ 21 に一時的に保持する。そして、バッファ 21 で保持した出力電圧波形を帯域通過フィルタ 22 に通過させ、高調波周波数成分を抑制する特定周波数成分のみを抽出する。

そして、選択回路 19 において、ノイズレベルについての判断を行う。この判断では、第1ゲート駆動電圧波形生成部 17 からの出力と、第2ゲート駆動電圧波形生成部 18 の出力のどちらが最適であるかを判断する。

例えば、周波数ズレに対して 2 方向に補正を行う傾向を予め持たせた 2 つの出力を用意し、一方を選択した際の特定帯域でのノイズレベルを見て、他方への変更を判断する。

【0095】

そして選択回路 19 は、第1ゲート駆動電圧波形生成部 17 を用いるか、第2ゲート駆動電圧波形生成部 18 を用いるかを選択し、選択した方のゲート信号を駆動回路 20 へ出力する。

駆動回路 20 では、この選択され、出力されたゲート信号によりスイッチング素子 M1 を駆動する。

【0096】

よって、実施例 3 では、出力電圧波形についてフィードバック制御が成されていること

10

20

30

40

50

になる。これによって、経年変化で抑制したい周波数の帯域がズレた場合や、何らかの異常が生じて、抑制したい周波数の帯域のノイズが抑制されなくなった場合に、ゲート信号波形を変更する。よって、良好に特定の周波数の帯域でノイズ抑制を行う。

【0097】

効果を説明する。実施例3のスイッチング回路にあっては、(1)、(10)～(12)に加えて、以下の効果を有する。

(13)上記(12)において、出力信号の生成は、負荷5との接続部分で計測されるスイッチング回路1の出力波形が、特定の高調波周波数成分を小さくする折線波形の場合と略同じ周波数特性の出力波形かどうかを、出力電圧検知部16で検知し特定周波数の帯域通過フィルタ22を通過させた出力電圧波形から判定し、判定結果によりスイッチング素子M1の出力波形を、第1ゲート駆動電圧波形生成部17の出力と第2ゲート駆動電圧波形生成部18の出力のどちらかを選択する選択回路19によるフィードバック回路構成を設けたため、フィードフォワード回路構成によりスイッチング素子M1を駆動し、出力電圧測定点150での出力波形を、特定周波数の高調波を抑制するものにでき、さらにその出力波形が高調波を抑制する周波数にズレ等が生じていないかをフィードバックして、より最適なゲート駆動信号を選択し、良好に特定周波数の高調波を抑制することを維持させることができる。

その他作用効果は実施例2と同様であるので説明を省略する。

【実施例4】

【0098】

実施例4はスイッチング回路の出力信号の生成をフィードフォワード+フィードバック構成にした例である。

構成を説明する。

なお、図22における構成は実施例3と同様となる。

図24は実施例4のスイッチング回路のより具体的なブロック図である。

図24に示す実施例4のスイッチング回路1は、ゲート電圧オフセット回路23、ゲート駆動電圧波形生成部24を備えている。

【0099】

ゲート電圧オフセット回路23は、特定周波数におけるノイズレベルの初期値、あるいはその後を検出したノイズレベルによりゲート駆動波形のオフセット調整を行う。

ゲート駆動電圧波形生成部24は、出力電圧測定点150で測定される出力電圧が、特定の周波数の高調波を抑制する折線波形と略同じとなるゲート信号を出力する。

その他構成は、実施例3と同様であるので説明を省略する。

【0100】

作用を説明する。

[必要な帯域の高調波成分のみを低減する作用]

図25は実施例4におけるゲート信号のオフセットの説明図である。

実施例4では、フィードフォワード回路構成により、スイッチング素子M1のゲートを駆動する。そしてこのゲート信号は、負荷5の下流の出力電圧測定点150で測定される出力波形が、実施例1の最適化折線波形と同じになるように予め設定されている。

【0101】

そのため、予め設定した目標の周波数特性、つまり特定の帯域の高調波成分を抑制する波形を、スイッチング回路の出力にできる。

よって、実施例1と同様に、特定の周波数成分のノイズが抑制される。

さらに、フィードフォワード回路構成により、制御入力に対しての応答性に優れたスイッチング回路となる。

【0102】

さらに実施例4では、この出力電圧波形を出力電圧検知部16で検知し、バッファ21に一時的に保持する。そして、バッファ21で保持した出力電圧波形を帯域通過フィルタ22に通過させ、高調波周波数成分を抑制する特定周波数成分のみを抽出する。

そして、ゲート電圧オフセット回路 23 では、特定帯域におけるノイズレベルに応じて、スイッチ素子 M1 のゲート駆動を行うゲート信号を、オフセットする。例えば、図 25 に示すように、低いレベルのゲート駆動波形 503 から高いレベルのゲート駆動波形 504 に変更するオフセット調整を行う。

#### 【0103】

これにより、例えば経年変化によるゲート信号のオフセットずれを調整し、良好に特定周波数の高調波成分を抑制することが行えるようにする。

よって、実施例 3 では、出力電圧波形についてフィードバック制御が成されていることになる。これによって、経年変化等によりゲート信号がズレていることにより、抑制したい周波数の帯域のノイズの抑制が少なくなった場合に、ゲート信号波形をオフセットする調整を行う。よって、良好に特定の周波数の帯域でノイズ抑制を行う。

また、ゲート信号のオフセット調整は、スイッチング素子 M1 の起動電圧  $V_{th}$  の固体差バラツキを吸収することになり、コストを抑制して性能を良好に発揮することになる。例えば図 25 に示す線 501、線 502 のようなバラツキが生じている場合に、これに合わせて、低いレベルのゲート駆動波形 503 から高いレベルのゲート駆動波形 504 に変更するオフセット調整を行う。

#### 【0104】

効果を説明する。実施例 4 のスイッチング回路にあっては、(1)、(10)～(12)に加えて、以下の効果を有する。

(13) 上記(12)において、出力信号の生成は、負荷 5 との接続部分で計測されるスイッチング回路 1 の出力波形が、特定の高調波周波数成分を小さくする折線波形の場合と略同じ周波数特性の出力波形との差分を、出力電圧検知部 16 で検知し特定周波数の帯域通過フィルタ 22 を通過させた出力電圧波形からゲート駆動電圧波形生成部 24 によるスイッチング素子 M1 への出力波形をゲート電圧オフセット回路 23 でオフセット調整するため、フィードフォワード回路構成によりスイッチング素子 M1 を駆動し、出力電圧測定点 150 での出力波形を、特定周波数の高調波を抑制するものにでき、さらにその出力波形にズレ等が生じていないかをフィードバックして、より最適なゲート駆動信号を選択し、良好に特定周波数の高調波を抑制することを維持させることができる。また、スイッチング素子の起動電圧等のズレを吸収することができる。

その他作用効果は実施例 3 と同様であるので説明を省略する。

#### 【0105】

以上、本発明のスイッチング回路を実施例 1～実施例 4 に基づき説明してきたが、具体的な構成については、これらの実施例に限られるものではなく、特許請求の範囲の各請求項に係る発明の要旨を逸脱しない限り、設計の変更や追加等は許容される。

例えば実施例 1 では、負荷の例としてモータを挙げているが、照明や他の動作装置など、他のものであってもよい。

また例えば、実施例 1 では、基準電圧とトランジスタを複数組としたものを規範電圧波形生成部の折線回路の例として示したが、メモリと IC、マイコン等により最適化波形をデータとして備えて、矩形波と立上り、立下りを加えるようにして波形形成を行うものであってもよい。

#### 【0106】

また例えば、実施例 1 では、制御パルスを台形波としたが、デジタル信号等であってもよい。

また例えば、実施例 1 では、立上りと立下りを最適化するとともに、同じ波形としたが、立上りと立下りの一方のみを最適化してもよい。また、要求によっては、立上りと立下りをそれぞれ別に最適化し、立上りと立下りが異なる波形にしたものであってもよい。

#### 【産業上の利用可能性】

#### 【0107】

本発明のスイッチング回路は、自動車産業、電気機器産業、家電、新エネルギー、産業機器、車両等、電源を必要とするあらゆる産業に利用することができる。

## 【図面の簡単な説明】

【0108】

【図1】実施例1のスイッチング回路のブロック図である。

【図2】実施例1のスイッチング回路のブロック図である。

【図3】スイッチング回路の折線波形生成部及び最適波形記憶部の具体的な回路構成を示す図である。

【図4】スイッチング回路の規範電圧波形追従駆動部、負荷、電源の回路構成例を示す図である。

【図5】実施例1のスイッチング回路の最適波形記憶部の立上り記憶部及び立下り記憶部に記憶させているデータを求める処理の流れを示すフローチャートである。

10

【図6】立上り時の折線波形の最適化の説明図である。

【図7】実施例1における規範電圧波形生成部の出力波形と他の波形を比較した波形図である。

【図8】実施例1における規範電圧波形生成部の出力波形の立上り部分と他の波形の立上り部分を比較した波形図である。

【図9】実施例1における規範電圧波形生成部の出力波形の立下り部分と他の波形の立下り部分を比較した波形図である。

【図10】ツインTフィルタの構成例の回路図である。

【図11】2つのサイン波、折線波形、ツインTノッチフィルタ波形の周波数特性を示すグラフ図である。

20

【図12】2つのサイン波、折線波形、ツインTノッチフィルタ波形の時間軸波形である。

【図13】台形波をサイン波に変更した場合の波形と周波数特性を示す説明グラフ図である。

【図14】台形波をサイン波にし、さらに緩やかなサイン波にした場合の波形と周波数特性を示す説明グラフ図である。

【図15】台形波を実施例1の最適化した折線波形にした場合の波形と周波数特性を示す説明グラフ図である。

【図16】説明に用いた負荷の回路構成を示す図である。

【図17】フィルタの特性を表わす説明図である。

30

【図18】実施例2のスイッチング回路のブロック図である。

【図19】実施例2のスイッチング回路の回路構成例を示す回路図である。

【図20】実施例2のスイッチング回路のゲート駆動電圧波形生成回路12の出力波形を得るための出力波形の最適化処理の流れを示すフローチャートである。

【図21】実施例2における出力電圧測定点における電圧波形及びゲート信号波形を示す波形図である。

【図22】実施例3のスイッチング回路のブロック図である。

【図23】実施例3のスイッチング回路のさらに具体的なブロック図である。

【図24】実施例4のスイッチング回路のより具体的なブロック図である。

【図25】実施例4におけるゲート信号のオフセットの説明図である。

40

## 【符号の説明】

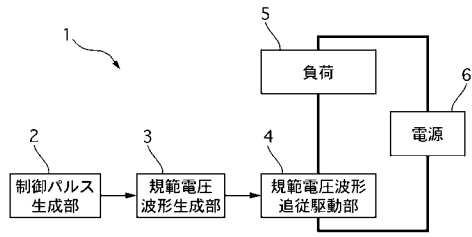
【0109】

- 1 スイッチング回路
- 2 制御パルス生成部
- 3 規範電圧波形生成部
  - 3 1 折線波形生成部
    - 3 1 1 折線波形回路
    - 3 2 最適波形記憶部
      - 3 2 1 立上り記憶部
      - 3 2 2 立下り記憶部

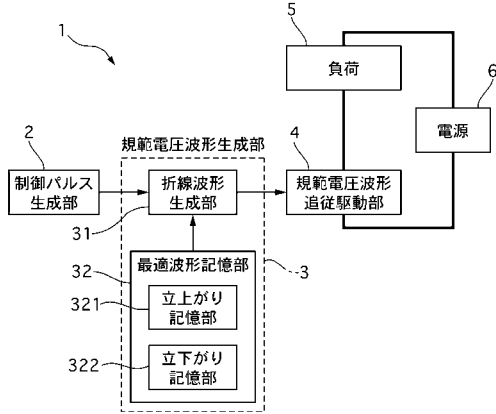
50

4	規範電圧波形追従駆動部	
5	負荷	
6	電源	
7	ツインTフィルタ	
8	負荷	
9	電源	
1 1	ゲート駆動電圧波形生成部	
1 2	ゲート駆動電圧波形生成回路	
1 3	電流増幅回路	
1 4	ゲート駆動電圧波形生成部	10
1 5	ノイズレベル判定部	
1 6	出力電圧検知部	
1 7	第1ゲート駆動電圧波形生成部	
1 8	第2ゲート駆動電圧波形生成部	
1 9	選択回路	
2 0	駆動回路	
2 1	バッファ	
2 2	帯域通過フィルタ	
2 3	ゲート電圧オフセット回路	
2 4	ゲート駆動電圧波形生成部	20
5 1	台形波	
5 2	サイン波	
5 3	(サイン波5 2より緩やかに変化させた)サイン波	
5 4	(実施例1の最適化された)折線波形	
1 0 0	サイン波	
1 5 0	出力電圧測定点	
2 0 0	サイン波	
3 0 0	折線波形	
4 0 0	ツインTフィルタ波形	
5 0 1	線	30
5 0 2	線	
5 0 3	ゲート駆動波形	
5 0 4	ゲート駆動波形	
C 1 ~ C 4	コンデンサ	
D 1 , D 2	ダイオード	
I	評価関数	
L 1 , L 2	インダクタンス	
M 1 ~ M 3	スイッチング素子(パワートランジスタ)	
Q 1 ~ Q 1 2	トランジスタ	
R 1 ~ R 1 8	抵抗	40
V 1 ~ V 9	電源	
$w_n$	狙いの周波数(数1において重み関数となる)	
$X_i$	折れ点	
$x_n$	離散フーリエ係数	

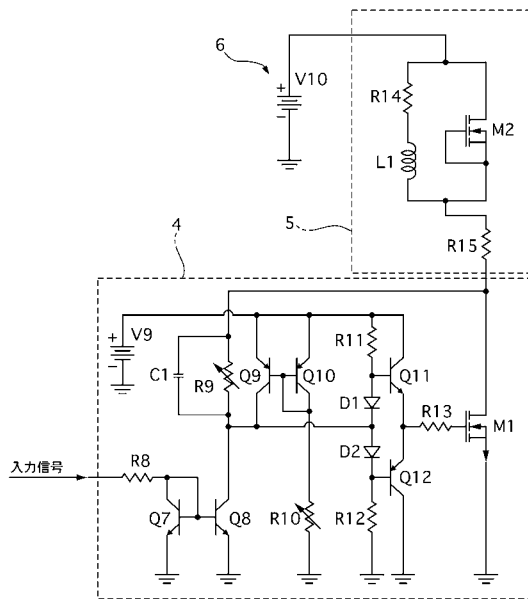
【図1】



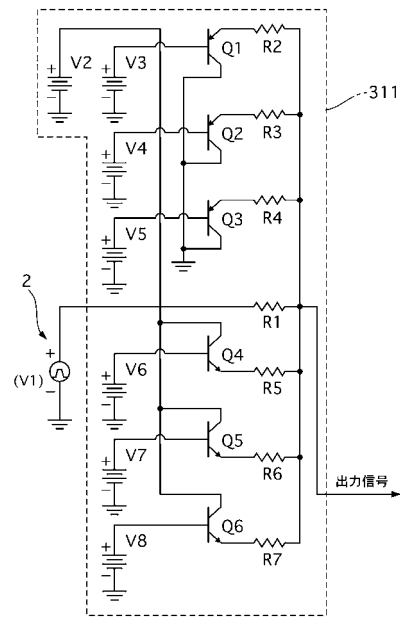
【図2】



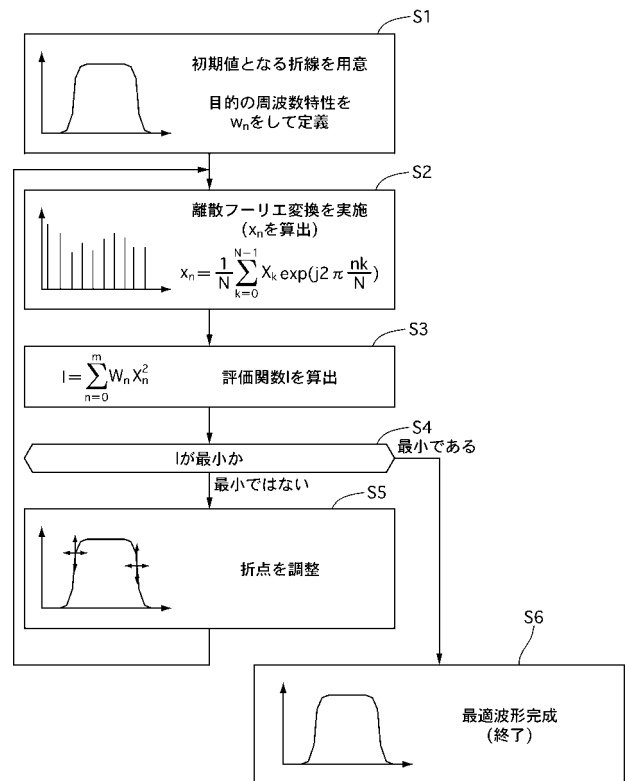
【図4】



【図3】

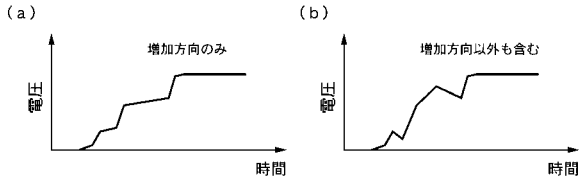


【図5】

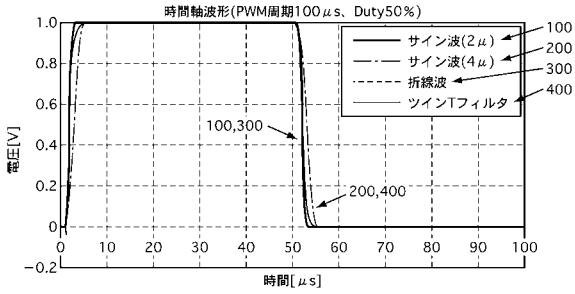




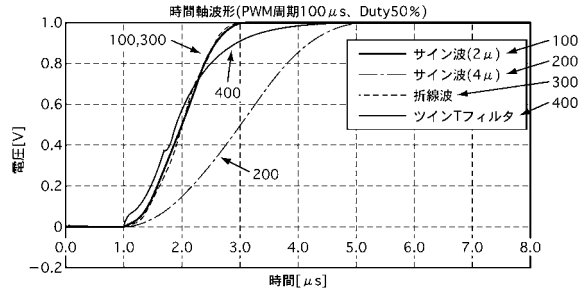
【 図 6 】



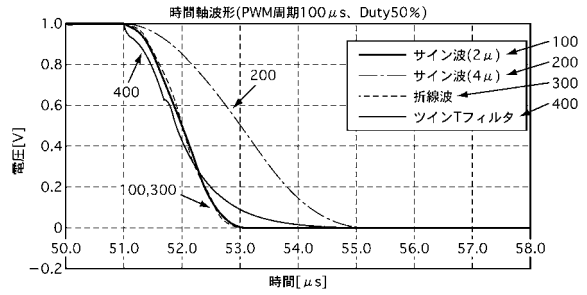
【 図 7 】



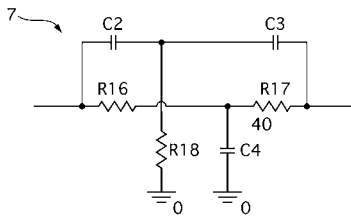
【 図 8 】



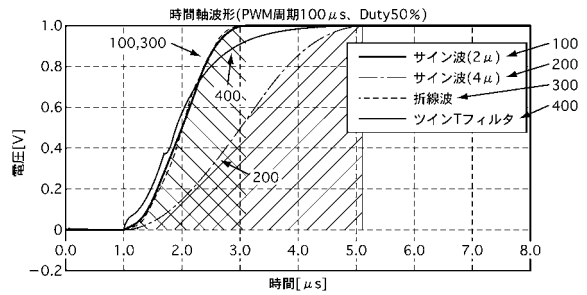
【 図 9 】



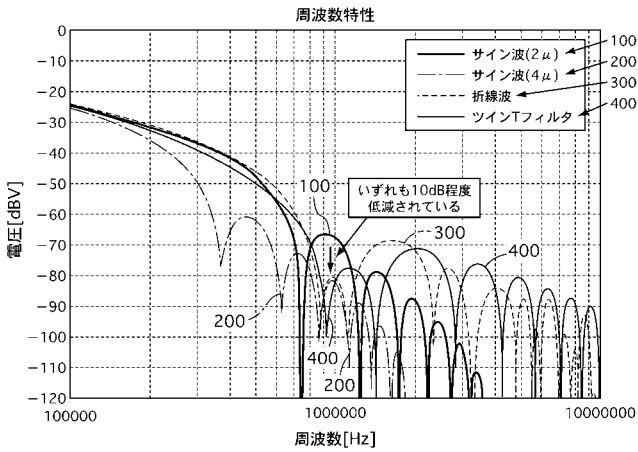
【 図 10 】



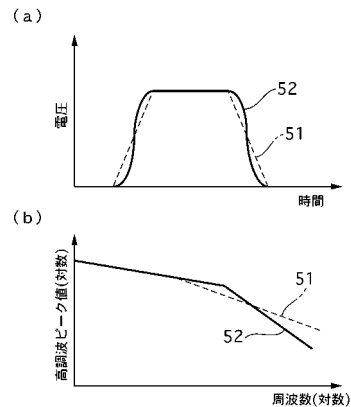
【 図 12 】



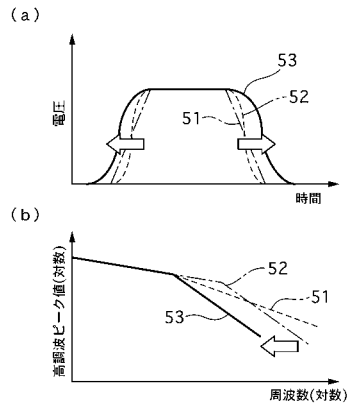
【 図 11 】



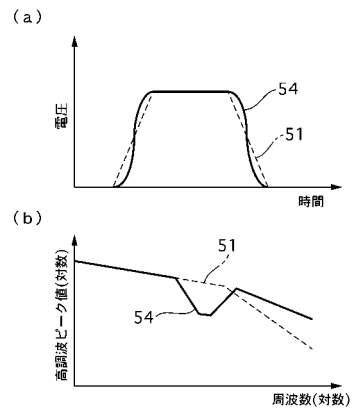
【 図 13 】



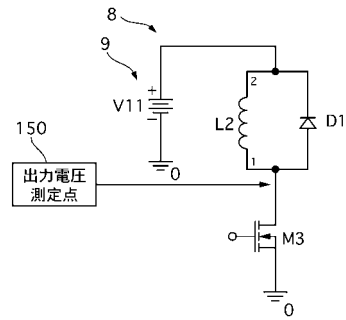
【 図 1 4 】



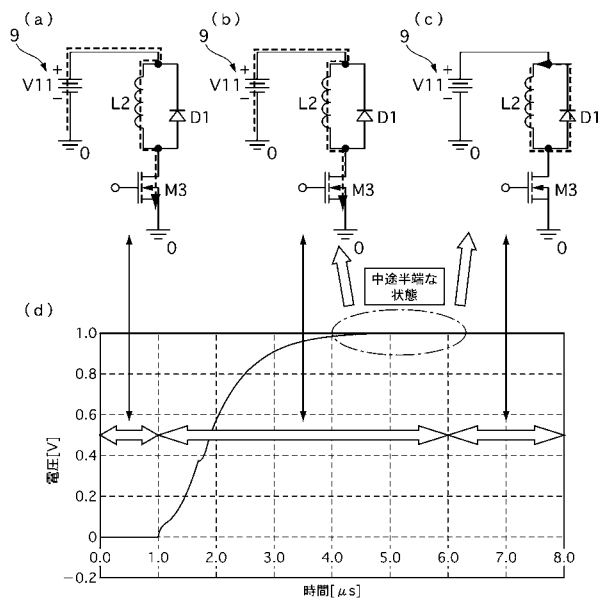
【 図 1 5 】



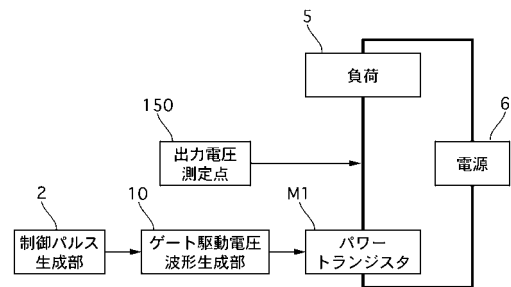
【 図 1 6 】



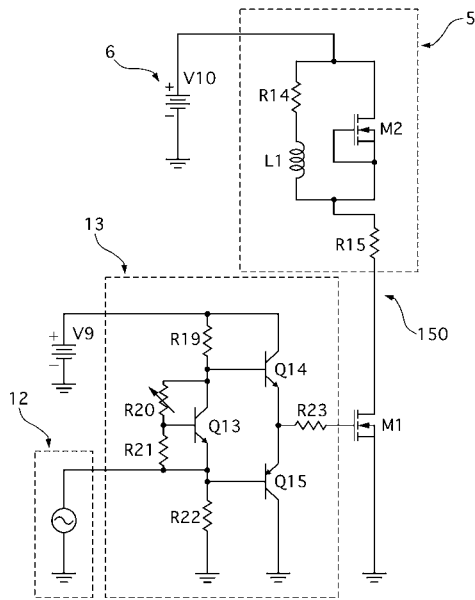
【 図 1 7 】



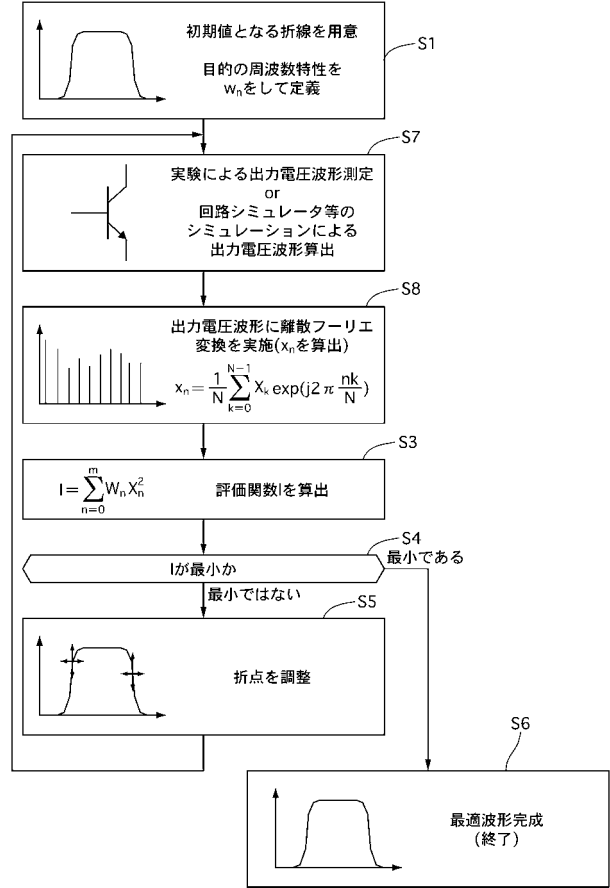
【 図 1 8 】



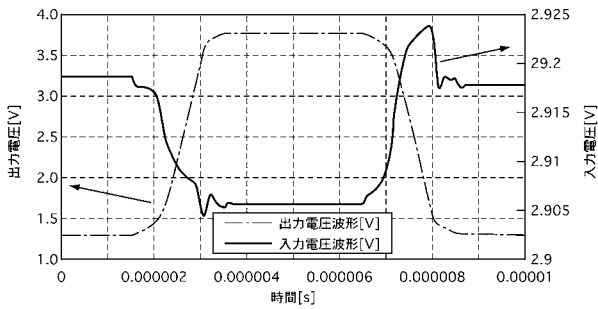
【図19】



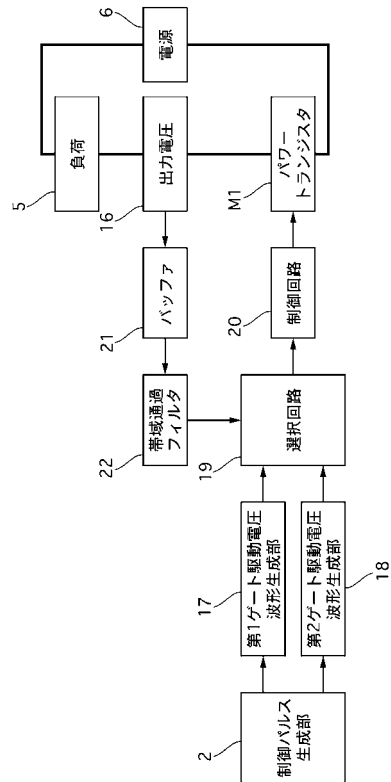
【図20】



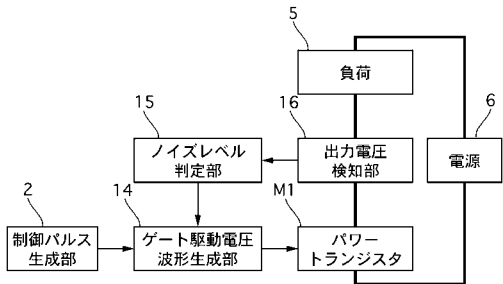
【図21】



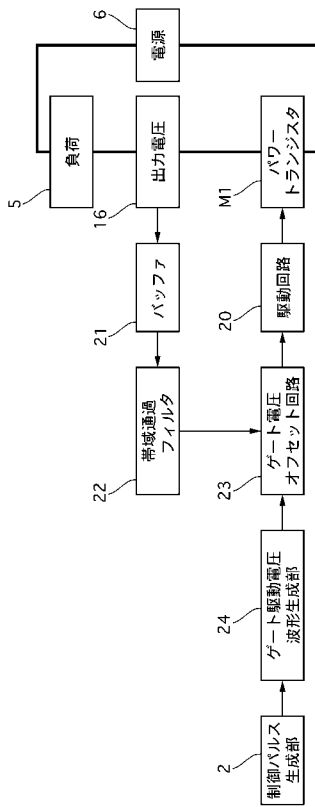
【図23】



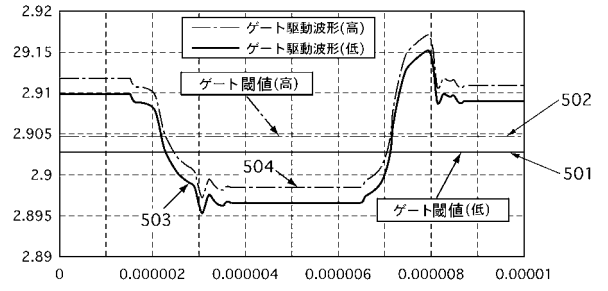
【図22】



【 図 2 4 】



【 図 2 5 】



---

フロントページの続き

(72)発明者 菊地 義行

東京都中野区南台5丁目2番15号

カルソニックカンセイ株式会社内

(72)発明者 小笠原 悟司

北海道札幌市北区北14条西9丁目

国立大学法人北海道大学大学院情

報科学研究科内

(72)発明者 船渡 寛人

栃木県宇都宮市峰町350番地

国立大学法人宇都宮大学内

Fターム(参考) 5J055 AX02 BX16 CX07 DX03 DX58 DX72 DX82 DX83 EX06 EY01

EY17 EZ57 FX05 FX12 FX32 GX01 GX02 GX03