

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5610177号
(P5610177)

(45) 発行日 平成26年10月22日(2014.10.22)

(24) 登録日 平成26年9月12日(2014.9.12)

(51) Int. Cl. F I
B 8 1 B 7/02 (2006.01) B 8 1 B 7/02
H 0 1 L 23/02 (2006.01) H 0 1 L 23/02 J
B 8 1 C 3/00 (2006.01) B 8 1 C 3/00

請求項の数 10 (全 20 頁)

<p>(21) 出願番号 特願2008-179645 (P2008-179645) (22) 出願日 平成20年7月9日(2008.7.9) (65) 公開番号 特開2010-17805 (P2010-17805A) (43) 公開日 平成22年1月28日(2010.1.28) 審査請求日 平成23年6月2日(2011.6.2)</p> <p>前置審査</p>	<p>(73) 特許権者 504157024 国立大学法人東北大学 宮城県仙台市青葉区片平二丁目1番1号 (74) 代理人 100082876 弁理士 平山 一幸 (72) 発明者 田中 秀治 宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内 (72) 発明者 江刺 正喜 宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内</p> <p>審査官 岩瀬 昌治</p>
---	--

最終頁に続く

(54) 【発明の名称】 機能デバイス及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

S i 基板の犠牲層上に形成された S i デバイス層にマイクロマシンを作製する第一の段階と、

上記 S i 基板とほぼ同じ熱膨張率の材料から成るカバー基板の下面に封止用及び接合用の金属パッドを形成する第二の段階と、

内部に集積回路が構成された集積回路基板の上面に接合用及び封止用の金属パッドを形成し、該金属パッド上に金属バンプを形成する第三の段階と、

上記第三の段階で形成された上記金属バンプの上に接合層及び封止部を形成する第四の段階と、

上記第一の段階で作製された上記マイクロマシンを、上記第二の段階で上記金属パッドを形成された上記カバー基板に対して陽極接合によって接合し、上記犠牲層をエッチングして上記 S i 基板を除去する第五の段階と、

上記集積回路基板上に上記カバー基板を載置して、上記封止部を用いて上記集積回路基板と上記カバー基板とを接合し、これら集積回路基板及びカバー基板の間の領域を封止する第六の段階と、

を含んでいることを特徴とする、機能デバイスの製造方法。

【請求項2】

S i 基板の犠牲層上に形成された S i デバイス層にマイクロマシンを作製する第一の段階と、

上記 Si 基板とほぼ同じ熱膨張率の材料から成るカバー基板の下面に封止用及び接合用の金属パッドを形成し、該金属パッド上に接合層及び封止部を形成する第二の段階と、

内部に集積回路が構成された集積回路基板の上面に接合用の金属パッド及び封止用の金属パッドを形成し、該金属パッド上に金属バンプを形成する第三の段階と、

上記第三の段階で形成された金属バンプのうち、上記マイクロマシンと接合する該金属バンプ上に接合層を形成する第四の段階と、

上記第一の段階で作製された上記マイクロマシンを上記第四の段階で接合層を形成された集積回路基板に対して金属接合によって接合し、上記犠牲層をエッチングして上記 Si 基板を除去する第五の段階と、

上記集積回路基板上に上記カバー基板を載置して、上記カバー基板上の封止部を用いて上記集積回路基板と上記カバー基板とを接合し、これら集積回路基板及びカバー基板の間の領域を封止する第六の段階と、

を含んでいることを特徴とする、機能デバイスの製造方法。

【請求項 3】

前記第三の段階で金属パッド上に形成される金属バンプが、前記第六の段階で液相にならない材料で成ることを特徴とする、請求項 1 又は 2 に記載の機能デバイスの製造方法。

【請求項 4】

前記犠牲層は Ge 又は樹脂から成ることを特徴とする、請求項 1 ~ 3 の何れかに記載の機能デバイスの製造方法。

【請求項 5】

前記第六の段階が、真空、不活性ガス及び乾燥ガスの何れかの雰囲気中で行われることを特徴とする、請求項 1 ~ 4 の何れかに記載の機能デバイスの製造方法。

【請求項 6】

前記第一の段階で、前記マイクロマシン作製と同時に、前記集積回路基板と前記カバー基板とを所定の間隔にするためのストッパ部を形成し、

前記第三の段階で、上記集積回路基板上のストッパ部に対応する金属パッド上に金属バンプを形成し、

前記第五の段階で、このストッパ部を上記マイクロマシンと共に、カバー基板の下面に陽極接合によって接合し、

前記第六の段階で、上記ストッパ部を上記集積回路基板上の対応する金属パッドに当接させることを特徴とする、請求項 1、4 又は 5 に記載の機能デバイスの製造方法。

【請求項 7】

前記第二の段階で、前記カバー基板として内部に受動部品を内蔵するセラミック基板を使用して、

前記第六の段階で、前記カバー基板内の受動部品を前記集積回路基板内の集積回路に対して接続することを特徴とする、請求項 1 ~ 5 の何れかに記載の機能デバイスの製造方法。

【請求項 8】

前記第二の段階で、前記カバー基板としてガラス基板を使用して、

前記第五の段階で、前記マイクロマシンを上記ガラス基板に移転することを特徴とする、請求項 2 ~ 5 の何れかに記載のマイクロマシン及び集積回路が一体化されたデバイスの製造方法。

【請求項 9】

前記第二の段階で、前記カバー基板として、上下に貫通する貫通配線を備えたガラス基板を使用して、

前記第六の段階で、前記集積回路基板内の集積回路及びマイクロマシンの取出し電極を、上記貫通配線を介してカバー基板の上面に露出させることを特徴とする、請求項 8 に記載の機能デバイスの製造方法。

【請求項 10】

前記第三の段階で、前記集積回路基板として、上下に貫通する貫通配線を備えた集積回

10

20

30

40

50

路基板を使用して、

前記第六の段階で、前記集積回路基板内の集積回路及びマイクロマシンの取出し電極を、上記貫通配線を介して集積回路基板の下面に露出させることを特徴とする、請求項8に記載の機能デバイスの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、集積回路基板にマイクロマシンを積層した、機能デバイス及びその製造方法に関するものである。

【背景技術】

【0002】

従来、Si基板に大規模集積回路（以下、大規模集積回路をLSIと呼ぶ）を組み込んだ所謂LSI基板に対して、マイクロマシン（以下、MEMS（Micro Electro Mechanical System）と呼ぶ。）を組み込む場合には、表面マイクロマシニングによってLSIとMEMSをSi基板上に同時に作製する方法が知られている。この方法においては、MEMSを構成する多結晶シリコン（Si）のストレス緩和のために、例えば1000以上で30分の高温プロセスのアニール処理が必要である。従って、デザインルールの小さい、例えば1μm程度以下の微細なLSIを集積化することが困難である。

【0003】

多結晶シリコン（Si）を多結晶シリコンゲルマニウム（SiGe）に変更すれば、プロセス温度は400程度まで低くすることができるが、多結晶SiGeの組成制御等が難しい。また、メタライゼーションによる表面マイクロマシニングの場合には、スパッタ金属膜やめっき膜によりMEMSを作製することになるため、振動したとき等の機械的特性が良くない。さらに、パッケージは別に手当する必要がある。また、LSIとMEMSをSi基板上に同時に作製することから、LSI基板の製造を一般的なLSIファンドリに委託することができないことが多い。さらに、LSIの直上にMEMSを構成することができないので、Si基板の面積効率が低くなってしまふ。

【0004】

これに対して、SOI（Silicon On Insulator）基板の一部にLSIを形成しておき、集積回路が形成されていない領域に、RIEや薄膜堆積等の低温プロセスによりMEMSを作製する方法も知られている。この方法においては、MEMSの材料として機械的特性に優れる単結晶Siを利用できるが、同様にLSIの直上にMEMSを構成することができないので、Si基板の面積効率が低くなってしまふ。従って、高価な最先端LSIに適用することは、コストの観点から困難である。また、MEMSの加工は、LSIを損傷させないものに限定されてしまふ。さらに、この場合も、パッケージは別に手当する必要がある。

【0005】

また、LSI基板に犠牲層となるSi酸化膜（SiO₂）又はスピノングラスを介して単結晶シリコンを貼り合わせて、MEMSを作製する方法も知られている。この方法においては、MEMSの加工は、同様にLSIを損傷させないものに限定されてしまふと共に、LSI基板又はMEMSに配設されているSiO₂が、上記犠牲層のSiO₂等のエッチングの際に損傷するおそれがあり、接合時の歩留まりの点で不利であり、さらにパッケージは別に手当する必要がある。

【0006】

さらに、SiウェハにMEMSを埋め込んで、その上にLSIを作製する方法も知られている。この方法においては、MEMSを埋め込むために成長させたSiは、MEMS上ではLSIに適さない多結晶になるので、同様にLSIの直上にMEMSを構成することができない。したがって、Si基板の面積効率が低くなってしまふ、高価な最先端LSIに適用することは、コストの観点から困難である。また、Siウェハに埋め込めるMEM

10

20

30

40

50

Sは材料や作製工程に制約が多い。

【0007】

このようにして、何れの方法においても、特に最先端LSIと高性能MEMSの組合せにおいて、LSIとMEMSのプロセス整合性を考慮する必要があるので、作製できるMEMSが限定されてしまう。例えば、PZT等の高温プロセスを必要とするMEMSを利用することはできず、また二種以上のMEMSの集積化にも対応することができない。したがって、このようなMEMSは、チップレベルでの集積化及びパッケージングが一般的であり、そのためデバイスの小型化に限界があり、寄生容量、寄生抵抗、寄生インダクタンス等のために、高性能化にも限界がある。

【0008】

ところで、基板にインダクタ、抵抗、コンデンサ等の受動部品を組み込んだ所謂LTCC(Low Temperature Cofired Ceramic)基板が知られている。しかしながら、このようなLTCC基板とLSI基板及びMEMSとの集積化は、現在のところ試みられていない。

【0009】

これに対して、特許文献1には、少なくとも一つのMEMS及び少なくとも一つのゲルマニウムパターン層を含む第一のSi基板と、少なくとも一つのアルミニウム層及び一つの電気接点を含む第二のSi基板と、を備えており、ゲルマニウム層がアルミニウム層に接合されて、強い電氣的及び機械的接触を生ずることを特徴とする、ウェハ構造体が開示されている。

【0010】

特許文献2には、MEMSをマイクロマシンチップに対してSLID(Solid Liquid Interdiffusion)接合によって貼付け、次に蓋をMEMSチップにSLID接合によって貼付けることで構成されたMEMSベースデバイスが開示されている。

【0011】

【特許文献1】国際公開第2006/101769号パンフレット

【特許文献2】米国特許第6793829号明細書

【発明の開示】

【発明が解決しようとする課題】

【0012】

特許文献1に開示された方法は、上記の表面マイクロマシニングによる集積化方法及びSOI基板を用いた集積化方法の問題点を解決できる。しかしながら、LSIに加えて複数のデバイス、つまり二種類以上のMEMS、あるいはMEMSと受動部品を集積化することが難しい。特に、MEMSと受動部品を集積化する場合、MEMSと受動部品を同時に同一基板に形成する必要があるが、これらのプロセス整合性を考慮する必要があるばかりか、大きなチップ面積が必要になり、小型化やコストの点でも問題がある。

特許文献1によるウェハ構造体においては、MEMSと同時に形成した受動部品をCMOS基板に集積化することは可能であるが、MEMS基板或いは隣接するLSI基板によって寄生容量が発生することになるので、高周波特性が損なわれてしまう。

さらに、貫通配線を介してLSI及びMEMSの取出し電極をチップ表面に露出させ、半田リフローによる表面実装に対応する場合、これに関して具体的な方法は文献1には説明されていないが、構造上、貫通電極をMEMSと同時に同一基板に作製する必要があるが、これらのプロセス整合性を考慮する必要があるばかりか、配線と基板との間に生じる寄生容量が問題になる。

【0013】

特許文献2によるMEMSベースデバイスにおいては、SLID接合が一旦接合すると同じ接合温度では再融解しない特徴を利用しているが、MEMSチップに関する詳細な説明がなく、LSI基板を想定したものではない。従って、本発明とは目的、構成及び効果が異なる。仮にLSI基板に適用したとしても、特許文献1と同様の問題が起こる。

10

20

30

40

50

【 0 0 1 4 】

本発明は、上記課題に鑑み、ウェハレベルで集積回路基板及びマイクロマシン、さらにはカバーとなるL T C C基板等を集積化することができるようにした、機能デバイス及びその製造方法を提供することを目的としている。

【課題を解決するための手段】

【 0 0 1 5 】

上記目的を達成するため、本発明の機能デバイスは、導体基板の表面に構成された集積回路からなる集積回路基板と、集積回路基板と間隙を介して設けられ、半導体基板とほぼ同じ熱膨張率の材料からなるカバー基板と、集積回路基板とカバー基板との間隙を封止する周状の封止部と、集積回路基板とカバー基板との間に配設され、かつ封止部内に収容されて集積回路基板及び/又はカバー基板に電氣的に接続されるマイクロマシンと、カバー基板又は集積回路基板の何れかに配設されて実装用の取出し電極となる金属パッドと、を備え、カバー基板は、セラミック基板又はガラス基板からなり、マイクロマシンは、カバー基板及び集積回路基板とは独立して形成されており、カバー基板の集積回路基板に対向する表面に機械的に接合されていることを特徴とする。

10

本発明の別の機能デバイスは、半導体基板の表面に構成された集積回路からなる集積回路基板と、集積回路基板と間隙を介して設けられ、半導体基板とほぼ同じ熱膨張率の材料からなるカバー基板と、集積回路基板とカバー基板との間隙を封止する周状の封止部と、集積回路基板とカバー基板との間に配設され、かつ封止部に収容されて集積回路基板及び/又はカバー基板に電氣的に接続されるマイクロマシンと、カバー基板又は集積回路基板の何れかに配設されて実装用の取出し電極となる金属パッドと、を備え、カバー基板は、セラミック基板又はガラス基板からなり、マイクロマシンは、カバー基板及び集積回路基板とは独立して形成されており、集積回路基板に機械的に接合されていることを特徴とする。

20

上記構成において、マイクロマシンは、好ましくは、カバー基板に陽極接合又は金属接合により接合されている。

マイクロマシンは、好ましくは、集積回路基板に金属接合により接合されている。

実装用の金属パッドは、好ましくは、カバー基板又は半導体基板に配設される貫通配線に接続される。

上記第一の構成によれば、集積回路基板及びマイクロマシンは、それぞれ独立して最適化して作製可能である。即ち、集積回路基板及びマイクロマシンは、それぞれファンドリに委託して作製することができる。

30

従って、マイクロマシンは、集積回路基板の作製工程を考慮せずに、例えば高温処理も可能であるので、P Z T等の材料を使用したマイクロマシンを作製することも可能である。

【 0 0 1 6 】

集積回路基板、マイクロマシン及びカバー基板をウェハレベルで一体化して作製することが可能であると共に、集積回路基板内の集積回路の直上にマイクロマシンを配置することが可能であるので、面積効率が向上し、小型のチップサイズパッケージを構成することが可能である。

40

さらに、カバー基板がS i基板とほぼ同じ低熱膨張率の材料から構成されているので、集積回路基板に対してカバー基板を接合したとき、熱膨張率の差に基づいて熱変化でデバイス全体が反ったり、カバー基板が集積回路基板から剥離するようなことがなく、デバイスの信頼性が向上する。

特に、マイクロマシンが陽極接合により集積回路基板又はカバー基板に対して接合される場合には、集積回路基板又はカバー基板に対する電極間距離が高精度で設定され得るので、マイクロマシンとして静電キャパシタや静電スイッチ等に適している。

【 0 0 1 7 】

上記構成において、好ましくは、集積回路基板の表面に設けられた周状の封止用金属パッドと封止用金属パッドに対応してカバー基板に設けられた周状の封止用金属パッドとが

50

、封止用金属パッドの何れか一方又は双方に設けられた封止部を介して接続されている。

上記構成によれば、集積回路基板及びカバー基板により画成される内部空間が、例えば真空中に保持され、又は不活性ガスで満たされることで、この内部空間内に配置されるマイクロマシンが、内部の湿気等によって化学変化を起こしたり、吸着したりすることがなく、確実に動作することが可能である。

【0018】

上記構成において、好ましくは、集積回路基板が、その表面に前記集積回路からの取出し電極用の金属パッドを備えており、カバー基板が内部に受動部品を内蔵し、マイクロマシンが接合したセラミック基板であって、セラミック基板の表面には受動部品とマイクロマシンとを接合するための金属パッドとが配設され、カバー基板の金属パッドと集積回路基板の金属パッドとが、金属パッドの何れか一方又は双方に設けられた金属バンプを介して接合されている。

10

上記構成によれば、集積回路基板、マイクロマシン及びカバー基板がそれぞれ独立して作製された後に一体化されるので、集積回路、マイクロマシン及び受動部品を備えたデバイスを作製することができる。さらに、これら三つの要素、つまり、集積回路基板、マイクロマシン及びカバー基板は積層されているので、面積効率を高くすることができる。

【0019】

上記構成において、好ましくは、前記集積回路基板と前記カバー基板とを所定の間隔にするために、集積回路基板又はカバー基板が、対向する基板表面側へ突出したストッパ部を備えており、ストッパ部の存在により、マイクロマシンがカバー基板又は集積回路基板の表面に接触しないように接合される。

20

カバー基板がガラス基板であって、マイクロマシンがガラス基板に対して接合されていてもよい。

上記構成によれば、集積回路基板とカバー基板の接合の際に、これらの基板の間隙が所定値以上に保持されるので、マイクロマシンの動作空間が確保され、マイクロマシンが確実に動作可能である。

【0020】

上記目的を達成するため、本発明の機能デバイスの製造方法は、Si基板の犠牲層上に形成されたSiデバイス層にマイクロマシンを作製する第一の段階と、Si基板とほぼ同じ熱膨張率の材料から成るカバー基板の下面に、封止用及び接合用の金属パッドを形成する第二の段階と、内部に集積回路が構成された集積回路基板の上面に、接合用及び封止用の金属パッドを形成し、金属パッド上に金属バンプを形成する第三の段階と、第三の段階で形成された金属バンプの上に接合層及び封止部を形成する第四の段階と、第一の段階で作製されたマイクロマシンを、第二の段階で金属パッドを形成されたカバー基板に対して陽極接合により接合し、犠牲層をエッチングしてSi基板を除去する第五の段階と、集積回路基板の上にカバー基板を載置して、封止部を用いて集積回路基板と上記カバー基板を接合し、これら集積回路基板及びカバー基板の間の領域を封止する第六の段階と、を含んでいることを特徴とする。

30

【0021】

本発明の機能デバイスの別の製造方法は、Si基板の犠牲層上に形成されたSiデバイス層にマイクロマシンを作製する第一の段階と、Si基板とほぼ同じ熱膨張率の材料から成るカバー基板の下面に、封止用及び接合用の金属パッドを形成し、金属パッドの上に接合層及び封止部を形成する第二の段階と、内部に集積回路が構成された集積回路基板の上面に、接合用の金属パッド及び封止用の金属パッドを形成し、金属パッド上に金属バンプを形成する第三の段階と、第三の段階で形成された金属バンプのうち、マイクロマシンと接合する金属バンプの上に接合層を形成する第四の段階と、第一の段階で作製されたマイクロマシンを、第四の段階で接合層を形成された集積回路基板に対して金属接合により接合し、犠牲層をエッチングしてSi基板を除去する第五の段階と、集積回路基板の上にカバー基板を載置して、カバー基板上の封止部を用いて集積回路基板とカバー基板とを接合し、これら集積回路基板及びカバー基板の間の領域を封止する第六の段階と、を含んでい

40

50

ることを特徴とする。

本発明の機能デバイスの別の製造方法において、好ましくは、前記第三の段階で金属パッド上に形成される金属バンプが、前記第六の段階で液相にならない材料で成る。

【0022】

上記構成において、犠牲層は、好ましくは、Ge又は樹脂からなる。第六の段階が、好ましくは、真空、不活性ガス及び乾燥ガスの何れかの雰囲気中で行われる。

【0023】

上記構成において、好ましくは、第一の段階で、マイクロマシン作製と同時に、前記集積回路基板と前記カバー基板とを所定の間隔にするためのストッパ部を形成し、第三の段階で、集積回路基板上のストッパ部に対応する金属パッド上に金属バンプを形成し、第五の段階で、このストッパ部をマイクロマシンと共に、カバー基板の下面に陽極接合によって接合し、第六の段階で、ストッパ部を集積回路基板上の対応する金属パッドに当接させる。

10

【0024】

上記構成において、好ましくは、第二の段階で、カバー基板として内部に受動部品を内蔵するセラミック基板を使用して、第六の段階で、カバー基板内の受動部品を集積回路基板内の集積回路に対して接続する。

【0025】

上記構成において、好ましくは、第二の段階で、カバー基板としてガラス基板を使用して、第五の段階で、マイクロマシンをガラス基板に移転する。

20

【0026】

上記構成において、好ましくは、第二の段階で、カバー基板として、上下に貫通する貫通配線を備えたガラス基板を使用して、第六の段階で、集積回路基板内の集積回路及びマイクロマシンの取出し電極を、貫通配線を介してカバー基板の上面に露出させる。

【0027】

上記構成において、好ましくは、第三の段階で、集積回路基板として、上下に貫通する貫通配線を備えた集積回路基板を使用して、第六の段階で、集積回路基板内の集積回路及びマイクロマシンの取出し電極を、貫通配線を介して集積回路基板の下面に露出させる。

【0028】

上記構成によれば、機能デバイスを、集積回路基板、マイクロマシン及びカバー基板をそれぞれ独立して最適化して作製することができる。

30

【発明の効果】

【0029】

本発明によれば、ウェハレベルで集積回路基板及びマイクロマシン、さらには受動回路をも内蔵できるカバー基板を積層して集積化することができるようにした、機能デバイスを構成することが可能である。

【発明を実施するための最良の形態】

【0030】

以下、図面に示した実施形態に基づいて本発明を詳細に説明する。

(第1の実施形態)

40

図1は、本発明による機能デバイス10の第1の実施形態を示している。

図1において、機能デバイス10は、集積回路が配設されている集積回路基板(以下、LSI基板と呼ぶ)11と、LSI基板11を覆うカバー基板13と、LSI基板11とカバー基板13とを接合する周状の封止部14と、LSI基板11とカバー基板13との間に配設され、LSI基板11とカバー基板13の何れかに電氣的に接続されるマイクロマシン12と、を備えており、封止部14によって少なくともマイクロマシン12が封止されている。

【0031】

LSI基板11は、公知の構成であって、半導体基板の表面に構成された集積回路(以下、LSIと呼ぶ)を備えている。即ち、LSI基板11は、例えば多層の配線層と、こ

50

これらの配線層中あるいは配線層間に構成された各種素子と、を含んでいる。さらに、LSI基板11は、その上面に、LSIからの取出し電極としての金属パッド11a、間隙調整用の金属パッド11c及び封止のための周状の金属パッド11bを備えている。金属パッド11a、11c上には、さらに表面にめっき等により金属バンプ11d、11fが形成されている。封止用の周状の金属パッド11b上には、表面にめっき等により周状の金属バンプ11eが形成されている。ここで、金属パッド11bは、LSI基板11の表面においてその輪郭に沿って設けられて周状に形成されており、例えばLSI基板11が四角形であれば金属パッド11bはLSI基板11の周縁に沿って矩形の枠型に形成される。

【0032】

ここで、本発明のLSI基板11は、半導体の種類、集積規模や最小加工寸法を問わない。つまり、マイクロマシン12と組み合わせて使用することができる機能を有する集積回路であれば、如何なる集積回路でもよい。

【0033】

MEMS12は、図示の場合、静電可変キャパシタであって、デバイス層12aの凹陥部12b内に形成された二つの電極12c、12dから構成されており、後述するように作製される。

【0034】

MEMS12は、後述するカバー基板13の下面に対して陽極接合によってカバー基板と接合されており、カバー基板13の下面に設けられた対応する金属パッド13eに対して、電極12c、12dが接合され、機械的に固定されると共に、電氣的に接続される。

【0035】

ここで、MEMS12は、シリコン(Si)等からなる基板上に形成された後、カバー基板13に対して移転(トランスファとも呼ぶ)される。後述するMEMS用基板を用い、そのSi基板上にMEMS12となるデバイス層12aが形成される際に、同時にストップ部12eをSi基板上に形成してもよい。このストップ部12eは、MEMS12のカバー基板13へのトランスファの際に、同様にカバー基板13の下面に対して陽極接合によりトランスファされる。

【0036】

カバー基板13は、Si基板とほぼ同じ熱膨張率の材料から成る基板である。カバー基板13には、セラミック基板、ガラス基板等を使用することができる。特に、低熱膨張率の低温焼成セラミック基板(Low Temperature Cofired Ceramics、以下、LTCC基板と呼ぶ)を用いることができる。具体的には、LTCC基板13は、陽極接合可能な低熱膨張率基板、即ちSi基板とほぼ同じ熱膨張率の材料から成る。LTCC基板13は、基板13aと、基板13a内部に内蔵された縦配線、横配線、それらに接続されたインダクタ13b等の受動部品と、から構成されてもよい。

これにより、LTCC基板13にMEMS12が陽極接合によって、静電隙間が高精度で形成される。

【0037】

さらに、LTCC基板13は、その上面に、実装用の金属パッド13cを備えていると共に、その下面に、LSI基板11との接合用の金属パッド13dとMEMS12との接合用の金属パッド13eと封止のための周状の金属パッド13fとを備えている。

ここで、金属パッド13fは、LTCC基板13の表面(下面)においてその輪郭に沿って設けられて周状に形成されており、例えばLTCC基板13が四角形であれば金属パッド13fはLTCC基板13の周縁に沿って矩形の枠型に形成される。また、金属パッド13fは、LSI基板11の金属パッド11bと対向するように、LTCC基板13の表面(下面)に設けられる。

これにより、LTCC基板13の金属パッド13d及び13fが、LSI基板11の金属パッド11a、11bに対して、それぞれ所謂TLP(Transient Liquid Phase)接合、高温半田接合又は金属拡散接合等の金属接合によって貼り付け

10

20

30

40

50

られ、封止される。具体的には、L S I基板 1 1とL T C C基板 1 3との間隔を一定にした状態でL S I基板 1 1とL T C C基板 1 3との間の空間を気密的にシールするようL S I基板 1 1とL T C C基板 1 3とを接合部 1 4（封止部 1 4とも呼ぶ）を介して連結する。その際、封止作業が真空中、不活性ガス雰囲気中、あるいは乾燥ガス中で行われることによりL S I基板 1 1及びL T C C基板 1 3の間隙が封止され、M E M S 1 2が真空中、不活性ガス中、あるいは乾燥ガス中に配置される。この場合、接合部 1 4を集積回路基板 1 1の外周部に設け、接合部 1 4によって集積回路基板 1 1を封止するようにしてもよい。

【 0 0 3 8 】

具体的には、L S I基板 1 1の周状の金属パンプ 1 1 e上には、金属からなる周状、即ちL S I基板 1 1及びL T C C基板 1 3の外周縁に沿った四角型の棒状の封止部 1 4が形成されており、L S I基板 1 1の金属パンプ 1 1 d上には、L T C C基板 1 3との金属パッド 1 3 dとを接続するための接合層 1 5が形成されている。封止部 1 4及び接合層 1 5は同じ工程で形成することができる。L S I基板 1 1上にL T C C基板 1 3が載置され、加熱により封止部 1 4及び接合層 1 5が液相化した状態で、L T C C基板 1 3がL S I基板 1 1に対して押圧される。その際、L T C C基板 1 3の下面に設けたストッパ部 1 2 eが、L S I基板 1 1上の金属パッド 1 1 c上の金属パンプ 1 1 fに当接することによって、L S I基板 1 1とL T C C基板 1 3との間隙が、所定値以下にはならないように規制される。

【 0 0 3 9 】

本発明の第 1の実施形態に係る機能デバイス 1 0は、以上のように構成されており、図 2及び図 3に示す製造方法によって作製することができる。

図 2及び図 3は、図 1の機能デバイス 1 0の製造方法を順次に示す概略断面図である。

図 2（ A ）において、先ず、M E M S用S i基板 2 1にM E M S 1 2を作製する。M E M S 1 2は、具体的には、後述する図 4及び図 5に示すように、ゲルマニウム（ G e ）層付きS O I基板 2 2と酸化膜付きのS i基板 2 3とを用いて作製される。M E M S用S i基板 2 1は、図示の場合、紙面上方から下方へ向かって、後述するS iデバイス層に形成されたストッパ部 1 2 eを含むM E M S 1 2とG e層 2 2 dとS i O₂層 2 3 bとS i基板 2 3とS i O₂層 2 3 aとからなる積層構造を有している。

ここで、M E M S用S i基板 2 1として、S O I基板単体を使用すると、L T C C基板 1 3にトランスファした後に絶縁層を除去する際にL T C C基板 1 3がエッチングされるおそれがあるので、S O I基板は使用しない。

なお、M E M S用S i基板 2 1の積層構造を、上記各層の間に斜線を入れ、S iデバイス層 / G e / S i O₂ / S i基板 / S i O₂と表記する。

【 0 0 4 0 】

次に、図 2（ B ）に示すように、L T C C基板 1 3を用意して、L T C C基板 1 3の上面に実装用の金属パッド 1 3 cを形成すると共に、下面にM E M S接合用の金属パッド 1 3 e、L S I基板 1 1の接合用の金属パッド 1 3 d及び封止用の金属パッド 1 3 fを形成する。

【 0 0 4 1 】

続いて、図 2（ C ）に示すように、M E M S 1 2を有するM E M S用S i基板 2 1と、L T C C基板 1 3を重ね合わせて、陽極接合によって接合する。これにより、M E M S 1 2の電極 1 2 c、1 2 dがL T C C基板 1 3の金属パッド 1 3 eに接触し、電気的に接続される。この場合、M E M S 1 2は、封止部 1 4を介さずに、直接にL T C C基板 1 3に対して陽極接合により接合されるので、M E M S 1 2とL T C C基板 1 3との間隙、即ち電極 1 2 c、1 2 dと電極パッド 1 3 eとの間の距離を精密に制御することが可能であり、高精度で静電可変キャパシタのような静電デバイスを構成することができる。

ここで、M E M S 1 2とL T C C基板 1 3との接合に、特に接合の際に液相になる封止部 1 4を設けた場合には、上記間隙を精密に制御することは困難である。従って、M E M S 1 2とL T C C基板 1 3との間の電極間距離を高精度に設定する必要があるデバイスの

10

20

30

40

50

場合には、MEMS 12とLTCC基板 13とを陽極接合によって接合することが好ましい。

【0042】

その後、図2(D)に示すように、MEMS用Si基板 21からSi基板 23を除去する。この場合、MEMS用Si基板 21がSiデバイス層/Ge/SiO₂/Si基板/SiO₂から成る場合には、Ge層 22dを過酸化水素(H₂O₂)等のエッチング液で選択的にエッチングすることで、Si基板 23を除去することができる。これにより、MEMS用Si基板 21に作製されたMEMS 12が、LTCC基板 13に移転される。

【0043】

次に、図3(A)に示すようにLSI基板 11を用意して、上面にLSI基板 11からの取出し電極としての金属パッド 11a、封止のための金属パッド 11b及び間隙調整用の金属パッド 11cを形成する。

10

【0044】

続いて、図3(B)に示すように、LSI基板 11上の各金属パッド 11a、11b、11c上に、それぞれめっき、あるいはバリア層が必要な場合には蒸着又はスパッタによって金属バンプ 11d、11e、11fを形成する。

その後、図3(C)に示すように、金属バンプ 11d、11e、11fのうち、接合及び封止用の金属バンプ 11d、11e上に、めっき又はスクリーン印刷等によって封止部 14及び接合層 15を形成する。

【0045】

20

ここで、金属バンプ 11d、11e、11fの材料は、封止部 14及び接合部 15の材料に関連して、後の実装工程で液相にならない材料が使用される。金属バンプ 11d等と封止部 14あるいは接合層 15との組合せとしては、例えば、金属バンプ 11dがNiからなり、封止部 14がAuとInとの合金からなる。この組合せを、金属バンプ 11d | 封止部 14、例えばNi | Au / Inとして表わす。他の金属バンプ 11d等と封止部 14との組合せとしては、Ni | Ag / In、Ni / Pt | Ni / Sn、Ni / Pt | Cu / Sn、Ni / Pt | Au / Sn、Ni / Pt | Ni / Sn等を使用することができる。何れの組合せにおいても、封止部 14及び接合部 15は、Au、Ag、Ni、Cuと低融点金属であるIn、Snとの組合せになっている。封止部 14及び接合部 15は400

以下で液相になるが、一旦液相に成った後、合金を作ると融点が高くなって、400以下では液相にならず、機能デバイス 10の実装の際の半田リフローに耐えられることになる。これをTLP接合と呼ぶ。

30

【0046】

最後に、図3(D)に示すように、LTCC基板 13とLSI基板 11とを例えば400以下の温度で、TLP接合、高温半田接合等の半田リフローに耐えられる接合方法で、接合する。この際、封止部 14及び接合部 15が液相となって、LTCC基板 13がLSI基板 11に対して接近するが、LTCC基板 13側に固定されたストッパ部 12eが、LSI基板 11側の金属バンプ 11fに当接する。従って、LTCC基板 13はLSI基板 11に対して、それ以上は接近することがなく、LSI基板 11とLTCC基板 13との間隙がストッパ部 12eの高さで規制、つまり保持される。

40

これにより、MEMS 12がLSI基板 11の表面に接触することがなく、LSI基板 11に対して所定値以上の間隙を保持して、MEMS 12のための空隙を確保することができる。さらに、LSI基板 11とMEMS 12との間隙を、静電容量検出や静電駆動のために利用することもできる。

【0047】

上記の接合作業は、好ましくは、真空中又は不活性ガス雰囲気中で行われる。これにより、LSI基板 11とLTCC基板 13の間に封止された内部空間が真空になり、又は不活性ガスが満たされる。従って、LSI基板 11とLTCC基板 13の間の内部空間の湿気によって、MEMS 12の少なくとも一部が化学変化したり、吸着したりしてしまうようなことがないので、MEMS 12の機械的及び電氣的な動作が妨げられることがなく、

50

MEMS 12 が円滑に動作することができる。

【0048】

以上で、機能デバイス10が完成する。さらに、図3(D)のSi基板11の下面側を研磨することによってLSI基板11を薄くして、機能デバイス10全体を薄くすることも可能である。

【0049】

上述した図2(A)におけるSiデバイス層/Ge/SiO₂/Si基板/SiO₂から成るMEMS用Si基板21上におけるMEMS12の作製について説明する。

図4及び図5は、図2(A)に示すMEMS12の製造方法の一例を順次に示す概略断面図である。

10

即ち、図4(A)に示すように、SOI基板22を用意する。このSOI基板22は、上側から順に、Siデバイス層22a、SiO₂層22b、Siハンドル層22cから構成されている。このSOI基板22のSiデバイス層22aの表面に犠牲層22dとなるGe層を、スパッタ法、蒸着法、化学的気相堆積法等で成膜する。また、必要に応じて、Ge層22dの表面を平坦化してもよい。犠牲層22dの材料としては、Ge以外には、耐熱性の樹脂、例えばポリイミド樹脂を用いることができる。

【0050】

次に、図4(B)に示すように、Si基板23を別に用意して、このSi基板23の両面を熱酸化して、SiO₂層23a、23bを形成する。

【0051】

20

次に、図4(C)に示すように、Si基板23の上に、SOI基板22を反転させて載置し、直接接合する。なお、必要であれば、接合前に、接合面のプラズマ活性化を行っておく。続いて、図4(D)に示すように、SOI基板22のSiハンドル層22cを研削及びドライエッチング等によって除去する。これにより、MEMS用Si基板21が完成する。

【0052】

次に、MEMS用Si基板21の犠牲層22d上のSiデバイス層22aにMEMS12を、以下のようにして作製する。

まず、図4(E)に示すように、上面に露出しているSiO₂層22bをパターンニングし、マスクを作製する。

30

次に、図5(A)に示すように、Siデバイス層22aをTMAH(水酸化テトラメチルアンモニウム)等でエッチングし、MEMS12の凹陷部12bを形成する。

次に、図5(B)に示すように、マスクとなるSiO₂層22bをフッ化水素(HF)で半分の厚さまでエッチングした後、Siデバイス層22aを、フッ化水素と硝酸(HNO₃)と酢酸(CH₃COOH)との混液からなるエッチング液によりエッチングする。

【0053】

その後、図5(C)に示すように、下面を図示しないフォトリソで保護して、上面のSiO₂層22bのマスクを除去し、リフトオフによって、凹陷部12b内に二つの電極12c、12dを形成する。

次に、図5(D)に示すように、MEMS12の領域及びストッパ部12eの領域に、レジストパターン24を形成して、RIEによりエッチングして、MEMS12及びストッパ部12eを形成する。

40

最後に、図5(E)に示すように、レジストパターン24を除去する。

これにより、図2(A)に示したMEMS用Si基板21にMEMS12及びストッパ部12eを形成することができる。

【0054】

本発明による機能デバイス10は、以上のように構成され、上記のように製造されるので、LSI基板11、MEMS12及びLTCC基板13は、それぞれ独立して最適化して作製することができる。

この際、LTCC基板13をLSI基板11に積層して集積化する場合には、LTCC

50

基板 13 を例えば S i 基板とほぼ同じ熱膨張係数の材料から成る基板により作製すれば、昇温接合時の熱膨張係数の差に基づく剥離、割れ、反り等を回避することができる。さらに、L S I 基板 11 に熱膨張率を合わせた L T C C 基板 13 へ昇温時可動になるナトリウムイオンやリチウムイオン等のイオンを添加すると、昇温して電圧をかけて S i 基板等に接合する、所謂陽極接合が可能になる。陽極接合は封止性に優れ、接合部 15 を介さずに接合できるために精度や信頼性の面でも優れた接合方法であるので、機能デバイス 10 の信頼性を高めることができる。

従って、例えば高温処理を必要とする例えば P Z T 等の材料を M E M S 12 に使用することも可能である。また、L S I 基板 11, M E M S 12 及び L T C C 基板 13 をそれぞれ別のファンドリに委託して作製し、これらの部材を図 2 及び図 3 の工程で組み立てることによっても製作が可能である。

さらに、L S I 基板 11, M E M S 12 及び L T C C 基板 13 をウェハレベルで一体化して作製することが可能であると共に、L S I 基板 11 の L S I 上に M E M S 12 と L T C C 基板 13 に内蔵された受動部品 13 b とを配置することが可能であるので、面積効率が向上し、小型のチップサイズパッケージとして構成することができる。

【 0055 】

L T C C 基板 13 の上に実装用パッドとなる金属パッド 13 c が出ているので、ウェハレベルでの完成後に、ダイシングによって個々の機能デバイス 10 に分割し、そのままプリント基板等を実装することができる。この場合、L S I 基板 11 及び L T C C 基板 13 の接合は、T L P 接合、高温半田接合又は金属拡散接合により行われているので、機能デバイス 10 の実装時の半田リフローに耐えることができる。

さらに、L T C C 基板 13 が低熱膨張率の材料から成る基板を使用していることから、L S I 基板 11 に対して接合しても、L S I 基板 11 を構成する S i 基板とほぼ同じ熱膨張率であるので、機能デバイス 10 が熱変化によって応力が生じたり、反ったりするようなことがなく、L S I 基板 11 からの L T C C 基板 13 の剥離を回避することができる。

【 0056 】

(第 2 の実施形態)

図 6 は、本発明による機能デバイス 30 の第 2 の実施形態の構成を示している。

図 6 において、機能デバイス 30 は、図 1 に示した機能デバイス 10 とほぼ同様の構成であるが、M E M S 12 が圧電振動子として構成されており、M E M S 12 が L T C C 基板 13 に対して陽極接合ではなく、T L P 接合又は金属拡散接合に変更した点でのみ異なる構成になっている。

【 0057 】

この場合、M E M S 12 と L T C C 基板 13 の接合部において、L T C C 基板 13 側の金属パッド 13 d, 13 f 上に、集積回路との接合用の金属バンプ 13 g が形成され、さらに金属バンプ 13 g 上に接合層 15 が形成されている。L T C C 基板 13 側の周状の封止用金属パッド 13 f 上に、周状の封止用金属バンプ 13 i が形成され、さらに金属バンプ 13 i 上に封止部 14 が形成されている。

ここで、封止部 14 は、前述した封止部 14 と同様に構成されており、金属バンプ 13 i に対して T L P 接合又は金属拡散接合により接合される。

【 0058 】

このような構成の機能デバイス 30 によれば、図 1 に示した機能デバイス 10 と同様に作用すると共に、封止部 14 は、一旦液相になって硬化した後は、融点が高くなるので、L S I 基板 11 と L T C C 基板 13 との接合の際、あるいは機能デバイス 30 の実装の際に液相になることはない。

なお、封止部 14 が液相になることによって、M E M S 12 と L T C C 基板 13 の間の電極間距離を精密に制御することが困難であるので、この電極間距離を静電ギャップとして利用するような例えば静電キャパシタ等は不適である。

【 0059 】

(第 3 の実施形態)

図7は、本発明に機能デバイス40の第3の実施形態の構成を示している。

図7において、機能デバイス40は、図6に示した機能デバイス30とほぼ同じ構成であるが、MEMS12がLSI基板11に対して接合されている点でのみ異なる構成になっている。この場合、ストッパ部12eもLSI基板11側に接合されている。このような構成の機能デバイス40によれば、図6に示した機能デバイス30と同様に作用する。

【0060】

(第4の実施形態)

図8は、本発明による機能デバイス50の第4の実施形態の構成を示している。

図8において、機能デバイス50は、図7に示した機能デバイス40とほぼ同じ構成であるが、LTCC基板13の代わりに、ガラス基板51を備えている点でのみ異なる構成になっている。ガラス基板51は、LSI基板11のSi基板と同様な熱膨張係数を有している材料からなる。このようなガラス基板51の材料としては、パイレックス(登録商標)ガラスを用いることができる。

【0061】

ガラス基板51は、LSI基板11からの接合用の金属パッド51aをガラス基板51の上面の実装用の金属パッド51aに接続するために貫通配線51bを備えている。ガラス基板51は、その下面のMEMS12に対応する領域に凹陷部51cを備えている。これにより、LSI基板11に対してガラス基板51を接合する際に、封止部14を薄くしても、MEMS12がガラス基板51の下面に当接することがない。従って、MEMS12はストッパ部12eを備える必要がない。

【0062】

なお、図1の第一の実施形態におけるLTCC基板13をガラス基板51に変えただけの構成では、ストッパ部12eによってMEMS12のための空隙が確保されるので、この凹陷部51cは省略してもよい。

【0063】

図9及び図10は、上述したガラス基板51を備えた機能デバイス50の製造方法を示している。

図9(A)において、先ず、図4及び図5で説明したMEMS用Si基板21を用い、このMEMS用Si基板21上にMEMS12を作製する。ここでは、MEMS12の例として圧電振動子を示している。

【0064】

次に、図9(B)に示すように、LSI基板11を用意して、上面にLSIからの取出し電極としての金属パッド11aと封止のための金属パッド11bとを形成する。

続いて、図9(C)に示すように、LSI基板11上の各金属パッド11a, 11b上に、それぞれめっき、あるいはバリア層が必要な場合には蒸着又はスパッタによって金属バンプ11d, 11eを形成する。

その後、図9(C)に示すように、MEMS12の接合用の金属バンプ11d上に、めっき又はスパッタ法等によって封止部52を形成する。封止部52はMEMS12の表面(下面)においてその輪郭に沿って設けられるように周状に形成され、例えばMEMS12が四角形であれば封止部52はMEMS12の周縁に沿った矩形の枠型に形成される。

ここで、金属バンプ11d及び封止部52の材料は、後述するガラス基板51とLSI基板11との接合の際に再溶解しないTLP接合や金属拡散接合(Au-Au接合, Al-Al接合等)となるような材料が選択される。

なお、TLP接合の場合には、封止部52が液相となるため、MEMS12とLSI基板11との電極間距離を接密に制御することが困難であるので、この電極間距離を静電ギャップとして利用するようなMEMS12は不適である。

【0065】

次に、図9(D)に示すように、MEMS12を有するMEMS用Si基板21を反転させて、LSI基板11上に載置して、TLP接合又は金属拡散接合により接合する。これにより、MEMS12がLSI基板11に対して電氣的に接続される。

【0066】

次に、図9(E)に示すように、MEMS用Si基板21からSi基板23を除去する。この場合、MEMS用Si基板21がSiデバイス層/Ge/SiO₂/Si基板/SiO₂から成る場合には、Ge層22dをH₂O₂等で選択的にエッチングすることで、Si基板23を除去することができる。これにより、MEMS用Si基板21に作製されたMEMS12が、LSI基板11に移転される。

【0067】

次に、図10(A)に示すように、貫通配線付きのガラス基板51を用意して、上面の貫通配線51bの領域に実装用の金属パッド51aを形成すると共に、下面の貫通配線51bの領域に、LSI基板11の接合用の金属パッド51dを、そして周縁付近に封止用の金属パッド51eを形成する。

10

【0068】

さらに、図10(A)に示すように、ガラス基板51の下面のMEMS12に対応する領域へ、例えば深さ数μm~十数μm程度の凹陷部51cを加工する。

なお、この凹陷部51cの加工は後続の封止部52の成形後に行うようにしてもよい。

【0069】

次に、図10(B)に示すように、ガラス基板51の下面の金属パッド51d, 51e上にそれぞれめっきやスクリーン印刷によって封止部54a及びパンプ54bを形成する。

ここで、封止部54aは、ガラス基板51の外周縁に沿った四角型の枠状に形成されている。

20

最後に、図10(C)に示すように、ガラス基板51とLSI基板11とを、例えば400以下の温度で、TLP接合、高温半田接合等の半田リフローに耐えられる接合方法で接合する。

【0070】

接合作業は、好ましくは、真空中又は不活性ガス雰囲気中で行われる。これにより、LSI基板11とガラス基板51の間に封止された内部空間が真空になり、又は不活性ガスが満たされる。従って、LSI基板11とガラス基板51の間の内部空間の湿気によって、MEMS12の少なくとも一部が化学変化したり、吸着したりしてしまうようなことがないので、MEMS12の機械的や電氣的な動作が妨げられることがなく、MEMS12

30

【0071】

(第5の実施形態)

図11は、本発明による機能デバイス60の第5の実施形態の構成を示している。

図11において、機能デバイス60は、図8に示した機能デバイス50とほぼ同様の構成であるが、ガラス基板51が貫通配線51bを備えておらず、LSI基板11に貫通配線61が設けられており、LSI基板11からの実装用の取出し電極が、LSI基板11の下面に形成された金属パッド62により構成されている。

【0072】

このような構成の機能デバイス60によれば、加工が難しいガラス基板51に貫通配線15bを設ける必要がないので、ガラス基板51の作製は専門メーカーに委託しなくてもよい。一方、LSI基板11の貫通配線には、メモリ用集積回路等の積層のための技術を利用できるので、機能デバイス60のコストを低減することができる。

40

【0073】

(第6の実施形態)

図12は、本発明による機能デバイス70の第6の実施形態の構成を示している。

図12において、機能デバイス70は、図1に示した機能デバイス10と図7に示した機能デバイス40とを組み合わせた構成、即ちLTCC基板13側及びLSI基板11側の双方にMEMS71, 72が接合されている点でのみ異なる構成になっている。図12では、MEMS71, 72の基板面内方向の位置が重なっていないが、重なっていてもよ

50

い。この場合、チップ面積をさらに低減することができる。

【0074】

MEMS 71は、図6に示した機能デバイス30におけるMEMS 12と同じ構成であって、例えば静電可変キャパシタ又は静電スイッチとして構成されており、MEMS 72は図7に示した機能デバイス40におけるMEMS 12と同じ構成であって、例えば圧電振動子として構成されている。

【0075】

図13は、機能デバイス70の製造方法を示している。図13(A)において、図2(A)~(D)に示すと同様に、MEMS 71を備えたLTCC基板13が作製される。

10

【0076】

次に、図13(B)に示すように、LTCC基板13の各接合用の金属パッド13d、13f上に金属バンプ13g、13i、そして封止部14及び接合層15を形成する。この際、金属パッド13d、13fを除くLTCC基板13上にフォトレジスト73をパターンニングして、めっきによるバンプ形成のためのモールドとする。

その後、図13(C)に示すように、フォトレジスト73を除去する。

【0077】

次に、図13(D)において、図9(A)~(E)に示すと同様に、MEMS 72を備えたLSI基板11が作製される。

最後に、図13(C)のLTCC基板13と図13(D)のLSI基板11とを、TLP接合又は高温半田接合によって接合する。

20

これにより、機能デバイス70が完成する。

【0078】

このような構成の機能デバイス70によれば、LSI基板11側にもLTCC基板13側にもMEMS 71、72を設けることができる。従って、二種類のMEMS 71、72、即ち静電可変キャパシタ又は静電スイッチとしてのMEMS 71と、圧電振動子としてのMEMS 72と、LTCC基板13に設けられた受動部品13bとを、LSI基板11と共に、一つの機能デバイス70中に集積化して、ウェハレベルでのパッケージングが可能である。

【0079】

30

以上述べたように、本発明によれば、ウェハレベルでLSI基板11及びMEMS 12さらにはLTCC基板13を集積化することができるようにした、極めて優れた機能デバイス10、30、40、50、60、70が提供される。

【0080】

上記の実施形態においては、カバー基板13の金属パッド13c等とLSI基板11の金属パッド11aとを、金属バンプ11d等を介して接合しているが、金属バンプ11dは、カバー基板13の金属パッド13c、LSI基板11の金属パッド11aの何れか一方又は双方に設けることができる。

【0081】

本発明はその趣旨を逸脱しない範囲において様々な形態で実施することができる。例えば、上述した実施形態においては、LTCC基板13に、受動部品13bとして、インダクタが内蔵されているが、これに限らず、他の受動部品13b、例えば抵抗やコンデンサを内蔵することも可能である。

40

【図面の簡単な説明】

【0082】

【図1】本発明による機能デバイスの第1の実施形態の構成を示す概略断面図である。

【図2】図1の機能デバイスの本発明による製造方法を順次に示す概略断面図である。

【図3】図1の機能デバイスの本発明による製造方法を順次に示す概略断面図である。

【図4】図2(A)に示すMEMSの製造方法の一例を順次に示す概略断面図である。

【図5】図2(A)に示すMEMSの製造方法の一例を順次に示す概略断面図である。

50

- 【図6】本発明による機能デバイスの第2の実施形態の構成を示す概略断面図である。
 【図7】本発明による機能デバイスの第3の実施形態の構成を示す概略断面図である。
 【図8】本発明による機能デバイスの第4の実施形態の構成を示す概略断面図である。
 【図9】図8の機能デバイスの本発明による製造方法を順次に示す概略断面図である。
 【図10】図8の機能デバイスの本発明による製造方法を順次に示す概略断面図である。
 【図11】本発明による機能デバイスの第5の実施形態の構成を示す概略断面図である。
 【図12】本発明による機能デバイスの第6の実施形態の構成を示す概略断面図である。
 【図13】図12の機能デバイスの製造方法を順次に示す概略断面図である。

【符号の説明】

【0083】

10, 30, 40, 50, 60, 70 : 機能デバイス

11 : 集積回路基板

11a, 11c : 金属パッド

11b : 封止用金属パッド

11d, 11f : 金属バンブ

11e : 封止用金属バンブ

12 : マイクロマシン (MEMS)

12a : デバイス層

12b : 凹陷部

12c, 12d : 電極

12e : ストップ部

13 : カバー基板 (LTCC基板)

13a : 基板

13b : 受動部品 (インダクタ)

13c, 13d, 13e : 金属パッド

13f : 封止用金属パッド

13g : 接合用金属バンブ

13i : 封止用金属バンブ

14 : 封止部

15 : 接合層

21 : MEMS用Si基板

22 : SOI基板

22a : Siデバイス層

22b : SiO₂層

22c : Siハンドル層

22d : 犠牲層 (Ge層)

23 : Si基板

23a, 23b : SiO₂層

24 : レジストパターン

51 : ガラス基板

51a, 51d, 51e : 金属パッド

51b : 貫通配線

51c : 凹陷部

52 : 封止部

61 : 貫通配線

62 : 金属パッド

71, 72 : MEMS

73 : フォトレジスト

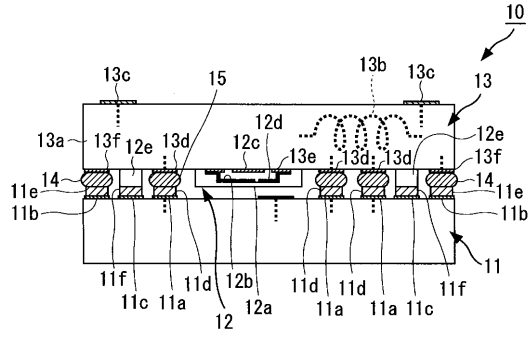
10

20

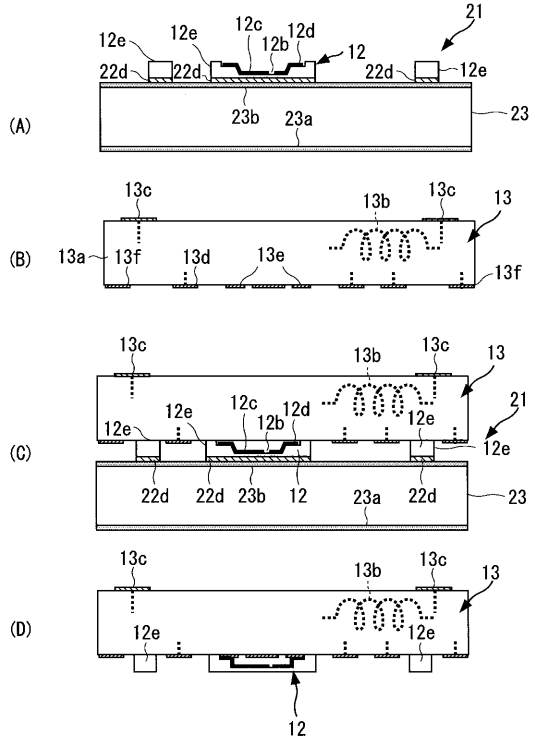
30

40

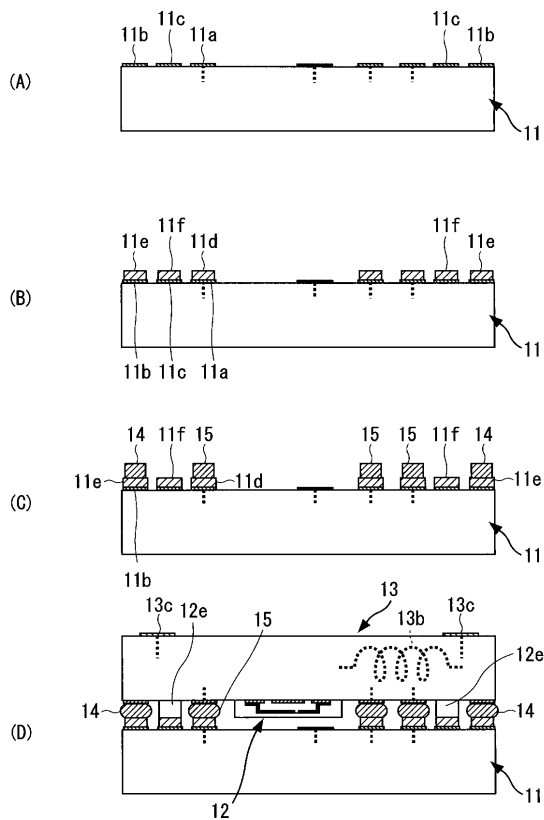
【図1】



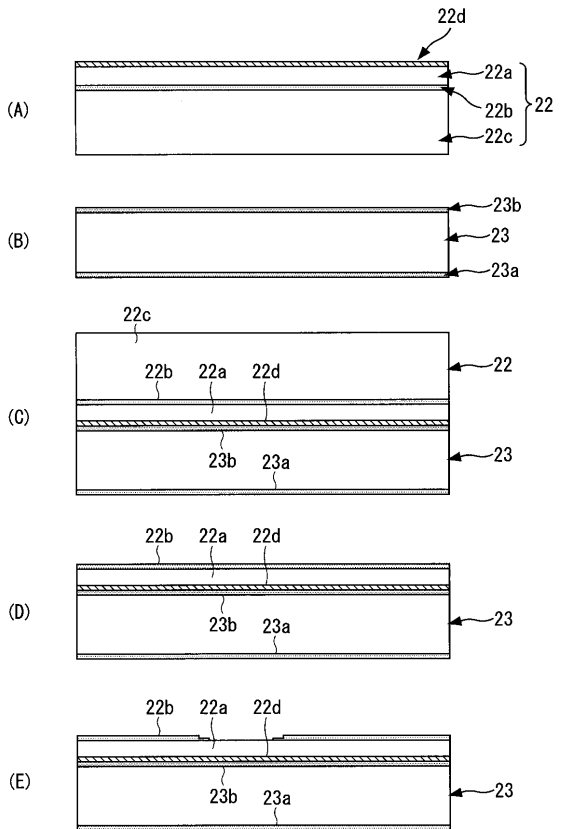
【図2】



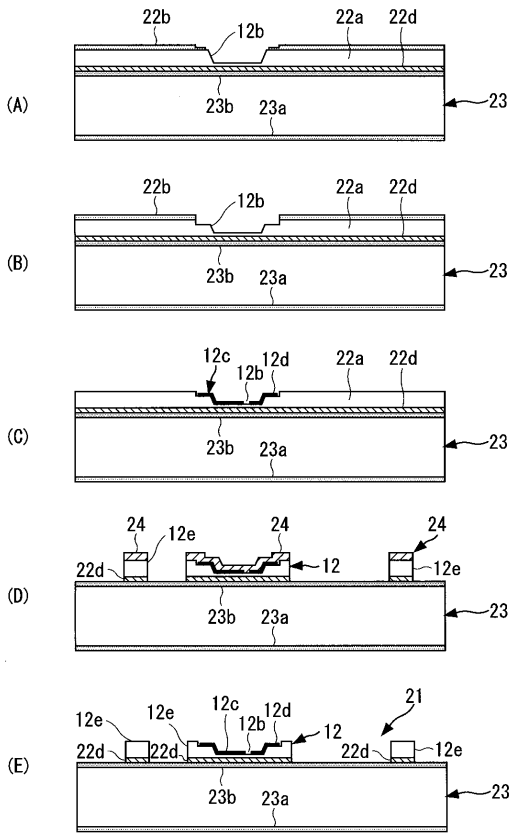
【図3】



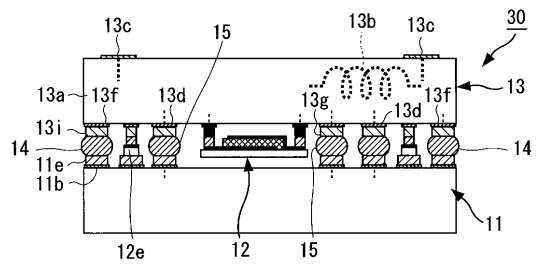
【図4】



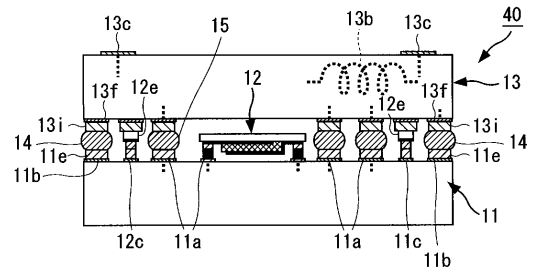
【 図 5 】



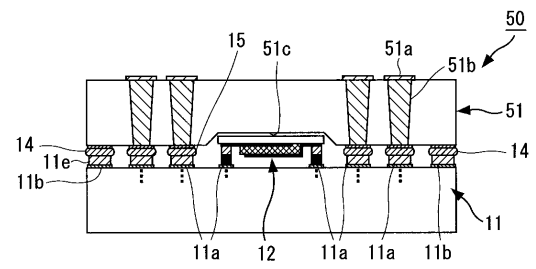
【 図 6 】



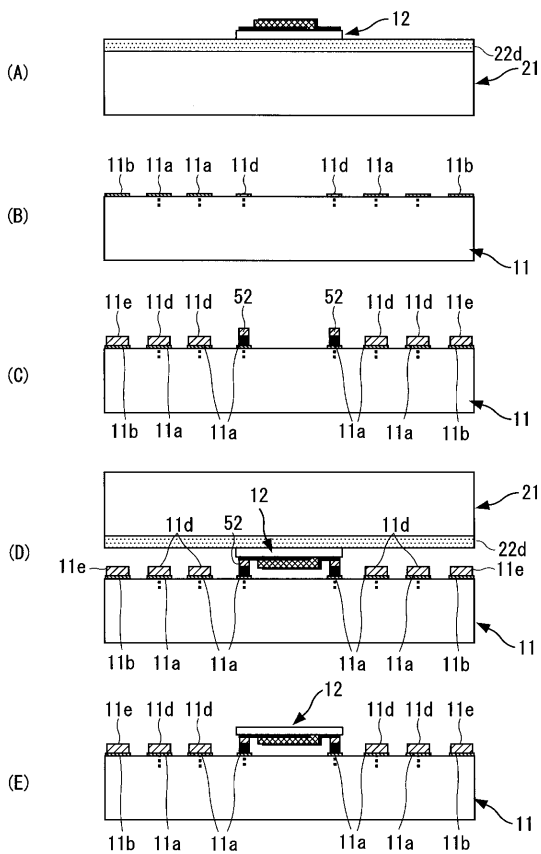
【 図 7 】



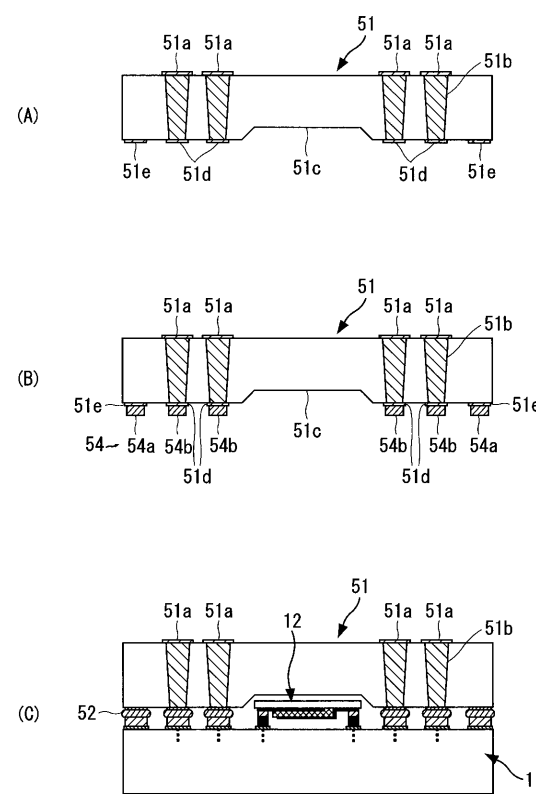
【 図 8 】



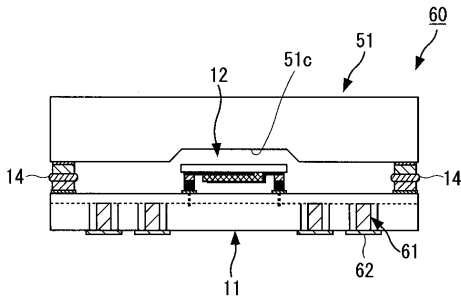
【 図 9 】



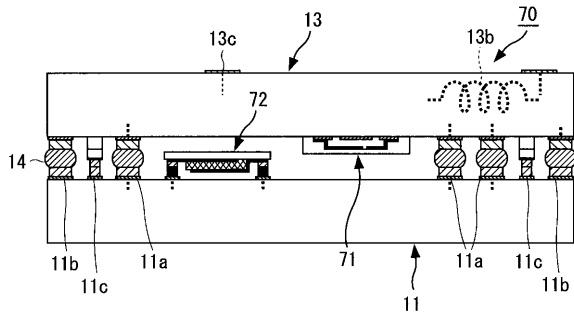
【 図 10 】



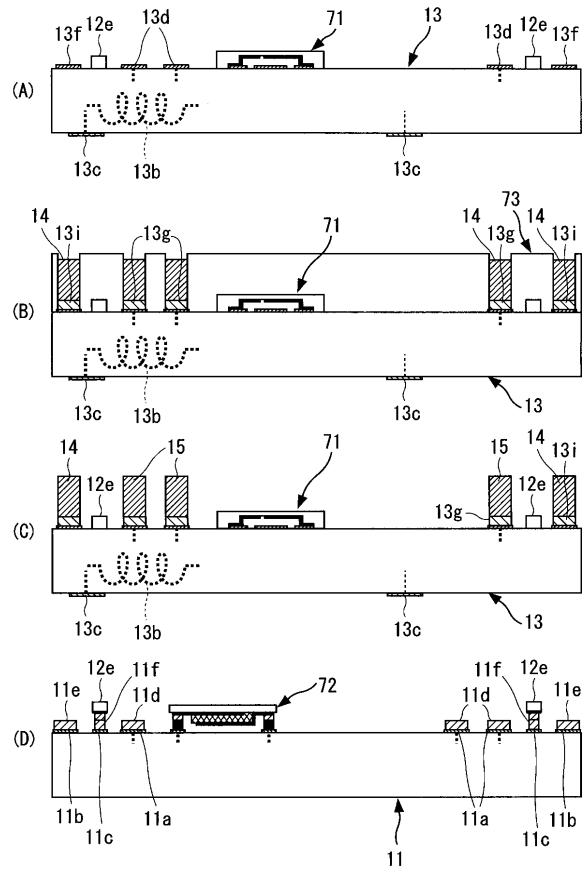
【図 1 1】



【図 1 2】



【図 1 3】



フロントページの続き

- (56)参考文献 特開2007-144617(JP,A)
特開2007-136668(JP,A)
特開2006-231506(JP,A)
特開2003-329704(JP,A)
特開2008-091845(JP,A)
特表2006-501679(JP,A)
国際公開第2007/058280(WO,A1)
特開平05-090882(JP,A)
特開2007-101533(JP,A)
特開2008-53227(JP,A)
特開2008-10324(JP,A)

(58)調査した分野(Int.Cl., DB名)

B81B 7/02
B81C 3/00
H01L 23/02