

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3531865号
(P3531865)

(45) 発行日 平成16年5月31日 (2004. 5. 31)

(24) 登録日 平成16年3月12日 (2004. 3. 12)

(51) Int.Cl. ⁷	識別記号	F I
H 0 1 B 5/14		H 0 1 B 5/14 A
C 2 3 C 14/08		C 2 3 C 14/08 D
		16/40
H 0 1 B 13/00	5 0 3	H 0 1 B 13/00 5 0 3 B
H 0 1 L 21/285		H 0 1 L 21/285 C

請求項の数 5 (全 6 頁) 最終頁に続く

(21) 出願番号 特願2000-205941 (P2000-205941)
(22) 出願日 平成12年7月6日 (2000. 7. 6)
(65) 公開番号 特開2002-25349 (P2002-25349A)
(43) 公開日 平成14年1月25日 (2002. 1. 25)
審査請求日 平成12年7月7日 (2000. 7. 7)

前置審査

(73) 特許権者 503360115
独立行政法人 科学技術振興機構
埼玉県川口市本町4丁目1番8号
(73) 特許権者 500037942
太田 裕道
神奈川県川崎市高津区千年1184 グラ
ドールB・202
(73) 特許権者 500038215
折田 政寛
千葉県船橋市三山5-7-9
(72) 発明者 太田 裕道
神奈川県川崎市高津区千年1184 グラ
ドールB-202
(74) 代理人 100108671
弁理士 西 義之

審査官 前田 寛之

最終頁に続く

(54) 【発明の名称】 超平坦透明導電膜およびその製造方法

(57) 【特許請求の範囲】

【請求項1】 平均表面粗さ R a が 1 n m 未満の超平坦化した Y S Z 単結晶基板上に成膜された I T O 透明導電膜であり、該透明導電膜材料の酸化インジウムの結晶構造を反映した、堆積する原子の酔歩運動により成長したテラス=ステップ構造からなる平均表面粗さが 1 n m 以下の超平坦面を有し、その上に発光層となる有機材料や無機材料を堆積させるために用いられることを特徴とする超平坦透明導電膜。

【請求項2】 ドーパントとして S n イオンを 2 . 8 ~ 1 0 . 5 モル% 含むことを特徴とする請求項1記載の超平坦透明導電膜。

【請求項3】 比抵抗率が 5×10^{-4} c m 以下であることを特徴とする請求項1又は2記載の超平坦透明導電膜。

【請求項4】 パルス・レーザー蒸着法、スパッタリング法、C V D 法、M O - C V D 法、または M B E 法のいずれか一つの成膜方法を用いて成膜する際に、平均表面粗さ R a が 1 n m 未満の超平坦化した Y S Z 単結晶基板を 8 0 0 ~ 1 5 0 0 以下に保持し、薄膜の堆積速度を表面原子の酔歩運動の速度より遅くすることを特徴とする請求項1乃至3のいずれかに記載の超平坦透明導電膜の製造方法。

【請求項5】 パルス・レーザー蒸着法、スパッタリング法、C V D 法、M O - C V D 法、または M B E 法のいずれか一つの成膜方法を用いて成膜する際に、熱以外のエネルギーをアシストして、または好ましくない表面吸着種を除去して、超平坦化したガラス基板または結晶性基板を 8 0 0 未満に保持し、薄膜の堆積速度を表面原子の酔歩運動の速度より遅くすることを特徴とする請求

項1乃至3のいずれかに記載の超平坦透明導電膜の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、有機ELディスプレイ等の表示デバイス等の透明電極や、酸化物LEDやLDの透明電極として使用できる透明導電膜とその製造方法に関する。

【0002】

【従来の技術】ELディスプレイ、液晶ディスプレイ等の表示デバイスには、通常、ITOが透明電極材料として用いられる。ITOは、例えば、スパッタリング法やイオンプレーティング法などにより、基板温度を50～350℃として成膜する(例えば、特開平9-3628号公報、特開平9-129376号公報、特開平10-330916号公報)。一方、酸化物LEDやLDは研究段階にあり、実用例は無い。最近、ZnO/SrCu₂O₂系の紫外発光LEDが実現した。この場合には、ITOを透明電極材料として用いているが、超平坦ITO電極膜ではない(H.Ohta et.al, Electronics Letters, 36 (2000) 984)。

【0003】

【発明が解決しようとする課題】従来のITO薄膜は、多結晶体の集合体であり、表面の凹凸が大きい。例えば、重里によれば、スパッタ膜は20～50nm径の結晶子が凝集して、200～350nmの結晶粒領域を形成しているサブストラクチャ構造を持つ(「透明導電体の技術」、101頁、オーム社、1999年)。EB蒸着膜の場合には、サブストラクチャ構造は見え、100～150nmの結晶子からなるシンプルな多結晶構造を有しているが、表面平坦性はより低い。

【0004】この様な構造は、例えば、液晶ディスプレイ用の透明電極として用いる場合には大きな問題とならないが、有機ELディスプレイの透明電極、LEDやLDの透明電極として用いる場合には問題となる。これらのデバイスにおいては、透明電極膜の上に発光層となる有機材料や無機材料を堆積させるため、透明電極膜の表面粗さが発光層等の膜質に大きく影響するからである。

【0005】

【課題を解決するための手段】本発明は、上記の課題を解決すべくなされたものであり、基板上に形成された表面が1nm未満の平均表面粗さを有する超平坦透明導電膜およびその製造方法を提供するものである。

【0006】すなわち、本発明は、平均表面粗さRaが1nm未満の超平坦化したYSZ単結晶基板上に成膜された比抵抗率が 5×10^{-4} cm以下のITO透明導電膜であり、該透明導電膜材料の酸化インジウムの結晶構造を反映した、堆積する原子の酔歩運動により成長したテラス=ステップ構造からなる平均表面粗さが1nm以下の超平坦面を有し、その上に発光層となる有機材料

や無機材料を堆積させるために用いられることを特徴とする超平坦透明導電膜である。

【0007】透明導電材料としては、酸化インジウム、酸化錫、酸化亜鉛、酸化カドミウム、酸化ガリウム、In₂O₃(ZnO)_m、InGaO₃(ZnO)_mなどや、これらに適当なドーパントを添加したもの、例えば、錫添加酸化インジウム(ITO)、アンチモン添加酸化錫(ATO)、アルミニウム添加酸化亜鉛(AZO)などを用いることが知られている。ELディスプレイ、液晶ディスプレイ、酸化物LED、酸化物LD等の透明電極材料として用いるためには、特にITOが好適である。ITOの場合、超平坦透明導電膜は、酸化インジウムの結晶構造を反映したテラス=ステップ構造を有している。ITOは、ドーパントとしてSnイオンを2.8～10.5モル%含むことが好ましい。また、ITOからなる超平坦透明導電膜は、比抵抗が 5×10^{-4} cm以下である。

【0008】超平坦透明導電膜を結晶性基板上に成膜する場合は、樹脂基板上に成膜する場合に比べてプロセス上高温に加熱することによる問題が少ない。結晶性基板としては、YSZ単結晶基板が好ましい。

【0009】また、本発明は、パルス・レーザー蒸着法、スパッタリング法、CVD法、MO-CVD法、またはMBE法のいずれか一つの成膜方法を用いて成膜する際に、平均表面粗さRaが1nm未満の超平坦化したYSZ単結晶基板を800～1500以下に保持し、薄膜の堆積速度を表面原子の酔歩運動の速度より遅くすることを特徴とする上記の超平坦透明導電膜の製造方法である。

【0010】パルス・レーザー蒸着法、スパッタリング法、CVD法、MO-CVD法、またはMBE法のいずれか一つの成膜方法を用いて成膜する際に、成膜する際に、熱以外のエネルギーのアシストによって、または好ましくない表面吸着種の除去によって、超平坦化したガラス基板または結晶性基板を800 nm未満に保持することも可能である。

【0011】本発明のYSZ単結晶基板上に形成された超平坦透明導電膜は、薄膜の平均表面粗さが1nm未満であるので、有機EL用発光材料を緻密かつ配向性を良好に堆積させることができるのみならず、LEDまたLD用の結晶材料を結晶性良く堆積させることができる。

【0012】

【発明の実施の形態】透明導電膜用の基板には、ガラス基板、酸化物単結晶基板、Si基板、SiC基板、CaF₂基板などの結晶性基板を用いることが知られている。酸化物単結晶基板には、例えば、YSZ、サファイア、MgO、ZnOなどがある。特に、超平坦ITO膜を製造する場合には、YSZを用いると、超平坦表面を有するヘテロエピタキシャル膜を製造することができる。YSZはイットリウムを添加して安定化した酸化ジ

ルコニウムを意味するが、この結晶はITOと同じく立方晶構造を有し、YSZの格子定数の2倍がITOの格子定数とほぼ一致するためである。

【0013】本発明において、超平坦化基板とは、平均表面粗さRaが、1nm未満のものをいう。Raは、より好ましくは0.5nm以下、さらに好ましくは0.3nm以下である。Raが大きい、表面の荒れた基板には、超平坦透明導電膜を形成することができない。Raは、例えば、原子間力顕微鏡で、例えば、1 μ m角を走査することによって算出できる。

【0014】YSZ単結晶基板は、基板を大気中または真空中で1000以上に加熱することによって超平坦化した表面が得られる。

【0015】超平坦化したYSZ単結晶基板の表面には結晶構造を反映した構造が現れる。すなわち、数100nm程度の幅を持つテラスとサブnm程度の高さを持つステップからなる構造で、一般に原子状に平坦化された構造と呼ばれる。テラス部分は平面上に配列した原子からなり、若干存在する欠陥の存在を無視すれば、完全に平坦化された表面である。ステップの存在により、試料全体で完全平坦化された表面とはならない。この構造を平均表面粗さRaで表現して、Raは1nm未満のものをいう。

【0016】この超平坦化基板の上に超平坦透明導電膜を成膜する。成膜方法には、パルス・レーザー蒸着法、スパッタリング法、CVD法、MO-CVD法、MBE法などを用いることができる。本発明の透明導電膜は、透明導電材料を上記の成膜法を用いて薄膜の形状に成膜したものである。

【0017】本発明では、超平坦透明導電膜の成膜方法として、特に、パルス・レーザー蒸着法(PLD法:Pulsed Laser Deposition法)が好ましい。PLD法は、レーザー光を原料蒸発用エネルギー源とする物理的成膜法の一つであり、高出力パルス・レーザー光をターゲット表面に集光・照射し、光・固体相互作用により、ターゲット最表面を瞬時に2000以上の高温に加熱する。

【0018】このとき起こる表層部での構成元素の瞬間的な剥離(アブレーション)を利用して、アブレートされた原子、分子、イオンやクラスター(数個から数百個程度の原子(分子)が緩く結合した集団)を基板上に堆積させる。ターゲット上でプラズマ発光柱(ブルーム)の発生が観察されることから、単なる熱的な過程だけではなく、光イオン化過程が複雑に関与していると言われる。PLD法は、スパッタ法やCVD法などに比べて不純物の混入しにくい清浄なプロセスであり、結晶性の良好な膜を作製できる点で優れている。またPLD法は、MBE法に比べて、酸素圧を広く設定できる点で優れている。

【0019】成膜容器の到達真空度は、少なくとも10⁻¹Pa以下であることが必要である。10⁻¹Pa以上で

は、基板や薄膜の表面に吸着物を生じて、良質な薄膜を成長させることができない。到達真空度は、好ましくは10⁻⁴Pa以下である。10⁻⁴Pa以上では、成膜容器の雰囲気は水によって作られているため、水が透明導電膜中に取り込まれると、透明性と導電性を阻害するからである。到達真空度は、更に好ましくは10⁻⁶Pa以下である。10⁻⁶Pa以下とすると、基板および薄膜の表面は長時間清浄に保たれ、良質な薄膜を成長させることができ、透明性と導電性が高く、超平坦化した透明導電膜を作製することができる。

【0020】成膜容器中には、酸素ガスを流入させる。成膜容器中に酸素ガスをバッチ式にため込む形では、成膜時間の経過とともに成膜雰囲気が変化するので好ましくない。酸素ガスは、例えば、フローメーターを通して、適当な流量を流せばよい。パルスレーザー蒸着法の場合、成膜容器中の酸素分圧は10⁻⁴Paから100Paの範囲が適当である。10⁻⁴Pa以下では酸素分圧が低すぎ、薄膜中から酸素成分が失われ、金属化しやすい。100Pa以上では酸素分圧が高すぎ、ブルームが小さくなりすぎて、実用的な成膜速度が得られない。酸素分圧は、流量をフローメーターにより制御し、排気速度を排気ポンプに接続したバルブなどにより制御することにより、所望の値とすることができる。

【0021】スパッタリング法の場合、成膜中の酸素分圧は、プラズマの立つ領域になくなくてはならない。酸素分圧が高すぎるとプラズマが立たなくなる。適切な酸素分圧の領域は、スパッタ装置の装置関数であるが、例えば、10⁻⁴Paから1Paの範囲である。スパッタ装置には酸素ガスの他に、プラズマ用の不活性ガス、例えばArやXeを同時に流す。成膜時には酸素ガスとプラズマ用ガスの流量と成膜容器全圧を制御する。CVD法やMO-CVD法の場合には、原料ガスとともに酸素ガスを流せばよい。

【0022】本発明では、超平坦透明導電膜の成膜方法として、スパッタリング法、CVD法、MO-CVD法、MBE法などを用いることもできる。スパッタリング法は、液晶ディスプレイ用のITO膜の製造に広く用いられている方法である。例えば、600mm角のガラス基板上に膜厚分布性良く成膜することができる。スパッタリング法は、PLD法に比べて、大面積成膜が可能であり量産性がある点で優れた方法である。

【0023】CVD法は、太陽電池用のFTO膜の製造に用いられている方法であり、例えば、1000mm角のガラス基板上に成膜することができる。CVD法は、PLD法に比べて、量産性がある点で優れた方法である。MO-CVD法は、これまで、透明導電膜の製造には用いられていないが、原理的に大面積成膜が可能であり、膜厚制御性が極めて高く、結晶性の高い膜を形成することができる。MO-CVD法は、PLD法に比べて、大面積成膜が可能であり、膜厚制御性が高い点で優

れた方法である。MBE法は、これまで、透明導電膜の製造には用いられていないが、結晶性の高い膜を形成することができる。

【0024】いずれの成膜方法を用いる場合においても、超平坦透明導電膜の成膜条件として、最も重要なパラメータは基板温度である。基板温度は800～1500の範囲に選ばなければならない。この温度範囲に基板温度を設定したとき、基板表面上に堆積した透明導電膜を構成する原子が、初期は基板表面上を、その後は堆積した透明導電膜の表面上を、「酔歩運動」によって移動し、透明導電性材料の結晶表面に存在するステップやキンク等の活性点で安定化し、テラスを形成する。

【0025】なお、「酔歩運動」とは、基板表面上を原子がランダムに動く様を言う。起源は1905年にピアソンが提出した酔歩の問題、すなわち、「ある人が1点から出発して、距離bだけまっすぐに進み、そこで方向を勝手に変えてまた距離bだけまっすぐ進む。こういう歩みをN回繰り返したとき、この人が出発点からの距離がRとR+Rの間の範囲にいる確率を求めよ」という問題である(物理学事典、培風館)。

【0026】基板表面上の原子の場合、原子は基板表面到達時に自身が有していた運動エネルギーに基板から受け取る熱エネルギーを加えて、基板表面上を移動する。このとき、基板表面のポテンシャルエネルギーを感じて、原子は酔歩運動をする。テラス上ではポテンシャルエネルギーが高いので原子は酔歩運動を続ける。ステップおよびキンクではポテンシャルエネルギーが低いので、原子はステップもしくはキンクの安定点に吸着する。原子は徐々にステップやキンクに吸着するので、テラスが成長する。このようにして、ステップ=テラス構造からなる超平坦面が成長する。

【0027】ステップ高さは透明導電性材料の結晶構造を反映している。このように、透明導電膜の表面は、透明導電材料の結晶構造を反映したステップとテラスからなる表面構造を作り、その形状や、テラス幅、ステップ高さなどは、例えば原子間力顕微鏡などにより、容易に観察することができる。基板温度が800より低い場合には、酔歩運動が十分に起こらないため、テラスが形成されない。1500より高い場合には、透明導電材料の蒸気圧が高くなりすぎて、真空中への蒸発速度が大きくなり、基板表面への堆積が阻害される。

【0028】基板の加熱方法には、赤外線ランプ照射、SiCヒーター、誘導加熱、通電加熱、電子線照射などの方法を使うことができる。パルス・レーザー蒸着法、スパッタリング法、MBE法など、高真空容器中での成膜装置には、赤外線ランプ照射やSiCヒーターが適当である。CVD法、MO-CVD法などの場合には、円筒状の石英セルを成膜容器として使用することがあるが、この場合には、誘導加熱法が適当な方法の一つである。Si基板やSiC基板のように、基板が導電性を有

する場合には、通電加熱法や電子線照射法を用いることができる。

【0029】薄膜の堆積速度は、表面原子の酔歩運動の速度に比べて十分に遅いことが必要である。酔歩運動によって適当な安定化サイトに原子が移動する前に、さらに物質が堆積するならば、超平坦化を阻害するからである。パルス・レーザー蒸着法の場合には、レーザー光のエネルギー密度、発振周波数、ターゲット=基板間距離などを調整して、適当な堆積速度を得る。スパッタリング法の場合には、プラズマ・エネルギー、Ar分圧、ターゲット=基板間距離などを調整する。

【0030】通常のスパッタリング法と異なって、プラズマ室を別個に用意する方法にイオンビーム・スパッタ法、ヘリコン・スパッタ法などがある。これらの方法は堆積速度が十分に遅いことが利点であるのみならず、プラズマが薄膜表面に接触しないので、超平坦化しやすい。CVD法の場合には、原料ガスの流量、キャリアガスとの混合比などによって堆積速度を制御する。特に、原料ガスに有機金属を用い、ガス流量をコンピューターによって精密に制御する方法を用いると、超平坦化膜を成膜しやすい。

【0031】本発明では、基板温度は800～1500に限定されるが、表面原子の酔歩運動を熱以外のエネルギーによってアシストしてやったり、好ましくない表面吸着種を除いたりする方法をとることによって、基板温度を低下させることが可能である。例えば、熱エネルギー以外のエネルギーとして、光を基板表面に照射する方法を採用できる。光源は、例えば、水銀灯、ハロゲンランプ、紫外レーザー光などを用い得る。また、例えば、MO-CVD法において、原子層状成長モードを誘起するとテラス上への好ましくない原料吸着を排除できる。これらの方法を採用することによって、基板温度を800以下としても、超平坦透明導電膜を得ることが可能である。

【0032】成膜した透明導電膜の表面粗さは、通常の表面粗さ計で計測することができる。例えば触針式表面粗さ計、光学式表面粗さ計、原子間力顕微鏡などを用いて計測できる。また、X線反射率法を用いることもできる。

【0033】透明導電材料にITOを用いて超平坦ITO膜を製造する場合、ITO膜中に含まれるSnドーパントの量は2.8～10.5モル%の範囲にあることが好ましい。2.8モル%以下ではSnの量が足りず、抵抗率を十分に低めることができない。10.5モル%以上ではSn成分がIn₂O₃格子中に固溶しきれず、膜表面や粒界に偏析して、表面の超平坦化を阻害したり、抵抗率を高めたりする。Snドーパントの量は、より好ましくは、4～8モル%である。

【0034】このように、Snドーパントの量を調整することにより、 5×10^{-4} cm以下の抵抗率を発現さ

せることができる。さらに、成膜条件を最適化すると、 1×10^{-5} cm以下の抵抗率を発現させることもできる。なお、本明細書においてドーパント量を示すモル%の単位は、全金属イオンのモル数に対するドーパントイオンのモル数である。すなわち、ITOの場合、(Snイオンのモル数)/(Inイオンのモル数+Snイオンのモル数)を意味する。

【0035】超平坦ITO膜をPLD法で製造する場合には、ターゲット中に含めるSnドーパントの量は2.8~20モル%とすることが好ましい。基板温度を800~1500の高温に設定するために、ITO膜中に含まれるSn成分の量は、ターゲット中の量に比較して少なくなる傾向にあるからである。スパッタリング法で製造する場合においても同様であり、ターゲット中に含めるSnドーパントの量は2.8~20モル%とすることが好ましい。

【0036】

【実施例】以下、実施例により、本発明を説明する。

実施例1

YSZ単結晶基板(111)面(明浄金属(株)社製、10mm角)を大気中1300に加熱して、原子状平坦面を作製した。レーザー・アブレーション用超高真空容器(入江工研(株)社製)に、このYSZ単結晶基板を設置し、IRランプヒーターによって、比較例1、2、3としてそれぞれ300、500、600に、実施

例1、2、3、4としてそれぞれ800、900、1000、1200に加熱した。容器中に 1.2×10^{-3} Paの酸素を導入し、KrFエキシマーレーザー(ラムダ・フィジクス(株)社製レーザー発光装置)を高純度ITOターゲット(東ソー(株)社製、SnO₂含有率10wt%)に照射、ターゲットから30mm離して対向させた基板上にITOを堆積させた。膜厚は200nm~500nmとした。

【0037】X線回折装置(理学電機製:RINT)により、試料の回折パターンを集中法で測定し、C稀土型In₂O₃構造が得られ、SnO₂相は析出していないことを確認した。また、X線回折装置(理学電気製:ATX-G)により、試料の回折パターンをin-plane法で測定し、ITO膜がYSZ単結晶基板上にヘテロエピタキシャル成長していることを確認した。

【0038】4端子法により測定した電気抵抗率および原子間力顕微鏡により1 μ m平方の領域において測定した平均表面粗さRaを表1に示す。800以上において平均表面粗さは十分に小さくなる。900において成膜した透明導電膜の原子間力顕微鏡像を図1に示す。テラス=ステップ構造が現れており、原子状平坦面になっていることが分かる。

【0039】

【表1】

	基板温度(°C)	抵抗率(Ω cm)	平均表面粗さ(Ra, nm)
比較例1	300	2×10^{-4}	2.2
比較例2	500	2×10^{-4}	1.7
比較例3	600	8×10^{-5}	1.1
実施例1	800	9×10^{-5}	0.4
実施例2	900	2×10^{-4}	0.2
実施例3	1000	3×10^{-4}	0.2
実施例4	1200	3×10^{-4}	0.2

【0040】

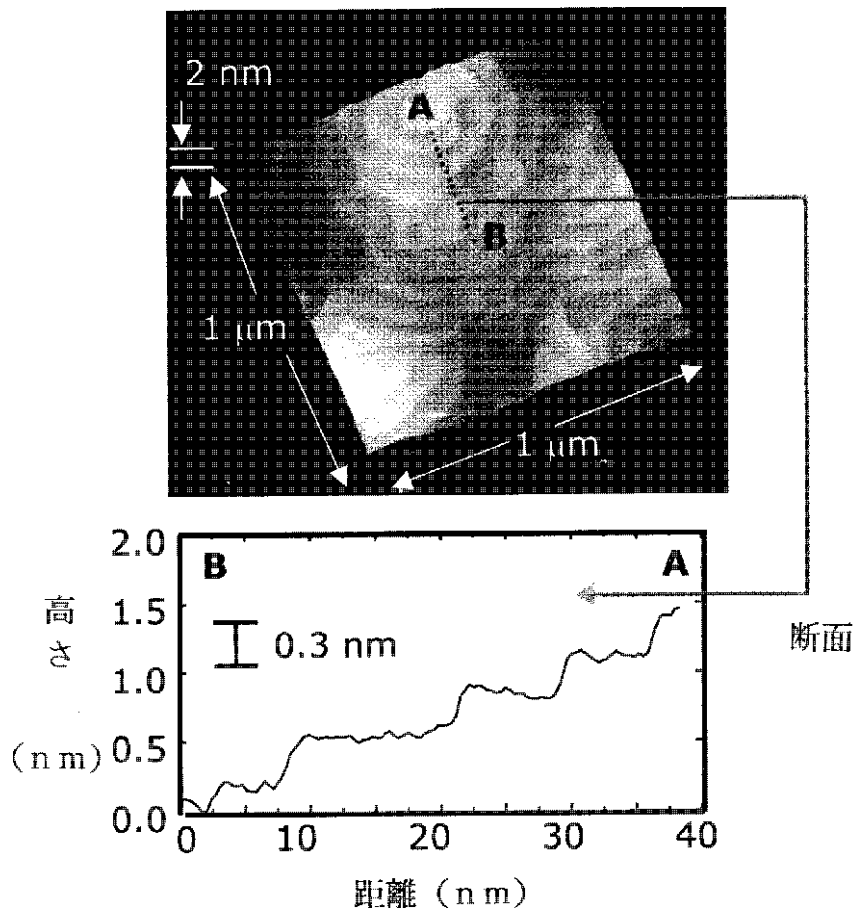
【発明の効果】本発明の超平坦透明導電膜の製造方法により、YSZ単結晶基板上に平均表面粗さが1nm以下の超平坦表面透明導電膜を製造することができる。本発明の超平坦透明導電膜は、その上に堆積させる発光層となる有機材料や無機材料の膜質を高めることができ、有機ELディスプレイ用の透明電極や、酸化物LEDやL

D用の透明電極の特性を向上させることができる。

【図面の簡単な説明】

【図1】図1は、実施例1により成膜した透明導電膜のテラス=ステップ構造を原子間力顕微鏡によって示す図面代用写真および該透明導電膜の表面粗さを示す膜の断面図である。

【図1】



フロントページの続き

(51) Int.Cl.7	識別記号	F I	
H 0 1 L 21/285		H 0 1 L 21/285	P
	3 0 1		S
33/00		33/00	E
H 0 5 B 33/28		H 0 5 B 33/28	

- (72)発明者 折田 政寛
千葉県船橋市三山5 - 7 - 9
- (72)発明者 細野 秀雄
神奈川県大和市下鶴間2786 - 4 - 212
- (72)発明者 平野 正浩
東京都世田谷区松原5 - 5 - 6

(58)調査した分野(Int.Cl.7, D B名)

- H01B 5/14
- H01B 13/00 503
- C23C 14/08
- C23C 16/40
- H01L 21/285
- H01L 33/00
- H05B 33/28

- (56)参考文献 特開 平8 - 183635 (J P , A)
- 特開2001 - 89846 (J P , A)