

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5057264号
(P5057264)

(45) 発行日 平成24年10月24日 (2012. 10. 24)

(24) 登録日 平成24年8月10日 (2012. 8. 10)

(51) Int. Cl.	F I
HO 1 L 29/82 (2006. 01)	HO 1 L 29/82 Z
HO 1 L 27/105 (2006. 01)	HO 1 L 27/10 4 4 7
HO 1 L 21/8246 (2006. 01)	HO 1 L 29/66 M
HO 1 L 29/66 (2006. 01)	

請求項の数 21 (全 14 頁)

(21) 出願番号	特願2005-507324 (P2005-507324)	(73) 特許権者	503360115 独立行政法人科学技術振興機構 埼玉県川口市本町四丁目1番8号
(86) (22) 出願日	平成16年6月23日 (2004. 6. 23)	(74) 代理人	100082876 弁理士 平山 一幸
(86) 国際出願番号	PCT/JP2004/009226	(72) 発明者	笠井 秀明 大阪府豊中市上新田4-4-22-320
(87) 国際公開番号	W02004/114415	(72) 発明者	中西 寛 大阪府高槻市藤の里町22-10
(87) 国際公開日	平成16年12月29日 (2004. 12. 29)	(72) 発明者	岸 智弥 兵庫県西宮市小曾根町3-8-17
審査請求日	平成17年12月19日 (2005. 12. 19)		
審査番号	不服2010-24126 (P2010-24126/J1)		
審査請求日	平成22年10月26日 (2010. 10. 26)		
(31) 優先権主張番号	特願2003-179726 (P2003-179726)		
(32) 優先日	平成15年6月24日 (2003. 6. 24)		
(33) 優先権主張国	日本国 (JP)		
		合議体	
		審判長	齋藤 恭一
		審判官	西脇 博志
		審判官	近藤 幸浩

(54) 【発明の名称】 表面スピントロニクスデバイス

(57) 【特許請求の範囲】

【請求項 1】

固体結晶表面と、この固体結晶表面上に積層した磁性原子薄膜と、この磁性原子薄膜上の2箇所に設けた電極と、を備え、

上記固体結晶表面は、表面射影ギャップをもつ非磁性体結晶表面からなり、

上記固体結晶表面と磁性原子薄膜とからなる系に形成されるスピン分裂した表面電子状態バンドを利用し、スピン流を流すことを特徴とする、表面スピントロニクスデバイス・スピン伝導素子。

【請求項 2】

前記電極は、探針状電極又はトンネル接触からなる電極であることを特徴とする、請求項1に記載の表面スピントロニクスデバイス・スピン伝導素子。

【請求項 3】

前記磁性原子薄膜は、厚さが1原子層の磁性原子薄膜であることを特徴とする、請求項1に記載の表面スピントロニクスデバイス・スピン伝導素子。

【請求項 4】

前記非磁性体結晶表面は銅(111)面であり、前記磁性原子薄膜は鉄原子薄膜であることを特徴とする、請求項1~3の何れかに記載の表面スピントロニクスデバイス・スピン伝導素子。

【請求項 5】

前記非磁性体結晶表面は、水素終端処理した共有結合性結晶表面であり、前記磁性原子

10

20

薄膜は鉄原子薄膜であることを特徴とする、請求項 1 ~ 3 の何れかに記載の表面スピントロニクスデバイス・スピン伝導素子。

【請求項 6】

固体結晶表面と、この固体結晶表面上に積層した磁性原子薄膜と、この磁性原子薄膜上の 2 箇所に設けた電極と、上記磁性原子薄膜の磁化方向を制御する手段と、を備え、

上記固体結晶表面は、表面射影ギャップをもつ非磁性体結晶表面からなり、

上記固体結晶表面と磁性原子薄膜とからなる系に形成されるスピン分裂した表面電子状態バンドのスピン状態を上記制御手段で制御し、上記一方の電極を通して外部のスピン伝導素子から供給されるアップスピンの電子及びダウンスピンの電子の何れか一方からなるスピン流を on / off することを特徴とする、表面スピントロニクスデバイス・スピン

10

【請求項 7】

前記電極は、探針状電極又はトンネル接触からなる電極であることを特徴とする、請求項 6 に記載の表面スピントロニクスデバイス・スピン伝導素子。

【請求項 8】

前記磁性原子薄膜は、厚さが 1 原子層の磁性原子薄膜であることを特徴とする、請求項 6 に記載の表面スピントロニクスデバイス・スピンスイッチング素子。

【請求項 9】

前記非磁性体結晶表面は銅 (1 1 1) 面であり、前記磁性原子薄膜は鉄原子薄膜であることを特徴とする、請求項 6 ~ 8 の何れかに記載の表面スピントロニクスデバイス・ス

20

【請求項 10】

前記非磁性体結晶表面は、水素終端処理した共有結合性結晶表面であり、前記磁性原子薄膜は鉄原子薄膜であることを特徴とする、請求項 6 ~ 8 の何れかに記載の表面スピントロニクスデバイス・スピンスイッチング素子。

【請求項 11】

前記磁性原子薄膜に近接した導線を有し、この導線に電流を流してこの導線周りに発生する磁場を利用して、前記磁性原子薄膜の磁化方向を反転および正転させる制御手段をもつことを特徴とする、請求項 6 に記載の表面スピントロニクスデバイス・スピンスイッチング素子。

30

【請求項 12】

前記磁性原子薄膜に近接して配置したアップスピン源及びダウンスピン源と、このアップスピン源と上記磁性原子薄膜とを接続する接続部と、上記ダウンスピン源と上記磁性原子薄膜とを接続する接続部と、上記アップスピン源のスピン及び上記ダウンスピン源のスピンを上記磁性原子薄膜に注入する電源と、を有し、

さらに、上記電源の電圧を印加して、上記アップスピン源または上記ダウンスピン源のスピンを上記磁性原子薄膜に注入することにより、上記磁性原子薄膜の磁化方向を正転または反転させる、前記磁性原子薄膜の磁化方向の制御手段をもつことを特徴とする、請求項 6 に記載の表面スピントロニクスデバイス・スピンスイッチング素子。

40

【請求項 13】

前記アップスピン源およびダウンスピン源は、それぞれ、下向きおよび上向きに磁化された強磁性体であり、前記接続部は非磁性導体であることを特徴とする、請求項 12 に記載の表面スピントロニクスデバイス・スピンスイッチング素子。

【請求項 14】

固体結晶表面と、この固体結晶表面上に積層した磁性原子薄膜と、この磁性原子薄膜上の 2 箇所に設けた電極と、上記磁性原子薄膜の磁化方向を制御する手段と、を備え、

上記固体結晶表面は、表面射影ギャップをもつ非磁性体結晶表面からなり、

上記固体結晶表面と磁性原子薄膜とからなる系に形成されるスピン分裂した表面電子状態バンドのスピン状態を上記制御手段で制御し、上記一方の電極を通して外部のスピン伝

50

導素子から供給されるアップスピンの電子及びダウンスピンの電子の何れか一方からなるスピン流を on/off し、かつ、上記磁性原子薄膜の磁化保持特性を利用して情報を記憶することを特徴とする、表面スピントロニクスデバイス・スピンメモリー素子。

【請求項 15】

前記電極は、探針状電極又はトンネル接触からなる電極であることを特徴とする、請求項 14 に記載の表面スピントロニクスデバイス・スピンメモリー素子。

【請求項 16】

前記磁性原子薄膜は、厚さが 1 原子層の磁性原子薄膜であることを特徴とする、請求項 14 に記載の表面スピントロニクスデバイス・スピンメモリー素子。

【請求項 17】

前記非磁性体結晶表面は銅 (111) 面であり、前記磁性原子薄膜は鉄原子薄膜であることを特徴とする、請求項 14 ~ 16 の何れかに記載の表面スピントロニクスデバイス・スピンメモリー素子。

【請求項 18】

前記非磁性体結晶表面は、水素終端処理した共有結合性結晶表面であり、前記磁性原子薄膜は鉄原子薄膜であることを特徴とする、請求項 14 ~ 16 の何れかに記載の表面スピントロニクスデバイス・スピンメモリー素子。

【請求項 19】

前記磁性原子薄膜に近接した導線を有し、この導線に電流を流してこの導線周りに発生する磁場を利用して、前記磁性原子薄膜の磁化方向を反転および正転させる、前記磁性原子薄膜の磁化方向の制御手段をもつことを特徴とする、請求項 14 に記載の表面スピントロニクスデバイス・スピンメモリー素子。

【請求項 20】

前記磁性原子薄膜に近接して配置したアップスピン源及びダウンスピン源と、このアップスピン源と上記磁性原子薄膜とを接続する接続部と、上記ダウンスピン源と上記磁性原子薄膜とを接続する接続部と、上記アップスピン源のスピン及び上記ダウンスピン源のスピンを上記磁性原子薄膜に注入する電源と、を有し、

さらに、上記電源の電圧を印加して、上記アップスピン源または上記ダウンスピン源のスピンを上記磁性原子薄膜に注入することにより、上記磁性原子薄膜の磁化方向を正転または反転させる、前記磁性原子薄膜の磁化方向の制御手段をもつことを特徴とする、請求項 14 に記載の表面スピントロニクスデバイス・スピンメモリー素子。

【請求項 21】

前記アップスピン源およびダウンスピン源は、それぞれ、下向きおよび上向きに磁化された強磁性体あり、前記接続部は非磁性導体であることを特徴とする、請求項 20 に記載の表面スピントロニクスデバイス・スピンメモリー素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はスピントロニクス（スピンエレクトロニクス）デバイスに関し、詳しくは、スピン伝導素子、スピンスイッチング素子及びスピンメモリー素子に関する。

【背景技術】

【0002】

これまでのエレクトロニクスは電子の電荷に基礎をおいたものである。しかしながら電子は電荷の他にスピンという属性を有しており、電子の電荷に基礎をおいたエレクトロニクスに限界が見え始めた近年、電子のスピンに基礎をおいたエレクトロニクス、すなわちスピントロニクス（Spintronics）の研究開発が急速に進められている。

【0003】

例えば、スピンを利用したデバイスとして GMR (Giant Magnetoresistance) 素子があり、この素子は磁気ハードディスクメモリーの読み取り素子

10

20

30

40

50

として実用化され、磁気ハードディスクメモリーの今日の記憶容量を可能にした。また、第三世代スピントロニクスデバイスとしてTMR (Tunnel Magneto Resistance) 効果を用いたMRAM (Magnetoresistive Random Access Memory) がある。MRAMは、低消費電力、高速読み書き、高集積な次世代不揮発性メモリーとして実用化されつつある。

【先行技術文献】

【非特許文献】

【0004】

【非特許文献1】Andrew Zangwill (Georgia Institute of Technology) 著, 「Physics at Surface」, Cambridge University Press, New York New Rochelle Melbourne Sydney. 10

【非特許文献2】H. C. Manoharan, C. P. Lutz & D. M. Eigler 著, 「Quantum mirages formed by coherent projection of electronic structure」, Nature Vol. 403, pp. 512 - 515, 2000年

【非特許文献3】P. Hohenberg and W. Kohn, Phys. Rev. 136, B864 (1964)

【非特許文献4】W. Kohn and L. J. Sham, Phys. Rev. 140, A1133 (1965) 20

【非特許文献5】藤原毅夫著「固体電子構造」朝倉書店発行第3章

【非特許文献6】J. Shen, J. P. Pierce, E. W. Plummer & J. Kirschner 著, 「The effect of spatial confinement on magnetism: films, stripes and dots of Fe on Cu(111)」JOURNAL OF PHYSICS: Condensed Matter 誌 Vol. 15, R1 - R30, 2003年

【発明の開示】

【発明が解決しようとする課題】

【0005】 30

しかしながら、スピントロニクスにおいては、従来のエレクトロニクスにおける電流を流す導線、及び電流をon/offするFET素子に対応する、スピン流(スピン偏極電流)を流すスピン伝導素子、並びにスピン流をon/offするスピンスイッチング素子が未だ実現されていない。たとえば、強磁性金属から半導体へのスピン注入を利用することが提案されているが、半導体への注入に際してスピン情報が失われるという課題を有し未だ実用化のめどが立っていない。

【0006】

本発明は、上記課題に鑑み、新規の動作原理に基づいてスピン流を流す働きをもつ表面スピントロニクスデバイス・スピン伝導素子、スピン流を低消費電力かつ、高速、高効率にon/offする表面スピントロニクスデバイス・スピンスイッチング素子、並びにそれを利用した表面スピントロニクスデバイス・スピンメモリー素子を提供することを目的とする。 40

【課題を解決するための手段】

【0007】

上記目的を達成するために本発明の表面スピントロニクスデバイス・スピン伝導素子は、固体結晶表面と、固体結晶表面上に積層した磁性原子薄膜と、この磁性原子薄膜上の2箇所に設けた電極と、を備え、固体結晶表面は、表面射影ギャップをもつ非磁性体結晶表面からなり、固体結晶表面と磁性原子薄膜とからなる系に形成されるスピン分裂した表面電子状態バンドを利用しスピン流を流すことを特徴とする。非磁性体結晶表面は、たとえば、銅(111)面であれば好ましく、あるいは、水素終端処理した共有結合性結晶表面 50

であってもよく、磁性原子薄膜は、厚さが1原子層の磁性原子薄膜で、たとえば鉄原子であれば好ましい。

【0008】

この構成によれば、磁性原子薄膜の磁化の方向により、伝導に寄与できる表面電子状態バンドのスピンの向きが定まり、この方向のスピンのみを流すスピン伝導素子となる。

また、このスピン伝導素子を利用して電極からアップスピンの電子またはダウンスピンの電子のみを供給するならば、供給された電子のスピン方向と伝導に寄与できる表面電子状態バンドのスピン方向が一致すればスピン流が流れ、一致しなければ流れない。磁性原子薄膜の磁化の方向を制御することにより、表面電子状態バンドのスピン方向を、供給した電子のスピン方向と一致させる、または一致させないことにより、スピン流のon/offのスイッチングを行うことができ、スピンスイッチング素子を実現できる。伝導に寄与できる表面電子状態バンドは、アップスピンの電子状態及びダウンスピンの電子状態のどちらか一方だけの状態にすることが可能で、スピン流のon/offを100%の効率で行うことができる。このスピン伝導素子はスピントロニクスにおける論理回路の基本単位素子として使用できるのみならず、磁気抵抗素子として使用すれば抵抗変化率が無限大の磁気抵抗素子を実現することができる。また磁性原子薄膜の磁化方向は上記磁化方向の制御の後、再び次の制御を施すまでは、その状態を保持するため、スピンメモリー素子を実現することができる。

10

【0009】

本発明の表面スピントロニクスデバイス・スピンスイッチング素子および表面スピントロニクスデバイス・スピンメモリー素子は、磁性原子薄膜の磁化方向を制御するために、以下の構成を有している。

20

すなわち、本発明の表面スピントロニクスデバイス・スピンスイッチング素子および表面スピントロニクスデバイス・スピンメモリー素子は、一態様として、磁性原子薄膜に近接した側縁に導線を有し、この導線に電流を流して導線周りに発生する磁場を利用して、磁性原子薄膜の磁化方向を反転および正転することを特徴とする。

【0010】

また他の態様として、本発明の表面スピントロニクスデバイス・スピンスイッチング素子および表面スピントロニクスデバイス・スピンメモリー素子は、磁性原子薄膜に近接した側縁に配置したアップスピン源及びダウンスピン源と、このアップスピン源と磁性原子薄膜とを接続する接続部と、ダウンスピン源と磁性原子薄膜とを接続する接続部と、上記アップスピン源またはダウンスピン源のスピンを上記磁性原子薄膜に注入する電源とを有し、上記電源の電圧を印加して、上記アップスピン源またはダウンスピン源のスピンを磁性原子薄膜に注入することにより、上記磁性原子薄膜の磁化方向を正転または反転することを特徴とする。好ましくは、前記アップスピン源およびダウンスピン源は、それぞれ、下向きおよび上向きに磁化された強磁性体であり、前記接続部は非磁性導体である。

30

【発明の効果】

【0011】

これらの構成によれば、磁性原子薄膜の磁化方向を所望の方向に制御でき、その結果、スピン流をon/offできる。また、本発明のスピントロニクスデバイスは、固体結晶表面と磁性原子薄膜とから成る系で形成される表面電子状態バンドを利用するため、スピン流を極めて微小な領域に制限でき、その結果、素子を極めて微細にできる。さらに、スピン流をon/offさせる際、1原子層の磁性原子薄膜の磁化スピンを反転/正転させるのみであるから、必要なエネルギーは極めて小さく、究極の省エネルギー性能が実現される。

40

【図面の簡単な説明】

【0012】

【図1】銅(111)面の電子状態のバンド構造を示すグラフである。

【図2】銅(111)面上に鉄一原子層を積層した系の電子状態のバンド構造の計算機実

50

験結果を示すグラフである。

【図3】Si(001)面に、及び、表面を水素終端したSi(001)面に鉄原子を吸着させた場合の表面構造の計算機実験結果を、結晶構造断面模式図として示したものであり、(a)はSi(001)面に鉄原子を吸着させた場合、(b)は表面を水素終端したSi(001)面に鉄原子を吸着させた場合を示している。

【図4】本発明の表面スピントロニクスデバイス・スピン伝導素子の構成を示す概略斜視図である。

【図5】磁化正転・反転手段の第一の機構を備えた本発明の表面スピントロニクスデバイス・スピンスイッチング素子の構成を示す概略斜視図である。

【図6】磁化正転・反転手段の第一の機構における磁化反転の原理を示す図である。

【図7】磁化正転・反転手段の第二の機構を備えた本発明の表面スピントロニクスデバイス・スピンスイッチング素子の構成を示す概略斜視図である。

【発明を実施するための形態】

【0013】

本発明は以下の詳細な説明及び本発明の実施例を示す添付図面によって、よりよく理解されるものとなる。なお、添付図面に示す実施例は本発明を特定又は限定するものではなく、説明及び理解を容易とするためだけのものである。

以下、本発明の最良の実施の形態を図面に基づいて詳細に説明する。

先ず、本発明の理解を容易にするため、表面スピントロニクスデバイス・スピン伝導素子について詳細に説明する。固体結晶表面上に積層した磁性原子薄膜(ここでは、固体結晶表面に銅(111)面、磁性原子薄膜として鉄一原子層薄膜を例として説明するが、これに限定するものではない。)に形成されるスピン分裂した表面電子状態バンドについて説明する。

但し、本発明の表面スピントロニクスデバイスは、以下に説明する構成に限定されることを意図したものではない。上記スピン分裂した表面電子状態バンドを利用したスピントロニクスデバイスである限り、本願発明に係る表面スピントロニクスデバイスに包含され得るものと捉えられる。

【0014】

図1の(a)は、銅(111)面の表面電子状態バンドを示す図である(非特許文献1参照)。図の横軸は表面内点からM点へ向かう波数であり、縦軸は電子のエネルギーを示す。図1(b)に示す六角形は、銅(111)面のブリュアンゾーンを表し、図中の記号、M、Kは上図の波数の波数空間での方向を示している。

【0015】

図1(a)において、斜線部は銅バルクの結晶のバンド構造を(111)面に射影したものであり、この波数及びこのエネルギー領域には連続的に電子状態が存在することを示す。この斜線部分にもし電子がいたとすれば、その電子は結晶全体に拡散する。斜線のない部分は表面射影ギャップと呼ばれ、この領域に相当する波数及びエネルギーを持つ電子はバルク結晶中に存在できないことを示す。点線は、銅(111)面の表面電子状態バンドを示し、特に表面射影ギャップ中の点線部分の表面電子状態は、対応する波数とエネルギーをもつバルク結晶の電子状態との交わりが無い場合、この波数及びエネルギーを持つ電子は、表面に原子スケールで局在したままになる。実際、このような表面局在状態は、その存在が確認されており(非特許文献2参照)、本発明は、この表面を伝搬する電子のエネルギー状態を利用するものである。

【0016】

図2は、本発明者らによってなされた銅(111)面に鉄原子薄膜を一層分積層した系のバンド構造の第一原理計算結果を示す図である。第一原理計算とは、“相互作用する多電子系の基底状態のエネルギーは電子の密度分布により決められる”ことを示した密度汎関数理論を基にした計算手法である(非特許文献3~5参照)。第一原理計算によれば、物質の電子構造を経験的パラメータ無しに定量的に議論できるようになり、実際、多くの実証によりその有効性が示されている。第一原理計算の中でも現在もっとも精度の高い、

10

20

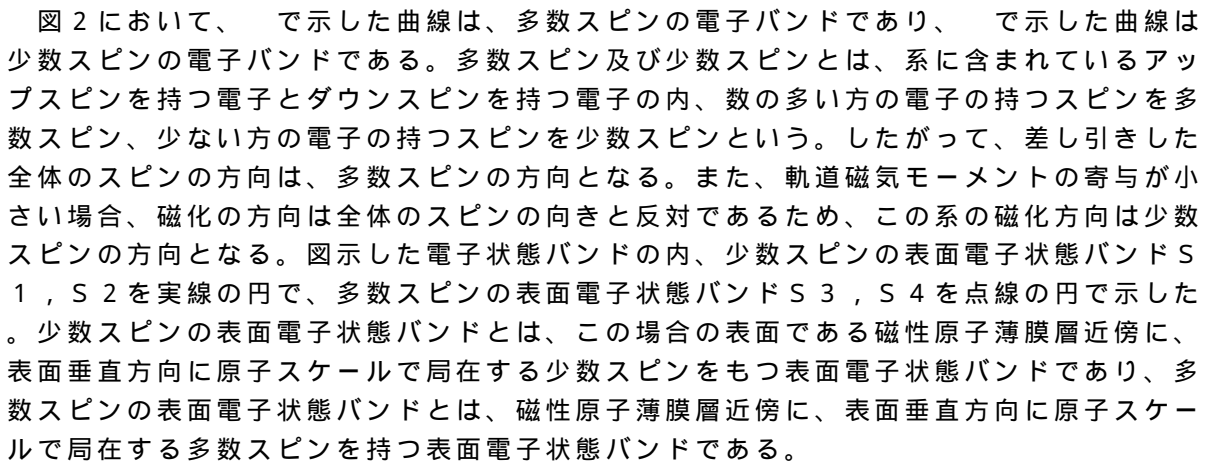
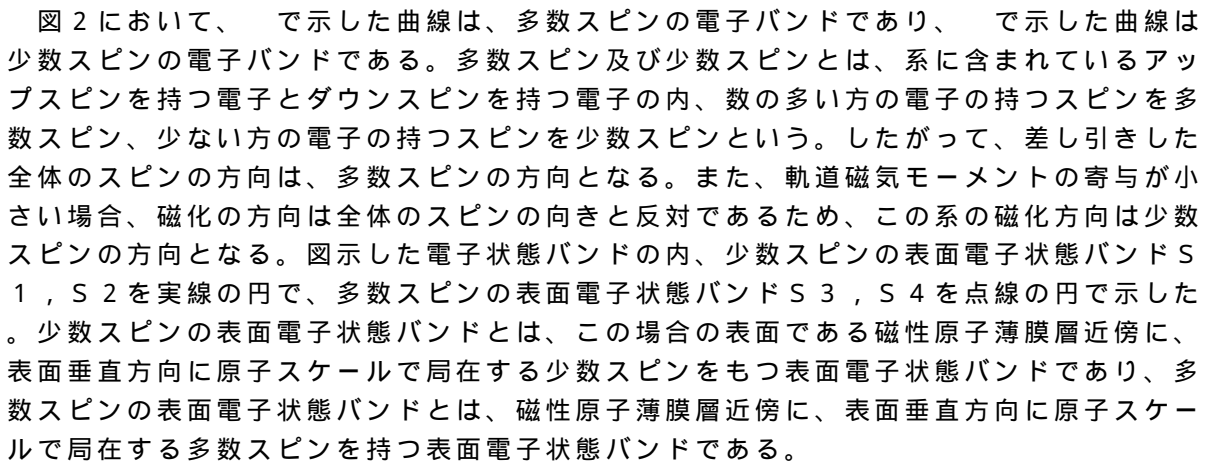
30

40

50

一般化密度勾配近似法を用いて計算した。

【0017】

図2において、で示した曲線は、多数スピンの電子バンドであり、で示した曲線は少数スピンの電子バンドである。多数スピン及び少数スピンとは、系に含まれているアップスピンを持つ電子とダウンスピンを持つ電子の内、数の多い方の電子の持つスピンを多数スピン、少ない方の電子の持つスピンを少数スピンという。したがって、差し引きした全体のスピンの方向は、多数スピンの方向となる。また、軌道磁気モーメントの寄与が小さい場合、磁化の方向は全体のスピンの向きと反対であるため、この系の磁化方向は少数スピンの方向となる。図示した電子状態バンドの内、少数スピンの表面電子状態バンドS1, S2を実線の円で、多数スピンの表面電子状態バンドS3, S4を点線の円で示した

10

。少数スピンの表面電子状態バンドとは、この場合の表面である磁性原子薄膜層近傍に、表面垂直方向に原子スケールで局在する少数スピンをもつ表面電子状態バンドであり、多数スピンの表面電子状態バンドとは、磁性原子薄膜層近傍に、表面垂直方向に原子スケールで局在する多数スピンを持つ表面電子状態バンドである。

【0018】

図2に示すように、この系では、スピン分裂が起き、多数スピンの電子状態と少数スピンの電子状態とではエネルギーが異なる。表面電子状態バンドにおいてもスピン分裂が起き、少数スピンの表面電子状態バンドS1, S2と多数スピンの表面電子状態バンドS3, S4は、異なるエネルギー領域に形成される。また、その中でもS1, S2は、表面射影ギャップ中にも存在するので、表面を伝搬する電子のエネルギー状態として利用できる

20

。すなわち、表面射影ギャップ中にある少数スピンの表面電子状態バンドS1またはS2は、その状態を占めることができる電子のスピンからのみ成るスピン流を表面に流すことに利用できる。

【0019】

なお、少数スピンの表面電子状態バンドS1またはS2を占有する電子のスピンがアップスピンかダウンスピンかは、上記磁性原子薄膜の磁化の方向によって決まる。

【0020】

厚さが1原子層から2原子層の鉄原子薄膜の磁化容易軸は、薄膜面に垂直であり、磁化は表面に対して上向きか下向きとなる(非特許文献6参照)。

【0021】

鉄原子薄膜の磁化が上向きの時(このとき、多数スピンはダウンスピンで、少数スピンはアップスピンである。この状態を正転とする。)、少数スピンの表面電子状態バンドであるS1とS2には、アップスピンの電子のみが占めることができる。すなわち、この場合、S1またはS2へ注入でき、表面を伝搬させることができる電子はアップスピンの電子のみである。逆に、鉄原子薄膜の磁化が下向きの時(このとき、多数スピンはアップスピンで、少数スピンはダウンスピンである。この状態を反転とする。)、ダウンスピンの電子のみがS1とS2を占めることができる。すなわち、この場合、S1またはS2へ注入でき、表面を伝搬させることができる電子はダウンスピンの電子のみである。これを利用して、アップスピン及びダウンスピンの何れか一方の電子を表面に流すことができ、完全スピン偏極した電流、すなわちスピン流を流すことができる。

30

40

【0022】

ところで、上記のようなスピン分裂した表面電子状態バンドを形成するためには、表面射影ギャップをもつ非磁性体結晶表面の構造を壊さずに磁性原子薄膜を形成することが必要である。銅(111)面に鉄原子薄膜をレーザーMBE法により堆積した場合には、銅(111)面の結晶構造を破壊することなく鉄原子薄膜を形成できることが報告されている(非特許文献6参照)。表面射影ギャップをもつ他の非磁性体結晶として、Si(シリコン)単結晶がある。しかしながら、従来は、Si等の共有結合性結晶表面では、鉄原子が共有結合性結晶表面原子を剥がしてシリサイドを形成するために、結晶表面構造を壊さずに鉄原子薄膜を形成することは困難とされていた。

【0023】

50

本発明者らは、 $Si(001)$ 面を水素終端してから、鉄原子を堆積することによって、 $Si(001)$ 面を壊さずに鉄原子薄膜を形成できることを、計算機実験によって見いだした。以下に計算機実験結果を示す。計算方法は、上記した、密度汎関数理論を基にした電子状態計算法の第一原理計算である。

【0024】

図3は、 $Si(001)$ 面に、また、表面を水素終端した $Si(001)$ 面に鉄原子を吸着させた場合の表面構造の計算機実験結果を、結晶構造断面模式図として示したものであり、(a)は $Si(001)$ 面に鉄原子を吸着させた場合、(b)は表面を水素終端した $Si(001)$ 面に鉄原子を吸着させた場合を示している。図3(a)から、Fe原子が表面Si原子の配列を変形してSi原子と結合していることがわかり、 $Si(001)$ 面に直接鉄原子を吸着させるとSiの表面結晶構造が壊れることがわかる。一方、図3(b)から、表面Si原子のダイマー構造が保持されていることがわかり、表面を水素終端した $Si(001)$ 面に鉄原子を吸着させた場合には表面の結晶構造を壊すことなく、鉄原子がSiと結合することがわかる。従って、表面を水素終端した $Si(001)$ 面は、本発明のスピン트로ニクス・デバイスの表面射影ギャップをもつ非磁性体結晶表面として使用することができる。

10

【0025】

特に、 $Si(001)$ 面は、現在のエレクトロニクスで、集積回路を作製するSiウェハーの主要な面であるので、本発明のスピン트로ニクスデバイスをSi面に構築できることは、従来のエレクトロニクス回路とスピン트로ニクス回路とのハイブリッド化を容易にするという利点がある。

20

【0026】

次に、本発明に係る表面スピン트로ニクスデバイス・スピン伝導素子の好適な一実施の形態を図4を参照しつつ説明する。図4において、表面スピン트로ニクスデバイス・スピン伝導素子10は、基板11と、固体結晶12と、磁性原子薄膜13と、一对の電極であるドレイン電極14及びソース電極15とから構成される。基板11は、その上に形成される固体結晶12等を支持するためのものであって、絶縁材料から構成される。特に限定するわけではないが、固体結晶が銅の場合、酸化アルミニウム等が適当であると考えられる。

30

【0027】

磁性原子薄膜13は、表面射影ギャップをもつ固体結晶12の表面に、1原子層または数原子層の膜厚となるように形成されており、この系には表面射影ギャップ中にスピン分裂した表面電子状態バンド(S_1 、 S_2)が存在する。なお、図示の場合、磁性原子薄膜13は、矩形に描かれているが、従来のエレクトロニクスの集積回路のパターンと同様に、スピン트로ニクスのスピン流回路を形成する任意の形状パターンをとることが可能である。

【0028】

ドレイン電極14及びソース電極15は、磁性原子薄膜上の二箇所に設置される。電極の接触形態として、図には、走査トンネル顕微鏡(STM)の探針の形状を有する電極の接触形態を例として示したが、この図のようにSTMの通常の使用におけるトンネル接触、すなわち磁性原子薄膜の表面へ探針を近づける点接触でも良く、また、通常の電極を貼り付ける接触方法でも構わない。磁性原子薄膜13とソース電極15の間に、表面電子状態バンドのエネルギーに対応するバイアス電圧をかけることにより、表面電子状態バンドの電子のスピンと同じ方向のスピンをもつ電子のみを、ソース電極15から原子薄膜13へ注入することができる。注入された電子は、ソース電極15より電位を高くしたドレイン電極14にて取り出される。このようにして、表面電子状態バンドの電子のスピン方向と同じスピンの電子が、ソース電極15から磁性原子薄膜13を通してドレイン電極14へ流れる。

40

【0029】

したがって、固体結晶表面上の磁性原子薄膜の系において、アップスピンもしくは、ダ

50

ウンスピンのどちらか一方の電子のみを流す、完全スピン偏極電流、スピン流の伝導素子が可能になる。このようにして、表面スピントロニクスデバイス・スピン伝導素子 10 は、スピン伝導体として機能させることができる。さらに、磁性原子薄膜の磁化の方向により伝導する電子のスピン方向が決定されるため、ソース電極 15 から送り込む電子のスピンを別の表面スピントロニクスデバイス・スピン伝導素子等においてあらかじめ、完全スピン偏極しておけば、磁性原子薄膜の磁化方向を正転 / 反転することにより、スピン流の伝導を on / off することができる。

【0030】

次に、本発明に係る表面スピントロニクスデバイス・スピンスイッチング素子の好適な一実施形態を図5を参照しつつ説明する。図5に示した磁性原子薄膜の磁化を正転 / 反転させる第一の機構を組み込んだ表面スピントロニクスデバイス・スピンスイッチング素子 16 は、表面スピントロニクスデバイス・スピン伝導素子 10 の構成に、磁化正転・反転手段 20 を付加した構成である。

10

【0031】

第一の磁化正転・反転手段は、二つの電流ライン 21, 22 と、これらの電流ライン 21, 22 の電源 23 と、電源 23 を用いて電流ライン 21, 22 へ個別に電流を導通させる二つのスイッチ 24, 25 とから構成される。

【0032】

各電流ライン 21 と 22 は、ラインに電流を流した時、発生する磁場が、磁性原子薄膜 13 上で磁化容易軸に平行成分をもち、かつ、電流ライン 21 と 22 の発生する磁場が、磁性原子薄膜 13 上で互いに反対方向になるよう、電源ライン 21, 22、磁性原子薄膜 13、電源 23 を設置する。図では、電流ライン 21, 22 を平行に配置し電流方向を同方向とし、電源ライン 21, 22 の間に磁性原子薄膜 13 を配置した例を図示したが、これに限定されるものではない。スイッチ 24 は磁化正転用のスイッチであり、on されることにより、電源 23 から電流ライン 21 に電流を流す。また、スイッチ 25 は磁化反転用のスイッチであって、on されることにより電源 23 から電流ライン 22 に電流を流す。

20

【0033】

このような構成の第一の磁化反転・正転手段を備えた表面スピントロニクスデバイス・スピンスイッチング素子 16 によれば、スイッチ 24 が on されることにより電源 23 からの電流が電流ライン 21 に流れる。この状態を図6(a)に示す。図6(a)は、表面スピントロニクスデバイス・スピンスイッチング素子 16 の電流ライン 21 に垂直な断面内の磁場分布を示しており、磁性原子薄膜 13 上に上向き磁場 H_1 が印加されることがわかる。これにより、磁性原子薄膜 13 は、上向きに磁化されるようになる。この後、スイッチ 24 が off されても、磁性原子薄膜 13 の磁化保持特性により、上向きに磁化された状態、即ち、磁化正転状態が保持される。

30

【0034】

したがって、スイッチ 24 が on された後、この状態では、磁性原子薄膜表面 13 の表面電子状態バンドを通して、ソース電極 15 からドレイン電極 14 へは、アップスピンの電子のみが伝搬可能となる。ソース電極 15 からアップスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンスイッチング素子 16 は導通状態となる。ソース電極 15 からダウンスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンスイッチング素子 16 は遮断状態となる。

40

【0035】

次にスイッチ 24 が off され、スイッチ 25 が on されることにより、電源 23 からの電流は、電流ライン 22 に流れる。この状態を図6(b)に示す。図6(b)は、表面スピントロニクスデバイス・スピンスイッチング素子 16 の電流ライン 22 に垂直な断面内の磁場分布を示しており、磁性原子薄膜 13 上に下向き磁場 H_2 が印加されることがわかる。これにより、磁性原子薄膜 13 は、下向きに磁化されるようになる。この後、スイッチ 25 が off されても、磁性原子薄膜 13 の磁化保持特性により、下向きに磁化され

50

た状態、即ち、磁化反転状態が保持される。

【 0 0 3 6 】

したがって、スイッチ 2 5 が on された後、この状態では、磁性原子薄膜表面 1 3 の表面電子状態バンドを通して、ソース電極 1 5 からドレイン電極 1 4 へは、ダウンスピンの電子のみが伝搬可能となる。ソース電極 1 5 からアップスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンスイッチング素子 1 6 は、遮断状態となる。ソース電極 1 5 からダウンスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンスイッチング素子 1 6 は導通状態となる。

【 0 0 3 7 】

この状態から、再びスイッチ 2 4 が on されると、同様にして磁性原子薄膜の磁化は正転し、表面スピントロニクスデバイス・スピンスイッチング素子 1 6 は、アップスピンの電子のみ導通する。すなわち、ソース電極 1 5 からアップスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンスイッチング素子 1 6 は、導通状態となる。ソース電極 1 5 からダウンスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンスイッチング素子 1 6 は遮断状態となる。

【 0 0 3 8 】

このようにして表面スピントロニクスデバイス・スピンスイッチング素子 1 6 は、磁化正転・反転手段の正転・反転磁場によりスピン流の導通状態、遮断状態を切り替えるスピンスイッチング素子としての機能を持つ。

【 0 0 3 9 】

図 7 は、磁化正転・反転手段の第二の機構を組み込んだ表面スピントロニクスデバイス・スピンスイッチング素子 1 7 を示している。表面スピントロニクスデバイス・スピンスイッチング素子 1 7 は、表面スピントロニクスデバイス・スピン伝導素子 1 0 に、第二の磁化正転・反転手段を付加した構成を有する。

【 0 0 4 0 】

第二の磁化正転・反転手段は、磁性原子薄膜 1 3 の磁化容易軸に平行かつ、互いに反対方向に磁化した 2 つのスピン源 3 1 , 3 2 と、スピン源 3 1 , 3 2 と磁性原子薄膜 1 3 間を接続する接続部 3 1 a , 3 2 a と、磁化スピンを注入するためのバイアス電圧を印加する電源 3 3 と、そのスイッチ 3 4 , 3 5 から構成されている。スピン源 3 1 および 3 2 は、それぞれ、磁性原子薄膜 1 3 の磁化が正転したときの磁化の向きおよび反転したときの磁化の向きと同じ向きに磁化された強磁性体から構成されている。特に限定するわけではないが、固体結晶表面 1 2 が銅 (1 1 1) 面、磁性原子薄膜 1 3 が鉄の一原子薄膜のときに、スピン源 3 1 は表面に対し上向きに、スピン源 3 2 は下向きに磁化された強磁性体であることが好ましい。

【 0 0 4 1 】

さらに、スピン源 3 1 またはスピン源 3 2 と磁性原子薄膜 1 3 の間にバイアス電圧を印加してスピンを注入するため、スピン源 3 1 , 3 2 は、接続部材 3 1 a , 3 2 a を介して磁性原子薄膜に接続されている。接続部材 3 1 a , 3 2 a は、それぞれ対応するスピン源 3 1 , 3 2 から磁性原子薄膜 1 3 へスピン注入を可能にするものであればよく、非磁性かつ良伝導体で、格子定数が原子薄膜 1 3 およびスピン源 3 1 , 3 2 に近いものが好ましい。

【 0 0 4 2 】

上記スイッチ 3 4 は磁化正転用のスイッチであって、on されることにより、電源 3 3 による所定のバイアス電圧をスピン源 3 1 と磁性原子薄膜 1 3 の間に印加するようになっている。また、上記スイッチ 3 5 は磁化反転用のスイッチであって、on されることにより、電源 3 3 による所定のバイアス電圧をスピン源 3 2 と磁性原子薄膜 1 3 の間に印加するようになっている。

【 0 0 4 3 】

このような構成の、第二の磁化正転・反転手段を備えた表面スピントロニクスデバイス・スピンスイッチング素子 1 7 によれば、スイッチ 3 4 が on されることにより、バイア

10

20

30

40

50

ス電圧がスピン源 3 1 と磁性原子薄膜 1 3 の間に印加されることになり、スピン源 3 1 から正転用スピンの磁性原子薄膜 1 3 に注入される。これにより、磁性原子薄膜 1 3 は、正転方向に磁化される。その後、スイッチ 3 4 が off されても磁性原子薄膜 1 3 の磁化保持特性により正転方向に磁化された状態を保持する。

【 0 0 4 4 】

したがって、スイッチ 3 4 が on された後、この状態では、磁性原子薄膜 1 3 の表面電子状態バンドを通して、ソース電極 1 5 からドレイン電極 1 4 へは、アップスピンの電子のみが伝搬可能となる。ソース電極 1 5 からアップスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンスイッチング素子 1 7 は導通状態となる。ソース電極 1 5 からダウンスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンスイッチング素子 1 7 は遮断状態となる。

10

【 0 0 4 5 】

スイッチ 3 4 が off された後では、スイッチ 3 5 が on されることにより、バイアス電圧がスピン源 3 3 と磁性原子薄膜 1 3 の間に印加され、スピン源 3 3 から反転用スピンの磁性原子薄膜 1 3 に注入される。これにより、磁性原子薄膜 1 3 は反転方向に磁化される。その後、スイッチ 3 5 が off されても磁性原子薄膜 1 3 の磁化保持特性により反転方向に磁化された状態を保持する。

【 0 0 4 6 】

したがって、スイッチ 3 5 が on された後、この状態では、磁性原子薄膜 1 3 の表面電子状態バンドを通して、ソース電極 1 5 からドレイン電極 1 4 へ流れる電子は、ダウンスピンの電子のみ可能となる。ソース電極 1 5 からダウンスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンスイッチング素子 1 7 は導通状態となる。ソース電極 1 5 からアップスピンの電子のみが供給される場合は、表面スピントロニクスデバイス・スピンスイッチング素子 1 7 は遮断状態となる。

20

【 0 0 4 7 】

スイッチ 3 5 が off された後、再びスイッチ 3 4 が on されると、同様にして磁性原子薄膜 1 3 の磁化が正転されるので、表面スピントロニクスデバイス・スピンスイッチング素子 1 7 は、アップスピンの電子のみを導通する。すなわち、ソース電極 1 5 からアップスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンスイッチング素子 1 7 は導通状態となる。ソース電極 1 5 からダウンスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンスイッチング素子 1 7 は遮断状態となる。

30

【 0 0 4 8 】

このようにして、表面スピントロニクスデバイス・スピンスイッチング素子 1 7 は、第二の磁化正転・反転手段の磁化正転・反転用スピン注入によりスピン流の導通状態、遮断状態を切り替えることができるスピンスイッチング素子としての機能を持つ。

【 0 0 4 9 】

上記の 2 つの表面スピントロニクスデバイス・スピンスイッチング素子 1 6 , 1 7 において、磁化正転・反転手段により、磁性原子薄膜の磁化を正転もしくは反転させ、磁性原子薄膜を伝搬するスピン流の導通状態および遮断状態を制御するスピンスイッチング素子としての機能を説明したが、これに限らず、磁化正転・反転を行った後、再び磁化正転・反転を行うまでの間、磁性原子薄膜の磁化方向は保持されるため、これを表面スピントロニクスデバイス・スピンメモリー素子として使用できる。すなわち、磁性原子薄膜の磁化方向を記憶情報とし、磁化正転・反転手段で情報の書き込み操作を行い、ソース電極 1 5 とドレイン電極 1 4 の間のスピン流の導通 / 遮断状態を検出することにより、情報の読み出し操作を行うことができる。

40

【 0 0 5 0 】

なお、上記説明は、本発明の例示的な実施例を説明したものであり、本発明の要旨及び範囲を逸脱することなく、実施例の種々の変更、省略、追加が可能である。従って本発明は上記の実施例に限定されるものではなく、特許請求の範囲に記載された要素によって規

50

定される範囲及びその均等範囲を包含するものとして理解されなければならない。

【産業上の利用可能性】

【0051】

本発明の表面スピントロニクスデバイスによれば、伝導を担う電子の状態に、固体結晶表面と積層した磁性原子薄膜との系に形成されるスピン分裂した表面電子状態バンドを利用するので、完全もしくはそれに近いスピン偏極電流、即ち、スピン流を伝搬するスピン伝導素子を実現することができる。磁性原子薄膜の磁化方向を制御することにより、伝搬できる電子のスピン方向が限定されるため、スピン流の導通/遮断状態を切り替えるスピンスイッチング素子を実現できる。また、磁性原子薄膜の磁化方向は、外部から制御された後、次の制御までの間保持されるため、磁性原子薄膜の磁化方向制御を書き込み操作、スピン流の導通/遮断状態の検出を読み出し操作とする、スピンメモリー素子を実現することができる。また本素子は、固体結晶表面と、固体結晶表面に積層した磁性原子薄膜との系で構成されるため、スピン流を極めて微小な領域に制限でき、その結果、素子を極めて微細にすることができる。さらに、スイッチングおよびメモリー書き込みは、その微細な領域に限定され、かつ厚さが1原子層から数原子層である磁性原子薄膜の磁化方向の反転・正転で行うため、究極の省エネルギー性を併せ持つ。よって本発明によれば、スピントロニクスにおけるスピン伝導素子、スピンスイッチング素子、スピンメモリー素子として、また極めて抵抗変化の大きい磁気抵抗素子としても利用できる。

10

【符号の説明】

【0052】

- 10：表面スピントロニクスデバイス・スピン伝導素子
- 11：基板
- 12：固体結晶
- 13：磁性原子薄膜
- 14：ドレイン電極
- 15：ソース電極
- 16, 17：表面スピントロニクスデバイス・スピンスイッチング素子
- 20：磁化正転・反転手段
- 21, 22：電流ライン
- 23：電源
- 24, 25：スイッチ
- 31, 32：スピン源
- 31a, 31b：接続部
- 33：電源
- 34, 35：スイッチ

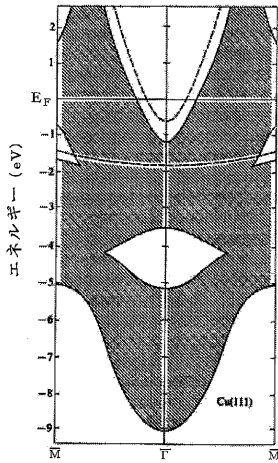
20

30

【 図 1 】

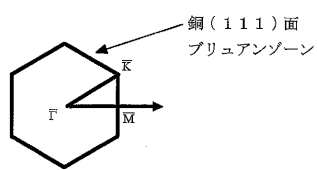
図 1

(a)



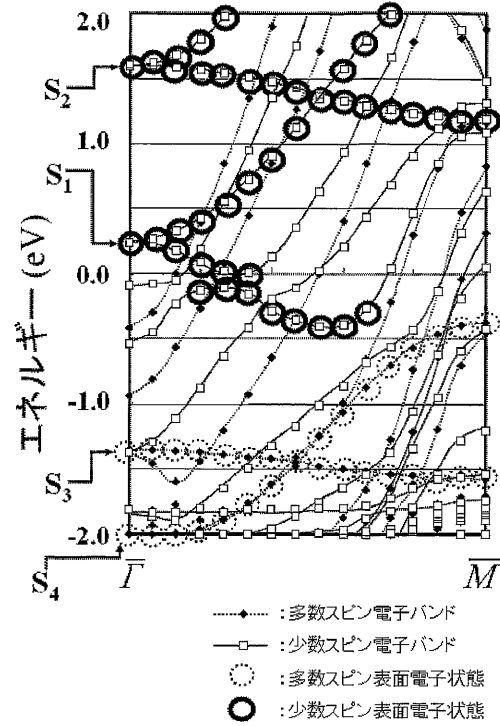
(エネルギー原点はフェルミエネルギーである。)

(b)



【 図 2 】

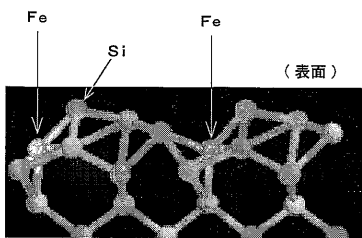
図 2



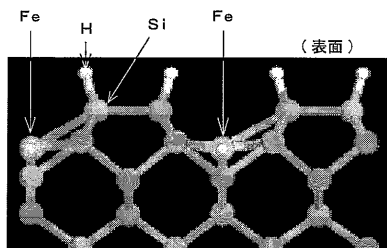
【 図 3 】

図 3

(a)

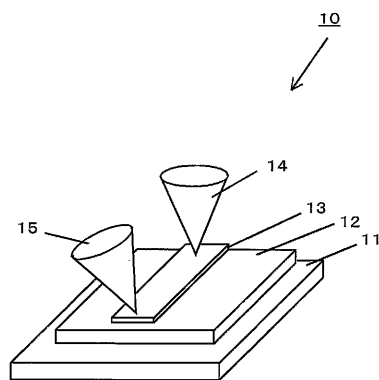


(b)



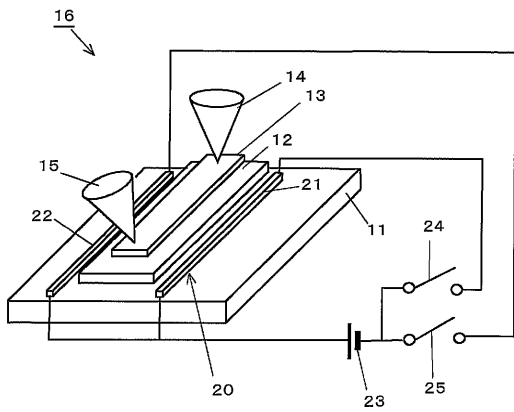
【 図 4 】

図 4



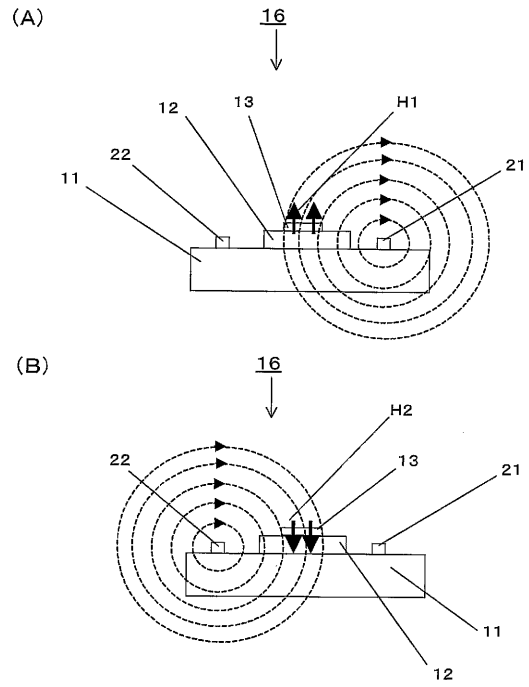
【 図 5 】

図 5



【 図 6 】

図 6



【 図 7 】

図 7

