

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-302664

(P2009-302664A)

(43) 公開日 平成21年12月24日(2009.12.24)

(51) Int.Cl.	F I	テーマコード (参考)
<b>H03H 17/06 (2006.01)</b>	H03H 17/06 615E	
	H03H 17/06 635B	
	H03H 17/06 635C	

審査請求 有 請求項の数 24 O L (全 39 頁)

(21) 出願番号	特願2008-151982 (P2008-151982)	(71) 出願人	503360115
(22) 出願日	平成20年6月10日 (2008.6.10)		独立行政法人科学技術振興機構
			埼玉県川口市本町四丁目1番8号
		(74) 代理人	100107010
			弁理士 橋爪 健
		(72) 発明者	寅市 和男
			茨城県つくば市吾妻3-1-1 ダイアパ
			レスつくば学園都市1214
		(72) 発明者	川崎 秀二
			茨城県つくば市並木4丁目公務員宿舎 4
			01-102

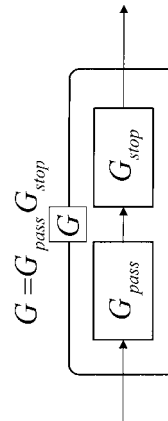
(54) 【発明の名称】 フィルタ、フィルタの設計システム及び設計方法及び設計プログラム

(57) 【要約】

【課題】 入力タップ数、遅延回路及び乗算器が少なく、所望の特性を確実に得ることができる、周波数分離性の優れた狭帯域FIRフィルタ等のフィルタ及びフィルタの設計システム・設計方法・設計プログラムを提供する。

【解決手段】 有限の区分的多項式で構成されるフルエンスシ標本化函数の節点値をフィルタ係数とした低域通過型基本フィルタ $L_0$ と、低域通過型基本フィルタを周波数スケールした複数の低域通過型フィルタ $L_M$ と、フィルタ係数の符号をひとつおきに反転した係数とした高域通過型基本フィルタ $H_0$ と、高域通過型基本フィルタを周波数スケールした複数の高域通過型フィルタ $H_M$ と、により、縦続接続して形成された通過域部フィルタ $G_{pass}$ 及び阻止域部フィルタ $G_{stop}$ を備え、通過域部フィルタ $G_{pass}$ 及び阻止域部フィルタ $G_{stop}$ を縦続接続することで形成されたフィルタ。

【選択図】 図17



## 【特許請求の範囲】

## 【請求項 1】

有限の区分的多項式で構成される標本化函数の節点値をフィルタ係数とした低域通過型基本フィルタ  $L_0$  と、前記低域通過型基本フィルタを周波数スケーリングした複数の低域通過型フィルタ  $L_M$  と、前記フィルタ係数の符号をひとつおきに反転して係数とした高域通過型基本フィルタ  $H_0$  と、前記高域通過型基本フィルタを周波数スケーリングした複数の高域通過型フィルタ  $H_M$  と、により、次式で表されるように縦続接続して形成された通過域部フィルタ  $G_{pass}$  と、

## 【数 1】

$$G_{pass} = L_{P,N_p^{(1)}}^{\alpha_P} \left[ 1 - H_{P,N_p^{(2)}} \right]^{\beta_P}$$

10

ここで、 $G_{pass}$  の各添え字については以下の通り。

$P, P$  : 累乗値 (同じ  $L_{P,N_1}$  や  $[1 - H_{P,N_2}]$  を  $P$  回、 $P$  回接続することを示す。ここで、記載の都合上、 $N_1 = N_p^{(1)}$ ,  $N_2 = N_p^{(2)}$  とした。)

$N_p^{(1)}$  :  $L_{P,N_1}$  において  $H_P$  のラダー接続の段数

$N_p^{(2)}$  :  $[1 - H_{P,N_2}]$  において  $L_P$  のラダー接続の段数

$P$  : 周波数を  $(P + 1)$  倍にスケーリングしたフィルタを示す。

20

前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $L_H$  と、により、次式で表されるように縦続接続して形成された阻止域部フィルタ  $G_{stop}$  と、

## 【数 2】

$$G_{stop} = \left[ \prod_{k=1}^K L_{p_k, N_k}^{\alpha_k} \right] \cdot \left[ \prod_{l=1}^L [1 - H_{q_l, N_l}] \right]^{\beta_l}$$

$k, l$  : 累乗値 (同じ  $L_{p_k, N_k}$  や  $[1 - H_{q_l, N_l}]$  を  $k$  回、 $l$  回接続することを示す。)

30

$N_k$  :  $L_{p_k, N_k}$  において  $H_p$  のラダー接続の段数

$N_l$  :  $[1 - H_{q_l, N_l}]$  において  $L_p$  のラダー接続の段数

$p_k, q_l$  : 周波数をそれぞれ、 $(p_k + 1)$ 、 $(q_l + 1)$  倍にスケーリングしたフィルタを示す。

を備え、

前記通過域部フィルタ  $G_{pass}$  及び前記阻止域部フィルタ  $G_{stop}$  を縦続接続することで形成されたフィルタ。

## 【請求項 2】

40

前記スケーリングについては、次式の関係となることを特徴とする請求項 1 に記載のフィルタ。

## 【数 3】

$$L_P(f) = L_0((P+1)f), \quad H_P(f) = H_0((P+1)f)$$

## 【請求項 3】

前記標本化函数では基本ローパスフィルタは、次のように表されることを特徴とする請求項 1 又は 2 に記載のフィルタ。

50

【数 4】

$$L_0(z) \triangleq \sum_{k=0}^6 a_k z^{-k}$$

$$a_k = \psi((k-3)\tau), \quad \tau = \frac{h}{2}$$

ここで

k : サンプル時間間隔

a<sub>k</sub> : フィルタ係数

10

【請求項 4】

前記標本化函数は、2次の区分局多項式であり、次式で与えられることを特徴とする請求項 3 に記載のフィルタ。

【数 5】

$${}^3\psi(t) = \begin{cases} -\frac{t^2}{4} - t - 1 & -2 \leq t \leq -\frac{3}{2} \\ \frac{3t^2}{4} + 2t + \frac{5}{4} & -\frac{3}{2} \leq t \leq -1 \\ \frac{5t^2}{4} + 3t + \frac{7}{4} & -1 \leq t \leq -\frac{1}{2} \\ -\frac{7t^2}{4} + 1 & -\frac{1}{2} \leq t \leq \frac{1}{2} \\ \frac{5t^2}{4} - 3t + \frac{7}{4} & \frac{1}{2} \leq t \leq 1 \\ \frac{3t^2}{4} - 2t + \frac{5}{4} & 1 \leq t \leq \frac{3}{2} \\ -\frac{t^2}{4} + t - 1 & \frac{3}{2} \leq t \leq 2 \end{cases}$$

20

30

【請求項 5】

前記低域通過型基本フィルタ  $L_0(z)$  は、

入力信号を入力し、それぞれ 1 サンプル遅延させる縦続接続された第 1 ~ 第 6 の遅延素子と、

前記入力信号に第 1 の係数を乗算する第 1 の乗算器と、

前記第 2 の遅延素子の出力に第 2 の係数を乗算する第 2 の乗算器と、

前記第 4 の遅延素子の出力に前記第 2 の係数を乗算する第 3 の乗算器と、

前記第 6 の遅延素子の出力に前記第 1 の係数を乗算する第 4 の乗算器と、

前記第 1 の乗算器の出力と前記第 2 の乗算器の出力を加算する第 1 の加算器と、

前記第 1 の加算器の出力と前記第 3 の遅延素子の出力を加算する第 2 の加算器と、

前記第 2 の加算器の出力と前記第 3 の乗算器の出力を加算する第 3 の加算器と、

前記第 3 の加算器の出力と前記第 4 の乗算器の出力を加算して、出力信号を出力する第

4 の加算器と

40

を備えたことを特徴とする請求項 1 乃至 4 のいずれかに記載のフィルタ。

【請求項 6】

前記低域通過型フィルタ  $L_M(z)$  は、

入力信号を入力し、それぞれ  $M+1$  サンプル遅延させる縦続接続された第 1 ~ 第 6 の遅延素子ブロックと、

50

前記入力信号に第 1 の係数を乗算する第 1 の乗算器と、  
 前記第 2 の遅延素子ブロックの出力に第 2 の係数を乗算する第 2 の乗算器と、  
 前記第 4 の遅延素子ブロックの出力に前記第 2 の係数を乗算する第 3 の乗算器と、  
 前記第 6 の遅延素子ブロックの出力に前記第 1 の係数を乗算する第 4 の乗算器と、  
 前記第 1 の乗算器の出力と前記第 2 の乗算器の出力を加算する第 1 の加算器と、  
 前記第 1 の加算器の出力と前記第 3 の遅延素子ブロックの出力を加算する第 2 の加算器  
 と、  
 前記第 2 の加算器の出力と前記第 3 の乗算器の出力を加算する第 3 の加算器と、  
 前記第 3 の加算器の出力と前記第 4 の乗算器の出力を加算して、出力信号を出力する第  
 4 の加算器と  
 を備えたことを特徴とする請求項 1 乃至 4 のいずれかに記載のフィルタ。

10

## 【請求項 7】

前記第 1 の係数及び前記第 2 の係数は、それぞれ、 $-1/16$  及び  $9/16$  であることを  
 を特徴とする請求項 5 又は 6 に記載のフィルタ。

## 【請求項 8】

前記高域通過型基本フィルタ  $H_0(z)$  は、  
 入力信号を入力し、それぞれ 1 サンプル遅延させる縦続接続された第 1 ~ 第 6 の遅延素  
 子と、  
 前記入力信号に第 1 の係数を乗算する第 1 の乗算器と、  
 前記第 2 の遅延素子の出力に第 2 の係数を乗算する第 2 の乗算器と、  
 前記第 4 の遅延素子の出力に前記第 2 の係数を乗算する第 3 の乗算器と、  
 前記第 6 の遅延素子の出力に前記第 1 の係数を乗算する第 4 の乗算器と、  
 前記第 1 の乗算器の出力と前記第 2 の乗算器の出力を加算する第 1 の加算器と、  
 前記第 1 の加算器の出力と前記第 3 の遅延素子の出力を加算する第 2 の加算器と、  
 前記第 2 の加算器の出力と前記第 3 の乗算器の出力を加算する第 3 の加算器と、  
 前記第 3 の加算器の出力と前記第 4 の乗算器の出力を加算して、出力信号を出力する第  
 4 の加算器と  
 を備えたことを特徴とする請求項 1 乃至 7 のいずれかに記載のフィルタ。

20

30

## 【請求項 9】

前記高域通過型フィルタ  $H_M(z)$  は、  
 入力信号を入力し、それぞれ  $M+1$  サンプル遅延させる縦続接続された第 1 ~ 第 6 の遅  
 延素子ブロックと、  
 前記入力信号に第 1 の係数を乗算する第 1 の乗算器と、  
 前記第 2 の遅延素子ブロックに第 2 の係数を乗算する第 2 の乗算器と、  
 前記第 4 の遅延素子ブロックの出力に前記第 2 の係数を乗算する第 3 の乗算器と、  
 前記第 6 の遅延素子ブロックの出力に前記第 1 の係数を乗算する第 4 の乗算器と、  
 前記第 1 の乗算器の出力と前記第 2 の乗算器の出力を加算する第 1 の加算器と、  
 前記第 1 の加算器の出力と前記第 3 の遅延素子ブロックの出力を加算する第 2 の加算器  
 と、  
 前記第 2 の加算器の出力と前記第 3 の乗算器の出力を加算する第 3 の加算器と、  
 前記第 3 の加算器の出力と前記第 4 の乗算器の出力を加算して、出力信号を出力する第  
 4 の加算器と  
 を備えたことを特徴とする請求項 1 乃至 7 のいずれかに記載のフィルタ。

40

## 【請求項 10】

前記第 1 の係数及び前記第 2 の係数は、それぞれ、 $1/16$  及び  $-9/16$  であることを  
 を特徴とする請求項 8 又は 9 に記載のフィルタ。

## 【請求項 11】

有限の区分的多項式で構成される標本化函数の節点値をフィルタ係数とした低域通過型

50

基本フィルタ  $L_0$  と、前記低域通過型基本フィルタを周波数スケーリングした複数の低域通過型フィルタ  $L_M$  と、前記フィルタ係数の符号をひとつおきに反転した係数とした高域通過型基本フィルタ  $H_0$  と、前記高域通過型基本フィルタを周波数スケーリングした複数の高域通過型フィルタ  $H_M$  と、により、次式で表されるように縦続接続して形成された通過域部フィルタ  $G_{pass}$  と、

【数 6】

$$G_{pass} = L_{P, N_p^{(1)}}^{\alpha_P} \left[ 1 - H_{P, N_p^{(2)}} \right]^{\beta_P} \quad 10$$

ここで、 $G_{pass}$  の各添え字については以下の通り。

$P$  : 累乗値 (同じ  $L_{P, N_1}$  や  $[1 - H_{P, N_2}]$  を  $P$  回、 $P$  回接続することを示す。ここで、記載の都合上、 $N_1 = N_p^{(1)}$ 、 $N_2 = N_p^{(2)}$  とした。)

$N_p^{(1)}$  :  $L_{P, N_1}$  において  $H_P$  のラダー接続の段数

$N_p^{(2)}$  :  $[1 - H_{P, N_2}]$  において  $L_P$  のラダー接続の段数

$P$  : 周波数を  $(P + 1)$  倍にスケーリングしたフィルタを示す。

20

前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  と、により、次式で表されるように縦続接続して形成された阻止域部フィルタ  $G_{stop}$  と、

【数 7】

$$G_{stop} = \left[ \prod_{k=1}^K L_{p_k, N_k}^{\alpha_k} \right] \cdot \prod_{l=1}^L \left[ 1 - H_{q_l, N_l} \right]^{\beta_l}$$

$k$ 、 $l$  : 累乗値 (同じ  $L_{p_k, N_k}$  や  $[1 - H_{q_l, N_l}]$  を  $k$  回、 $l$  回接続することを示す。) 30

$N_k$  :  $L_{p_k, N_k}$  において  $H_P$  のラダー接続の段数

$N_l$  :  $[1 - H_{q_l, N_l}]$  において  $L_P$  のラダー接続の段数

$p_k$ 、 $q_l$  : 周波数をそれぞれ、 $(p_k + 1)$ 、 $(q_l + 1)$  倍にスケーリングしたフィルタを示す。

を備え、前記通過域部フィルタ  $G_{pass}$  及び前記阻止域部フィルタ  $G_{stop}$  を縦続接続することで形成されたフィルタを設計する設計システムであって、前記設計システムは、

設計仕様・条件、前記低域通過型基本フィルタ  $L_0$ 、前記複数の低域通過型フィルタ  $L_M$ 、高域通過型基本フィルタ  $H_0$ 、前記複数の高域通過型フィルタ  $H_M$  の特性、設計されたフィルタ構成を定義するためのデータを記憶する記憶部と、 40

前記記憶部にアクセスして、フィルタを設計する処理を実行するための処理部とを備え、

処理部は、通過域、阻止域、遮断特性を表す通過域と阻止域の比  $R$  を含む設計仕様を入力部又は記憶部から入力する手段と、

処理部は、最大スケール値  $P$  を、入力部又は記憶部から入力する、又は、初期設定値に基づき定める手段と、

処理部は、前記通過域部フィルタ  $G_{pass}$  において設定した乗算器数の上限  $N_{pa}$  50

$s_s \{1, 2, \dots\}$  を越えないように、

$$(N_p^{(1)}, N_p^{(2)}, p, p) \{0, 1, 2, \dots\}$$

の総当たりにより、該当する前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  の特性を記憶部から読み出し、前記通過域部フィルタ  $G_{pass}$  の特性を求め、前記設計仕様を満たす組み合わせのうち、乗算器数が最少となるものを選択することにより、前記通過域部  $G_{pass}$  を形成し、求めた  $N_p^{(1)}$ 、 $N_p^{(2)}$ 、 $p$ 、 $p$  を記憶部に記憶する手段と、処理部は、前記阻止域部フィルタ  $G_{stop}$  を

【数 8】

$$p_k, q_l \subset \{0, 1, 2, \dots\}, K, L \leq P - 1,$$

10

において、

$$(N_k, N_l, p_k, q_l) \{0, 1, 2, \dots\}$$

の総当たりにより、該当する前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  特性を記憶部から読み出し、前記阻止部フィルタ  $G_{stop}$  の特性を求め、

$$G = G_{pass} G_{stop}$$

を計算したとき、前記設計仕様を満たす組み合わせのうち、乗算器数が最少となるものを選択することにより、求めた  $N_k$ 、 $N_l$ 、 $p_k$ 、 $q_l$  を記憶部に記憶し、

20

処理部は、前記通過域部フィルタ  $G_{pass}$  及び前記阻止域部フィルタ  $G_{stop}$  を縦続接続することより設計仕様を満たす特性を有するフィルタ  $G$  を形成する手段と、を含むフィルタの設計システム。

【請求項 1 2】

処理部は、最大スケール値  $P$  を、次式となる最小の  $p$  を  $P$  とすることを特徴とする請求項 1 1 に記載のフィルタの設計システム。

30

【数 9】

$$f_3^{(p)} = \frac{f_3^{(0)}}{1+p} < f_3$$

ここで、

$f_3$  : - 3 [ dB ] ラインとクロスする周波数 ( 設計仕様で与えられる。 )

$f_3^{(0)}$  :  $L_p$  の - 3 [ dB ] 点 ( 予め設定される。 )

$f_3^{(p)}$  :  $L_p$  の - 3 [ dB ] 点

40

【請求項 1 3】

処理部は、記憶部から  $N_p^{(1)}$ 、 $N_p^{(2)}$ 、 $p$ 、 $p$ 、 $N_k$ 、 $N_l$ 、 $p_k$ 、 $p_l$  を含むフィルタ構成を定めるためのパラメータを読み出し、

処理部は、記憶部から、前記パラメータに該当する前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  の特性を記憶部から読み出し、

処理部は、 $G_{pass}$  及び  $G_{stop}$  を上述の各式に従い形成し、 $G = G_{pass} G_{stop}$  に従いフィルタ  $G$  を形成し、前記フィルタ  $G$  の特性を記憶部に記憶する、及び / 又は、表示部に表示することを特徴とする請求項 1 1 又は 1 2 に記載のフィルタの設計シス

50

テム。

【請求項 14】

処理部は、記憶部から  $N_p^{(1)}$ 、 $N_p^{(2)}$ 、 $p$ 、 $p$ 、 $N_k$ 、 $N_l$ 、 $p_k$ 、 $p_l$  を含むフィルタ構成を定めるためのパラメータを読み出し、各値を出力 I/F 部を介して、フィルタを構成するためのフィルタ回路に出力し、前記フィルタ回路に、 $G_{pass}$  及び  $G_{stop}$  を上述の各式に従い形成し、 $G = G_{pass} G_{stop}$  に従いフィルタ  $G$  を形成させるようにしたことを特徴とする請求項 11 乃至 13 のいずれかに記載のフィルタの設計システム。

10

【請求項 15】

前記フィルタ回路は、フィルタ  $G$  をコンピュータのシミュレーションで形成する、又は、ソフトウェア、又は、ハードウェアで形成することを特徴とする請求項 14 に記載のフィルタの設計システム。

【請求項 16】

有限の区分的多項式で構成される標本化函数の節点値をフィルタ係数とした低域通過型基本フィルタ  $L_0$  と、前記低域通過型基本フィルタを周波数スケーリングした複数の低域通過型フィルタ  $L_M$  と、前記フィルタ係数の符号をひとつおきに反転して係数とした高域通過型基本フィルタ  $H_0$  と、前記高域通過型基本フィルタを周波数スケーリングした複数の高域通過型フィルタ  $H_M$  と、により、次式で表されるように縦続接続して形成された通過域部フィルタ  $G_{pass}$  と、

20

【数 10】

$$G_{pass} = L_{P, N_p^{(1)}}^{\alpha_P} \left[ 1 - H_{P, N_p^{(2)}} \right]^{\beta_P}$$

ここで、 $G_{pass}$  の各添え字については以下の通り。

$p$ 、 $p$  : 累乗値 (同じ  $L_{P, N_1}$  や  $[1 - H_{P, N_2}]$  を  $p$  回、 $p$  回接続することを示す。ここで、記載の都合上、 $N_1 = N_p^{(1)}$ 、 $N_2 = N_p^{(2)}$  とした。)

30

$N_p^{(1)}$  :  $L_{P, N_1}$  において  $H_P$  のラダー接続の段数

$N_p^{(2)}$  :  $[1 - H_{P, N_2}]$  において  $L_P$  のラダー接続の段数

$P$  : 周波数を  $(P + 1)$  倍にスケーリングしたフィルタを示す。

前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  と、により、次式で表されるように縦続接続して形成された阻止域部フィルタ  $G_{stop}$  と、

40

【数 11】

$$G_{stop} = \left[ \prod_{k=1}^K L_{p_k, N_k}^{\alpha_k} \right] \cdot \prod_{l=1}^L \left[ 1 - H_{q_l, N_l} \right]^{\beta_l}$$

$k$ 、 $l$  : 累乗値 (同じ  $L_{p_k, N_k}$  や  $[1 - H_{q_l, N_l}]$  を  $k$  回、 $l$  回接続することを示す。)

$N_k$  :  $L_{p_k, N_k}$  において  $H_p$  のラダー接続の段数

$N_l$  :  $[1 - H_{q_l, N_l}]$  において  $L_p$  のラダー接続の段数

50

$p_k, q_l$  : 周波数をそれぞれ、 $(p_k + 1)$ 、 $(q_l + 1)$  倍にスケールしたフィルタを示す。

を備え、前記通過域部フィルタ  $G_{pass}$  及び前記阻止域部フィルタ  $G_{stop}$  を縦続接続することで形成されたフィルタの設計方法であって、

処理部は、通過域、阻止域、遮断特性を表す通過域と阻止域の比  $R$  を含む設計仕様を入力部又は記憶部から入力するステップと、

処理部は、最大スケール値  $P$  を、入力部又は記憶部から入力する、又は、初期設定値に基づき定めるステップと、

処理部は、前記通過域部フィルタ  $G_{pass}$  において設定した乗算器数の上限  $N_{pass}$  10

$\{1, 2, \dots\}$  を越えないように、  
 $(N_p^{(1)}, N_p^{(2)}, p, q) \{0, 1, 2, \dots\}$   
 の総当たりにより、該当する前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  の特性を記憶部から読み出し、前記通過域部フィルタ  $G_{pass}$  の特性を求め、前記設計仕様を満たす組み合わせのうち、乗算器数が最少となるものを選択することにより、前記通過域部  $G_{pass}$  を形成し、求めた  $N_p^{(1)}$ 、 $N_p^{(2)}$ 、 $p$ 、 $q$  を記憶部に記憶するステップと、

処理部は、前記阻止域部フィルタ  $G_{stop}$  を

20

【数 1 2】

$$p_k, q_l \in \{0, 1, 2, \dots\}, K, L \leq P - 1,$$

において、

$(N_k, N_l, p_k, q_l) \{0, 1, 2, \dots\}$   
 の総当たりにより、該当する前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  の特性を記憶部から読み出し、前記阻止部フィルタ  $G_{stop}$  の特性を求め、

30

$G = G_{pass} G_{stop}$   
 を計算したとき、前記設計仕様を満たす組み合わせのうち、乗算器数が最少となるものを選択することにより、求めた  $N_k, N_l, p_k, q_l$  を記憶部に記憶し、

処理部は、前記通過域部フィルタ  $G_{pass}$  及び前記阻止域部フィルタ  $G_{stop}$  を縦続接続することにより設計仕様を満たす特性を有するフィルタ  $G$  を形成するステップと、を含むフィルタの設計方法。

【請求項 1 7】

処理部は、最大スケール値  $P$  を、次式となる最小の  $p$  を  $P$  とすることを特徴とする請求項 1 6 に記載のフィルタの設計方法。 40

【数 1 3】

$$f_3^{(p)} = \frac{f_3^{(0)}}{1+p} < f_3$$

ここで、

$f_3$  :  $-3$  [dB] ラインとクロスする周波数 (設計仕様で与えられる。)

$f_3^{(0)}$  :  $L_p$  の  $-3$  [dB] 点 (予め設定される。)

$f_3^{(p)}$  :  $L_p$  の  $-3$  [dB] 点

50



## 【請求項 18】

処理部は、記憶部から  $N_p^{(1)}$ 、 $N_p^{(2)}$ 、 $p$ 、 $p$ 、 $N_k$ 、 $N_1$ 、 $p_k$ 、 $p_1$  を含むフィルタ構成を定めるためのパラメータを読み出し、

処理部は、記憶部から、前記パラメータに該当する前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  の特性を記憶部から読み出し、

処理部は、 $G_{pass}$  及び  $G_{stop}$  を上述の各式に従い形成し、 $G = G_{pass} G_{stop}$  に従いフィルタ  $G$  を形成し、前記フィルタ  $G$  の特性を記憶部に記憶する、及び / 又は、表示部に表示することを特徴とする請求項 16 又は 17 に記載のフィルタの設計方法。

10

## 【請求項 19】

処理部は、記憶部から  $N_p^{(1)}$ 、 $N_p^{(2)}$ 、 $p$ 、 $p$ 、 $N_k$ 、 $N_1$ 、 $p_k$ 、 $p_1$  を含むフィルタ構成を定めるためのパラメータを読み出し、各値を出力 I/F 部を介して、フィルタを構成するためのフィルタ回路に出力し、前記フィルタ回路に、 $G_{pass}$  及び  $G_{stop}$  を上述の各式に従い形成し、 $G = G_{pass} G_{stop}$  に従いフィルタ  $G$  を形成させるようにしたことを特徴とする請求項 16 乃至 18 のいずれかに記載のフィルタの設計方法。

20

## 【請求項 20】

有限の区分的多項式で構成される標準化函数の節点値をフィルタ係数とした低域通過型基本フィルタ  $L_0$  と、前記低域通過型基本フィルタを周波数スケーリングした複数の低域通過型フィルタ  $L_M$  と、前記フィルタ係数の符号をひとつおきに反転した係数とした高域通過型基本フィルタ  $H_0$  と、前記高域通過型基本フィルタを周波数スケーリングした複数の高域通過型フィルタ  $H_M$  と、により、次式で表されるように縦続接続して形成された通過域部フィルタ  $G_{pass}$  と、

## 【数 14】

$$G_{pass} = L_{P, N_P^{(1)}}^{\alpha_P} \left[ 1 - H_{P, N_P^{(2)}} \right]^{\beta_P}$$

30

ここで、 $G_{pass}$  の各添え字については以下の通り。

$p$ 、 $p$  : 累乗値 (同じ  $L_{P, N_1}$  や  $[1 - H_{P, N_2}]$  を  $p$  回、 $p$  回接続することを示す。ここで、記載の都合上、 $N_1 = N_p^{(1)}$ 、 $N_2 = N_p^{(2)}$  とした。)

$N_p^{(1)}$  :  $L_{P, N_1}$  において  $H_p$  のラダー接続の段数

$N_p^{(2)}$  :  $[1 - H_{P, N_2}]$  において  $L_p$  のラダー接続の段数

$P$  : 周波数を  $(P + 1)$  倍にスケーリングしたフィルタを示す。

40

前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  と、により、次式で表されるように縦続接続して形成された阻止域部フィルタ  $G_{stop}$  と、

## 【数 15】

$$G_{stop} = \left[ \prod_{k=1}^K L_{p_k, N_k}^{\alpha_k} \right] \cdot \prod_{l=1}^L \left[ 1 - H_{q_l, N_l} \right]^{\beta_l}$$

$k, l$  : 累乗値 (同じ  $L_{p_k, N_k}$  や  $[1 - H_{q_l, N_l}]$  を  $k$  回、 $l$  回接続することを示す。)

$N_k$  :  $L_{p_k, N_k}$  において  $H_p$  のラダー接続の段数

$N_l$  :  $[1 - H_{q_l, N_l}]$  において  $L_p$  のラダー接続の段数

$p_k, q_l$  : 周波数をそれぞれ、 $(p_k + 1)$ 、 $(q_l + 1)$  倍にスケーリングしたフィルタを示す。

10

を備え、前記通過域部フィルタ  $G_{pass}$  及び前記阻止域部フィルタ  $G_{stop}$  を縦続接続することで形成されたフィルタをコンピュータで設計するための設計プログラムであって、

処理部が、通過域、阻止域、遮断特性を表す通過域と阻止域の比  $R$  を含む設計仕様を入力部又は記憶部から入力するステップと、

処理部が、最大スケール値  $P$  を、入力部又は記憶部から入力する、又は、初期設定値に基づき定めるステップと、

20

処理部が、前記通過域部フィルタ  $G_{pass}$  において設定した乗算器数の上限  $N_{pass}$   $\{1, 2, \dots\}$  を越えないように、

$(N_p^{(1)}, N_p^{(2)}, p, q) \{0, 1, 2, \dots\}$

の総当たりにより、該当する前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  の特性を記憶部から読み出し、前記通過域部フィルタ  $G_{pass}$  の特性を求め、前記設計仕様を満たす組み合わせのうち、乗算器数が最少となるものを選択することにより、前記通過域部  $G_{pass}$  を形成し、求めた  $N_p^{(1)}$ 、 $N_p^{(2)}$ 、 $p$ 、 $q$  を記憶部に記憶するステップと、

処理部が、前記阻止域部フィルタ  $G_{stop}$  を

30

## 【数 16】

$$p_k, q_l \subset \{0, 1, 2, \dots\}, K, L \leq P - 1,$$

において、

$(N_k, N_l, p_k, q_l) \{0, 1, 2, \dots\}$

の総当たりにより、該当する前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  の特性を記憶部から読み出し、前記阻止部フィルタ  $G_{stop}$  の特性を求め、

40

$G = G_{pass} G_{stop}$

を計算したとき、前記設計仕様を満たす組み合わせのうち、乗算器数が最少となるものを選択することにより、求めた  $N_k, N_l, p_k, q_l$  を記憶部に記憶し、

処理部が、前記通過域部フィルタ  $G_{pass}$  及び前記阻止域部フィルタ  $G_{stop}$  を縦続接続することより設計仕様を満たす特性を有するフィルタ  $G$  を形成するステップと、をコンピュータに実行させるためのフィルタの設計プログラム。

## 【請求項 21】

50

有限の区分多項式で表されるインパルス応答関数の節点値を係数とする低域通過型フィルタ及び高域通過型フィルタを基本とし、該低域通過型フィルタ及び高域通過型フィルタを周波数スケーリングしたスケーリングフィルタを、通過帯域幅が所定の要求幅以上となる様に選択し、該選択されたスケーリングフィルタを用いて、通過域特性を所定の要求特性となるように構成した通過域フィルタと、阻止域特性を所定の要求特性となるように構成した阻止域フィルタとを縦続構成で形成することを特徴とするフィルタ。

【請求項 2 2】

有限の区分多項式で表されるインパルス応答関数の節点値を係数とする低域通過型フィルタ及び高域通過型フィルタを基本とし、該低域通過型フィルタ及び高域通過型フィルタを周波数スケーリングしたスケーリングフィルタを、通過帯域幅が所定の要求幅以上となる様に選択し、該選択されたスケーリングフィルタを用いて、要求特性を満足する低域通過型のスケーリングフィルタを選定し、該選定された低域通過型のスケーリングフィルタに対して、高域通過型のスケーリングフィルタをラダー状に接続することにより、フィルタの通過域特性を形成することを特徴とするフィルタ。

10

【請求項 2 3】

有限の区分多項式で表されるインパルス応答関数の節点値を係数とする低域通過型フィルタ及び高域通過型フィルタを基本とし、該低域通過型フィルタ及び高域通過型フィルタを周波数スケーリングしたスケーリングフィルタを、通過帯域幅が所定の要求幅以上となる様に選択し、該選択されたスケーリングフィルタを用いて、要求特性を満足する高域通過型のスケーリングフィルタを選定し、該選定された高域通過型のスケーリングフィルタに対して、低域通過型のスケーリングフィルタをラダー状に接続することにより、フィルタの通過域特性を形成することを特徴とするフィルタ。

20

【請求項 2 4】

請求項 2 0 又は請求項 2 1 に記載されたフィルタに対し、阻止域の特性を要求特性とする補正フィルタを前記スケーリングフィルタにより構成し、該補正フィルタを前記通過域特性フィルタに縦続接続するように構成することを特徴とするフィルタ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、フィルタ、フィルタの設計システム及び設計方法及び設計プログラムに係り、特に、信号のノイズ除去及び特定周波数帯の信号のみを通過させる、区分多項式関数の区間内分割値による FIR (Finite Impulse Response: 有限インパルス応答) フィルタ、FIR フィルタの設計システム及び設計方法及び設計プログラムに関する。

30

【背景技術】

【0002】

従来技術として、例えば、非特許文献 1 には、低折返しマルチレベル FIR フィルタのための非最大間引きフィルタバンクの設計と実装について開示されている。

また、非特許文献 2 には、低折返し雑音で所望周波数特性を実現するフィルタバンクが開示されている。

40

さらに、非特許文献 3 には、完全再構成非最大間引きコサイン変調フィルタバンクの一実現法が開示されている。

その他にも、特許文献 1 には、サンプリングに使用するクロックの周期の 1 / 2 単位よりも細かな単位で遅延時間を設定できるようにした FIR フィルタが開示されている。

また、特許文献 2 には、実数値を持つ信号に対する最大間引きフィルタバンクと、その特別の場合であるコサイン変調フィルタバンクを効率的に実現することができるフィルタバンク及びフィルタリング方法が開示されている。

【0003】

【非特許文献 1】河野、高沢他 「低折返しマルチレベル FIR フィルタのための非最大

50

間引きフィルタバンクの設計と実装」 計測自動制御学会東北支部 第229回研究集会 (2006.6.9) 資料番号 229-8 p1-11

【非特許文献2】高沢、阿部他 「低折返し雑音で所望周波数特性を実現するフィルタバンク」 計測自動制御学会東北支部 第215回研究集会(2004.5.27) 資料番号 215-7 p1-10

【非特許文献3】伊丹、渡部他 「完全再構成非最大間引きコサイン変調フィルタバンクの一実現法」 電子情報通信学会論文誌 A Vol. J83-A No. 9 pp. 1037-1046 2000年9月

【特許文献1】特開2006-20191号公報

【特許文献2】特開2001-102931号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

従来技術では、急峻な減衰特性を持つ高性能フィルタを構成する場合、膨大な入力タップ数、遅延回路及び乗算器を必要とし、所望の特性を持つフィルタ出力が安定するまで長大な経過時間を要していた。

さらに、近年、音、映像などのマルチメディアが音響信号圧縮(MP3)や映像信号圧縮(MPEG)等の形式で配信されているが、情報の洪水や、ジャギー等の発生による品質劣化が課題となっている。また、圧縮処理において、周波数領域での帯域分離が行われるが、過大な乗算器や遅延素子が必要となっている。

また、その他にも、従来のREMEZフィルタはSINC函数(無限区間の函数)を基本函数としているため、実際の回路では有限区間に打ち切る必要があるため、ノイズの発生原因となる可能性があることが分かっている。

【0005】

本発明は、以上の点に鑑み、入力タップ数、遅延回路及び乗算器が少なく、所望の特性を確実に得ることができる、周波数分離性の優れた狭帯域FIRフィルタ等のフィルタ及びフィルタの設計システム・設計方法・設計プログラムを提供することを目的の一つとする。

本発明はまた、ノイズ除去特性に優れた低コストなFIRフィルタ等のフィルタ及びフィルタの設計システム・設計方法・設計プログラムを提供することを目的の一つとする。

また、本発明は、ジャギー等を発生させない信号処理に適切なFIRフィルタ等のフィルタ及びフィルタの設計システム・設計方法・設計プログラムを提供することを目的の一つとする。

なお、FIRフィルタは、例えば、アンプ等の音響装置、動画、静止画処理のための画像装置、携帯電話等の通信装置、制御装置、コンピュータ、PC等の様々な各種装置に用いることができる。

【課題を解決するための手段】

【0006】

本発明の第1の解決手段によると、

有限の区分的多項式で構成される標本化函数の節点値をフィルタ係数とした低域通過型基本フィルタ $L_0$ と、前記低域通過型基本フィルタを周波数スケーリングした複数の低域通過型フィルタ $L_M$ と、前記フィルタ係数の符号をひとつおきに反転して係数とした高域通過型基本フィルタ $H_0$ と、前記高域通過型基本フィルタを周波数スケーリングした複数の高域通過型フィルタ $H_M$ と、により、次式で表されるように縦続接続して形成された通過域部フィルタ $G_{pass}$ と、

【数1】

$$G_{pass} = L_{P,N_P^{(1)}}^{\alpha_P} \left[ 1 - H_{P,N_P^{(2)}} \right]^{\beta_P}$$

10

20

30

40

50

ここで、 $G_{pass}$  の各添え字については以下の通り。

$P, P$  : 累乗値 (同じ  $L_{p, N_1}$  や  $[1 - H_{p, N_2}]$  を  $P$  回、 $P$  回接続することを示す。ここで、記載の都合上、 $N_1 = N_p^{(1)}$ 、 $N_2 = N_p^{(2)}$  とした。)

$N_p^{(1)}$  :  $L_{p, N_1}$  において  $H_p$  のラダー接続の段数

$N_p^{(2)}$  :  $[1 - H_{p, N_2}]$  において  $L_p$  のラダー接続の段数

$P$  : 周波数を  $(P + 1)$  倍にスケーリングしたフィルタを示す。

前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  と、により、次式で表されるように縦続接続して形成された阻止域部フィルタ  $G_{stop}$  と、

【数 2】

$$G_{stop} = \left[ \prod_{k=1}^K L_{p_k, N_k}^{\alpha_k} \right] \cdot \left[ \prod_{l=1}^L [1 - H_{q_l, N_l}] \right]^{\beta_l}$$

$k, l$  : 累乗値 (同じ  $L_{p_k, N_k}$  や  $[1 - H_{q_l, N_l}]$  を  $k$  回、 $l$  回接続することを示す。)

$N_k$  :  $L_{p_k, N_k}$  において  $H_p$  のラダー接続の段数

$N_l$  :  $[1 - H_{q_l, N_l}]$  において  $L_p$  のラダー接続の段数

$p_k, q_l$  : 周波数をそれぞれ、 $(p_k + 1)$ 、 $(q_l + 1)$  倍にスケーリングしたフィルタを示す。

を備え、

前記通過域部フィルタ  $G_{pass}$  及び前記阻止域部フィルタ  $G_{stop}$  を縦続接続することで形成されたフィルタが提供される。

【0007】

本発明の第 2 の解決手段によると、

有限の区分的多項式で構成される標本化函数の節点値をフィルタ係数とした低域通過型基本フィルタ  $L_0$  と、前記低域通過型基本フィルタを周波数スケーリングした複数の低域通過型フィルタ  $L_M$  と、前記フィルタ係数の符号をひとつおきに反転した係数とした高域通過型基本フィルタ  $H_0$  と、前記高域通過型基本フィルタを周波数スケーリングした複数の高域通過型フィルタ  $H_M$  と、により、次式で表されるように縦続接続して形成された通過域部フィルタ  $G_{pass}$  と、

【数 3】

$$G_{pass} = L_{P, N_P^{(1)}}^{\alpha_P} \left[ 1 - H_{P, N_P^{(2)}} \right]^{\beta_P}$$

ここで、 $G_{pass}$  の各添え字については以下の通り。

$P, P$  : 累乗値 (同じ  $L_{p, N_1}$  や  $[1 - H_{p, N_2}]$  を  $P$  回、 $P$  回接続することを示す。ここで、記載の都合上、 $N_1 = N_p^{(1)}$ 、 $N_2 = N_p^{(2)}$  とした。)

$N_p^{(1)}$  :  $L_{p, N_1}$  において  $H_p$  のラダー接続の段数

$N_p^{(2)}$  :  $[1 - H_{p, N_2}]$  において  $L_p$  のラダー接続の段数

$P$  : 周波数を  $(P + 1)$  倍にスケーリングしたフィルタを示す。

前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  と、により、次式で表されるように縦続

10

20

30

40

50

接続して形成された阻止域部フィルタ  $G_{stop}$  と、  
【数 4】

$$G_{stop} = \left[ \prod_{k=1}^K L_{p_k, N_k}^{\alpha_k} \right] \cdot \left[ \prod_{l=1}^L [1 - H_{q_l, N_l}] \right]^{\beta_l}$$

$\alpha_k, \beta_l$  : 累乗値 (同じ  $L_{p_k, N_k}$  や  $[1 - H_{q_l, N_l}]$  を  $\alpha_k$  回、 $\beta_l$  回接続することを示す。)

$N_k$  :  $L_{p_k, N_k}$  において  $H_p$  のラダー接続の段数

$N_l$  :  $[1 - H_{q_l, N_l}]$  において  $L_p$  のラダー接続の段数

$p_k, q_l$  : 周波数をそれぞれ、 $(p_k + 1)$ 、 $(q_l + 1)$  倍にスケーリングしたフィルタを示す。

10

を備え、前記通過域部フィルタ  $G_{pass}$  及び前記阻止域部フィルタ  $G_{stop}$  を縦続接続することで形成されたフィルタを設計する設計システムであって、前記設計システムは、

設計仕様・条件、前記低域通過型基本フィルタ  $L_0$  ・前記複数の低域通過型フィルタ  $L_M$  ・高域通過型基本フィルタ  $H_0$  ・前記複数の高域通過型フィルタ  $H_M$  の特性、設計されたフィルタ構成を定義するためのデータを記憶する記憶部と、

20

前記記憶部にアクセスして、フィルタを設計する処理を実行するための処理部とを備え、

処理部は、通過域、阻止域、遮断特性を表す通過域と阻止域の比  $R$  を含む設計仕様を入力部又は記憶部から入力する手段と、

処理部は、最大スケール値  $P$  を、入力部又は記憶部から入力する、又は、初期設定値に基づき定める手段と、

処理部は、前記通過域部フィルタ  $G_{pass}$  において設定した乗算器数の上限  $N_{pass}$   $\{1, 2, \dots\}$  を越えないように、

$(N_p^{(1)}, N_p^{(2)}, p, q) \{0, 1, 2, \dots\}$

30

の総当たりにより、該当する前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  の特性を記憶部から読み出し、前記通過域部フィルタ  $G_{pass}$  の特性を求め、前記設計仕様を満たす組み合わせのうち、乗算器数が最少となるものを選択することにより、前記通過域部  $G_{pass}$  を形成し、求めた  $N_p^{(1)}$ 、 $N_p^{(2)}$ 、 $p$ 、 $q$  を記憶部に記憶する手段と、

処理部は、前記阻止域部フィルタ  $G_{stop}$  を

【数 5】

$$p_k, q_l \in \{0, 1, 2, \dots\}, K, L \leq P - 1,$$

40

において、

$(N_k, N_l, p_k, q_l) \{0, 1, 2, \dots\}$

の総当たりにより、該当する前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  の特性を記憶部から読み出し、前記阻止部フィルタ  $G_{stop}$  の特性を求め、

$$G = G_{pass} G_{stop}$$

を計算したとき、前記設計仕様を満たす組み合わせのうち、乗算器数が最少となるものを選択することにより、求めた  $N_k, N_l, p_k, q_l$  を記憶部に記憶し、

処理部は、前記通過域部フィルタ  $G_{pass}$  及び前記阻止域部フィルタ  $G_{stop}$  を縦

50

続接続することより設計仕様を満たす特性を有するフィルタGを形成する手段と、を含むフィルタの設計システムが提供される。

【0008】

本発明の第3の解決手段によると、

有限の区分的多項式で構成されるフルエンシ標本化函数の節点値をフィルタ係数とした低域通過型基本フィルタ $L_0$ と、前記低域通過型基本フィルタを周波数スケーリングした複数の低域通過型フィルタ $L_M$ と、前記フィルタ係数の符号をひとつおきに反転して係数とした高域通過型基本フィルタ $H_0$ と、前記高域通過型基本フィルタを周波数スケーリングした複数の高域通過型フィルタ $H_M$ と、により、次式で表されるように縦続接続して形成された通過域部フィルタ $G_{pass}$ と、

10

【数6】

$$G_{pass} = L_{P, N_p^{(1)}}^{\alpha_P} \left[ 1 - H_{P, N_p^{(2)}} \right]^{\beta_P}$$

ここで、 $G_{pass}$ の各添え字については以下の通り。

$P, P$  : 累乗値(同じ $L_{P, N_1}$ や $[1 - H_{P, N_2}]$ を $P$ 回、 $P$ 回接続することを示す。ここで、記載の都合上、 $N_1 = N_p^{(1)}$ 、 $N_2 = N_p^{(2)}$ とした。)

$N_p^{(1)}$  :  $L_{P, N_1}$ において $H_P$ のラダー接続の段数

20

$N_p^{(2)}$  :  $[1 - H_{P, N_2}]$ において $L_P$ のラダー接続の段数

$P$  : 周波数を $(P + 1)$ 倍にスケーリングしたフィルタを示す。

前記低域通過型基本フィルタ $L_0$ 及び前記低域通過型フィルタ $L_M$ 、前記高域通過型基本フィルタ $H_0$ 及び前記高域通過型フィルタ $L_H$ と、により、次式で表されるように縦続接続して形成された阻止域部フィルタ $G_{stop}$ と、

【数7】

$$G_{stop} = \left[ \prod_{k=1}^K L_{p_k, N_k}^{\alpha_k} \right] \cdot \left[ \prod_{l=1}^L [1 - H_{q_l, N_l}] \right]^{\beta_l}$$

30

$k, l$  : 累乗値(同じ $L_{p_k, N_k}$ や $[1 - H_{q_l, N_l}]$ を $k$ 回、 $l$ 回接続することを示す。)

$N_k$  :  $L_{p_k, N_k}$ において $H_p$ のラダー接続の段数

$N_l$  :  $[1 - H_{q_l, N_l}]$ において $L_p$ のラダー接続の段数

$p_k, q_l$  : 周波数をそれぞれ、 $(p_k + 1)$ 、 $(q_l + 1)$ 倍にスケーリングしたフィルタを示す。

を備え、前記通過域部フィルタ $G_{pass}$ 及び前記阻止域部フィルタ $G_{stop}$ を縦続接続することで形成されたフィルタの設計方法、及び、前記フィルタをコンピュータで設計するための設計プログラムであって、

40

処理部は、通過域、阻止域、遮断特性を表す通過域と阻止域の比Rを含む設計仕様を入力部又は記憶部から入力するステップと、

処理部は、最大スケール値Pを、入力部又は記憶部から入力する、又は、初期設定値に基づき定めるステップと、

処理部は、前記通過域部フィルタ $G_{pass}$ において設定した乗算器数の上限 $N_{pass}$ を越えないように、

$(N_p^{(1)}, N_p^{(2)}, P, P) \{0, 1, 2, \dots\}$

の総当たりにより、該当する前記低域通過型基本フィルタ $L_0$ 及び前記低域通過型フィル

50

タ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  の特性を記憶部から読み出し、前記通過域部フィルタ  $G_{pass}$  の特性を求め、前記設計仕様を満たす組み合わせのうち、乗算器数が最少となるものを選択することにより、前記通過域部  $G_{pass}$  を形成し、求めた  $N_p^{(1)}$ 、 $N_p^{(2)}$ 、 $p_p$ 、 $q_p$  を記憶部に記憶するステップと、

処理部は、前記阻止域部フィルタ  $G_{stop}$  を

【数 8】

$$p_k, q_l \in \{0, 1, 2, \dots\}, K, L \leq P - 1,$$

10

において、

$$(N_k, N_l, p_k, q_l) \in \{0, 1, 2, \dots\}$$

の総当たりにより、該当する前記低域通過型基本フィルタ  $L_0$  及び前記低域通過型フィルタ  $L_M$ 、前記高域通過型基本フィルタ  $H_0$  及び前記高域通過型フィルタ  $H_M$  の特性を記憶部から読み出し、前記阻止部フィルタ  $G_{stop}$  の特性を求め、

$$G = G_{pass} G_{stop}$$

を計算したとき、前記設計仕様を満たす組み合わせのうち、乗算器数が最少となるものを選択することにより、求めた  $N_k, N_l, p_k, q_l$  を記憶部に記憶し、

20

処理部は、前記通過域部フィルタ  $G_{pass}$  及び前記阻止域部フィルタ  $G_{stop}$  を縦続接続することにより設計仕様を満たす特性を有するフィルタ  $G$  を形成するステップと、を含むフィルタの設計方法、及び、前記フィルタをコンピュータで設計するための設計プログラムが提供される。

【0009】

本発明の第 4 の解決手段によると、

有限の区分多項式で表されるインパルス応答関数の節点値を係数とする低域通過型フィルタ及び高域通過型フィルタを基本とし、該低域通過型フィルタ及び高域通過型フィルタを周波数スケールしたスケールフィルタを、通過帯域幅が所定の要求幅以上となる様に選択し、該選択されたスケールフィルタを用いて、通過域特性を所定の要求特性となるように構成した通過域フィルタと、阻止域特性を所定の要求特性となるように構成した阻止域フィルタとを縦続構成で形成することを特徴とするフィルタが提供される。

30

【0010】

本発明の第 5 の解決手段によると、

有限の区分多項式で表されるインパルス応答関数の節点値を係数とする低域通過型フィルタ及び高域通過型フィルタを基本とし、該低域通過型フィルタ及び高域通過型フィルタを周波数スケールしたスケールフィルタを、通過帯域幅が所定の要求幅以上となる様に選択し、該選択されたスケールフィルタを用いて、要求特性を満足する低域通過型のスケールフィルタを選定し、該選定された低域通過型のスケールフィルタに対して、高域通過型のスケールフィルタをラダー状に接続することにより、フィルタの通過域特性を形成することを特徴とするフィルタが提供される。

40

【0011】

本発明の第 6 の解決手段によると、

有限の区分多項式で表されるインパルス応答関数の節点値を係数とする低域通過型フィルタ及び高域通過型フィルタを基本とし、該低域通過型フィルタ及び高域通過型フィルタを周波数スケールしたスケールフィルタを、通過帯域幅が所定の要求幅以上となる様に選択し、該選択されたスケールフィルタを用いて、要求特性を満足する高域通過型のスケールフィルタを選定し、該選定された高域通過型のスケールフィルタに対して、低域通過型のスケールフィルタをラダー状に接続することにより、フィルタの通過域特性を形成することを特徴とするフィルタが提供される。

50



## 【発明の効果】

## 【0012】

本発明によると、入力タップ数、遅延回路及び乗算器が少なく、所望の特性を確実に得ることができる、周波数分離性の優れた狭帯域FIRフィルタ等のフィルタ及びフィルタの設計システム・設計方法・設計プログラムを提供することができる。

また、本発明によると、ノイズ除去特性に優れた低コストなFIRフィルタ等のフィルタ及びフィルタの設計システム・設計方法・設計プログラムを提供することができる。

そして、本発明によると、ジャギー等を発生させない信号処理に適切なFIRフィルタ等のフィルタ及びフィルタの設計システム・設計方法・設計プログラムを提供することができる。

10

## 【発明を実施するための最良の形態】

## 【0013】

## 1. 非再帰形デジタルフィルタの伝達函数

一般に非再帰形デジタルフィルタは、インパルス応答が有限個のパルスで表されるので、有限インパルス応答FIR (Finite Impulse Response) 形とも呼ばれる。

図1は、非再帰型デジタルフィルタの構成図である。

このフィルタは、遅延素子1-1~1-Nと、乗算器2-0~2-Nと、加算器3を備える。

20

このフィルタの伝達函数を求めてみると、例えばより以下の関係式が成立する。

## 【数9】

$$y_n = a_0 x_n + a_1 x_{n-1} + a_2 x_{n-2} + \dots + a_N x_{n-N}$$

$$= \sum_{k=0}^N a_k x_{n-k}$$

$x_n$  : 入力

$y_n$  : 出力

$a_0 \sim a_N$  : フィルタ係数 (タップ係数)

30

ここで1クロックの各遅延素子1-1~1-Nの伝達函数を $z^{-1}$ で表すことができる。

このとき、 $x_{k-1} = z^{-1} x_k$ が成立し、次のように書き改めることが可能である。

$$Y(z) = a_0 X(z) + a_1 z^{-1} X(z) + a_2 z^{-2} X(z) + \dots + a_N z^{-N} X(z)$$

$$= (a_0 + a_1 z^{-1} + a_2 z^{-2} + \dots + a_N z^{-N}) X(z)$$

すなわち、

$$Y(z) = A(z) X(z)$$

ここで、伝達函数 $A(z)$ は、次のように表せる。

$$A(z) = a_0 + a_1 z^{-1} + a_2 z^{-2} + \dots + a_N z^{-N}$$

以下に、上式の導出についての証明の詳細を $z$ 変換で説明する。

40

## [証明]

【数 1 0】

$$\begin{aligned}
 Y(z) &= \sum_{n=0}^{\infty} y_n z^{-n} = \sum_{n=0}^{\infty} \sum_{k=0}^N \alpha_k x_{n-k} z^{-n} \\
 &= \sum_{k=0}^N \sum_{p=-k}^{\infty} \alpha_k x_p z^{-(k+p)} \\
 &= \sum_{k=0}^N \alpha_k z^{-k} \sum_{p=0}^{\infty} x_p z^{-p} \\
 &= A(z) X(z)
 \end{aligned}$$

10

(  $p < 0$  のとき  $x_p = 0$  より )

このように、非再帰形フィルタの伝達函数は、 $z$  の多項式で表すことができる。なお、フィルタ係数  $a_k$  が有界な値をもつ限り、このフィルタは安定に動作し、出力の振幅値が発散するようなことはない。

【0 0 1 4】

図 2 は、FIR フィルタの構成図を示す。

このフィルタは、遅延素子  $11 - 1 \sim 11 - M$  と、乗算器  $12 - 0 \sim 12 - M$  と、加算器  $13$  を備える。 20

この図は、今、入力信号を  $u(k)$ 、フィルタ係数を  $h_k$  で表すとき、 $M + 1$  個の遅延素子  $z^{-1}$  を用いて、上述の関係を示した構成である。

このとき伝達函数は、次式で表される。

【数 1 1】

$$\text{伝達函数: } H(z) = \sum_{k=0}^M h_k z^{-k}$$

30

ここで、FIR フィルタはインパルス入力に対し、フィルタ係数  $h_0, h_1, h_2, \dots, h_M$  の値が時間列信号となるインパルス応答波形を出力する。したがって、インパルス応答波形が与えられれば、フィルタ係数が決定されるという特徴がある。

【0 0 1 5】

2. フルーエンシ (Fluency) 函数のフィルタへの適用

(1) フルーエンシ函数による基本フィルタ

まず、図 3 に、フルーエンシ函数のひとつである C-type Fluency DA 函数とその周波数特性の図を示す。

上図のように一般に、C-type Fluency DA 函数は次式で表され、2 次の区分的多項式で表される (ローカルサポート)。 40

【数 1 2】

$$\begin{aligned}
 \psi(t) &= -\frac{h}{2}\phi\left(t + \frac{h}{2}\right) + 2h\phi(t) - \frac{h}{2}\phi\left(t - \frac{h}{2}\right) \\
 \phi(t) &\triangleq \int_{-\infty}^{\infty} \left\{ \frac{\sin(\pi fh)}{\pi fh} \right\}^3 e^{j2\pi ft} df
 \end{aligned}$$

【0 0 1 6】

また、下図のように、周波数特性は次式となり、線形位相、及び最大平坦特性を示す。 50

【数 1 3】

$$\Psi(f) = h\{2 - \cos(\pi f)\} \left\{ \frac{\sin(\pi f h)}{\pi f h} \right\}^3$$

図 4 に、C - type Fluency DA 函数のフィルタへの適用についての説明図を示す。

図中 印は、C - type Fluency DA 函数の標本点（特異点）を示す。有限台のインパルス応答波形として、図に示す C - type Fluency DA 函数と呼ばれる函数  $\psi(t)$  が与えられた時、フィルタの遅延時間をサンプリング時間幅の  $1/2$  として、 印の縦軸の値  $a_k$  をフィルタ係数（タップ係数） $h_0, h_1, h_2, \dots, h_M$  に与えれば、最も低次のインパルス応答波形が再生される。このフィルタ係数  $a_k$  を持つフィルタを基本ローパスフィルタ  $L_0$  とする。

図示 C - type Fluency DA 函数 では基本ローパスフィルタは次のように表される。

【数 1 4】

$$L_0(z) \triangleq \sum_{k=0}^6 a_k z^{-k}$$

$$a_k = \psi\left((k-3)\tau\right), \quad \tau = \frac{h}{2}$$

【0 0 1 7】

図示の函数は、サンプリング時間間隔  $h$  で規格化した区間  $[-2, 2]$  で、次式で表した例である。

【数 1 5】

$$\psi(t) = -\frac{h}{2}\phi\left(t + \frac{h}{2}\right) + 2h\phi(t) - \frac{h}{2}\phi\left(t - \frac{h}{2}\right)$$

$$\phi(t) \triangleq \int_{-\infty}^{\infty} \left\{ \frac{\sin(\pi f h)}{\pi f h} \right\}^3 e^{j2\pi f t} df$$

上式は、以下の区分多項式で近似することができる。

10

20

30

【数 1 6】

$${}^3\psi(t) = \begin{cases} -\frac{t^2}{4} - t - 1 & -2 \leq t \leq -\frac{3}{2} \\ \frac{3t^2}{4} + 2t + \frac{5}{4} & -\frac{3}{2} \leq t \leq -1 \\ \frac{5t^2}{4} + 3t + \frac{7}{4} & -1 \leq t \leq -\frac{1}{2} \\ -\frac{7t^2}{4} + 1 & -\frac{1}{2} \leq t \leq \frac{1}{2} \\ \frac{5t^2}{4} - 3t + \frac{7}{4} & \frac{1}{2} \leq t \leq 1 \\ \frac{3t^2}{4} - 2t + \frac{5}{4} & 1 \leq t \leq \frac{3}{2} \\ -\frac{t^2}{4} + t - 1 & \frac{3}{2} \leq t \leq 2 \end{cases} \quad 10$$

これより、フィルタ係数は次のように与えられる。

$$a_0 = -1 / 16$$

$$a_1 = 0$$

$$a_2 = 9 / 16$$

$$a_3 = 1$$

$$a_4 = 9 / 16$$

$$a_5 = 0$$

$$a_6 = -1 / 16$$

【0 0 1 8】

また、図 5 に、基本ローパスフィルタの周波数特性図を示す。

図示のような、周波数特性は、次のように表される。

【数 1 7】

$$L_0(f) = e^{-j6\pi f} \left( \frac{a_3}{2} + \sum_{k=0}^2 a_k \cos[2k\pi f] \right)$$

【0 0 1 9】

つぎに、図 6 に、基本ハイパスフィルタの特性図を示す。

一般に上述のローパスフィルタ  $L_0$  が決まれば、次式のようにハイパスフィルタ  $H_0$  が求まる。

【数 1 8】

$$H_0(z) \triangleq -L_0(-z) = -\sum_{k=0}^6 b_k z^{-k}$$

$b_k = (-1)^k a_k$  : 基本ローパスフィルタの各標本点の係数の符号を交互に反転

【0 0 2 0】

また、図 7 に、基本ハイパスフィルタの周波数特性図を示す。

図示のような、周波数特性は次のようになる。

【数 19】

$$H_0(f) = e^{-j6\pi f} \left( \frac{a_3}{2} - \sum_{k=0}^2 (-1)^k a_k \cos[2k\pi f] \right)$$

以上のようなフル-エンシ D A 函数を使う意義は、例えば、ローカルサポートのためフィルタ係数を有限個の範囲で取り扱うことができ、また、偶函数（線形位相）であるため、線形位相を実現することができることである。さらに、最大平坦特性により、通過域におけるリップルの課題を解消できることも挙げられる。

10

【0021】

(2) スケーリング

ここで、上述の基本フィルタに対し、時間軸を  $(M+1)$  倍、すなわち、フィルタの遅延時間間隔を  $1/(M+1)$  倍にしたフィルタを考える。すなわち、次式のように周波数軸上スケーリングしたフィルタを定義する。ここで、 $L_M(z)$ 、 $H_M(z)$  は、 $L_0(z)$ 、 $H_0(z)$  をそれぞれ  $(M+1)$  倍スケーリングしたものである。なお、この  $M$  をスケーリングファクタと呼ぶ。

【数 20】

$$L_M(z) \triangleq L_0(z^{M+1})$$

$$H_M(z) \triangleq H_0(z^{M+1})$$

20

【0022】

図 8 に、周波数軸上スケーリングの説明図を示す。

すなわち、上式のように、周波数軸上スケーリングすることは、時間軸上においてはアップサンプリングに相当する。

図 9 に、 $L_0$ 、 $L_1$ 、 $L_2$  の特性図を示す。

この図は、基本ローパスフィルタ  $L_0$  をそれぞれ 2 倍、3 倍にスケーリングしたフィルタ  $L_1$ 、 $L_2$  の特性を示す。

30

フィルタ  $L_1$  は、基本フィルタ  $L_0$  が図示のようにスケーリングされ、フィルタ  $L_2$  はさらにフィルタ  $L_1$  が図示のようにスケーリングされる。フィルタ  $L_3$  以降も同様にスケーリングされる。

図 10 に、各スケーリングファクタ  $m$  のローパスフィルタ、ハイパスフィルタの特性図を示す。

本実施の形態では、図示のような、スケーリングされたローパスフィルタ  $L_m$  およびハイパスフィルタ  $H_m$  ( $m = 0, 1, 2, \dots$ ) を組み合わせて急峻な遮断特性を実現する。

【0023】

40

(3) 縦続接続

図 11 に、基本フィルタの縦続接続による周波数特性の変化の説明図を示す。

例えば、上述のような各スケーリングファクタ  $m$  のフィルタを縦続接続することにより、以下の様なフィルタが構成できる。

図中、1 段は、基本フィルタ  $L_0$  の場合、2 段は基本フィルタ  $L_0$  とフィルタ  $L_1$  を縦続接続した場合を示す。さらに、3 段は、基本フィルタ  $L_0$  とフィルタ  $L_1$  とフィルタ  $L_2$  を縦続接続した場合を示す。このように、スケーリングしたフィルタの縦続接続により、通過帯域幅を狭めること、及び、阻止域を低下させることが可能となる。上述の例はローパスフィルタのみで構成した例であるが、一般にはローパスフィルタとハイパスフィルタの組み合わせで、種々のフィルタ  $X(z)$  を構成することが可能となる。すなわち、フ

50

フィルタ  $X(z)$  を一般的には次式で表すことができる。

【数 2 1】

$$X(z) = X_0(z) \prod_{p=1}^P L_p^{\alpha_p}(z) \cdot \prod_{q=1}^Q H_q^{\beta_q}(z), \alpha_p, \beta_q \in N_0$$

$$L_p(z) = L_0(z^{p+1}), \quad H_q(z) = H_0(z^{q+1})$$

$L_0$  は、ローパス基本フィルタ（マザーフィルタ）である。

10

$H_0$  は、ハイパス基本フィルタ（マザーフィルタ）である。

$p, q$  は、スケーリング数（スケーリングファクタ）である。すなわち、周波数を  $p + 1$  倍又は  $q + 1$  倍にスケーリングしたフィルタを示す。

$p$  は、同一スケーリングフィルタの接続回数であり、 $p + 1$  倍にスケーリングしたローパスフィルタの接続数（累乗値）である。

$q$  は、同一スケーリングフィルタの接続回数であり、 $q + 1$  倍にスケーリングしたハイパスフィルタの接続数（累乗値）である。

$X_0(z)$  は目標の帯域幅（例えば、 $-3$  dB 減衰までの周波数幅）を持つ最高次の

$$L_p(z) = L_0(z^{p+1})$$

または、

20

$$H_q(z) = H_0(z^{q+1})$$

で、その時の最高次数  $p, q$  を  $P, Q$  とする。

また、目標帯域幅  $f_p$  とマザーフィルタ  $L_0, H_0$  の帯域幅  $f_0$  との関係は次式で表される。

$$f_p = f_0 / (p + 1)$$

以上のような、縦続接続による効果として、通過域においては、帯域幅を縮小させることができ、また、阻止域においては、不要な帯域を減衰させることができる。

【0024】

### 3. フィルタ回路構成

30

(1)  $L_p(z)$  の基本構成

$L_0(z)$  は、上述したような定義より

【数 2 2】

$$\begin{aligned} L_0(z) &= \sum_{k=0}^6 a_k z^{-k} = a_0 + a_1 z^{-1} + a_2 z^{-2} + a_3 z^{-3} + a_4 z^{-4} + a_5 z^{-5} + a_6 z^{-6} \\ &= -\frac{1}{16} + \frac{9}{16} z^{-2} + z^{-3} + \frac{9}{16} z^{-4} - \frac{1}{16} z^{-6} \end{aligned}$$

40

となる。

【0025】

図 1 2 に、フィルタの構成図を示す。

一例として、図示のように、上式のフィルタの演算回路は表される。

【0026】

図 1 3 に、基本ローパスフィルタ  $L_0(z)$  の構成図を示す。

また、上式のような基本ローパスフィルタ  $L_0(z)$  は、具体的には図示の回路構成で表される。

この基本ローパスフィルタは、遅延素子  $21-1, 21-2, 21-3, 21-4, 2$

50

1 - 5 及び 2 1 - 6 と、乗算器 2 2 - 1、2 2 - 2、2 2 - 3、2 2 - 4 及び 2 2 - 5 と、加算器 2 3 - 1、2 3 - 2、2 3 - 3 及び 2 3 - 4 を備える。乗算器 2 2 - 1 ~ 2 2 - 5 のフィルタ係数は、それぞれ  $-1/16$ 、 $9/16$ 、 $1$ 、 $9/16$ 、 $-1/16$  である。なお、乗算器 2 2 - 3 は、係数が 1 なので、省略することができる。

【0027】

図 1 4 に、 $M + 1$  倍にスケーリングしたローパスフィルタ  $L_M(z)$  の構成図を示す。

$M + 1$  倍にスケーリングしたローパスフィルタ  $L_M(z)$  は、図示のように、 $L_0$  と同様の構造であるが、 $Z^{-1}$  が  $Z^{-(M+1)}$  となる。

この  $M + 1$  倍にスケーリングしたローパスフィルタは、 $M + 1$  個の遅延素子を持つブロック 3 1 - 1、3 1 - 2、3 1 - 3、3 1 - 4、3 1 - 5 及び 3 1 - 6 と、乗算器 3 2 - 1、3 2 - 2、3 2 - 3、3 2 - 4 及び 3 2 - 5 と、加算器 3 3 - 1、3 3 - 2、3 3 - 3 及び 3 3 - 4 を備える。乗算器 3 2 - 1 ~ 3 2 - 5 のフィルタ係数は、それぞれ  $-1/16$ 、 $9/16$ 、 $1$ 、 $9/16$ 、 $-1/16$  である。なお、乗算器 3 2 - 3 は、係数が 1 なので、省略することができる。

10

また、例えば、この図では、各遅延素子 3 1 - 1 ~ 3 1 - 6 は  $(M + 1)$  個の遅延素子を持つ。遅延素子の各ブロックは、 $(M + 1)$  サンプル遅延する遅延素子であれば、個数はいくつでもよい。

【0028】

図 1 5 に、基本ハイパスフィルタ  $H_0(z)$  の構成図を示す。

また、このような基本ハイパスフィルタ  $H_0(z)$  は、具体的には図示の回路構成で表される。

20

この基本ハイパスフィルタは、遅延素子 4 1 - 1、4 1 - 2、4 1 - 3、4 1 - 4、4 1 - 5 及び 4 1 - 6 と、乗算器 4 2 - 1、4 2 - 2、4 2 - 3、4 2 - 4 及び 4 2 - 5 と、加算器 4 3 - 1、4 3 - 2、4 3 - 3 及び 4 3 - 4 を備える。乗算器 4 2 - 1 ~ 4 2 - 5 のフィルタ係数は、それぞれ  $1/16$ 、 $-9/16$ 、 $1$ 、 $-9/16$ 、 $1/16$  である。なお、乗算器 4 2 - 3 は、係数が 1 なので、省略することができる。

【0029】

図 1 6 に、 $M + 1$  倍にスケーリングしたハイパスフィルタ  $H_M(z)$  の構成図を示す。

$M + 1$  倍にスケーリングしたハイパスフィルタ  $H_M(z)$  は、図示のように、 $H_0$  と同様の構造であるが、 $Z^{-1}$  が  $Z^{-(M+1)}$  となる。

30

この  $M + 1$  倍にスケーリングしたハイパスフィルタは、 $M + 1$  個の遅延素子を持つブロック 5 1 - 1、5 1 - 2、5 1 - 3、5 1 - 4、5 1 - 5 及び 5 1 - 6 と、乗算器 5 2 - 1、5 2 - 2、5 2 - 3、5 2 - 4 及び 5 2 - 5 と、加算器 5 3 - 1、5 3 - 2、5 3 - 3 及び 5 3 - 4 を備える。乗算器 5 2 - 1 ~ 5 2 - 5 のフィルタ係数は、それぞれ  $1/16$ 、 $-9/16$ 、 $1$ 、 $-9/16$ 、 $1/16$  である。なお、乗算器 5 2 - 3 は、係数が 1 なので、省略することができる。

また、例えば、この図では、各遅延素子 5 1 - 1 ~ 5 1 - 6 は  $(M + 1)$  個の遅延素子を持つ。遅延素子の各ブロックは、 $(M + 1)$  サンプル遅延する遅延素子であれば、個数はいくつでもよい。

【0030】

40

4. フィルタ  $G_{pass}$ 、 $G_{stop}$ 、 $G$

図 1 7 は、フィルタ  $G$  の回路図を示す。

図 1 8 は、 $G_{pass}$  の回路図を示す。

図 1 9 及び図 2 0 に、 $G_{pass}$  の展開した図を示す。図 1 9 は、 $G_{pass}$  の前項部分を示す。図 2 0 は、 $G_{pass}$  の後項部分を示す。

上述の  $L_m$ 、 $H_m$  を用いて、以下の構成でフィルタの通過域主要部  $G_{pass}$  を形成する。

$G_{pass}$  は、次式で表される。

【数 2 3】

$$G_{pass} = L_{P,N_P^{(1)}}^{\alpha_P} \left[ 1 - H_{P,N_P^{(2)}} \right]^{\beta_P}$$

ここで、 $G_{pass}$  の各添え字については以下の通り。

$\alpha_P, \beta_P$  : 累乗値 (同じ  $L_{P,N_P^{(1)}}$  や  $[1 - H_{P,N_P^{(2)}}]$  を  $\alpha_P$  回、 $\beta_P$  回接続することを示す。ここで、記載の都合上、 $N_1 = N_P^{(1)}$ 、 $N_2 = N_P^{(2)}$  とした。)

$N_P^{(1)}$  :  $L_{P,N_P^{(1)}}$  において  $H_P$  のラダー接続の段数 (図 19 の斜めの接続段数を示す。)

$N_P^{(2)}$  :  $[1 - H_{P,N_P^{(2)}}]$  において  $L_P$  のラダー接続の段数 (図 20 の斜めの接続段数を示す。)

$P$  : 周波数を  $(P + 1)$  倍にスケーリングしたフィルタを示す。

【0031】

スケーリングについては、次式の関係となる。

【数 2 4】

$$L_P(f) = L_0((P+1)f), \quad H_P(f) = H_0((P+1)f)$$

図 21 は、 $G_{stop}$  の回路図を示す。

上述の  $L_m, H_m$  を用いて、また、阻止域主要部  $G_{stop}$  も同様に形成する。

【0032】

$G_{stop}$  は、次式で表される。

【数 2 5】

$$G_{stop} = \left[ \prod_{k=1}^K L_{p_k, N_k}^{\alpha_k} \right] \cdot \left[ \prod_{l=1}^L \left[ 1 - H_{q_l, N_l} \right]^{\beta_l} \right]$$

$\alpha_k, \beta_l$  : 累乗値 (同じ  $L_{p_k, N_k}$  や  $[1 - H_{q_l, N_l}]$  を  $\alpha_k$  回、 $\beta_l$  回接続することを示す。)

$N_k$  :  $L_{p_k, N_k}$  において  $H_p$  のラダー接続の段数 (図 19 の斜めの接続段数 ( $N_P^{(1)}$  に相当) を示す。)

$N_l$  :  $[1 - H_{q_l, N_l}]$  において  $L_p$  のラダー接続の段数 (図 20 の斜めの接続段数 ( $N_P^{(2)}$  に相当) を示す。)

$p_k, q_l$  : 周波数をそれぞれ、 $(p_k + 1)$ 、 $(q_l + 1)$  倍にスケーリングしたフィルタを示す。

ハイパスフィルタの各モジュール  $L_{p_k, N_k}$  および  $1 - H_{q_l, N_l}$  の構造は、ローパスフィルタの各モジュール

【数 2 6】

$$L_{P,N_P^{(1)}} \quad \text{あるいは} \quad 1 - H_{P,N_P^{(2)}}$$

と同様である。



## 【0033】

図22は、本実施の形態に関するハードウェアの構成図である。

このハードウェアは、中央処理装置(CPU)である処理部1、入力部2、出力IF部3、表示部4及び記憶部5、フィルタ回路6を有する。また、処理部1、入力部2、出力IF部3、表示部4及び記憶部5は、スター又はバス等の適宜の接続手段で接続されている。

記憶部5は、設計仕様・条件(例えば、通過域及び阻止域についての条件(範囲、値、割合等)及び乗算器数の上限 $N_{pass}$ 等)を記憶するフィルタ構成ファイル51、前述のような基本ローパスフィルタ及びスケールしたローパスフィルタ( $L_0$ 、 $L_1$ 、 $\dots$ 、 $L_m$ 、 $\dots$ )、基本ハイパスフィルタ及びスケールしたハイパスフィルタ( $H_0$ 、 $H_1$ 、 $\dots$ 、 $H_m$ 、 $\dots$ )の特性を記憶する基本フィルタ特性ファイル52、及び、設計されたフィルタ構成を定めるためのデータ・パラメータ(例えば、乗算器のフィルタ係数 $N_{pass}$ 、 $N_p^{(1)}$ 、 $N_p^{(2)}$ 、 $p$ 、 $P$ 、 $N_k$ 、 $N_{l1}$ 、 $p_k$ 、 $p_{l1}$ 、 $p_k$ 、 $q_{l1}$ 等)及び設計されたフィルタ特性等の処理部1による中間結果や最終結果等を記憶するフィルタ出力ファイル53を含む。これら各データは、処理部1により、出力IF部3を介して、フィルタ回路6(例えば、乗算器のフィルタ係数等、フィルタ構成を定めるためのデータ・パラメータ)に出力することができる。フィルタ回路6は、ソフトウェア又はハードウェアで構成され、処理部1により出力IF部3を介して、設定された各データに従い、所定の特性のフィルタを実現する。

## 【0034】

## 5. フィルタ設計手順(ローパスフィルタ)

図23に、フィルタ設計手順(ローパスフィルタ)のフローチャートを示す。

このフローチャートは、以下の各ステップを含む。

0. 設計仕様入力(S0)
1. 最大スケール値 $p = P$ の決定(S1)
2. 通過域部 $G_{pass}$ の構成(S2)
3. 阻止域部 $G_{stop}$ の構成(S3)
4.  $G = G_{pass} \cdot G_{stop}$ (S4)

以下に、各ステップについて詳細に説明する。

## 【0035】

## 0. 設計仕様の設定(S0)

処理部1は、設計仕様(例えば、通過域及び阻止域についての条件(範囲、値、割合等)及び乗算器数の上限 $N_{pass}$ 等)を、入力部2からの操作に従い記憶部5(フィルタ構成ファイル51)に記憶することにより、又は、予め記憶された記憶部5(フィルタ構成ファイル51)に記憶された値を読み出すことにより、予め設定する。

## 【0036】

図24に、積和モジュールの縦続接続モデル $G(f)$ による遮断特性の図を示す。

図中、 $f_3$ 及び $f_{80}$ は次の通り。

$f_3$ :  $-3$  [dB]ラインとクロスする周波数 ( $f = 0$ から右に見て最初に $-3$  [dB]ラインと交差する周波数点)

$f_{80}$ :  $-80$  [dB]ラインとクロスする周波数 ( $f = f_s / 2$ から左に見て $-80$  [dB]ラインと最初に交差する周波数点)

また、通過域と阻止域の周波数の比 $R$  ( $0 < R < 1$ )を、 $R = f_3 / f_{80}$ と定義する。

$R$ が1に近いほど、急峻さが高いことを意味する。急峻な遮断特性は、例えば、 $f_3$ と $f_{80}$ の比を表した値 $R$  ( $0 < R < 1$ )により、次式で表される。

$$R = f_3 / f_{80} \quad 1$$

## 【 0 0 3 7 】

処理部 1 は、設計仕様を、例えば、以下のように設定することができる。

通過域 [ 0 ,  $f_3$  ] で - 3 [ d B ] 以上

阻止域 [  $f_{80}$  , 1 ] で - 8 0 [ d B ] 以下

R  $R_0$  ( 求めたフィルタの比 R が、予め定めた比  $R_0$  以上であることを示す )

。 )

ただし

$$0 < f_3 < f_{80} < 1 ,$$

$$0 < R_0 < 1$$

10

## 【 0 0 3 8 】

ステップ S 1 . ( p の最大値の決定 )

処理部 1 は、ステップ S 1 により、設定された  $f_3$  等の各値を記憶部 5 ( フィルタ構成ファイル 5 1 ) から読み出し、与えられた  $f_3$  に合わせて最大スケール値  $p = P$  を選択する。なお、処理部 1 は、P の値を、入力部 2 又は記憶部 5 ( フィルタ出力ファイル 5 3 ) により、予め定められるようにしてもよい。

すなわち、処理部 1 は、 $f_3^{(p)}$  を  $L_p$  の - 3 [ d B ] 点とし、 $f_3^{(0)}$  は予め求めておき、そのとき

## 【 数 2 7 】

20

$$f_3^{(p)} = \frac{f_3^{(0)}}{1+p} < f_3$$

となる最小の p を P とする。

処理部 1 は、求めた P を記憶部 5 ( フィルタ出力ファイル 5 3 ) に記憶する。

## 【 0 0 3 9 】

ステップ S 2 . 通過域主要部の形成

処理部 1 は、ステップ S 1 により設定された  $N_{pass}$ 、 $R_0$  等の各値を記憶部 5 ( フィルタ構成ファイル 5 1、フィルタ出力ファイル 5 3 ) から読み出し、

30

## 【 数 2 8 】

$$G_{pass} = L_{P,N_p^{(1)}}^{\alpha_p} \left[ 1 - H_{P,N_p^{(2)}} \right]^{\beta_p}$$

において設定した乗算器数の上限  $N_{pass} \{ 1, 2, \dots \}$  を越えないように、

$( N_p^{(1)}, N_p^{(2)}, p, p ) \{ 0, 1, 2, \dots \}$

の総当たりにより、設計仕様 ( 例 :  $R, R_0$  ) となる組み合わせのうち、乗算器数が最少となるものを選択する。

40

例えば、処理部 1 は、記憶部 5 ( 基本フィルタ特性ファイル 5 2 ) から  $N_p^{(1)}$ 、 $N_p^{(2)}$ 、 $p$ 、 $p$  で定められる該当するローパスフィルタ及びハイパスフィルタの特性を読み出し、上式により  $G_{pass}$  の特性を計算して求め、総当たりにより、設計仕様 ( 例 :  $R, R_0$  ) となる組み合わせのうち、乗算器数が最少となるものを選択する。このとき、処理部 1 は、通過域および阻止域の設計仕様に合致するものをさらに選択するようによい。

ただし、組合せルールとして以下を定義する。

$$\left( \begin{matrix} p \\ N_p^{(1)} \end{matrix} , \begin{matrix} p \\ p \end{matrix} \right) = \left( \begin{matrix} 0 \\ 0 \end{matrix} , \begin{matrix} 0 \\ 0 \end{matrix} \right) ,$$

50

$$N_p^{(2)} = 0 \quad p = 0$$

【 0 0 4 0 】

上述の乗算器数は、次のようになる。

【 数 2 9 】

$$L_{P,N_P}^{\alpha_P} \text{ の乗算器数} = 5 N_P^{(1)} \alpha_P$$

$$\left[ 1 - H_{P,N_P}^{\alpha_P} \right]^{\beta_P} \text{ の乗算器数} = 5 N_P^{(2)} \beta_P$$

10

この場合、乗算器数には係数 1 の乗算器もカウントしているが、これを除くと、次式により乗算器数を上限  $N_{pass}$  以下とする条件式が表される。

$$4 ( N_p^{(1)} + N_p^{(2)} ) N_{pass}$$

このようにして、処理部 1 は、求めた  $N_p^{(1)}$ 、 $N_p^{(2)}$ 、 $p$ 、 $p$  を記憶部 5 (フィルタ出力ファイル 5 3) に記憶する。

【 0 0 4 1 】

ステップ S 3 . 阻止域部の形成

処理部 1 は、

【 数 3 0 】

20

$$G_{stop} = \left[ \prod_{k=1}^K L_{P_k, N_k}^{\alpha_{P_k}} \right] \cdot \prod_{l=1}^L \left[ 1 - H_{q_l, N_l} \right]^{\beta_{q_l}}$$

ただし

$$p_k, q_l \subset \{0, 1, 2, \dots\}, K, L \leq P - 1,$$

において、

30

$$( N_k, N_l, p_k, q_l ) \in \{ 0, 1, 2, \dots \}$$

の総当たりにより、

$$G = G_{pass} G_{stop}$$

を取って計算したとき、設計仕様 (例:  $R_{R_0}$ ) を保持している組み合わせのうち、乗算器数が最少となるものを選択する。

例えば、処理部 1 は、記憶部 5 (基本フィルタ特性ファイル 5 2) から  $N_k, N_l, p_k, q_l$  で定められる該当するローパスフィルタ及びハイパスフィルタの特性を読み出し、上式により  $G_{stop}$  の特性を計算して求め、総当たりにより、

$$G = G_{pass} G_{stop}$$

を取って計算したとき、設計仕様 (例:  $R_{R_0}$ ) を保持している組み合わせのうち、乗算器数が最少となるものを選択する。このとき、処理部 1 は、通過域および阻止域の設計仕様に合致するものをさらに選択するようにしてもよい。

40

処理部 1 は、求めた  $N_k, N_l, p_k, q_l$  を記憶部 5 (フィルタ出力ファイル 5 3) に記憶する。

【 0 0 4 2 】

ステップ S 4 . G の構成及び出力

処理部 1 は、記憶部 5 (フィルタ出力ファイル 5 3) から  $N_p^{(1)}, N_p^{(2)}, p, p, N_k, N_l, p_k, p_l$  等のフィルタを構成するための仕様データ・パラメータを読み出し、さらに記憶部 5 (基本フィルタ特性ファイル 5 2) から基本ローパスフィルタとそのスケールングしたフィルタ、基本ハイパスフィルタとそのスケールングし

50

たフィルタの特性を読み出し、 $G_{pass}$  及び  $G_{stop}$  を上述の各式に従い形成し、 $G = G_{pass} G_{stop}$  に従いフィルタ  $G$  を形成し、そのフィルタ  $G$  の特性を表示部 4 に表示する及び / 又は記憶部 5 ( フィルタ出力ファイル 53 ) に記憶する。

#### 【0043】

また、処理部 1 は、記憶部 5 ( フィルタ出力ファイル 53 ) から  $N_p^{(1)}$ ,  $N_p^{(2)}$ ,  $p_k$ ,  $p_l$ ,  $N_k$ ,  $N_l$ ,  $p_k$ ,  $p_l$  等のフィルタを構成するための仕様データ・パラメータを読み出し、各値を出力 I/F 部 3 を介してフィルタ回路 6 に出力する。そして、処理部 1 は、読み出した各値に従い、フィルタ回路 6 により、 $G_{pass}$  及び  $G_{stop}$  を上述の各式に従い形成し、 $G = G_{pass} G_{stop}$  に従いフィルタ  $G$  を形成するようにしてもよい。フィルタ回路 6 は、フィルタ  $G$  をコンピュータのシミュレーションで形成したり、ソフトウェアで形成することが出来る。また、フィルタ回路 6 は、出力 I/F 部 3 から出力された各値に従い、ハードウェアでフィルタ  $G$  を形成するようにしてもよい。

10

なお、上述では、基本ローパスフィルタ及び基本ハイパスフィルタをスケーリングしたフィルタの特性を記憶部 5 ( 基本フィルタ特性ファイル 52 ) に予め記憶しておく例を説明したが、基本ローパスフィルタ及び基本ハイパスフィルタの特性のみを基本フィルタ特性ファイル 52 に記憶しておき、処理部 1 が必要に応じてこれら特性をもとにスケーリングの処理をして所定のスケーリングフィルタの特性を求めて用いるようにしてもよい。

#### 【0044】

### 5. ローパスフィルタの設計例

20

#### (1) 基本的な特性改善

図 29 に、 $G(f)$  により特性が改善される例 ( ローパスフィルタ ) の説明図を示す。

この図は、ローパスフィルタ  $L_0(f)$  と  $L_1(f)$  を縦続接続することにより、次式のフィルタ  $G(f)$  を形成し、そのフィルタ  $G$  の特性を示したものである。

$$G(f) = L_0(f) L_1(f)$$

このように、要素となるフィルタを縦続接続することにより、急峻な特性に改善することができる。

#### (2) フローチャートによる設計例

30

図 25 は、ローパスフィルタ仕様の説明図である。

ここでは、上述の構成手段に従い、ローパスフィルタの構成例を与える。所望の特性の仕様は、図示の通りとする。通過域、阻止域は正規化した周波数での区間である。

本実施の形態のフローチャートで設計したフィルタの構成式は次の通りである：

$$G = L_{7,9}^3 L_{3,1}^1 L_{4,2}^1 L_{5,3}^1 (1 - H_{1,1}^1) (1 - H_{2,1}^1)$$

#### 【0045】

この例では、 $P = 7$  を選択し、その上で  $\gamma = 0, 1, 2, 3, 4$  および  $N_\gamma = 0, 1, 2, 3, \dots$  等をトライアルし、 $G_{pass} = L_{7,9}^3$  と設定した。

図 26 は、 $G_{pass}$  及び  $G_{stop}$ 、フィルタ  $G$  の説明図である。

40

図 26 ( a ) に、 $G_{pass}$  の特性図を示す。 $G_{pass}$  の特性は、通過域区間 =  $[0, 0.096]$ 、阻止域区間 =  $[0.013, 1]$ 、および  $R = 0.738$ 、乗算器数 = 150 個となっている。

次に阻止域については、 $G_{pass}$  の第 2 ~ 4 サイドローブを阻止しなくてはならないが、第 3、第 4 サイドローブについては図 26 ( b ) 中の  $(1 - H_{1,1}^1)$  および  $(1 - H_{2,1}^1)$  によりほぼ阻止される。ここでは、 $P = 5$  を取ることにし、図 26 ( b ) から分かるように、第 2 サイドローブ中心付近は  $L_{3,1}^1$  と  $L_{4,2}^1$  により、右側付近は  $L_{3,1}^1$  と  $1 - H_{2,1}^1$  により阻止されている。左側付近を阻止するために、 $p = 5$  に対し、 $N_5 = 0, 1, 2, \dots$  および  $\gamma = 0, 1, 2$  等をトライアルし、乗算器数との兼合いで  $(\gamma, N_\gamma) = (1, 3)$  を選択した。

50

## 【 0 0 4 6 】

図 2 7 に、従来法および本発明で構成したフィルタの特性図を示す。( a ) は最小 2 乗法、( b ) は R e m e z 法、( c ) は、本発明による方法である。

図 2 8 は、各設計法での乗算器数及び R の比較を示す図である。ここで乗算器数は、特性が最初に仕様を完全に満たすようになったときのものである。本発明による方法は、最小 2 乗法に比べると乗算器数、R とともに優っている。R e m e z 法は R は本発明による方法よりも僅かに優っているが、乗算器数が 1 1 4 2 と多い。R e m e z 法に対する優位性の確認を補足するため、R e m e z 法の  $R = 0.762$  を超える R 値 (ここでは  $= 0.767$ ) となったときの乗算器数をみると 3 6 5 であった。

この結果により、本発明による積和モジュールによる要素フィルタの縦続接続による急峻なローパスフィルタ特性近似モデルの有効性が示された。

## 【 0 0 4 7 】

## 6 . 追記

本発明のフィルタの設計方法又はフィルタの設計装置・システムは、その各手順をコンピュータに実行させるためのフィルタの設計プログラム、フィルタの設計プログラムを記録したコンピュータ読み取り可能な記録媒体、フィルタの設計プログラムを含みコンピュータの内部メモリにロード可能なプログラム製品、そのプログラムを含むサーバ等のコンピュータ、等により提供されることができる。

## 【産業上の利用可能性】

## 【 0 0 4 8 】

上述には、主に、3 次 of C - t y p e F l u e n c y 関数について説明したが、F l u e n c y 関数としてはこれに限らず、区分的 m 次多項式を用いることができ、また、C - t y p e に限らず E - t y p e ( 波形調整パラメータ付き補間関数 ) 等の F l u e n c y 関数を用いてもよい。

本発明は、音響技術、映像技術、画像技術、伝送技術、通信技術、アナログデジタル変換・デジタルアナログ変換技術、圧縮・解凍技術、暗号・解読 ( 解凍 ) 技術、フィルタ技術等、様々な技術に適用することができる。

## 【図面の簡単な説明】

## 【 0 0 4 9 】

【図 1】非再帰型デジタルフィルタの構成図である。

【図 2】F I R フィルタの構成図を示す。

【図 3】フル・エンシ関数のひとつである C - t y p e F l u e n c y D A 関数とその周波数特性の図を示す。

【図 4】C - t y p e F l u e n c y D A 関数のフィルタへの適用についての説明図を示す。

【図 5】基本ローパスフィルタの周波数特性図を示す。

【図 6】基本ハイパスフィルタの特性図を示す。

【図 7】基本ハイパスフィルタの周波数特性図を示す。

【図 8】周波数軸上スケーリングの説明図を示す。

【図 9】 $L_0$ 、 $L_1$ 、 $L_2$  の特性図を示す。

【図 1 0】各スケーリングファクタ m のローパスフィルタ、ハイパスフィルタの特性図を示す。

【図 1 1】基本フィルタの縦続接続による周波数特性の変化の説明図を示す。

【図 1 2】フィルタの構成図を示す。

【図 1 3】基本ローパスフィルタ  $L_0(z)$  の構成図を示す。

【図 1 4】 $M + 1$  倍にスケーリングしたローパスフィルタ  $L_M(z)$  の構成図を示す。

【図 1 5】基本ハイパスフィルタ  $H_0(z)$  の構成図を示す。

【図 1 6】 $M + 1$  倍にスケーリングしたハイパスフィルタ  $H_M(z)$  の構成図を示す。

【図 1 7】フィルタ G の回路図を示す。

【図 1 8】 $G_{p a s s}$  の回路図を示す。

10

20

30

40

50

- 【図19】  $G_{pass}$  の展開した図を示し、 $G_{pass}$  の前項部分を示す。
- 【図20】  $G_{pass}$  の展開した図を示し、 $G_{pass}$  の後項部分を示す。
- 【図21】  $G_{stop}$  の回路図を示す。
- 【図22】 本実施の形態に関するハードウェアの構成図である。
- 【図23】 フィルタ設計手順（ローパスフィルタ）のフローチャートを示す。
- 【図24】 積和モジュールの縦続接続モデル  $G(f)$  による遮断特性の図を示す。
- 【図25】 ローパスフィルタ仕様の説明図である。
- 【図26】  $G_{pass}$  及び  $G_{stop}$ 、フィルタ  $G$  の説明図である。
- 【図27】 従来法および本発明で構成したフィルタの特性図を示す。(a)は最小2乗法、(b)はRemez法、(c)は、本発明による方法である。
- 【図28】 各設計法での乗算器数及びRの比較を示す図である。
- 【図29】  $G(f)$  により特性が改善される例（ローパスフィルタ）の説明図である。

10

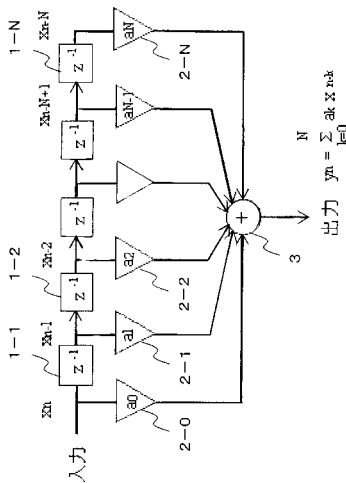
【符号の説明】

【0050】

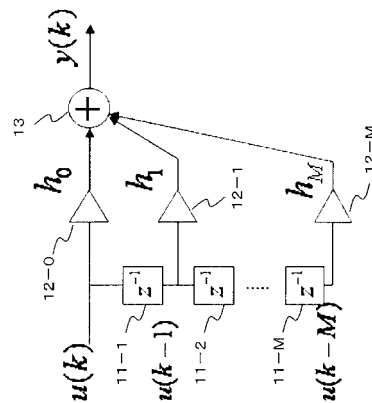
- 1 - 1 ~ 1 - N            遅延素子
- 2 - 0 ~ 2 - N            乗算器
- 3                        加算器
- 11 - 1 ~ 11 - M        遅延素子
- 12 - 0 ~ 12 - M        乗算器
- 13                        加算器

20

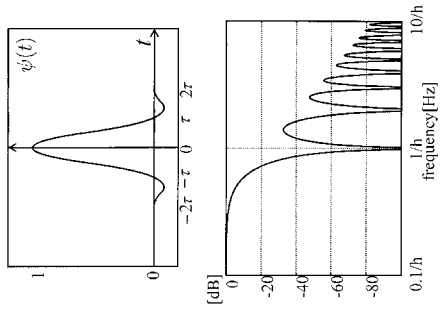
【図1】



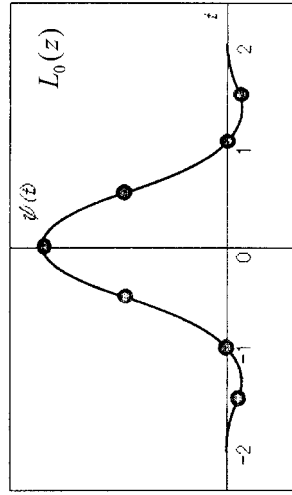
【図2】



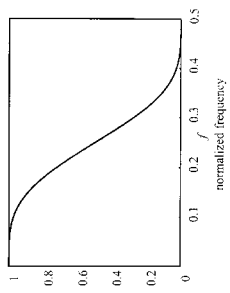
【 図 3 】



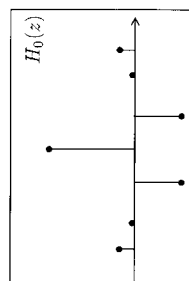
【 図 4 】



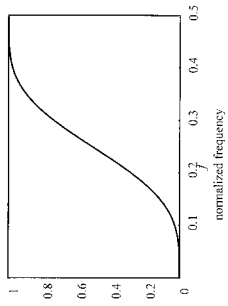
【 図 5 】



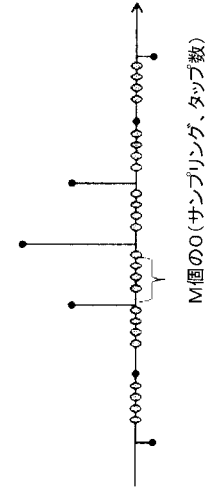
【 図 6 】



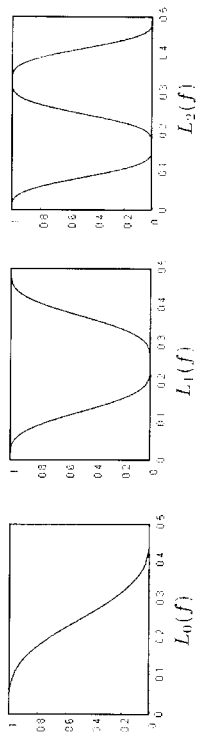
【 図 7 】



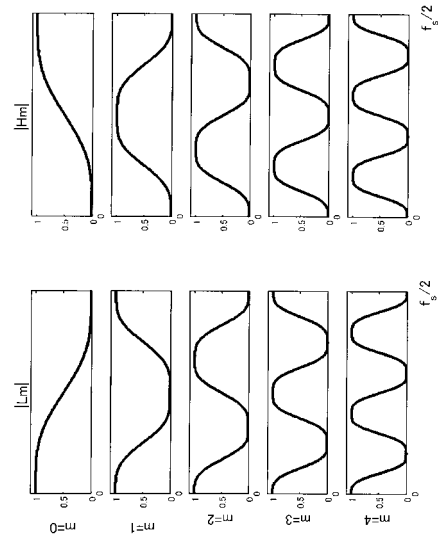
【 図 8 】



【 図 9 】

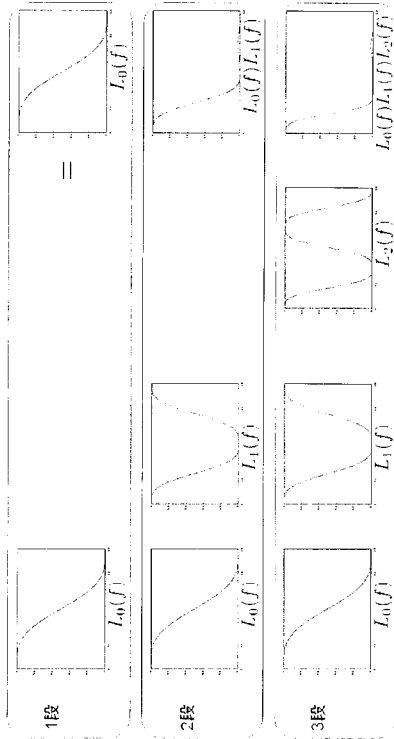


【 図 10 】

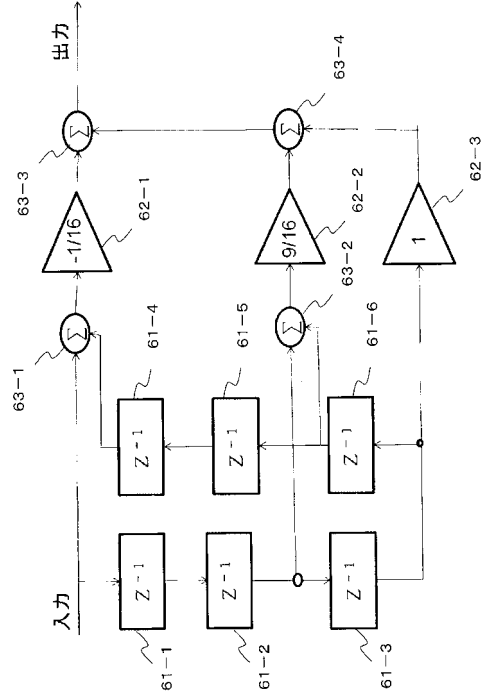




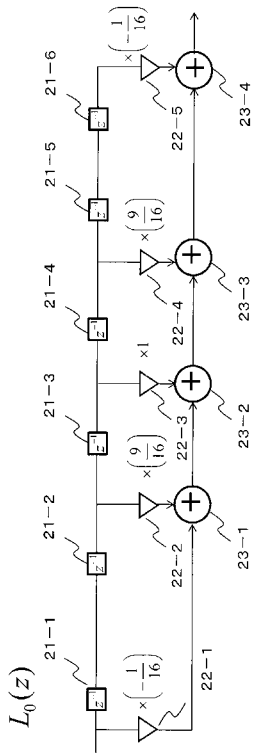
【 図 1 1 】



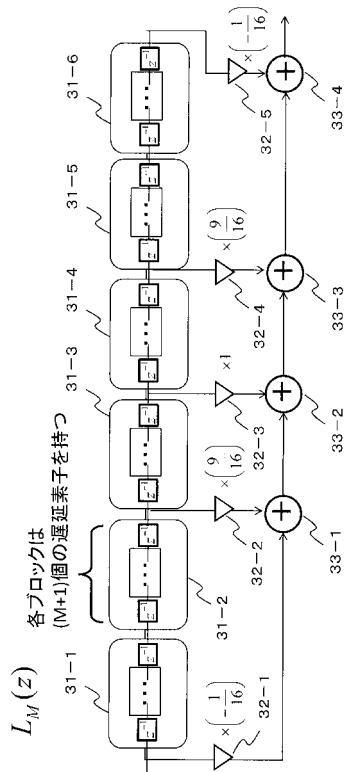
【 図 1 2 】



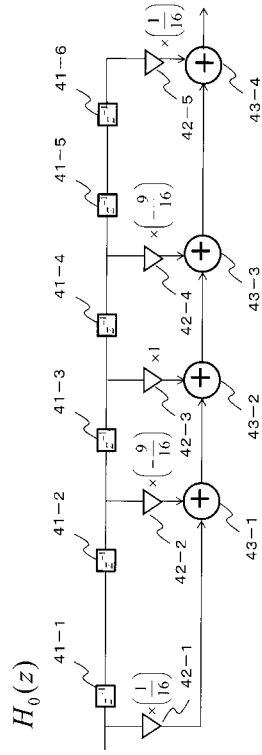
【 図 1 3 】



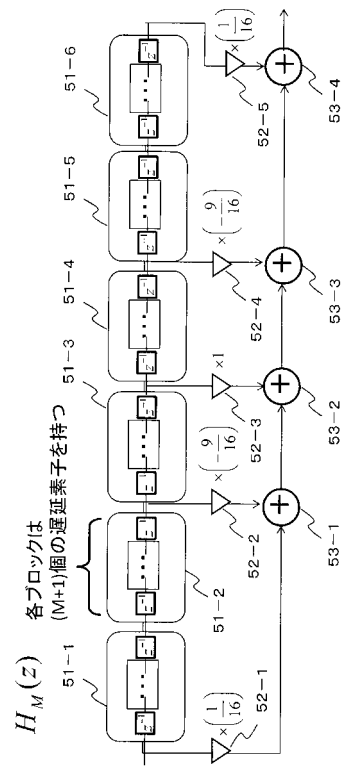
【 図 1 4 】



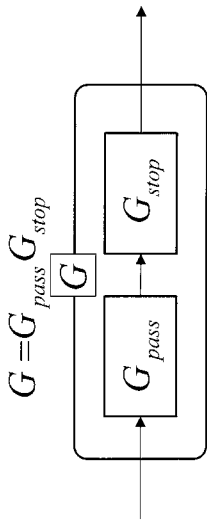
【図 15】



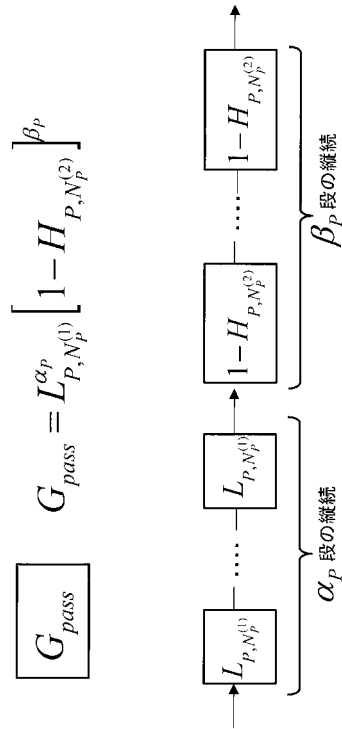
【図 16】



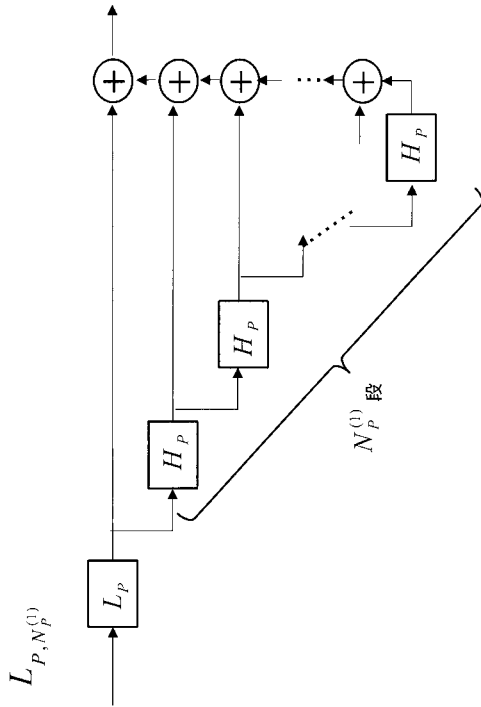
【図 17】



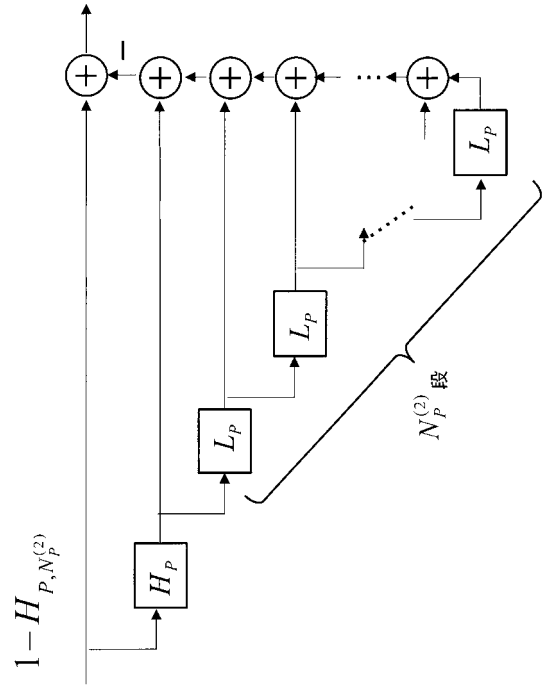
【図 18】



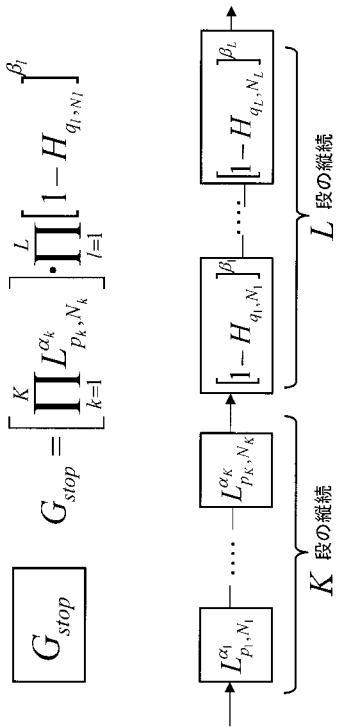
【図 19】



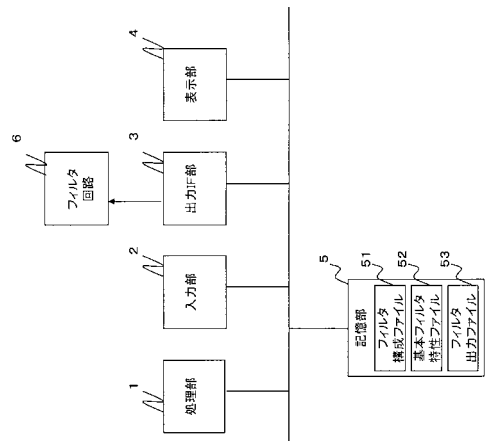
【図 20】



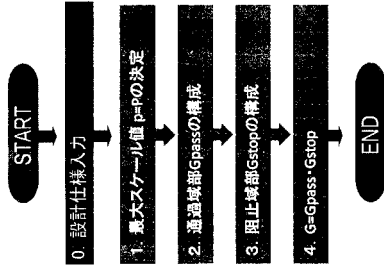
【図 21】



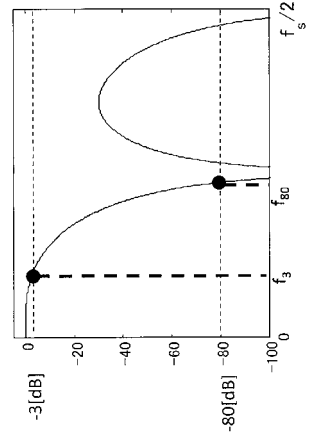
【図 22】



【 図 2 3 】



【 図 2 4 】



【 図 2 5 】

仕様  $f_s/2$  を1と正規化)

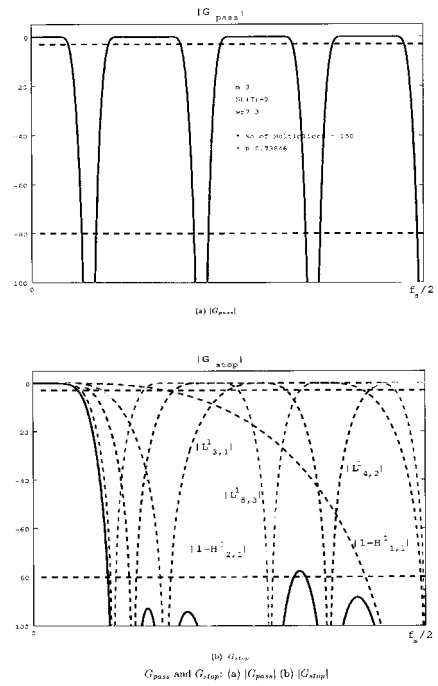
通過域:  $0 \sim 9/100$

阻止域:  $14/100 \sim 1$

...  $\pm 3$ [dB]の平坦性

...  $-80$ [dB]以下

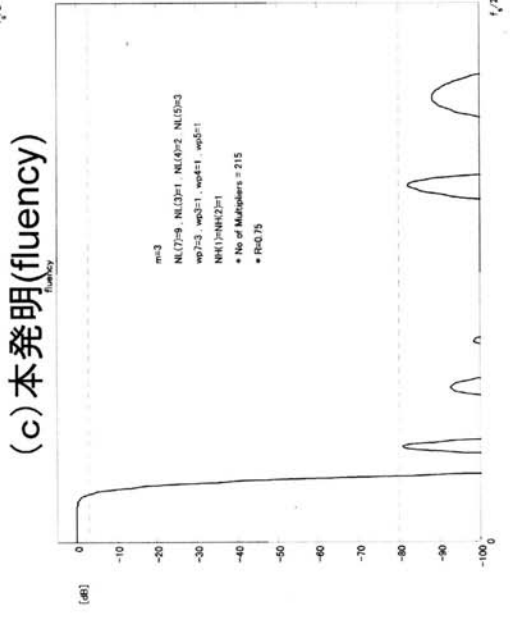
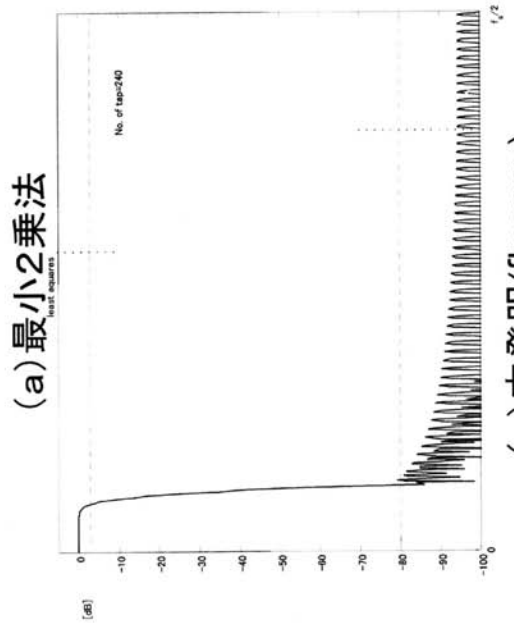
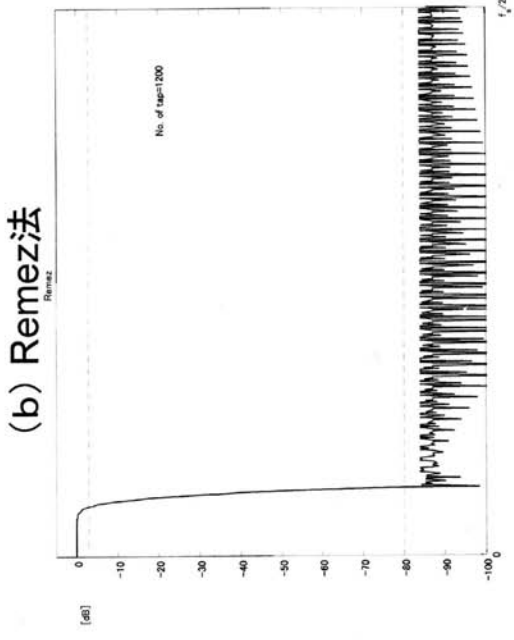
【 図 2 6 】



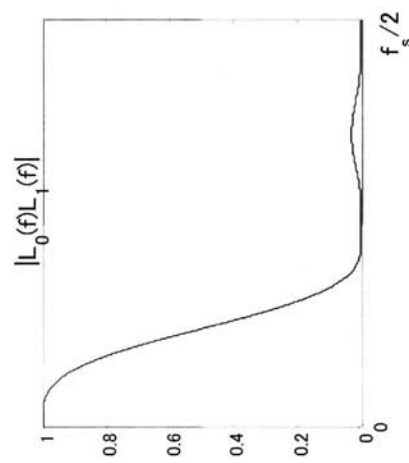
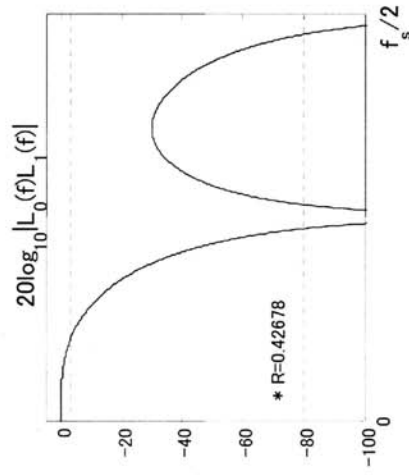
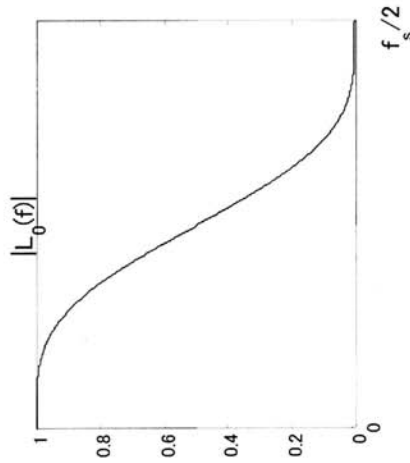
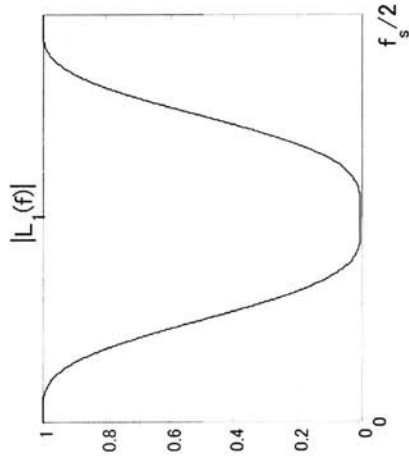
【 図 2 8 】

	乘算器数	R
・ 最小2乗法:	244	0.716
・ Remez法:	1150	0.762
・ 提案法:	215	0.750
	365	0.767

【 図 2 7 】



【 図 2 9 】



R=0.4268