

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5333956号
(P5333956)

(45) 発行日 平成25年11月6日(2013.11.6)

(24) 登録日 平成25年8月9日(2013.8.9)

(51) Int.Cl. F I
G O 1 R 31/28 (2006.01) G O 1 R 31/28 F

請求項の数 4 (全 19 頁)

(21) 出願番号	特願2011-95856 (P2011-95856)	(73) 特許権者	503360115 独立行政法人科学技術振興機構 埼玉県川口市本町四丁目1番8号
(22) 出願日	平成23年4月22日(2011.4.22)	(73) 特許権者	504174135 国立大学法人九州工業大学 福岡県北九州市戸畑区仙水町1番1号
(62) 分割の表示	特願2006-301012 (P2006-301012) の分割	(73) 特許権者	504125469 株式会社システム・ジェイディー 福岡県福岡市早良区百道浜三丁目8番33号
原出願日	平成18年11月6日(2006.11.6)	(74) 代理人	100116573 弁理士 羽立 幸司
(65) 公開番号	特開2011-149956 (P2011-149956A)	(72) 発明者	温 暁青 福岡県飯塚市大字川津680-4 国立大 学法人九州工業大学内
(43) 公開日	平成23年8月4日(2011.8.4)		
審査請求日	平成23年5月18日(2011.5.18)		

最終頁に続く

(54) 【発明の名称】 診断装置、診断方法、その診断方法をコンピュータに実行させることが可能なプログラム、及びそのプログラムを記録した記録媒体

(57) 【特許請求の範囲】

【請求項1】

多層配線構造の論理回路内に生じた物理欠陥による論理動作の故障箇所を、ファンアウト分岐上に割り当てられた異なる識別記号を使用して表現することにより、診断する診断装置であって、

前記論理回路の能動素子は異なる層の間で接続されるとともに受動素子にも接続されており、

前記受動素子は前記論理回路の能動素子を異なる層の間で接続する接続素子を含み、

前記能動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに、前記能動素子内若しくは当該能動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれ又はその双方に存在する一つ又は複数の欠陥の論理動作を表現するための識別記号を挿入する能動素子用記号挿入手段と、

前記受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに、前記受動素子内若しくは当該受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれ又はその双方に存在する一つ又は複数の欠陥の論理動作を表現するための拡張した新たな識別記号を挿入する受動素子用記号挿入手段と、

前記能動素子用記号挿入手段及び前記受動素子用記号挿入手段が挿入した識別記号を用い、前記故障箇所を特定する故障箇所特定手段とを備えた、診断装置。

【請求項2】

多層配線構造の論理回路内に生じた物理欠陥による論理動作の故障箇所を、ファンアウト

ト分岐上に割り当てられた異なる識別記号を使用して表現することにより、診断する診断方法であって、

前記論理回路の能動素子は異なる層の間で接続されるとともに受動素子にも接続されており、

前記受動素子は前記論理回路の能動素子を異なる層の間で接続する接続素子を含み、

記号挿入手段が、前記能動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに、前記能動素子内若しくは当該能動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれ又はその双方に存在する一つ又は複数の欠陥の論理動作を表現するための識別記号を挿入するとともに、前記受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに、前記受動素子内若しくは当該受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれ又はその双方に存在する一つ又は複数の欠陥の論理動作を表現するための拡張した新たな識別記号を挿入するステップと、

故障箇所特定手段が、前記記号挿入手段が挿入した識別記号を用い、前記故障箇所を特定するステップとを含む、診断方法。

【請求項 3】

請求項 2 記載の診断方法をコンピュータに実行させることが可能なプログラム。

【請求項 4】

請求項 3 に記載されたプログラムをコンピュータが実行することが可能にて記録した記録媒体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、診断装置、診断方法、その診断方法をコンピュータに実行させることが可能なプログラム、及びそのプログラムを記録した記録媒体に関し、特に半導体装置における論理回路内の故障を診断する診断装置等に関する。

【背景技術】

【0002】

故障診断は、故障した L S I 回路内の物理的欠陥の局所化を手伝うために最も幅広く使用されているアプローチである。故障診断では、抽象的な回路モデル（論理ゲートレベルのネットリストがよく使用される）内の故障モデルは、実際の L S I 回路内の物理的欠陥の論理的な動作を表わすのに使用される。回路モデルの故障の模擬応答が故障診断手続きで使用される確実な基準のもとでの障害を起こした回路の観測応答に一致するならば、故障は確実に存在すると考えられる。物理的欠陥の存在箇所は、そのような確実な故障情報の援助があれば特定される。明らかに、良い故障モデルと良い故障診断手続きは、故障診断で十分な分解能を得るために必要である。

【0003】

故障診断に役立つ故障モデルは、故障箇所と論理動作という 2 つの属性の見地で物理的欠陥を支援することに共通点を持つべきである。ゲートレベルの回路モデルでは、故障箇所の属性は 1 つ若しくはそれ以上のネットやピンを意味し、論理動作の属性は 1 つ若しくはそれ以上の論理値を意味する。故障モデルは、これらの属性を一般的な規則で定義する。一方、物理的欠陥は以降で述べるように、複雑性（単純、複雑）、時間性（静的、動的）、個数性（単一、多重）の 3 つの見地から特性づけることができる。ある単純な欠陥は単一の欠陥位置を強制的に論理値 0 又は 1 に固定する。一方、抵抗性のショート又はオープンのような複雑な欠陥は、欠陥位置の周囲で複数のありうる影響を引き起こす。ある静的な欠陥は、全ての入力ベクトルで同じ動作を示し、動的な欠陥は異なる入力ベクトルで動作を変える。一つの回路は、単純又は多重の欠陥を持つかもしれない。

【0004】

欠陥の複雑性問題は、単一故障モデルの組合せまたは現実の故障モデルの使用で示されてきた。たとえば、さまざまな欠陥をカバーするために 4 つの故障モデルを使用する例が

10

20

30

40

50

ある。一方、スタック・オープン故障、ブリッジ故障、トランジスタのリーク故障、ピザンチン故障のような様々な実際の故障モデルは、現実の欠陥の構造を良く表わしている。一般に、間接的なアプローチは不十分な診断精度の影響を被り、直接的なアプローチはその故障シミュレーション費用の高騰化に悩まされる。

【0005】

最近、複雑な欠陥、特にそのような予測できないかつ決定できない論理動作を表わすために、本願の発明者によって、X故障モデルと呼ばれる新しい現実的な故障モデルが提案されてきている（非特許文献1、2、特許文献1参照）。X故障モデルは、ファンアウト分岐上に割り当てられた異なるX記号を使用することにより、ゲート内またはそのファンアウト分岐上、あるいはその双方に存在する一つ若しくは複数の物理的欠陥の取りうる故障回路の論理動作を表現する。これにより、故障のモデリングで失われる情報がないため、X故障モデルは高い診断精度を持つ。加えて、部分的記号故障シミュレーションは、高い時間的効果を得るために、完全な記号故障シミュレーションのかわりに使用される。ディープサブミクロンLSI回路内には、予測できないかつ決定できない論理動作により明示される物理的欠陥が増加する一方であるため、故障診断でX故障モデルを使用することは従来手法よりもより一層有益になっている。

10

【0006】

パーテスト故障診断は複雑な欠陥の個数性及び時間性問題を扱うための有効なアプローチとして好評である。基本的な考えは、あるフェイルを生じるテストベクトルによりLSI回路の複数の欠陥のただ一つの欠陥だけが活性化されることを観測することに基づいた、故障診断時に一度にフェイルを生じるテストベクトルを分離して処理することである。このことは、単一の故障モデルは、活性化された欠陥及び、複数のかつ、若しくは動的な欠陥の替わりに使用されることができ、単一故障シミュレーションに基づく関係のある簡単な故障診断過程を仮定することができることを意味する。すなわち、パーテスト故障診断は個数性問題と時間性問題の両方を同時に解決するのに有効である。

20

【0007】

パーテスト故障診断手法については、既にいくつか提案されてきている。単一縮退故障モデル、縮退故障、スタック・オープン故障、ネット故障、ブリッジ故障の組合せのこれらの手法はできるだけ多くのフェイルを生じるテストベクトルを説明する最小の故障集合を見つけようとする。そのような故障集合はマルチプレットと呼ばれる。加えて、故障により説明されるフェイルを生じるテストベクトルの数に依存する故障のためのスコアが計算され、マルチプレットからの診断情報がさらに引き出される場合もある。一方、確率関数に基づいて各マルチプレットを記録する場合もある。

30

【0008】

最近、上記したようにX故障モデルに基づいた故障診断手法が提案されてきている。X故障モデル化によりまとめられた精度の上に、この故障診断手続きはマッチングの詳細を考慮する柔軟性のあるマッチング基準を使用する。観測された応答とシミュレーションの応答の間から引き出される詳細な診断情報は、各X故障と各フェイルを生じるテストベクトルに対する診断値として表わされ、すべての診断値はマルチプレットが得られかつ順序づけられる診断表を構成する。そのようなパーテスト故障診断が複雑な、複数のかつ若しくは動的な欠陥に対する高精度な診断結果を集約できることが示されてきている。

40

【0009】

以下に、特許文献1にも記載されているが、従来のパーテスト故障診断手法を具体的に説明する。

【0010】

まず、従来のX故障モデルは以下のように定義される。

【0011】

定義1：あるファンアウトゲートが、ゲート内若しくはそのファンアウト分岐上のすべての若しくはその1つの物理的欠陥に対応するX故障を持つ。X故障は故障シミュレーション時にすべての取りうる可能性のある故障論理値を表わすために、n個のファンアウト

50

分岐上に n 個の異なる X 記号を仮定する。

【 0 0 1 2 】

図 6 は 2 つのファンアウト分岐を持つ AND ゲートの X 故障の例を示す図である。

【 0 0 1 3 】

X_1 、 X_2 は 2 つの不定な故障論理値を表わす。明らかに、 $\langle X_1, X_2 \rangle$ は、ファンアウト分岐上に現れるかもしれないすべての取りうる故障論理の組合せを表わす。従来の X 故障モデルは、すべてのファンアウト分岐を直接信号線に接続されているように扱う。

【 0 0 1 4 】

X 故障シミュレーションについて説明する。 X 故障 f と入力ベクトル v が与えられるとき、 X 故障シミュレーションは、 $SimRes(f, v) = \{R_1, R_2, \dots, R_k\}$ で表わされる v の下で f のシミュレート応答を得る。ここで、 R_1, R_2, \dots, R_k ($k \geq 1$) は、 f が存在する場所での k 個の取りうる可能性のある故障の論理的組合せを C_1, C_2, \dots, C_k とするときのそれぞれに対応する外部出力での論理的組合せである。一般的に、 X 故障シミュレーションは、以下の 3 つの段階で構成される部分的記号手続きを使用する。すなわち、(1) 異なる X 記号をゲートのファンアウト分岐に割り当てる X 挿入、(2) X 記号を外部出力に伝播する X 伝播、(3) 最終的なシミュレーション結果を得るために外部出力ですべての X 記号を分解する X 分解である。

10

【 0 0 1 5 】

図 7 は X 挿入、 X 伝播、 X 分解を説明するための図である。

【 0 0 1 6 】

図 7 (A) で、 X 挿入では、ゲート G_1 の 3 個のファンアウト分岐 b_1, b_2, b_3 のそれぞれに、3 個の初期 X 記号、 $X_1(b_1), X_2(b_2), X_3(b_3)$ が割り当てられる。図 7 (B) で、 X 伝播は否定関数を保持するがその他すべての否定でない論理関数を無視することで実行される。たとえば、ゲート G_4 の出力は $\neg X_1(b_1)$ と $X_2(b_2)$ の AND 関数である。この関数情報は無視され、新しい X 記号 $X_4(b_1, b_2)$ が出力結果となる。ここで、 (b_1, b_2) は G_4 の出力が分岐 b_1 と b_2 だけが到達することを示すために使用される。図 7 (C) で、 X 分解は初期シミュレート応答に存在する X 記号による曖昧さを排除することで実行される。 b_3 は外部出力に伝播可能ではないため、3 個の取りうる可能性のある故障の論理的組合せ C_1, C_2, C_3 のみが故障の存在個所で考慮される必要がある。結果として、最終的なシミュレート応答は、 $SimRes(f, v) = \{R_1, R_2, R_3\}$ である。ここで、 R_1, R_2, R_3 はそれぞれ、 C_1, C_2, C_3 に対応する。従来の X 故障シミュレーション手続きでは、 C_1, C_2, C_3 は同じように等価であると仮定されることに注意する。たとえば、これらの各発生確率は 25% である。

20

30

【 0 0 1 7 】

診断値計算について説明する。フェイルを生じるテストベクトル v の下で X 故障 f に対する X 故障シミュレーションの実行後、シミュレート応答 $SimRes(f, v) = \{R_1, R_2, \dots, R_k\}$ は診断情報を引き出すために観測応答 $ObsRes(v)$ との比較が必要である。比較結果は、 $d(f, v)$ で表わされる v と f の下でのいわゆる診断値により表わされる。従来の $d(f, v)$ の計算方法は以下の通りである。

40

【 0 0 1 8 】

【数 1】

$$d(f, v, Ri) = \frac{Level(f)}{Lmax} \times \frac{|Error_PO(v) \cap Reach_PO(f)|}{|Reach_PO(f)|}$$

Ri が $Reach_PO(f)$ 上で $ObvRes(v)$ と同じ場合。そうでないときは $d(f, v, Ri) = 0$

及び、

$$d(f, v) = \left(\sum_{i=1}^k d(f, v, Ri) \right) / k$$

10

【0019】

ここで、 $Error_PO(v)$ は観測応答がエラーであるすべての外部出力の集合であり、 $Reach_PO(v)$ はX故障 f を持つゲートから到達可能な外部出力の集合である。図7(C)で、 $Error_PO(v) = \{PO1\}$ であり、 $Reach_PO(v) = \{PO1, PO2, PO3\}$ である。さらに、 $Level(f)$ はX故障 f を持つゲートの出力のレベルであり、 $Lmax$ はすべての外部出力のレベルを1と仮定するときの回路内の最大レベルである。図7では、 $Level(f) = 3$ であり、 $Lmax = 3$ である。

【0020】

図7(C)のX故障シミュレーション結果から $SimRes(f, v) = \{R1, R2, R3\} = \{ \langle 111 \rangle, \langle 001 \rangle, \langle 001 \rangle \}$ 、 $ObvRes(v) = \langle 001 \rangle$ 、正常回路のシミュレーション結果は $\langle 101 \rangle$ である。 $d(f, v, R1) = 0$ であり、 $d(f, v, R2) = d(f, v, R3) = (3/3) \times (1/3) = 0.33$ である。それゆえ、 $d(f, v) = (0 + 0.33 + 0.33) / 3 = 0.22$ である。

20

【0021】

診断値はすべてのフェイルするテストベクトルと故障に対して計算され、表1に表わされるような故障診断テーブルとよばれるテーブルに格納される。明らかに、通常の0と1のみで構成される故障辞書と比較すると、故障診断テーブルはより多くの診断情報を持つ。診断値が外部出力の到達可能な範囲、マッチしたエラーの数、故障の深度を考慮するユニークなマッチング基準で計算されることは明らかである。

【0022】

30

【表 1】

	$f1$	$f2$	$f3$	$f4$	$f5$
$v1$	0.81	0.65	0	0	0
$v2$	0	0	0.61	0.17	0
$v3$	0.26	0	0.83	0	0
$v4$	0	0	0	0	0.55
ave	0.27	0.16	0.36	0.04	0.14

40

【0023】

【非特許文献1】X. Wen, T. Miyoshi, S. Kajiihara, L.-T. Wang, K. K. Saluja, and K. Kinoshita, "On Per-Test Fault Diagnosis Using the X-Fault Model", Proc. Int'l Conf. on Computer-Aided Design, pp. 633-640, 2004.

【非特許文献2】X. Wen, H. Tamamoto, K. K. Saluja, and K. Kinoshita, "Fault Diagnosis for Physical Defects of Unknown Behaviors", Proc. Asian Test Symp., pp. 236-241, 2003.

【特許文献1】特開2006-118903号公報

50

【発明の開示】

【発明が解決しようとする課題】

【0024】

しかしながら、従来のパーテストX故障診断手法は以下に述べるような2つの重大な問題に直面している。

【0025】

図8は従来のパーテストX故障診断手法における第1の問題を説明するための図である。

【0026】

第1の問題として、ビアの存在はファンアウト分岐の関連として考慮されていない。従来のX故障モデルでは、ビアの存在は無視される。ビア自体は多層配線において必要とされる接続手段であって受動素子であり、ゲートのような能動素子と異なり、内部で演算が行われるわけではなく、故障が生じることが理論的には考えにくいことが考慮されていなかった一因である。しかしながら、ディープサブミクロンLSI回路のレイアウトはしばしば多層配線を必要とし、ビアが広範囲で使用されることを意味し、ビアの影響を受ける欠陥は無視できるレベルではない。この点を具体的に説明すると、従来の手法では、ゲートからのファンアウト分岐に着目されているため、図8では、ゲートGに対して6個のファンアウト分岐L1~L6があり、すなわち6個のX記号X1~X6が信号線L1~L6にそれぞれ割り当てられるのに必要である。しかしながら、実際には、図8に示されるように3個のビアV1~V3が存在する。ビアの存在を無視することは、ファンアウト分岐の数を誤って増やすことがある。その結果、X故障シミュレーション時間が長くなる。加えて、X故障診断は欠陥のあるファンアウト分岐を特定できないので、同一ゲートからのファンアウト分岐として多くの信号線を扱うことは診断の分解能を下げることがある。

【0027】

図9は従来のパーテストX故障診断手法における第2の問題を説明するための図である。

【0028】

第2の問題として、物理的欠陥のとりうる可能性のある論理動作の発生確率の差異は無視される。従来のX故障診断手続きでは、あるゲートのファンアウト分岐ですべての取りうる可能性のある論理の組合せは同じと考えられた。しかしながら、実際には、このことは多くの場合正しくない。すなわち、図9(A)に示すように、ゲートGが欠陥のある電圧Vmを持つとし、Vmは中間電圧かもしれないとする。図9(A)で、ゲートGは2個のファンアウト分岐L1、L2を持つとし、それぞれの閾値電圧がVth1、Vth2に一致するとする。ここで、Faultyは故障回路、Faulty-Freeは正常回路を意味する。図9(B)に示すように、ケース1(Vth1 < Vth2)の場合、L1とL2で取りうる可能性のある電圧の組合せは<00>、<10>、<11>である。しかしながら、図9(C)に示すように、ケース2(Vth1 > Vth2)の場合、L1とL2で取りうる可能性のある電圧の組合せは<00>、<01>、<11>である。ディープサブミクロンLSI回路特に低電圧設計では、Vth1、Vth2間の状態関係がプロセス変動のため予測できないことがある。そのため、ケース1とケース2の双方の場合が現れる。この条件下での<00>、<01>、<10>、<11>の発生確率はそれぞれ、2/6、1/6、1/6、2/6であり、同一でない。それゆえ、X故障診断手続きでは、あるゲートのファンアウト分岐のすべての論理的組合せの発生確率を同じと扱うことは診断の分解能を下げるとし、誤った診断結果を導き出すことがある。

【0029】

ゆえに、本発明は、診断の分解能をさらに向上させてさらに良好な診断結果を得ることが可能な診断装置等を提供することを目的とする。

【課題を解決するための手段】

【0030】

本願発明の第1の観点は、論理回路内の物理欠陥の論理動作をファンアウト分岐上に割

10

20

30

40

50

り当てられた異なる識別記号を使用して表現することにより診断する診断装置であって、前記論理回路の能動素子は受動素子に接続されており、前記受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに、前記受動素子内若しくは当該受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれ又はその双方に存在する一つ又は複数の欠陥の論理動作を表現するための識別記号を挿入する受動素子用記号挿入手段と、前記受動素子用記号挿入手段が挿入した識別記号を用い、前記受動素子に生じた故障を特定する故障箇所特定手段とを備える。

【0031】

本願発明の第2の観点は、多層配線構造の論理回路内の故障を診断する診断装置であって、前記論理回路の能動素子は異なる層の間で接続されるとともに受動素子にも接続されており、前記受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに、前記受動素子内若しくは当該受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれ又はその双方に存在する一つ又は複数の欠陥の論理動作を表現するための識別記号を挿入する受動素子用記号挿入手段と、前記受動素子用記号挿入手段が挿入した記号を用い、前記受動素子に生じた故障を特定する故障箇所特定手段とを備える。

10

【0032】

本願発明の第3の観点は、第2の観点に係る発明において、前記受動素子は、前記論理回路の能動素子を異なる層の間で接続する接続素子を含むものである。

【0033】

本願発明の第4の観点は、第1又は第2の観点に係る発明において、前記能動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに、前記能動素子内若しくは当該能動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれ又はその双方に存在する一つ又は複数の欠陥の論理動作を表現するための識別記号を挿入する能動素子用記号挿入手段を備え、前記故障箇所特定手段は、前記能動素子用記号挿入手段が挿入した識別記号を用い、前記能動素子に生じた故障も特定するものである。

20

【0034】

本願発明の第5の観点は、第4の観点に係る発明において、前記能動素子又は前記受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに発生しうる論理値の故障組み合わせに対し、前記能動素子又は前記受動素子の電圧と前記ファンアウト分岐による複数の信号線のそれぞれにおける閾値電圧との関係に基づく発生確率であって前記故障組み合わせの全ての発生確率が等価である場合を除いた発生確率を付与する発生確率付与手段を備える。

30

【0035】

本願発明の第6の観点は、半導体装置における論理回路内の故障を診断する診断装置であって、能動素子又は受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに発生しうる論理値の故障組み合わせに対し、前記能動素子又は受動素子の電圧と前記ファンアウト分岐による複数の信号線のそれぞれにおける閾値電圧との関係に基づく発生確率であって前記故障組み合わせの全ての発生確率が等価である場合を除いた発生確率を付与する発生確率付与手段を備える。

40

【0036】

本願発明の第7の観点は、第6の観点に係る発明において、能動素子又は受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに発生しうる論理値の故障組み合わせに対し、全ての発生確率が等価である発生確率を付与する等価発生確率付与手段を備え、ユーザの選択指示に応答して、前記発生確率付与手段と前記等価発生確率付与手段とを切り替える切替手段とを備える。

【0037】

本願発明の第8の観点は、論理回路内の物理欠陥の論理動作をファンアウト分岐上に割り当てられた異なる識別記号を使用して表現することにより診断する診断方法であって、

50

前記論理回路の能動素子は受動素子に接続されており、記号挿入手段が、前記能動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに、前記能動素子内若しくは当該能動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれ又はその双方に存在する一つ又は複数の欠陥の論理動作を表現するための識別記号を挿入するとともに、前記受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに、前記受動素子内若しくは当該受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれ又はその双方に存在する一つ又は複数の欠陥の論理動作を表現するための識別記号を挿入するステップと、故障箇所特定手段が、前記記号挿入手段が挿入した識別記号を用い、前記能動素子又は受動素子に生じた故障を特定するステップとを含むものである。

10

【0038】

本願発明の第9の観点は、論理回路内の物理欠陥の論理動作をファンアウト分岐上に割り当てられた異なる識別記号を使用して表現することにより診断する診断方法であって、前記論理回路の能動素子は受動素子に接続されており、受動素子用記号挿入手段が、前記受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに、前記受動素子内若しくは当該受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれ又はその双方に存在する一つ又は複数の欠陥の論理動作を表現するための識別記号を挿入するステップと、受動素子用故障箇所特定手段が、前記受動素子用記号挿入手段が挿入した識別記号を用い、前記受動素子に生じた故障を特定するステップとを含むものである。

20

【0039】

本願発明の第10の観点は、第8の観点に係る発明において、発生確率付与手段が、前記能動素子又は前記受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに発生しうる論理値組合せに対し、前記能動素子又は前記受動素子の電圧と前記ファンアウト分岐による複数の信号線のそれぞれにおける閾値電圧との関係に基づく発生確率であって前記故障組み合わせの全ての発生確率が等価である場合を除いた発生確率を付与するステップを含むものである。

【0040】

本願発明の第11の観点は、論理回路内の故障を診断する診断方法であって、発生確率付与手段が、能動素子又は受動素子が出力する信号を伝播可能なファンアウト分岐による複数の信号線のそれぞれに発生しうる論理値組合せに対し、前記能動素子又は受動素子の電圧と前記ファンアウト分岐による複数の信号線のそれぞれにおける閾値電圧との関係に基づく発生確率であって前記故障組み合わせの全ての発生確率が等価である場合を除いた発生確率を付与するステップを含むものである。

30

【0041】

本願発明の第12の観点は、第8から第11の観点に係る発明における診断方法をコンピュータに実行させることが可能なプログラムである。

【0042】

本願発明の第13の観点は、第12の観点に係る発明におけるプログラムをコンピュータが実行することが可能にて記録した記録媒体である。

40

【発明の効果】**【0043】**

本発明によれば、例えばピアのような受動素子に関係する欠陥による故障も特定でき、特定箇所を細分化できることから、診断の分解能をさらに向上させて診断時間の短縮化を図りつつ、さらに良好な診断結果を得ることができる。さらに、いわゆる故障組み合わせの全ての発生確率を等価とせず診断を行うことから、特に実回路の動作における複数の閾値電圧と中間電圧との関係を考慮した診断を行える。その結果、歩留まり向上、プロセス改善、信頼性の改善が図られる。

【発明を実施するための最良の形態】**【0044】**

50

図 1 は、本発明の実施の形態による診断装置の一例の主要構成を示したブロック図である。図 2 は、図 1 の診断装置が動作する前提となるパーテスト X 故障診断フローを示した図である。

【 0 0 4 5 】

図 1 を参照して、診断装置 1 は記号挿入部 3 を備え、記号挿入部 3 は能動素子用記号挿入部 5 と受動素子用記号挿入部 7 とを有する。また、診断装置 1 は、発生確率付与部 9 と、等価発生確率付与部 1 1 と、切替部 1 3 とを備える。各構成の動作の詳細は後述するものとし、図 2 を参照して、パーテスト X 故障診断の処理を簡単に説明する。

【 0 0 4 6 】

パーテスト X 故障診断フローは、2つのステージで構成される。一つは故障情報の収集ステージであり、他方は診断の結論を出すステージである。ステージ 1 (情報収集) では、X 故障はすべてのフェイルするテストベクトルでシミュレートされ (S T 1、S T 2 参照)、シミュレート応答は観測応答と比較され、診断テーブルが作成される (S T 3 ~ S T 5 参照)。ステージ 2 (診断推論) では、診断結果は故障診断テーブルから生成される。基本の工程は、故障診断テーブル内の全部が 0 ではない列に一致するすべてのフェイルするテストベクトルを被覆する最小集合を見つけることである。そのような故障集合はマルチプレットと呼ばれる。このとき、各マルチプレットのスコアがすべての構成された X 故障の診断値を追加することで計算される (S T 6、S T 7 参照)。このスコアはマルチプレットの順番を決定するために使用され、最上位のマルチプレット内の X 故障は最終的な故障診断結果を形成する。

【 0 0 4 7 】

上記フローは基本的な 2 つのステージ構成としては従来と同様であるが、以下で詳しく説明するような点が従来の処理フローと異なる。上記したようにディープサブミクロン L S I 回路のレイアウトはしばしば多層配線を必要とし、ビアが広範囲で使用されることを意味する。そのようなビア情報が利用されるので、ビアレベルでの欠陥個所を示すことが可能になり、診断の分解能が大幅に向上する。加えて、ゲート若しくはビアからのファンアウト分岐数がより少なくなるので、X 分解の処理時間もより短くなる。また、新しい診断値を使用し、とりうる可能性のある故障の論理的組合せの発生確率を考慮するので、ディープサブミクロン L S I 回路の実動作がより良く反映され、診断の分解能の向上に役立つ。

【 0 0 4 8 】

まず、ビアの情報を扱うために、以下の定義を導入する。

【 0 0 4 9 】

定義 2 : あるファンアウトの要素 (ゲート若しくはビア) は要素内若しくはそのファンアウト分岐上のあらゆる物理的欠陥若しくは複数の欠陥に対応する単一の X 故障を持つ。故障シミュレーション時に非決定的な故障の論理値を表わすため、X 故障は要素のファンアウト分岐上に異なる X 記号を仮定する。

【 0 0 5 0 】

図 3 は上記定義を導入した拡張 X 故障モデルの例を示す図である。

【 0 0 5 1 】

論理ゲート G に 3 個のビア V 1 ~ V 3 があるので、図 8 に示す従来の X 故障 f に加えて 3 個の拡張 X 故障 f 1 ~ f 3 が追加される。3 個の拡張 X 故障 f 1 ~ f 3 に対応して、それぞれ 5 個、2 個、2 個の相異なる X 記号が仮定される。これらの新しく追加された X 故障はすべて、図 8 で示される従来の X 故障 f と異なる。拡張 X 故障モデルの最大の利点は、ビアレベルでの欠陥を突き止められることであり、診断の分解能を劇的に改善する。図 3 の場合、G だけでなく、V 1、V 2、V 3 から診断結果を得ることが可能になる。このようなビアなどの受動素子に対しての記号挿入は受動素子用記号挿入部 7 によって行われ、論理ゲートなど能動素子に対しての記号挿入は能動素子用記号挿入部 5 によって行われる。

【 0 0 5 2 】

次に、ゲート若しくはビアが n 個のファンアウト分岐 L_1 、 L_2 、 \dots 、 L_n を持ち、各分岐に対応する閾値電圧をそれぞれ V_{th1} 、 V_{th2} 、 \dots 、 V_{thn} とする。 V_{th1} 、 V_{th2} 、 \dots 、 V_{thn} の状態が固定かつ既知ならば、ファンアウト分岐では正確には $n + 1$ 個のとりうる可能性のある論理的組合せがある。しかしながら、実際の LSI 回路にはディープサブミクロン時代ではプロセス変動と増加する一方である低電圧設計における閾値電圧の中での差異の縮小は、ゲート若しくはビアのファンアウト分岐に対応する閾値電圧の状態を決定的に知ることを難しくする。言い換えると、ファンアウト分岐でのすべてのとりうる可能性のある閾値電圧の状態を考慮することが必要である。図 9 で示すように、このことが、ゲート若しくはビアのファンアウト分岐でのとりうる論理的組合せの発生確率が異なる結果となっている。この現象は以下の定理により定量的に表わすことが可能である。

10

【 0 0 5 3 】

定理 1 : n 個のファンアウト分岐を持つゲート若しくはビアに対して、ファンアウト分岐での閾値電圧のとりうる可能性のある状態の組合せの数は $n!$ である。加えて、ファンアウト分岐が p 個の 0 ($0 \leq p \leq n$) になる論理的組合せを持つ確率は $(p! \times (n - p)!) / (n + 1)!$ である。

【 0 0 5 4 】

証明 : 図 4 に示すような一般的な場合を考える。ここでゲート若しくはビアが n 個のファンアウト分岐 $L_1 \sim L_n$ を持ち、各分岐に対応する閾値電圧をそれぞれ $V_{th1} \sim V_{thn}$ とする。加えて、分岐元の L は非決定的な電圧 V_m を持つと仮定する。 $V_{th1} \sim V_{thn}$ は L の関係に依存するので、異なる論理的組合せが $L_1 \sim L_n$ に現れることがある。

20

【 0 0 5 5 】

前半 : n 個の閾値電圧の状態が定まるとき、最初の閾値電圧に対して n 通りの選択があり、次の閾値電圧に対しては $(n - 1)$ 通りの選択があり、 \dots 、 n 番目の閾値電圧に対しては 1 通りである。結果として、 n 個の閾値電圧のとりうる可能性のある状態は合計 $n!$ 通り存在する。

【 0 0 5 6 】

後半 : 最初に、各 n 個の閾値電圧の状態に対し、 $(n + 1)$ 個のとりうる可能性のある論理的組合せが存在し、中間電圧 V_m に落ちることに対応する順番で $(n + 1)$ 個の電圧間隔に依存する。すなわち、とりうる可能性のある論理的組合せの数の合計は $(n + 1) \times n!$ となる。加えて、ある論理的組合せが p 個の 0 ($0 \leq p \leq n$) を持つということは、 p 個の閾値電圧が V_m よりも低く $(n - 1)$ 個の閾電圧が V_m よりも高いことを意味する。結果として、そのような論理的組合せの発生確率は $(p! \times (n - p)!) / (n + 1)!$ である。

30

【 0 0 5 7 】

n 個のファンアウト分岐での論理的組合せの発生確率は表 2 で要約され、特別な場合として $n = 3$ の例を表 3 に示す。0 の数が異なる論理的組合せは異なる発生確率を持つことがあることが分かる。

【 0 0 5 8 】

40

【表 2】

論理的組合せで 0 を持つ数	発生数	発生確率
0	$n!$	$1 / (n+1)$
1	$1! \times (n-1)!$	$1 / (n \times (n+1))$
2	$2! \times (n-2)!$	$2 / ((n-1) \times n \times (n+1))$
...
p	$p! \times (n-p)!$	$(p! \times (n-p)! / (n+1)!$
...
n	$n!$	$1 / (n+1)$

10

【 0 0 5 9 】

【表 3】

論理的組合せで 0 を持つ数	発生数	発生確率
0	6	25%
1	2	≈8%
2	2	≈8%
3	6	25%

20

【 0 0 6 0 】

次に、図 1 の発生確率付与部 9 の動作に関連する説明を行う。定理 1 に基づいて、ゲート若しくはビアのファンアウト分岐におけるすべてのとりうる可能性のある故障の論理的組合せに対する発生確率を決定することができる。この情報は、ディープサブミクロン LSI 回路の実動作より良く反映させるために、X 故障シミュレーションの間、X 分解で使用される。

【 0 0 6 1 】

図 5 は図 7 と同じゲート G の X 故障シミュレーションに対する発生確率を考慮する X 分解の例を説明するための図である。

30

【 0 0 6 2 】

このゲートは 3 本のファンアウト分岐 b_1 、 b_2 、 b_3 を持ち、とりうる可能性のある故障の論理的組合せを $C_1 = \langle 01X \rangle$ 、 $C_2 = \langle 10X \rangle$ 、 $C_3 = \langle 01X \rangle$ とする。 C_1 はそれぞれ 8% の発生確率である $\langle 010 \rangle$ と $\langle 011 \rangle$ を表わすので、 C_1 の発生確率は 16% である。同様に、 C_2 と C_3 それぞれの発生確率 16% と 32% が得られる。結果として、 C_1 、 C_2 、 C_3 の発生確率はそれぞれ 16%、16%、32% であり、図 7 (C) で示されるような各ファンアウト分岐の発生確率を等しく 25% とする従来の仮定とは異なる。

【 0 0 6 3 】

40

テストベクトル v のもとで X 故障 f に対するファンアウト分岐のとりうる可能性のある論理的組合せを C_1 、 C_2 、 \dots 、 C_n とし、それに対応する発生確率をそれぞれ $p(C_1)$ 、 $p(C_2)$ 、 \dots 、 $p(C_n)$ と仮定する。 $p(C_1)$ 、 $p(C_2)$ 、 \dots 、 $p(C_n)$ は定理 1 を使用して容易に計算できる。また、 R_1 、 R_2 、 \dots 、 R_n を、 C_1 、 C_2 、 \dots 、 C_n のそれぞれに対応した外部出力での論理的組合せの結果とするときのシミュレート応答を $SimRes(f, v) = \{R_1, R_2, \dots, R_n\}$ と仮定する。 $p(C_1)$ 、 $p(C_2)$ 、 \dots 、 $p(C_n)$ で表わされる R_1 、 R_2 、 \dots 、 R_n の発生確率はそれぞれ、 $p(C_1)$ 、 $p(C_2)$ 、 \dots 、 $p(C_n)$ に等しい。たとえば、図 5 では、ファンアウト分岐のとりうる可能性のある論理的組合せ C_1 、 C_2 、 C_3 の発生確率はそれぞれ 16%、16%、32% であり、外部出力での論理的組合せ R_1 、 R_2 、 R_3 の発生確率はまた、それぞれ 16

50

%、16%、32%である。

【0064】

従来の診断値の定義では、ゲートのファンアウト分岐でのとりうる可能性のある故障の論理的組合せの発生確率は等価であると仮定するが、実際はそうとは限らない。以下に、発生確率が異なることを考慮する新しい診断値の定義を提案する。

【0065】

一般に、シミュレート応答 $SimRes(f, v) = \{R_1, R_2, \dots, R_k\}$ は診断情報を引き出すために観測応答 $ObvRes(v)$ と比較され、比較結果は、 $d(f, v)$ で表わされる v と f の下での診断値により表わされる。新しい $d(f, v)$ の計算方法は以下の通りである。

【0066】

【数2】

$$d(f, v, Ri) = \frac{Level(f)}{Lmax} \times \frac{|Error_PO(v) \cap Reach_PO(f)|}{|Reach_PO(f)|}$$

Ri が $Reach_PO(f)$ 上で $ObvRes(v)$ と同じ場合。そうでないときは $d(f, v, Ri) = 0$

及び、

$$d(f, v) = \sum_{i=1}^k (d(f, v, Ri) \times p(Ri))$$

【0067】

ここで、 $Error_PO(v)$ 、 $Reach_PO(v)$ 、 $Level(f)$ 、 $Lmax$ は前述で定義されたものと同じものである。たとえば、図5において、 $Simres(f, v) = \{R_1, R_2, R_3\} = \{<111>, <001>, <001>\}$ 、 $ObvRes(v) = <001>$ 、正常回路のシミュレーション結果は $<101>$ である。この場合、 $d(f, v, R_1) = 0$ であり、 $d(f, v, R_2) = d(f, v, R_3) = (3/3) \times (1/3) = 0.33$ である。それゆえ、 $d(f, v) = 0 \times 16\% + 0.33 \times 16\% + 0.33 \times 25\% = 0.14$ である。この診断値は図7(C)で求めた診断値 0.22 とは異なる。

【0068】

次に、実験結果について説明する。表4に実験結果の概要を示す。

【0069】

【表4】

Circuit	Vector (#)				FH(#)			New-B Time (Sec.)
		SLAT (#)	MPLT (#)	Exact (%)	Old	New-A	New-B	
C432	28	2.6	9.0	11.1	2.8	2.5	2.7	0.01
C499	52	4.1	35.4	2.8	27.3	2.2	1.0	0.01
C880	21	4.7	4.3	23.3	1.2	1.4	1.0	0.01
C1355	84	8.0	40.1	2.5	9.0	1.2	1.0	0.15
C1908	106	2.3	43.8	2.3	16.7	6.5	7.0	0.08
C2670	45	21.4	5.4	18.5	1.3	3.6	1.9	0.34
C3540	93	5.6	14.0	7.1	1.1	5.6	6.1	0.37
C5315	46	9.9	19.2	4.7	1.5	4.9	5.4	0.60
C6288	14	7.2	11.3	8.8	2.5	5.6	4.0	2.99
C7552	75	20.2	48.2	2.1	4.8	5.4	3.9	2.45
					6.8	3.7	3.4	—

【0070】

各回路に対する入力テストベクトル数を“Vector”に示す。各実験において、欠陥のあるチップを模倣するために、あるファンアウトゲートにピアのオープン欠陥をラン

ダムに挿入し、欠陥はゲートの分岐で故障の影響を引き起こすと仮定した。各回路に対して10回実験を行ない、故障回路の平均ファンアウト分岐数は2.0である。

【0071】

各サンプルに対して、3種類のパーテスト故障診断プログラムを実行した。“OLD”は従来のX故障モデルを使用する。“New-A”は拡張X故障モデルを使用するが、従来の診断値計算手法を使用する。“New-B”は拡張X故障モデルと今回提案する診断値計算手法を使用する。“SLAT”は10個のサンプルに対する平均SLATテストベクトル数を示す。なお、SLATはsingle location at-a-timeの略称で、多重物理欠陥が存在しても、単一の故障を検出する場合の出力応答に一致する出力応答を得るテストベクトルのことである。“MPLT”は平均マルチプレット数、“Exact”は正確な診断結果、すなわちすべての挿入された故障を含むマルチプレットの平均パーセントである。“FH”(First Hit)はマルチプレットリスト内の最初の正確な診断で生成されるマルチプレットの平均位置である。“Time”は“New-B”の平均実行時間である。

10

【0072】

平均FH結果を見ると、ピア情報を考慮した“New-A”では「3.7」、ピア情報を考慮し且つ新しい診断値計算手法を採用した“New-B”では「3.4」という結果が得られ、拡張X故障モデルの使用が極めて有効であることが実験からも得られた。さらに、診断値計算時の発生確率の使用を行えばFHを一層改良できる。

【0073】

20

ところで、図1の診断装置には、等価発生確率付与部11を備えさせ、ユーザの要求に応答して上記した発生確率付与部9との切り替えを行うことができるようにしている。しかし、本願の発明において、等価発生確率付与部11は従来と同様の動作を行うものであり、必須のものではない。

【0074】

なお、上記実施の形態では、受動素子としてピアを一例として挙げたが、例えば抵抗のように能動素子と異なるものであればよく、ピアに限定されるものではない。

【0075】

また、上記実施の形態について、その適用範囲は、スキャン回路方式及びクロックの種類、数に依存しないため、フルスキャン設計を適用したLSI回路全般である。すなわち、複数本のスキャンチェーンが存在しても、またスキャン回路を駆動するクロックが複数個存在してもよく、スキャン回路に組み合わせ部分からフリップ・フロップに値を取り込むタイミングが異なるものであってもよい。

30

【図面の簡単な説明】

【0076】

【図1】本発明の実施の形態による診断装置の一例の主要構成を示したブロック図である。

【図2】図1の診断装置が動作する前提となるパーテストX故障診断フローを示した図である。

【図3】上記定義を導入した拡張X故障モデルの例を示す図である。

40

【図4】一般的なゲート若しくはピアがn個のファンアウト分岐L1~Lnを持ち、各分岐に対応する閾値電圧をそれぞれV_{th1}~V_{thn}した場合を示す図である。

【図5】図7と同じゲートGのX故障シミュレーションに対する発生確率を考慮するX分解の例を説明するための図である。

【図6】2つのファンアウト分岐を持つANDゲートのX故障の例を示す図である。

【図7】X挿入、X伝播、X分解を説明するための図である。

【図8】従来のパーテストX故障診断手法における第1の問題を説明するための図である。

【図9】従来のパーテストX故障診断手法における第2の問題を説明するための図である。

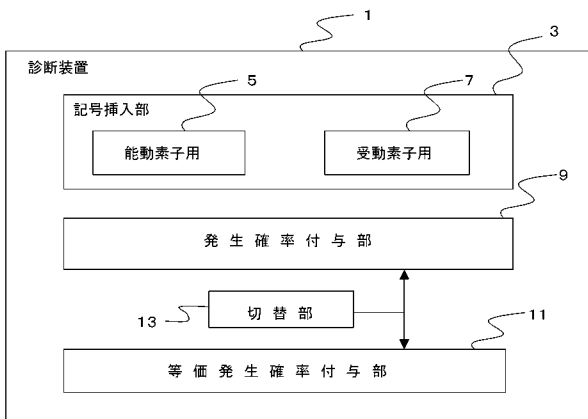
50

【符号の説明】

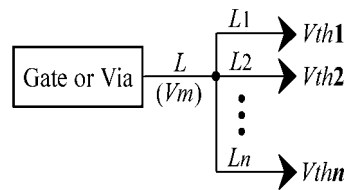
【0077】

- 1 診断装置
- 3 記号挿入部
- 5 能動素子用記号挿入部
- 7 受動素子用記号挿入部
- 9 発生確率付与部
- 11 等価発生確率付与部
- 13 切替部

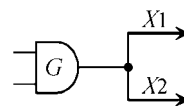
【図1】



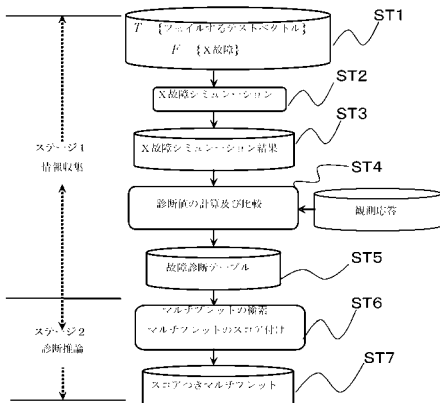
【図4】



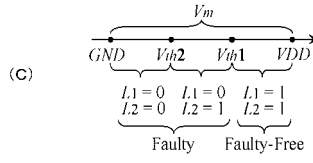
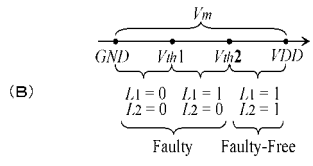
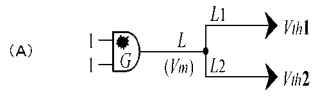
【図6】



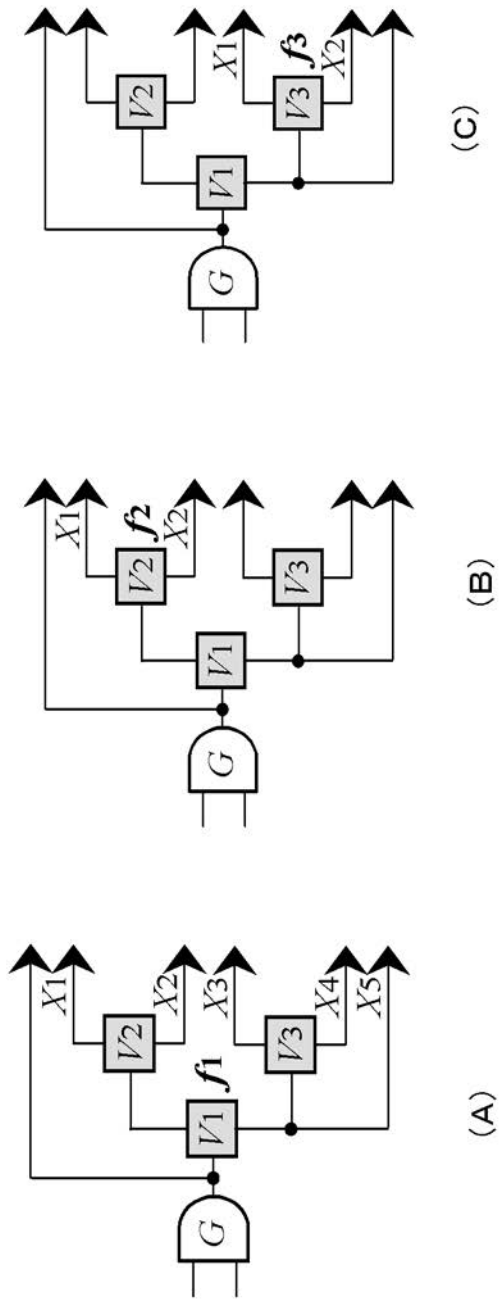
【図2】



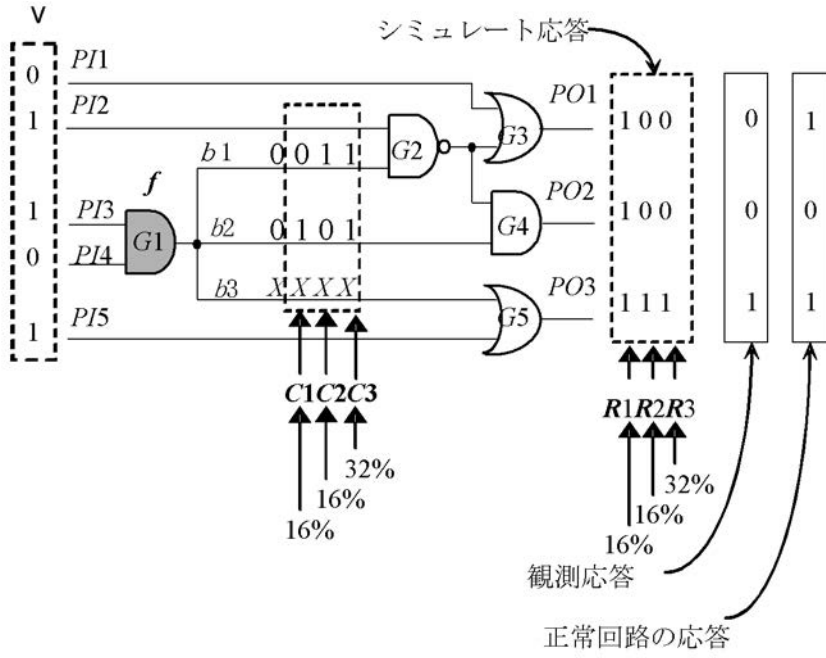
【 9 】



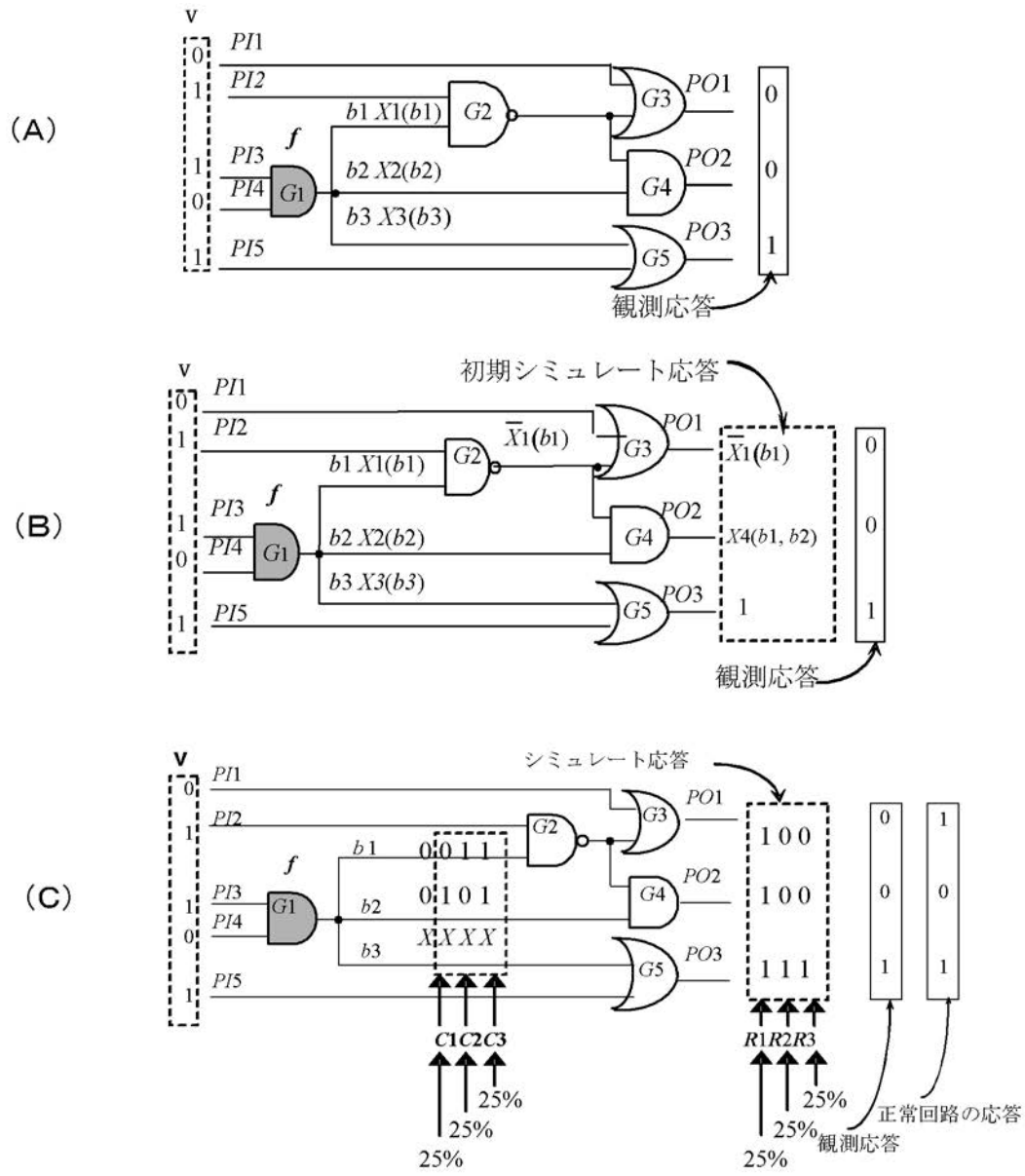
【 図 3 】



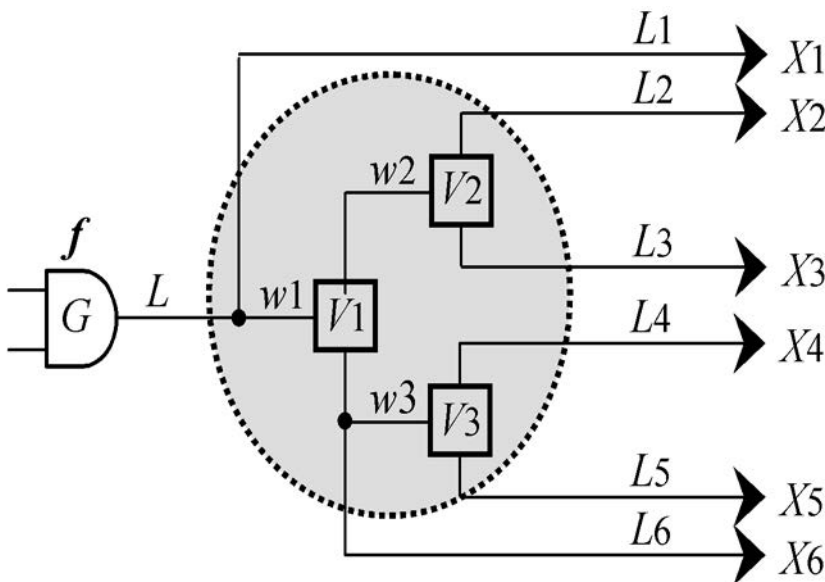
【図5】



【 図 7 】



【 図 8 】



フロントページの続き

- (72)発明者 梶原 誠司
福岡県飯塚市大字川津680-4 国立大学法人九州工業大学内
- (72)発明者 宮瀬 紘平
福岡県飯塚市大字川津680-4 国立大学法人九州工業大学内
- (72)発明者 皆本 義弘
福岡県北九州市八幡西区三ヶ森2-8-18 403号
- (72)発明者 伊達 博
福岡県福岡市早良区百道浜3-8-33 株式会社システム・ジェイディー内

審査官 中村 和正

- (56)参考文献 特開2006-118903(JP,A)
特開2004-220447(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|-------|
| G01R | 31/28 |
| G06F | 17/50 |