

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4654439号
(P4654439)

(45) 発行日 平成23年3月23日(2011.3.23)

(24) 登録日 平成23年1月7日(2011.1.7)

(51) Int.Cl. F I
H O 1 L 21/316 (2006.01) H O 1 L 21/316 X

請求項の数 6 (全 10 頁)

(21) 出願番号	特願2005-271704 (P2005-271704)	(73) 特許権者	304027349
(22) 出願日	平成17年9月20日 (2005.9.20)		国立大学法人豊橋技術科学大学
(65) 公開番号	特開2007-88013 (P2007-88013A)		愛知県豊橋市天伯町雲雀ヶ丘1-1
(43) 公開日	平成19年4月5日 (2007.4.5)	(74) 代理人	110000969
審査請求日	平成20年8月21日 (2008.8.21)		特許業務法人中部国際特許事務所
特許法第30条第1項適用	研究集会名：第52回応用物理学関係連合講演会 主催者：応用物理学会 開催日：2005年3月29日	(74) 代理人	100111280
			弁理士 吉田 健二
		(72) 発明者	石田 誠
			愛知県豊橋市天伯町雲雀ヶ丘1-1 国立大学法人豊橋技術科学大学内
		(72) 発明者	澤田 和明
			愛知県豊橋市天伯町雲雀ヶ丘1-1 国立大学法人豊橋技術科学大学内

最終頁に続く

(54) 【発明の名称】 金属酸化物薄膜の形成方法

(57) 【特許請求の範囲】

【請求項1】

半導体基板の表面に酸化膜を形成する第一のステップと酸化膜が形成された半導体基板に金属原子および酸化ガスを供給して、前記半導体基板上に金属酸化物薄膜を形成する第二のステップと、からなる金属酸化物薄膜の形成方法であって、

前記金属酸化物薄膜が、 $-Al_2O_3$ 膜であり、前記 $-Al_2O_3$ 膜の形成に用いる材料が、 Al 蒸気および酸化ガスであることを特徴とする金属酸化物薄膜の形成方法。

【請求項2】

前記 $-Al_2O_3$ 膜の成膜時の半導体基板の温度は、 650 から 850 であることを特徴とする請求項1に記載の金属酸化物薄膜の形成方法。

【請求項3】

前記 $-Al_2O_3$ 膜の成膜の方法として、 Al 蒸気と酸化ガスを用いた混成ソースMBE法を用いることを特徴とする請求項1または2に記載の金属酸化物薄膜の形成方法。

【請求項4】

前記酸化膜を、前記半導体基板を化学溶液に浸して形成することを特徴とする請求項1から3のいずれか1項に記載の金属酸化物薄膜の形成方法。

【請求項5】

前記化学溶液は、常温から沸騰するまでの温度範囲とすることを特徴とする請求項4に

記載の金属酸化物薄膜の形成方法。

【請求項 6】

前記第一のステップの前の段階において、前記半導体基板の表面を、前記半導体基板の表面が露出する領域と、前記半導体基板の表面を熱酸化膜が覆う領域とにパターンニングするステップをさらに備えたことを特徴とする請求項 1 から 5 のいずれか 1 項に記載の金属酸化物薄膜の形成方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、絶縁膜の形成方法に関するものであり、特に半導体基板上への絶縁膜形成方法に関するものである。 10

【背景技術】

【0002】

シリコン半導体基板上へ単結晶薄膜を形成する場合、シリコン基板の薄膜が形成される面の清浄をいかにして行うかは、非常に重要なプロセスである。この清浄面の状態が、成膜される膜の質に大きな影響を与えるからである。シリコン半導体基板上の清浄面を準備する方法として、以下の方法が知られている。

【0003】

シリコン半導体基板表面を化学洗浄した後、シリコン半導体表面を希釈 HF 溶液で処理することで、シリコン半導体基板の表面に形成された自然酸化膜の除去およびシリコン半導体基板表面を H (水素) 終端して、シリコン半導体基板の表面を安定化させる方法 (非特許文献 1)。 20

【0004】

シリコン半導体基板を化学溶液に浸し、自然酸化膜が形成されたシリコン半導体基板を真空中で加熱し、自然酸化膜を脱離させてシリコン半導体基板の表面を清浄化させる方法 (非特許文献 2)。

【0005】

シリコン半導体基板を化学溶液に浸し、自然酸化膜が形成されたシリコン半導体基板上に Al (アルミニウム) を真空蒸着した後、超高真空中で熱処理を行うことで、自然酸化膜と Al を固相反応させてパツファ層として単結晶 Al₂O₃ (アルミナ) 予備層を形成する方法 (特許文献 1)。 30

【非特許文献 1】Higashiら、Applied Physics Letter、56(7)巻、1990年発行、656頁

【非特許文献 2】A. Ishizaka, Y. Shirakiら、Journal of Electro-Chemical Society、133巻、1996年発行、666頁

【特許文献 1】特開 2004 - 51446 号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、上述した従来のシリコン半導体基板表面を清浄する方法は以下のような問題点がある。まず、非特許文献 1 の方法では、シリコン半導体基板を清浄した後、単結晶膜を成膜するために基板の温度を上昇させる際、真空容器の内壁などからの脱離ガスによってシリコン半導体基板の清浄面が汚染されやすいため、昇温中の真空容器内の残留ガス圧に十分な注意を払う必要があった。 40

【0007】

また、非特許文献 2 の方法は、化学溶液に浸してできる酸化膜を脱離させるためには、単結晶膜を成膜する前にシリコン半導体基板の温度を 800 以上に加熱し、かつ一定時間 (例えば 30 分程度) その温度を維持する必要がある、成膜のプロセスが複雑である。また、自然酸化膜を脱離させた後の清浄面の汚染に対して十分な注意を払う必要があった。

【0008】

さらに、非特許文献 1 および非特許文献 2 の方法によって準備された清浄面への成膜初期 50

には、成膜材料であるガス等がシリコン半導体基板表面をエッチングしてしまい、単結晶膜を成膜した後の単結晶膜の平坦性が悪化するという問題もあった。

【0009】

また、特許文献1の方法では、バッファ層であるアルミナ予備層は、非特許文献1および非特許文献2で問題とされた清浄面の汚染や原材料によるエッチングの問題は回避することができたが、アルミナ予備層を形成するためには真空蒸着、基板加熱、熱処理などの多くの工程を必要とする、という問題がある。また、バッファ層であるアルミナ予備層の形成の熱処理工程では、シリコン半導体基板表面の状態のその場観察によって形成条件を精密に制御する必要があるなど、成膜工程は非常に煩雑になるという問題もある。また、成膜にその場観察を行う必要があるため、シリコン半導体基板に所望領域が加工された基板に対しては、再現性の良い成膜は困難であった。

10

【0010】

そこで、本発明は上記課題を解決するためになされたものであり、半導体基板の表面を酸化膜で保護しつつ、金属酸化物薄膜形成時に酸化膜の酸素を還元して成膜を行うことで、高品質な金属酸化物薄膜を得ることを目的とする。

【課題を解決するための手段】

【0011】

本発明は上記目的を達成するために創案されたものであり、請求項1に係る発明は、半導体基板の表面に酸化膜を形成する第一のステップと、酸化膜が形成された半導体基板に金属原子および酸化ガスを供給して、前記半導体基板上に金属酸化物薄膜を形成する第二のステップと、からなる金属酸化物薄膜の形成方法によって提供される。上記の方法によれば、半導体表面に形成された酸化膜は、金属原子によって還元され、半導体基板表面から脱離し、半導体基板表面に金属酸化物薄膜が形成される。したがって、半導体基板の表面を保護した状態で金属酸化物薄膜を形成するため、結晶性の良い金属酸化物薄膜を複雑な工程を行うことなく形成することができる。

20

【0012】

ここで、半導体基板とは半導体を基板の材料として含む基板であり、基板全体が半導体より成るものや、SOI基板やSOS基板のように、絶縁膜上に半導体膜を形成した基板も半導体基板に含まれる。また、半導体材料としては、単結晶シリコン、多結晶シリコン、非晶質シリコン、窒化ガリウム、砒化ガリウム、燐化インジウム、シリコンカーバイド、シリコンゲルマニウムカーバイド及びシリコンゲルマニウムなどや、これらをもとにする化合物半導体などが挙げられる。また、半導体基板として、シリコン基板を用いる場合は、p型、n型、i型のいずれの不純物タイプも用いることができる。また、シリコン基板は、面方位(111)、(100)、(110)あるいは傾斜をつけた(100)基板等を用いることができる。また、酸化膜を形成する方法は、化学溶液に浸す方法の他にも他の方法を用いても良い。

30

【0013】

また、金属酸化物薄膜は、単結晶の金属酸化物薄膜、単結晶ではない金属酸化物薄膜(配向膜やエピタキシャル膜)、結晶性を持たない金属酸化物薄膜など、様々な薄膜を用いることができる。また、金属酸化物薄膜を形成する方法は、分子線結晶成長法(MBE法)、有機金属気相成長法(MOCVD法)、ハイライド気相成長法(HVBE法)、スパッタ法、イオンプレーティング法、電子シャワー法などを用いることができる。

40

【0014】

また、請求項1に係る発明は、前記金属酸化物薄膜が、 $-Al_2O_3$ 膜であることを特徴とする金属酸化物薄膜の形成方法によって提供される。この方法によれば、半導体基板上に結晶性の良い $-Al_2O_3$ 膜を形成することができる。

【0015】

また、請求項1に係る発明は、前記 $-Al_2O_3$ 膜の形成に用いる材料が、Al蒸気および酸化ガスであることを特徴とする金属酸化物薄膜の形成方法によって提供される。この方法によれば、Al原子および酸化ガスを供給することにより、半導体基板表面の酸化

50

膜が還元され、結晶性の良い $-Al_2O_3$ 膜を形成することができる。尚、酸化ガスは、 O_2 、 N_2O および O_3 などを用いることができる。

【0016】

また、請求項2に係る発明は、前記 $-Al_2O_3$ 膜の成膜時の半導体基板の温度は、650 から850 であることを特徴とする請求項1に記載の金属酸化物薄膜の形成方法によって提供される。この方法によれば、 $-Al_2O_3$ 膜の形成時の温度が最適に保たれるため、結晶性の良い $-Al_2O_3$ 膜を形成することができる。

【0017】

また、請求項3に係る発明は、前記 $-Al_2O_3$ 膜の成膜の方法として、Al蒸気と酸化ガスを用いた混成ソースMBE法を用いることを特徴とする請求項1または2に記載の金属酸化物薄膜の形成方法によって提供される。この方法によれば、混成ソースMBE法を用いているため、結晶性の良い $-Al_2O_3$ 膜を成膜することができる。なお、MBE法とは、分子線結晶成長法である。

10

【0018】

また、請求項4に係る発明は、前記酸化膜を、前記半導体基板を化学溶液に浸して形成することを特徴とする請求項1から3のいずれか1項に記載の金属酸化物薄膜の形成方法によって提供される。この方法によれば、半導体基板を化学溶液に浸すことにより、半導体基板上に酸化膜を形成するため、半導体基板の表面が良好な状態で酸化膜を形成することができる。特に請求項7では、半導体基板を化学溶液に浸して酸化膜を形成するため、半導体基板清浄面の状態を良好にすることができるとともに、酸化膜の原材料による半導体基板のエッチングを防ぐことができる。なお、化学溶液は、 H_2O_2 および HNO_3 のうちの少なくとも一つを含んだ化学溶液とすることができる。

20

【0019】

また、化学溶液を用いて半導体表面に酸化膜を形成するため、表面加工を施した半導体基板にも再現性良く単結晶金属酸化物膜を成膜することができる。これにより、半導体集積回路プロセス中に要素技術として単結晶金属酸化物膜を導入することができる。したがって、従来、半導体集積回路プロセスに用いられている非晶質膜に比較して、単結晶膜特有の性質である拡散バリア性や、単結晶膜上の堆積膜の結晶性を制御することが可能となる。

【0020】

また、請求項5に係る発明は、前記化学溶液は、常温から沸騰するまでの温度範囲とすることを特徴とする請求項4に記載の金属酸化物薄膜の形成方法によって提供される。この方法によれば、化学溶液の温度範囲が最適に保たれるため、良好に半導体基板上に酸化膜を形成することができる。

30

【0021】

また、請求項6に係る発明は、前記第一のステップの前の段階において、前記半導体基板の表面を、前記半導体基板の表面が露出する領域と、前記半導体基板の表面を熱酸化膜が覆う領域とにパターニングするステップをさらに備えたことを特徴とする請求項1から5に記載の金属酸化物薄膜の形成方法によって提供される。この方法によれば、半導体基板の表面が露出する領域に酸化膜が形成され、熱酸化膜が覆っている領域の半導体基板表面には酸化膜は形成されない。したがって、所望の領域に酸化膜を形成することができる。このことは、第二のステップで形成される金属酸化物膜の領域を所望の領域とすることができることを意味している。第二のステップでは、酸化膜が還元され、酸化膜が形成されていた領域に金属酸化物膜が形成されるからである。

40

【発明の効果】

【0022】

本発明によれば、半導体基板上に酸化膜を形成し、酸化膜を還元し、脱離させることで半導体基板表面に金属酸化物薄膜を結晶性良く形成することができる。

【発明を実施するための最良の形態】

【0023】

上記した本発明は、以下のような実施の形態を採ることができる。本発明を実施するため

50

の実施の形態について詳細に説明する。図1は、本発明が適用された第1の実施形態の概略を示す図である。

【0024】

第1の実施形態では、まず、図1(a)にあるように、半導体基板2の表面に酸化膜4を形成する。酸化膜4は、半導体基板2を化学溶液に浸すことにより形成することができるが、他の方法によって酸化膜4を形成しても良い。なお、酸化膜4の膜厚は、半導体基板2の表面を保護するために必要な厚さであれば良い。また、酸化膜4の厚さは、後述する酸化膜4全体にわたり還元作用を行うことができる厚さであれば良い。

【0025】

次に、単結晶金属酸化物薄膜6の成膜装置に半導体基板2を導入し、単結晶金属酸化物薄膜6を形成する。この際、半導体基板2を加熱した状態で、金属原子および酸化ガスを供給する。この供給過程の初期の段階で、酸化膜4は供給された金属原子によって還元、脱離して消失する。これと同時に、半導体基板2の表面に単結晶金属酸化物薄膜6が形成される。この状態を図1(b)に示す。

10

【0026】

酸化膜4が半導体基板2から消滅した後も、金属原子および酸化ガスを供給することにより、図1(c)に示すように、半導体基板2上に所望の厚さの単結晶金属酸化物薄膜6を形成することができる。なお、第1の実施形態においては、例えば、半導体基板2としてシリコン基板を用い、単結晶金属酸化物薄膜6として $-Al_2O_3$ 膜を用い、成膜装置内で、Al原子を供給する例を典型例として説明することができる。なお、半導体基板2としてシリコン基板以外の他の半導体基板を用いたり、単結晶金属酸化物薄膜6を $-Al_2O_3$ 膜以外の他の金属酸化物薄膜を用いることもできる。

20

【0027】

また、本発明は以下に詳述する第2の実施形態を採ることもできる。第2の実施形態は、本発明を用いて半導体基板上の所望の領域へ単結晶金属酸化物薄膜の成膜方法を説明するためのものである。

【0028】

図2は本発明の第2の実施形態を説明するための図であり、図2(a)あるように、まず、半導体基板8の表面に熱酸化膜10を形成する。熱酸化膜10の形成方法は特に限定されるものではないが、例えば、半導体基板8上に熱酸化膜10を一様に成膜し、パターンニングによって所望の領域の熱酸化膜10を除去し、半導体基板8の表面を露出させる方法を用いることができる。

30

【0029】

次に、この半導体基板8を化学溶液に浸し、半導体基板8の露出した部分の表面に酸化膜12を形成する(図2(b))。この酸化膜12が形成された半導体基板8を単結晶金属酸化物薄膜の成膜装置に導入し、単結晶金属酸化物薄膜14を形成する。第1の実施形態と同様に、酸化膜12は供給された金属原子によって還元、脱離され、消失する。これと同時に単結晶金属酸化物薄膜14が半導体基板8上に形成される。また、熱酸化膜10上には、非晶質の金属酸化物16が形成される(図2(c))。したがって、半導体基板8の所望の領域に単結晶金属酸化物薄膜14を形成することができる。なお、第2実施形態も第1実施形態と同様に、半導体基板8としてシリコン基板を用い、単結晶金属酸化物薄膜14として $-Al_2O_3$ 膜を用いることができるが、これに限定されるものではない。

40

【0030】

また、本発明は以下に詳述する第3の実施形態を採ることもできる。第3の実施形態は、本発明を用いて半導体基板上の所望の領域へ単結晶金属酸化物薄膜の形成を行い、信号処理回路と高感度センサ素子を一体化した半導体デバイスの例である。図3に第3の実施形態の概略図を示す。

【0031】

まず、シリコン基板18上に、半導体酸化膜20および単結晶金属酸化物薄膜22を形成

50

する。単結晶金属酸化物薄膜 22 は、第 2 の実施形態で説明した手法によって、所望の領域に形成されるものである。すなわち、半導体酸化膜 20 が形成された半導体基板 18 を化学溶液に浸し、半導体基板 18 の露出した部分の表面に酸化膜を形成し、成膜装置内で酸化膜を金属原子によって還元、脱離させ、半導体基板 18 上に単結晶金属酸化物薄膜 22 を形成するのである。

【0032】

その後、半導体酸化膜 20 および単結晶金属酸化物薄膜 22 上に金属下部電極 24 を形成し、さらにその上に単結晶成長させた強誘電体薄膜 26 を形成する。その後、強誘電体薄膜 26 の上部を覆うように金属上部電極 28 を形成する。このような構成により、強誘電体 26 が温度変化するときが発生する焦電流を、金属下部電極 24 と金属上部電極 28 を用いて信号として読み出すことができる。

10

【0033】

また、半導体基板 18 上に、半導体 CMOS 信号処理回路 67 を形成することも可能である。この半導体 CMOS 信号処理回路 67 は、半導体酸化膜 20 を形成する前に、予め半導体基板 18 上に形成する。このような構成をとることにより、半導体基板 18 上に、単結晶金属酸化物薄膜 22 を活かした高感度センサ素子と信号処理回路を一体化した半導体デバイスを実現することが可能となる。なお、第 3 の実施形態も同様に、半導体基板 18 としてシリコン基板を用い、半導体酸化膜 20 としてシリコン酸化膜を用いることができる。また、単結晶金属酸化物薄膜 22 として $-Al_2O_3$ 膜を用い、半導体 CMOS 信号処理回路として、シリコン CMOS 信号処理回路を用いることができるが、これに限られるものでないことは言うまでも無い。

20

【0034】

また、第 3 の実施形態では、強誘電体 26 を用いたセンサ素子について説明したが、これに限らず、例えば、強誘電体 26 に代えて、磁性体薄膜を用いたセンサ素子に適用することも可能である。すなわち、磁性体薄膜の特性が、その結晶性に強く依存する材料である場合、本発明の単結晶金属酸化物薄膜の利点を活かした半導体素子の作成が可能となる。

【実施例】

【0035】

(実施例 1)

本発明を実施するための具体的な実施例について、以下に詳細に説明する。なお、実施例 1 の説明を容易にするために、上述した第 1 の実施形態で用いた図 1 を実施例 1 に流用して説明する。なお、第 1 の実施形態の一例を実施例 1 として説明するのであって、第 1 の実施形態の内容を実施例 1 に限定するものではない。

30

【0036】

実施例 1 のシリコン基板 2 は、p 型、面方位 (111) であり、抵抗率は $2 \cdot cm$ である。まず、シリコン基板 2 を、RCA 洗浄工程を用いることにより、シリコン基板 2 の表面を洗浄する。ここで、RCA 洗浄工程とは、アンモニア・過酸化水素水と塩酸・過酸化水素水を基本とするシリコン基板のウェット洗浄法である。

【0037】

次に、RCA 洗浄工程を行ったシリコン基板 2 を、 $HF : H_2O = 1 : 50$ の溶液で洗浄する。これは、RCA 洗浄工程においてシリコン基板 2 の表面に形成された自然酸化膜を除去するためである。

40

【0038】

その後シリコン基板 2 を、 $H_2O_2 : H_2O = 1 : 7$ の化学溶液中に 10 分間浸す。この時、化学溶液は約 $70^\circ C$ に加熱されている。この化学溶液に浸すことでシリコン基板 2 の表面に酸化膜 4 を形成する。シリコン基板 2 の表面に酸化膜 4 が形成された様子を図 1 (a) に示す。この酸化膜 4 の膜厚は、単色エリプソメトリ法にて測定したところ、約 12 オングストローム (1.2 nm) であった。

【0039】

図 1 (a) のシリコン基板 2 を MBE 装置内にセットして $-Al_2O_3$ 膜を形成する。

50

M B E 装置は、A l の K c e l l および酸化ガスとして N₂ O 導入ラインを持つ混成ソース M B E 成長チャンバーを用いた。シリコン基板 2 を M B E 装置内にセットして、シリコン基板 2 の温度を約 7 5 0 まで上昇させる。この時の M B E チャンバーの真空度は約 1×10^{-6} P a である。

【 0 0 4 0 】

- A l₂ O₃ 膜の成膜は、ルツボ温度が 1 1 4 0 に保たれた A l - K c e l l から蒸気となった A l 原子をシリコン基板 2 の表面の酸化膜 4 に照射し、同時に、超高真空バリアブルリークバルブを介して M B E 装置に接続された N₂ O を、M B E 装置のチャンバー圧力が 5×10^{-2} P a 程度になるように導入する。この状態で約一時間成膜を行った。この工程により、シリコン基板 2 上の酸化膜 4 は、酸素が還元され、図 1 (b) のように、シリコン基板 2 上の酸化膜 4 が - A l₂ O₃ 膜 6 に置き換えられ、さらに図 1 (c) に示すように、- A l₂ O₃ 膜 6 が所望の厚さ成膜されることになる。この工程の後、- A l₂ O₃ 膜 6 の膜厚をエリプソメトリ法を用いて測定したところ、約 2 0 オングストローム (2 n m) であった。

【 0 0 4 1 】

上記の工程が終わった後、シリコン基板 2 上の - A l₂ O₃ 膜 6 の表面を R H E E D (反射高速電子線回折) で観察した。この観察結果を図 4 に示す。図 4 にあるように、シリコン基板 2 の表面の回折像がストリーク状を示していることがわかる。したがって、シリコン基板 2 の表面は平坦であることが分かる。また、図 4 の回折像から、シリコン基板 2 の結晶方位は、- A l₂ O₃ [- 1 1 0] // S i [- 1 1 0]、- A l₂ O₃ [1 1 - 2] // S i [1 1 - 2] に沿って成長していることが分かる。したがって、面方位 (1 1 1) のシリコン基板 2 上に面方位 (1 1 1) の - A l₂ O₃ 膜 6 がエピタキシャル成長していることが分かる。

【 0 0 4 2 】

また、上記の工程が終わった後のシリコン基板 2 上の - A l₂ O₃ 膜 6 の表面を、A F M (原子間力顕微鏡) を用いて観察した。この結果を図 5 に示す。図 5 に示すように、 $1 \mu\text{m} \times 1 \mu\text{m}$ の範囲で、p e a k - v a l l e y は 3 . 1 n m であり、- A l₂ O₃ 膜 6 の表面は極めて平坦であることが分かる。

【 0 0 4 3 】

(比較例)

実施例と比較するための比較例の成膜方法について説明する。比較例は、シリコン基板 (1 1 1) 上を実施例 1 と同じ条件で R C A 化学洗浄および H F : H₂ O = 1 : 5 0 の溶液での化学洗浄を行った。その後、シリコン基板を M B E 装置に導入し、 1×10^{-6} P a の真空中においてシリコン基板の温度を 7 5 0 に加熱し、ルツボ温度を 1 1 4 0 に保ち A l - K c e l l から A l 蒸気をシリコン基板表面に照射し、併せて超高真空バリアブルリークバルブを介して N₂ O をチャンバー圧力が 5×10^{-2} P a となるように導入し、この状態を一時間保持した。

【 0 0 4 4 】

上記工程を行った後に、シリコン基板表面の - A l₂ O₃ 膜の膜厚をエリプソメトリ法を用いて測定したところ、約 1 8 オングストローム (1 . 8 n m) であった。

【 0 0 4 5 】

また、シリコン基板表面を A F M を用いて観察した結果を図 6 に示す。図 6 にあるように、 $1 \mu\text{m} \times 1 \mu\text{m}$ の範囲で、p e a k - v a l l e y は 6 . 5 n m であり、実施例 1 よりも平坦性が悪化していることが分かる。

【 図面の簡単な説明 】

【 0 0 4 6 】

【 図 1 】 本発明に係る第 1 の実施形態の成膜方法の概略を示す図である。

【 図 2 】 本発明に係る第 2 の実施形態の成膜方法の概略を示す図である。

【 図 3 】 本発明に係る第 3 の実施形態の半導体素子の概略を示す図である。

【 図 4 】 本発明に係る第 1 実施例の R H E E D 観察結果である。

10

20

30

40

50

【図5】本発明に係る第1実施例のAFM観察結果である。

【図6】比較例のAFM観察結果である。

【符号の説明】

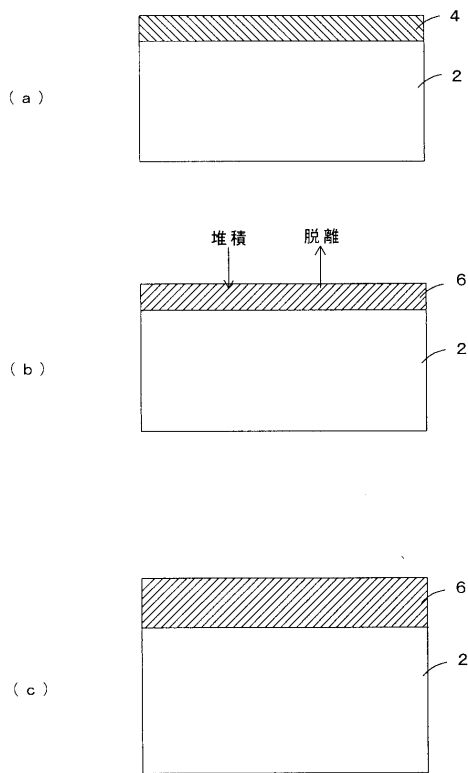
【0047】

2 半導体基板

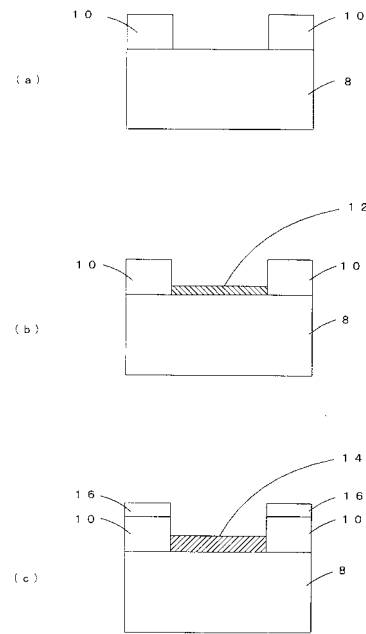
4 酸化膜

6 単結晶金属酸化物薄膜

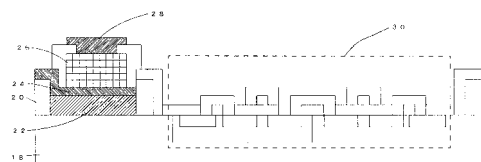
【図1】



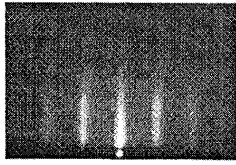
【図2】



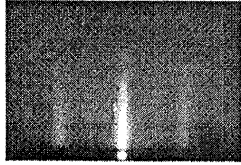
【図3】



【 図 4 】

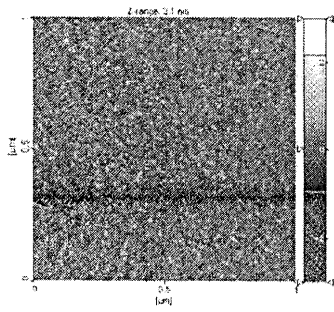


(a)

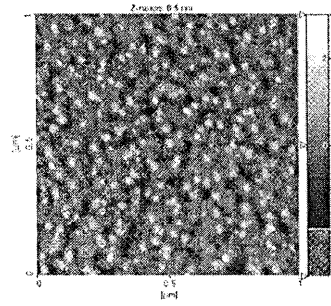


(b)

【 図 5 】



【 図 6 】



フロントページの続き

(72)発明者 岡田 貴行

愛知県豊橋市天伯町雲雀ヶ丘1-1 国立大学法人豊橋技術科学大学内

審査官 大塚 徹

(56)参考文献 特開平04-018728(JP,A)
特開2003-332242(JP,A)
特開2004-051446(JP,A)
特開2000-164510(JP,A)
特開平01-261300(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/205
H01L 21/316
C23C 16/00~16/56