

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4378530号
(P4378530)

(45) 発行日 平成21年12月9日(2009.12.9)

(24) 登録日 平成21年10月2日(2009.10.2)

(51) Int.Cl. F I
HO2M 3/155 (2006.01) HO2M 3/155 H

請求項の数 4 (全 10 頁)

<p>(21) 出願番号 特願2005-132290 (P2005-132290) (22) 出願日 平成17年4月28日 (2005.4.28) (65) 公開番号 特開2006-311728 (P2006-311728A) (43) 公開日 平成18年11月9日 (2006.11.9) 審査請求日 平成18年11月24日 (2006.11.24)</p>	<p>(73) 特許権者 304028726 国立大学法人 大分大学 大分県大分市大字旦野原700番地 (72) 発明者 佐藤 輝被 大分県大分市大字旦野原700番地 国立 大学法人 大分大学内 審査官 安池 一貴</p>
--	--

最終頁に続く

(54) 【発明の名称】 直流電源制御装置

(57) 【特許請求の範囲】

【請求項1】

スイッチング制御により出力電圧を制御する直流電源装置であって、スイッチング手段と、前記スイッチング手段を駆動する駆動手段と、基準電圧を設定する基準電圧設定手段と、出力電圧を検出する出力電圧検出手段と、ヒステリシス特性を有する比較手段と、前記出力電圧検出手段の出力と前記比較手段の出力とを加算する加算手段と、前記加算手段の出力を積分する積分手段と、第一の抵抗と第一のキャパシタンスの直列接続からなる位相補償手段と、第二の抵抗と第二のキャパシタンスの並列接続からなる結合手段とを備え、前記基準電圧設定手段の出力を前記比較手段の第一の入力に接続し、前記積分手段の出力を前記結合手段を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を第三の抵抗を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を前記位相補償手段を介して前記結合手段の入力に接続し、前記比較手段の出力を前記駆動手段の入力に接続することを特徴とする直流電源制御装置。

10

【請求項2】

スイッチング制御により出力電圧を制御する直流電源装置であって、スイッチング手段と、前記スイッチング手段を駆動する駆動手段と、基準電圧を設定する基準電圧設定手段と、出力電圧を検出する出力電圧検出手段と、ヒステリシス特性を有する比較手段と、前記出力電圧検出手段の出力と前記比較手段の出力とを加算する加算手段と、前記加算手段の出力を積分する積分手段と、第一の抵抗と第一のキャパシタンスの直列接続からなる位相補償手段と、第二の抵抗と第二のキャパシタンスの並列接続からなる結合手段とを備え、

20

前記基準電圧設定手段の出力を前記比較手段の第一の入力に接続し、前記積分手段の出力を前記結合手段を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を第三の抵抗を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を前記位相補償手段を介して前記結合手段の出力に接続し、前記比較手段の出力を前記駆動手段の入力に接続することを特徴とする直流電源制御装置。

【請求項 3】

スイッチング制御により出力電圧を制御する直流電源装置であって、スイッチング手段と、前記スイッチング手段を駆動する駆動手段と、基準電圧を設定する基準電圧設定手段と、出力電圧を検出する出力電圧検出手段と、入力電圧を検出する入力電圧検出手段と、ヒステリシス特性を有する比較手段と、前記出力電圧検出手段の出力と前記比較手段の出力と前記入力電圧検出手段とを加算する加算手段と、前記加算手段の出力を積分する積分手段と、第一の抵抗と第一のキャパシタンスの直列接続からなる位相補償手段と、第二の抵抗と第二のキャパシタンスの並列接続からなる結合手段とを備え、前記基準電圧設定手段の出力を前記比較手段の第一の入力に接続し、前記積分手段の出力を前記結合手段を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を第三の抵抗を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を前記位相補償手段を介して前記結合手段の入力に接続し、前記比較手段の出力を前記駆動手段の入力に接続することを特徴とする直流電源制御装置。

10

【請求項 4】

スイッチング制御により出力電圧を制御する直流電源装置であって、スイッチング手段と、前記スイッチング手段を駆動する駆動手段と、基準電圧を設定する基準電圧設定手段と、出力電圧を検出する出力電圧検出手段と、入力電圧を検出する入力電圧検出手段と、ヒステリシス特性を有する比較手段と、前記出力電圧検出手段の出力と前記比較手段の出力と前記入力電圧検出手段とを加算する加算手段と、前記加算手段の出力を積分する積分手段と、第一の抵抗と第一のキャパシタンスの直列接続からなる位相補償手段と、第二の抵抗と第二のキャパシタンスの並列接続からなる結合手段とを備え、前記基準電圧設定手段の出力を前記比較手段の第一の入力に接続し、前記積分手段の出力を前記結合手段を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を第三の抵抗を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を前記位相補償手段を介して前記結合手段の出力に接続し、前記比較手段の出力を前記駆動手段の入力に接続することを特徴とする直流電源制御装置。

20

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、簡単な回路構成で、負荷変動や入力変動およびノイズに強い直流電源制御装置に関するものである。

【背景技術】

【0002】

近年、待機モードを有する電子機器が増えている。これらの電子機器は、通常モードから待機モードに移行する時あるいはその逆の動作時に、負荷電流が急変し、これによって出力電圧が変動し、機器の誤動作を招くおそれがある。このため、負荷変動に強いスイッチング電源が要求されている。これを解決するための従来技術には、次に示す特許文献 1～3 にあるように、ヒステリシスコンパレータを用いて負荷変動に対する応答を改善するものがある。

40

【特許文献 1】米国特許第 6、147、478

【特許文献 2】特開 2004 - 208440

【特許文献 3】特開 2004 - 64994

【発明の開示】

【発明が解決しようとする課題】

【0003】

50

前記文献の回路は、次の(1)～(5)に示す欠点を持っている。

- (1)、発振周波数（スイッチング周波数）が入力電源電圧に強く依存するので広い入力電圧に対応できない（前記特許文献1および前記特許文献2）。
- (2)、スイッチング周波数を高周波化し、かつ、負荷変動に対する応答をよくするためにはヒステリシスコンパレータのヒステリシスの幅を小さくする必要があり、このため、ノイズに敏感となって回路設計が容易ではない（前記特許文献1および前記特許文献2）。
- (3)、負荷電流のフィードフォワードや入力電圧のフィードフォワードがないので負荷変動に対する過渡応答がよくない（前記特許文献3）。
- (4)、負荷電流が増加すると出力電圧が上昇するという特性を示し、直流レギュレーションがよくない（前記特許文献3）。

10

【課題を解決するための手段】

【0004】

本発明は、前記した課題を解決するためになされた直流電源制御装置であり、その特徴は、次の(1)～(4)とおりである。

(1)、スイッチング制御により出力電圧を制御する直流電源装置であって、スイッチング手段と、前記スイッチング手段を駆動する駆動手段と、基準電圧を設定する基準電圧設定手段と、出力電圧を検出する出力電圧検出手段と、ヒステリシス特性を有する比較手段と、前記出力電圧検出手段の出力と前記比較手段の出力とを加算する加算手段と、前記加算手段の出力を積分する積分手段と、第一の抵抗と第一のキャパシタンスの直列接続からなる位相補償手段と、第二の抵抗と第二のキャパシタンスの並列接続からなる結合手段とを備え、前記基準電圧設定手段の出力を前記比較手段の第一の入力に接続し、前記積分手段の出力を前記結合手段を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を第三の抵抗を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を前記位相補償手段を介して前記結合手段の入力に接続し、前記比較手段の出力を前記駆動手段の入力に接続することを特徴とする直流電源制御装置。

20

(2)、スイッチング制御により出力電圧を制御する直流電源装置であって、スイッチング手段と、前記スイッチング手段を駆動する駆動手段と、基準電圧を設定する基準電圧設定手段と、出力電圧を検出する出力電圧検出手段と、ヒステリシス特性を有する比較手段と、前記出力電圧検出手段の出力と前記比較手段の出力とを加算する加算手段と、前記加算手段の出力を積分する積分手段と、第一の抵抗と第一のキャパシタンスの直列接続からなる位相補償手段と、第二の抵抗と第二のキャパシタンスの並列接続からなる結合手段とを備え、前記基準電圧設定手段の出力を前記比較手段の第一の入力に接続し、前記積分手段の出力を前記結合手段を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を第三の抵抗を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を前記位相補償手段を介して前記結合手段の出力に接続し、前記比較手段の出力を前記駆動手段の入力に接続することを特徴とする直流電源制御装置。

30

(3)、スイッチング制御により出力電圧を制御する直流電源装置であって、スイッチング手段と、前記スイッチング手段を駆動する駆動手段と、基準電圧を設定する基準電圧設定手段と、出力電圧を検出する出力電圧検出手段と、入力電圧を検出する入力電圧検出手段と、ヒステリシス特性を有する比較手段と、前記出力電圧検出手段の出力と前記比較手段の出力と前記入力電圧検出手段とを加算する加算手段と、前記加算手段の出力を積分する積分手段と、第一の抵抗と第一のキャパシタンスの直列接続からなる位相補償手段と、第二の抵抗と第二のキャパシタンスの並列接続からなる結合手段とを備え、前記基準電圧設定手段の出力を前記比較手段の第一の入力に接続し、前記積分手段の出力を前記結合手段を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を第三の抵抗を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を前記位相補償手段を介して前記結合手段の入力に接続し、前記比較手段の出力を前記駆動手段の入力に接続することを特徴とする直流電源制御装置。

40

(4)、スイッチング制御により出力電圧を制御する直流電源装置であって、スイッチング手段と、前記スイッチング手段を駆動する駆動手段と、基準電圧を設定する基準電圧設定

50

手段と、出力電圧を検出する出力電圧検出手段と、入力電圧を検出する入力電圧検出手段と、ヒステリシス特性を有する比較手段と、前記出力電圧検出手段の出力と前記比較手段の出力と前記入力電圧検出手段とを加算する加算手段と、前記加算手段の出力を積分する積分手段と、第一の抵抗と第一のキャパシタンスの直列接続からなる位相補償手段と、第二の抵抗と第二のキャパシタンスの並列接続からなる結合手段とを備え、前記基準電圧設定手段の出力を前記比較手段の第一の入力に接続し、前記積分手段の出力を前記結合手段を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を第三の抵抗を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を前記位相補償手段を介して前記結合手段の出力に接続し、前記比較手段の出力を前記駆動手段の入力に接続することを特徴とする直流電源制御装置。

10

【発明の効果】**【0005】**

本発明は上記した各手段により、次に示す効果を得ることが可能となる。

三角波を生成する回路である前記積分手段（以下三角波生成回路とも言う）の入力に、スイッチング手段の出力やインダクタンスの電圧を使用せず、比較器の出力を使用しているため、スイッチング周波数が入力電圧の影響を受けにくくなる。この点は前記特許文献3と同様であるが、前記特許文献3との相違点は、三角波電圧に出力電圧成分を含むように構成し、これによって、出力電圧からのフィードバックを二重にかけ、帰還の効果を増加し、出力電圧の過渡変動や定常偏差を小さく抑えることを可能としたこと、および、三角波電圧と出力電圧を加算する際に直流カット回路を採用せず、キャパシタンスと抵抗の並列回路による結合回路を採用し、直流成分と交流成分の両方を含んだ電圧を用いることで、直流レギュレーションの改善を達成していること、さらに、位相補償回路を付加することで、出力電圧の過渡応答の改善を図っていることの3点である。また、本発明の回路は、比較手段のヒステリシス幅を大きくとることができ、ノイズに強い直流電源制御装置となる。

20

即ち本発明の直流電源制御装置は、上記の簡単な回路構成と信号処理により、負荷変動や入力電圧変動およびノイズに強いスイッチング直流電源の直流電源制御装置を実現したものである。

【発明を実施するための最良の形態】**【0006】**

30

本発明の実施上好ましい構成は、

スイッチング制御により出力電圧を制御する直流電源装置であって、スイッチング手段と、前記スイッチング手段を駆動する駆動手段と、基準電圧を設定する基準電圧設定手段と、出力電圧を検出する出力電圧検出手段と、ヒステリシス特性を有する比較手段と、前記出力電圧検出手段の出力と前記比較手段の出力とを加算する加算手段と、前記加算手段の出力を積分する積分手段と、第一の抵抗と第一のキャパシタンスの直列接続からなる位相補償手段と、第二の抵抗と第二のキャパシタンスの並列接続からなる結合手段とを備え、前記基準電圧設定手段の出力を前記比較手段の第一の入力に接続し、前記積分手段の出力を前記結合手段を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を第三の抵抗を介して前記比較手段の第二の入力に接続し、前記出力電圧検出手段の出力を前記位相補償手段を介して前記結合手段の入力に接続し、前記比較手段の出力を前記駆動手段の入力に接続することを特徴とする直流電源制御装置である。

40

本発明において、対象とする前提条件の「スイッチング制御により出力電圧を調整する直流電源装置」とは、一般に広く用いられている公知の各種直流電源装置であり、実施例にその一例を紹介する。

【実施例1】**【0007】**

図1は、本発明の直流電源制御装置の第1の実施例である。

まず、回路構成について説明する。図1において、端子3、4に直流電源1が接続される。抵抗18、19による分圧回路により出力電圧を検出する。端子5、6に負荷2が接続

50

される。駆動回路 11 はスイッチ素子 7、8 を駆動する。比較器 12、基準電圧 13、抵抗 14 および抵抗 15 はヒステリシス電圧生成回路である。抵抗 24 およびキャパシタンス 25 は位相補償回路であり、抵抗 16、20 は第一の加算回路である。この出力はキャパシタンス 17 によって積分される。この積分回路の結合手段である抵抗 22 とキャパシタンス 23 によって比較器の第二の入力に接続される。出力電圧検出回路の出力は抵抗 21 によって比較器の第二の入力に接続される。

【0008】

次に、この回路の動作を波形図 2 を参照して説明する。

図 2 において各電圧は負側出力端子を基準とする。

【0009】

コンパレータの出力電圧が高レベルのとき、コンパレータの反転入力端子電圧は上昇する。この電圧がコンパレータの非反転入力端子の高レベルしきい値に達するとコンパレータの出力は低レベルとなる。コンパレータの出力電圧が低レベルになると、コンパレータの反転入力端子電圧は下降する。この電圧がコンパレータの非反転入力端子の低レベルしきい値に達するとコンパレータの出力は再び高レベル反転する。このようにしてスイッチ駆動信号を生成する。

【0010】

この際、出力電圧を第三の抵抗 21 を介してコンパレータの比較器の第二の入力である反転入力端子に入力することで帰還回路が構成され、出力電圧を安定化することが可能となる。また、結合回路に用いられる第二の抵抗 22 を調整することで、出力電圧の定常偏差を小さくすることが可能となる。この様子を図 8 に示している。図 8 は図 1 に示す回路において、抵抗 22 の値を変えて測定したもので、抵抗値を調整することで、直流レギュレーションが改善されることが確認できる。

さらに、三角波生成回路のキャパシタの充電電流に抵抗 20、24 およびキャパシタンス 25 で構成されたフィードバック回路を介して出力電圧を帰還することにより、より安定化された出力電圧を得ることができる。このとき、抵抗 24 およびキャパシタ 25 からなる回路は位相進み補償回路であり、これにより、出力電圧の過渡応答の行き過ぎ量を低減することが可能となる。この様子を図 9 および図 10 に示している。図 9 は図 1 の回路で位相補償素子である抵抗 24 およびキャパシタンス 25 がない場合で、図 10 はある場合である。図 9 および図 10 に示されるように、本発明の効果により、出力電圧の振動成分のピーク値が減少し、セトリングタイムも短くなっていることが分かる。

このように、出力電圧からの直接の帰還と、出力電圧成分を含んだ三角波電圧の出力とからの二重の帰還により、より安定な出力電圧を供給することができるので、比較器のヒステリシス電圧幅を大きく設定することが可能となり、ノイズに強い直流電源制御装置となる。

【実施例 2】

【0011】

図 3 は、本発明の直流電源制御装置の第 2 の実施例である。

位相補償回路の出力を結合回路の出力に接続した場合で、第一の実施例と同等の効果が得られる。

【実施例 3】

【0012】

図 4 は、本発明の直流電源制御装置の第 3 の実施例である。

前記実施例 1 に入力電圧を検出抵抗 26、27 と帰還抵抗 28 によるフィードフォワード補償回路を施したもので、これにより、入力電圧変動の出力電圧への影響を低減することが可能となる。

【実施例 4】

【0013】

図 5 は、本発明の直流電源制御装置の第 4 の実施例である。

前記実施例 1 の電力変換部に昇圧形コンバータを適用した例で、入力電圧を昇圧する回路

10

20

30

40

50

となる。実施例 1 と同様に、出力電圧からの直接の帰還と、出力電圧成分を含んだ三角波電圧の出力とからの二重の帰還により、より安定な出力電圧を供給することができるので、比較器のヒステリシス電圧幅を大きく設定することが可能となり、ノイズに強い直流電源制御装置である。

【実施例 5】

【0014】

図 6 は、本発明の直流電源制御装置の第 5 の実施例である。

前記実施例 1 の電力変換部にフライバックコンバータを適用した例で、入力電圧を昇降圧する回路となる。実施例 1 と同様に、出力電圧からの直接の帰還と、出力電圧成分を含んだ三角波電圧の出力とからの二重の帰還により、より安定な出力電圧を供給することができるので、比較器のヒステリシス電圧幅を大きく設定することが可能となり、ノイズに強い直流電源制御装置となる。

10

【実施例 6】

【0015】

図 7 は、本発明の直流電源制御装置の第 6 の実施例である。

前記実施例 1 の電力変換部に絶縁型降圧形コンバータを適用した例で、入力電圧を昇降圧する回路となる。実施例 1 と同様に、出力電圧からの直接の帰還と、出力電圧成分を含んだ三角波電圧の出力とからの二重の帰還により、より安定な出力電圧を供給することができるので、比較器のヒステリシス電圧幅を大きく設定することが可能となり、ノイズに強い直流電源制御装置となる。

20

【0016】

電力変換部には、この他、Cuk回路、Zeta回路、SEPIC回路あるいはそれらの絶縁回路等、スイッチング制御されたDC-DCコンバータであればすべて使用可能である。それらの構成においても、実施例 1 と同様に、出力電圧からの直接の帰還と、出力電圧成分を含んだ三角波電圧の出力とからの二重の帰還により、より安定な出力電圧を供給することができるので、比較器のヒステリシス電圧幅を大きく設定することが可能となり、ノイズに強い直流電源制御装置となる。

【産業上の利用可能性】

【0017】

本発明の直流電源制御装置は、前記したように、簡単な回路構成で安定化された電圧を供給する直流電源制御装置であり、このためスイッチング電源を利用した電子機器などに活用されるなど産業上広く利用されるものである。

30

【図面の簡単な説明】

【0018】

【図 1】本発明の第 1 の実施例を示す。

【図 2】図 1 に示す実施例の動作を説明するための波形図である。

【図 3】本発明の第 2 の実施例を示す。

【図 4】本発明の第 3 の実施例を示す。

【図 5】本発明の第 4 の実施例を示す。

【図 6】本発明の第 5 の実施例を示す。

40

【図 7】本発明の第 6 の実施例を示す。

【図 8】本発明の第 1 の実施例の定常特性の実験結果を示す。

【図 9】本発明の第 1 の実施例の過渡特性の実験結果を示す。

【図 10】本発明の第 1 の実施例の過渡特性の実験結果を示す。

【符号の説明】

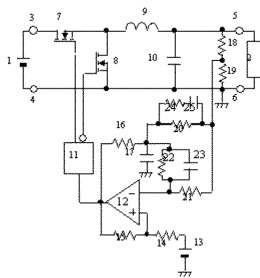
【0019】

1 ... 入力電源 2 ... 負荷
3、4 ... 入力端子 5、6 ... 出力端子
7、8 ... スイッチ素子 9 ... フィルタインダクタ
10 ... フィルタキャパシタ 11 ... 駆動回路

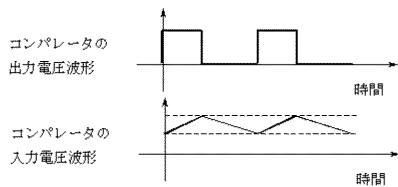
50

- 1 2 ... 比較器
- 1 3 ... 基準電圧
- 1 4、1 5、1 6 ... 抵抗
- 1 7 ... キャパシタ
- 1 8、1 9、2 0 ... 抵抗
- 2 1、2 2 ... 抵抗
- 2 3 ... キャパシタ
- 2 4 ... 抵抗
- 2 5 ... キャパシタ
- 2 6、2 7、2 8 ... 抵抗

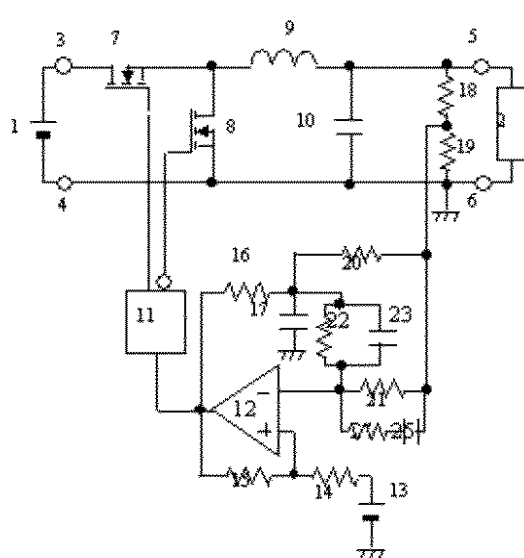
【図1】



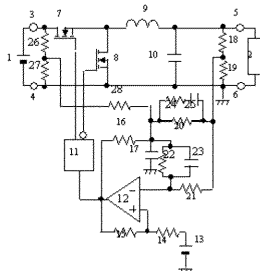
【図2】



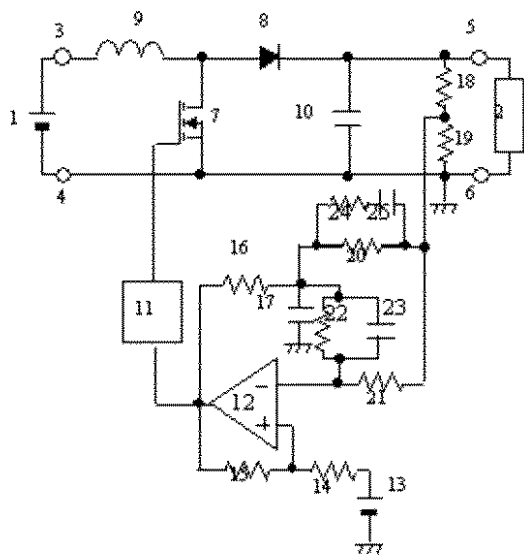
【図3】



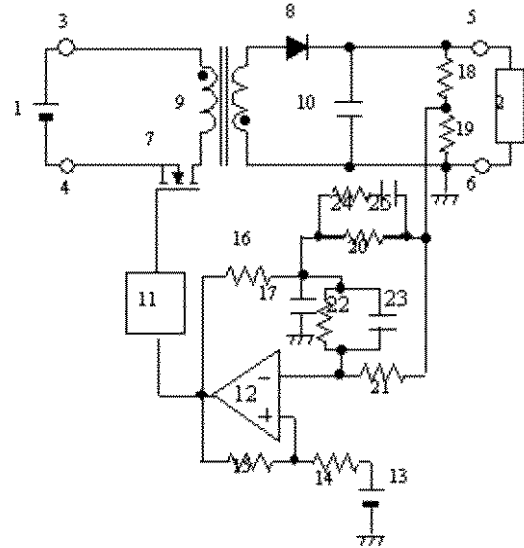
【図4】



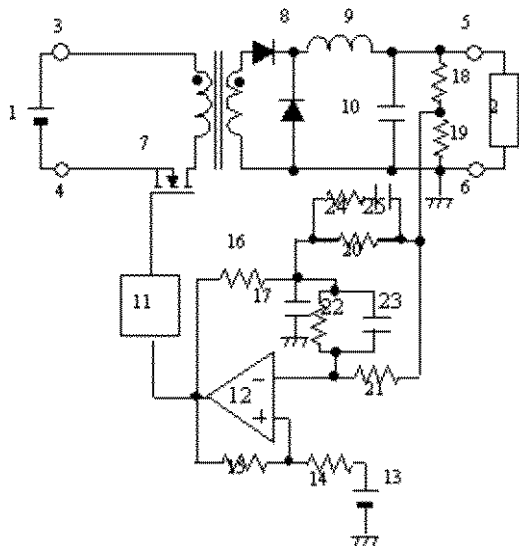
【図5】



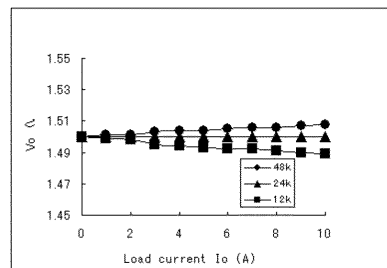
【図6】



【図7】



【図8】



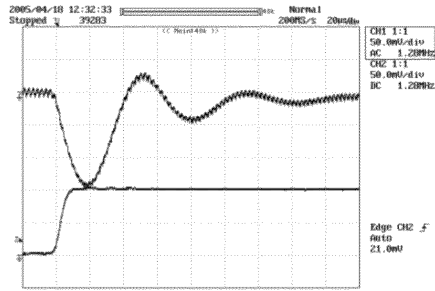
出力電圧の負荷電流特性

縦軸：出力電圧

横軸：負荷電流

条件：入力電圧 5V、基準電圧 1.5V

【 図 9 】

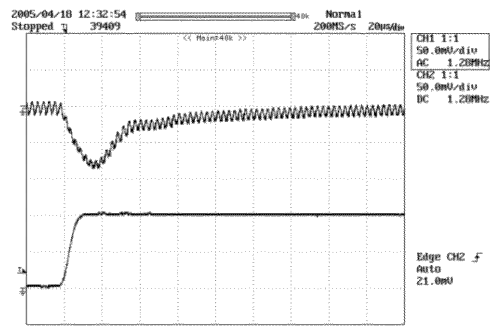


位相補償回路なしの場合の過渡応答波形。

上：出力電圧応答波形。

下：負荷電流波形（0A→1.0A）。

【 図 10 】



位相補償回路ありの場合の過渡応答波形。

上：出力電圧応答波形（50mV/div）。

下：負荷電流波形（0A→1.0A）。

フロントページの続き

- (56)参考文献 特開2004-208440(JP,A)
特開2004-104942(JP,A)
米国特許第6147478(US,A)
特開2002-315313(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H02M 3/155