

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-158876

(P2007-158876A)

(43) 公開日 平成19年6月21日(2007.6.21)

(51) Int. Cl.	F I	テーマコード (参考)
HO4B 1/69 (2006.01)	HO4J 13/00 C	5K022
HO4L 25/49 (2006.01)	HO4L 25/49 C	5K029

審査請求 未請求 請求項の数 5 O L (全 12 頁)

(21) 出願番号	特願2005-352935 (P2005-352935)	(71) 出願人	504136568 国立大学法人広島大学 広島県東広島市鏡山1丁目3番2号
(22) 出願日	平成17年12月7日 (2005.12.7)	(74) 代理人	100077931 弁理士 前田 弘
特許法第30条第1項適用申請有り 平成17年9月14日 社団法人応用物理学会主催の「2005年国際固体素子・材料コンファレンス (SSDM2005)」において文書をもって発表		(74) 代理人	100110939 弁理士 竹内 宏
		(74) 代理人	100110940 弁理士 嶋田 高久
		(74) 代理人	100113262 弁理士 竹内 祐二
		(74) 代理人	100115059 弁理士 今江 克実
		(74) 代理人	100115691 弁理士 藤田 篤史

最終頁に続く

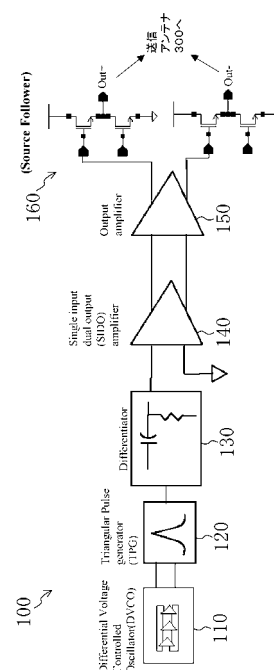
(54) 【発明の名称】 無線通信システム、送信装置、受信装置

(57) 【要約】

【課題】 シリコン半導体集積回路にモノリシックに gaussian・モノサイクル・パルス発生回路を搭載する。

【解決手段】 発振回路により生成されたクロック信号のエッジを用いて三角波を生成し、この三角波を微分して gaussian・モノサイクル・パルスを生成する。三角波の生成は、発振回路により生成されたクロック信号と当該クロック信号を遅延させた信号との排他的論理和をとり、この排他的論理和と前記クロック信号との論理積をとることにより行う。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

ガウシアン・モノサイクル・パルスを用いた無線通信システムであって、送信側では、
 発振回路により第 1 のクロック信号を生成し、
 前記第 1 のクロック信号のエッジを用いて第 1 の三角波を生成し、
 前記第 1 の三角波を微分して第 1 のガウシアン・モノサイクル・パルスを生成し、
 前記第 1 のガウシアン・モノサイクル・パルスを送信アンテナより送信し、
 受信側では、
 発振回路により第 2 のクロック信号を生成し、
 前記第 2 のクロック信号のエッジを用いて第 2 の三角波を生成し、
 前記第 2 の三角波を微分して第 2 のガウシアン・モノサイクル・パルスを生成し、
 受信アンテナにより受信したパルスとの位相同期および周波数同期を以下のようにして
 捕捉する、

10

位相同期捕捉は、

前記受信パルスと前記第 2 のガウシアン・モノサイクル・パルスとをミキシングし、当該ミキシング結果を積分し、当該積分結果が所定のしきい値より小さいときは前記第 2 のクロック信号の位相をずらし、当該積分結果が前記しきい値より大きくなったときに位相同期がとれたと判定することにより行い、

周波数同期捕捉は、

20

前記第 2 のガウシアン・モノサイクル・パルスを微分し、当該微分パルスと前記受信パルスとをミキシングし、当該ミキシング結果が直交条件を満足するように前記第 2 のクロック信号の周波数を変化させることにより行う、
 ことを特徴とする無線通信システム。

【請求項 2】

ガウシアン・モノサイクル・パルスを用いた無線通信システムにおける送信装置であって、

クロック信号を生成する発振回路と、

前記クロック信号のエッジを用いて三角波を生成する三角波生成回路と、

前記三角波を微分してガウシアン・モノサイクル・パルスを生成する微分回路と、

30

前記ガウシアン・モノサイクル・パルスを増幅して送信アンテナに供給する増幅回路とを備える、

ことを特徴とする送信装置。

【請求項 3】

請求項 2 において、

前記三角波生成回路は、

前記クロック信号を遅延させて出力する遅延回路と、

前記クロック信号と前記遅延回路の出力との排他的論理和を出力する X O R 回路と、

前記 X O R 回路の出力と前記クロック信号との論理積を出力する A N D 回路とを備える

40

ことを特徴とする送信装置。

【請求項 4】

ガウシアン・モノサイクル・パルスを用いた無線通信システムにおける受信装置であって、

クロック信号を生成する発振回路と、

前記クロック信号のエッジを用いて三角波を生成する三角波生成回路と、

前記三角波を微分してガウシアン・モノサイクル・パルスを生成する第 1 の微分回路と

、
 受信アンテナにより受信したパルスと前記ガウシアン・モノサイクル・パルスとをミキシングする第 1 のミキサと、

50

前記第 1 のミキサの出力を積分する積分回路と、
 前記積分回路による積分結果と所定のしきい値とを比較し、前記積分回路による積分結果が前記所定のしきい値より小さいときは前記クロック信号の位相をずらす位相制御回路と、

前記ガウシアン・モノサイクル・パルスを微分する第 2 の微分回路と、
 前記第 2 の微分回路の出力と前記受信パルスとをミキシングする第 2 のミキサと、
 前記第 2 のミキサの出力が直交条件を満足するように前記クロック信号の周波数を変化させる周波数制御回路とを備える、
 ことを特徴とする受信装置。

【請求項 5】

10

請求項 4 において、
 前記三角波生成回路は、
 前記クロック信号を遅延させて出力する遅延回路と、
 前記クロック信号と前記遅延回路の出力との排他的論理和を出力する X O R 回路と、
 前記 X O R 回路の出力と前記クロック信号との論理積を出力する A N D 回路とを備える、
 ことを特徴とする受信装置。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、ガウシアン・モノサイクル・パルスを用いた無線通信技術に関する。

【背景技術】

【0002】

近年、正弦波等の搬送波を用いた従来の無線通信方式とは全く異なる、搬送波を用いない無線通信方式として超広帯域 (UWB: Ultra Wide Band) 無線通信方式が注目されている。UWB 通信の利点としては、送信電力が低いため他の狭帯域伝送に影響をほとんど及ぼさない点、高速通信が可能である点、マルチパスや干渉に強い点などが挙げられる。

【特許文献 1】特開 2004 - 327568 号公報

【特許文献 2】特開 2004 - 235809 号公報

30

【発明の開示】

【発明が解決しようとする課題】

【0003】

UWB 通信では、送受信において 0.1ns 以下の非常に短いパルス波を用いる。ガウシアン・モノサイクル・パルスと呼ばれる非常に短い時間のパルス信号の周波数成分は超広帯域を持つため UWB 通信に用いることが可能である。

【0004】

ガウシアン・モノサイクル・パルスを発生させる方法としては、P I N ダイオードを用いたステップリカバリダイオードによるものが一般的である。したがって、ガウシアン・モノサイクル・パルスを UWB 通信に用いた場合、ガウシアン・モノサイクル・パルス発生回路を送信回路の他の回路と一緒にシリコン半導体集積回路に 1 チップ化することができない。

40

【0005】

また、従来の無線通信方式では搬送波として矩形波あるいは正弦波が用いられているため、受信側の同期捕捉には P L L (位相同期ループ) が用いられている。しかしながら、ガウシアン・モノサイクル・パルスを用いた UWB 通信では搬送波を用いないため、受信側の同期捕捉にこの方法を用いることはできない。

【課題を解決するための手段】

【0006】

本発明による無線通信システムは、ガウシアン・モノサイクル・パルスを用いた無線通

50

信システムである。送信側では、発振回路により第1のクロック信号を生成し、前記第1のクロック信号のエッジを用いて第1の三角波を生成し、前記第1の三角波を微分して第1のガウシアン・モノサイクル・パルスを生成し、前記第1のガウシアン・モノサイクル・パルスを送信アンテナより送信する。受信側では、発振回路により第2のクロック信号を生成し、前記第2のクロック信号のエッジを用いて第2の三角波を生成し、前記第2の三角波を微分して第2のガウシアン・モノサイクル・パルスを生成し、受信アンテナにより受信したパルスとの位相同期および周波数同期を以下のようにして捕捉する。位相同期捕捉は、前記受信パルスと前記第2のガウシアン・モノサイクル・パルスとをミキシングし、当該ミキシング結果を積分し、当該積分結果が所定のしきい値より小さいときは前記第2のクロック信号の位相をずらし、当該積分結果が前記しきい値より大きくなったときに位相同期がとれたと判定することにより行う。周波数同期捕捉は、前記第2のガウシアン・モノサイクル・パルスを微分し、当該微分パルスと前記受信パルスとをミキシングし、当該ミキシング結果が直交条件を満足するように前記第2のクロック信号の周波数を変化させることにより行う。

10

【0007】

上記無線通信システムにおいて、前記送信側では、前記第1のクロック信号と前記第1のクロック信号を遅延させた信号とを足し合わせるにより前記第1の三角波を生成する、ことが好ましい。

【0008】

上記無線通信システムにおいて、前記送信側では、前記第1のクロック信号と前記第1のクロック信号を遅延させた信号との排他的論理和をとり、前記排他的論理和と前記第1のクロック信号との論理積をとることにより前記第1の三角波を生成する、ことが好ましい。

20

【0009】

上記無線通信システムにおいて、前記受信側では、前記第2のクロック信号と前記第2のクロック信号を遅延させた信号とを足し合わせるにより前記第2の三角波を生成する、ことが好ましい。

【0010】

上記無線通信システムにおいて、前記受信側では、前記第2のクロック信号と前記第2のクロック信号を遅延させた信号との排他的論理和をとり、前記排他的論理和と前記第2のクロック信号との論理積をとることにより前記第2の三角波を生成する、ことが好ましい。

30

【0011】

本発明による送信装置は、ガウシアン・モノサイクル・パルスを用いた無線通信システムにおける送信装置であって、クロック信号を生成する発振回路と、前記クロック信号のエッジを用いて三角波を生成する三角波生成回路と、前記三角波を微分してガウシアン・モノサイクル・パルスを生成する微分回路と、前記ガウシアン・モノサイクル・パルスを増幅して送信アンテナに供給する増幅回路とを備える、ことを特徴とする。

【0012】

上記送信装置において、前記三角波生成回路は、前記クロック信号を遅延させて出力する遅延回路と、前記クロック信号と前記遅延回路の出力との排他的論理和を出力するXOR回路と、前記XOR回路の出力と前記クロック信号との論理積を出力するAND回路とを備える、ことが好ましい。

40

【0013】

上記送信装置において、前記発振回路、前記三角波生成回路、前記微分回路、および、前記増幅回路は、半導体集積回路の同一チップ上に形成されている、ことが好ましい。

【0014】

本発明による受信装置は、ガウシアン・モノサイクル・パルスを用いた無線通信システムにおける受信装置であって、クロック信号を生成する発振回路と、前記クロック信号のエッジを用いて三角波を生成する三角波生成回路と、前記三角波を微分してガウシアン・

50

モノサイクル・パルスを生成する第1の微分回路と、受信アンテナにより受信したパルスと前記ガウシアン・モノサイクル・パルスとをミキシングする第1のミキサと、前記第1のミキサの出力を積分する積分回路と、前記積分回路による積分結果と所定のしきい値とを比較し、前記積分回路による積分結果が前記所定のしきい値より小さいときは前記クロック信号の位相をずらす位相制御回路と、前記ガウシアン・モノサイクル・パルスを微分する第2の微分回路と、前記第2の微分回路の出力と前記受信パルスとをミキシングする第2のミキサと、前記第2のミキサの出力が直交条件を満足するように前記クロック信号の周波数を変化させる周波数制御回路とを備える、ことを特徴とする。

【0015】

上記受信装置において、前記三角波生成回路は、前記クロック信号を遅延させて出力する遅延回路と、前記クロック信号と前記遅延回路の出力との排他的論理和を出力するXOR回路と、前記XOR回路の出力と前記クロック信号との論理積を出力するAND回路とを備える、ことが好ましい。

10

【0016】

上記受信装置において、前記発振回路、前記三角波生成回路、前記第1の微分回路、前記第1のミキサ、前記積分回路、前記位相制御回路、前記第2の微分回路、前記第2のミキサ、および、前記周波数制御回路は、半導体集積回路の同一チップ上に形成されている、ことが好ましい。

【0017】

なお、上記説明において「ミキシング」とは乗算演算を意味し、「ミキサ」とは乗算回路を意味する。

20

【発明の効果】**【0018】**

本発明では、ガウシアン・モノサイクル・パルスを用いた無線通信システムの送信側においてガウシアン・モノサイクル・パルスを次のように生成する。すなわち、発振回路により生成されたクロック信号のエッジを用いて三角波を生成し、この三角波を微分してガウシアン・モノサイクル・パルスを生成する。三角波の生成は、たとえば、発振回路により生成されたクロック信号と当該クロック信号を遅延させた信号とを足し合わせるにより行う。より具体的には、発振回路により生成されたクロック信号と当該クロック信号を遅延させた信号との排他的論理和をとり、この排他的論理和と前記クロック信号との論理積をとることにより三角波を生成する。このようにガウシアン・モノサイクル・パルスを生成すれば、ガウシアン・モノサイクル・パルス発生回路を含む送信側の回路をシリコン半導体集積回路に1チップ化することが可能となる。

30

【0019】

一方、受信側では、送信側と同様にしてガウシアン・モノサイクル・パルスを生成し、このガウシアン・モノサイクル・パルスを利用することにより受信パルスとの位相同期捕捉および周波数同期捕捉を可能としている。具体的には、位相同期捕捉は、受信パルスとガウシアン・モノサイクル・パルスとをミキシングし、当該ミキシング結果を積分し、当該積分結果が所定のしきい値より小さいときはクロック信号の位相をずらし、当該積分結果が前記しきい値より大きくなったときに位相同期がとれたと判定することにより行う。周波数同期捕捉は、ガウシアン・モノサイクル・パルスを微分し、この微分パルスと受信パルスとをミキシングし、当該ミキシング結果が直交条件を満足するようにクロック信号の周波数を変化させることにより行う。また、送信側と同様にしてガウシアン・モノサイクル・パルスを生成しているため、受信側の回路をシリコン半導体集積回路に1チップ化することが可能となる。

40

【発明を実施するための最良の形態】**【0020】**

以下、本発明の実施形態を図面を参照して詳しく説明する。なお、図面においては、実質的に同一の部分には同じ参照符号を付けている。

【0021】

50

< 3次元集積システム >

従来の半導体集積回路の信号伝送には金属配線が使われているが、微細化スケールアップとともに寄生容量、抵抗、インダクタンスが増大するため信号遅延をもたらし、グローバルクロック信号高速化の限界に近づいている。これを解決する手段として、寄生パラメータの無いワイヤレス配線によるチップ内、チップ間のグローバルクロック信号伝送やリコンフィギュラブル信号伝送が提案されている。このようなチップ内/チップ間無線インターコネクトを実現する3次元集積システムの例を図1に示す。この3次元集積システムでは、送信アンテナ300、受信アンテナ400、送信回路100、受信回路200が集積化(1チップ化)されたLSIチップ10が複数個スタックされている。これら複数のLSIチップ10においてチップ内あるいはチップ間でUWB無線通信が行われる。このように複数のLSIチップ10をスタックしてチップ間を無線で接続した新しい3次元集積システムによれば、従来にはない高機能なシステム技術、柔軟性の高いカスタム化技術が実現できる。なお、送信回路100と受信回路200とは別チップとすることも可能である。

10

【0022】

< LSIチップ10 >

図1に示したLSIチップ10は、ガウシアン・モノサイクル・パルスを用いてUWB通信を行う。送信回路100は、ガウシアン・モノサイクル・パルスを生成し、このパルスを変調(たとえばパルス位置変調(PPM))して送信アンテナ300より出力する。また、受信アンテナ400により受信されたパルスに対して受信回路200において同期捕捉および復調処理が行われる。

20

【0023】

< 送信回路100 >

送信回路100の内部構成を図2に示す。この送信回路100は、以下に述べるような基本原理に基づいてガウシアン・モノサイクル・パルスを生成する。

【0024】

微分器への入力を図3(a)に示すような矩形パルスであるならば、微分器は、図3(b)に示すように、入力の立ち上がりおよび立ち下がりエッジにおいて2つのインパルスを生成する。2つのインパルスの間隔は、矩形パルスのデュレーション t_d に依存している。このデュレーション t_d を削減すれば、負のインパルスを左にシフトして正のインパルスの端に合わせた図3(d)に示すようなガウシアン・モノサイクル・パルスが形成される。このガウシアン・モノサイクル・パルスのデュレーション t_m は、ゼロインターバル($t_d = 0$)の矩形波(すなわち三角波、これはガウシアン特性を有する)の立ち上がり時間 t_r および立ち下がり時間 t_f に依存し、 $t_m = t_r + t_f$ である。ガウシアン・モノサイクル・パルスの中心周波数 f_c は t_m の逆数となる。

30

【0025】

以上の基本原理に基づき、送信回路100では、三角波を生成し、この三角波を微分することによりガウシアン・モノサイクル・パルスを生成している。以下、具体的に説明する。

【0026】

差動の電圧制御発振回路(DVCO)110により、矩形パルス(クロック信号)が生成される。DVCO110は、図4に示すように、リング状に接続された複数段の遅延セルにより構成されている。

40

【0027】

DVCO110により生成されたクロック信号は三角波生成回路120に入力される。三角波生成回路120の内部構成を図5(a)、(b)に示す。三角波生成回路120は次のようにして三角波を生成する(図5(c)参照)。まず、遅延回路121により、DVCO110からのクロック信号Clock(VCO+)の立ち上がり時間よりもわずかに少ない時間だけクロック信号Clock(VCO+)を遅延させる。次に、XOR回路122により、遅延回路121の出力D_ClockとDVCO110からのクロック信

50

号 C l o c k との排他的論理和が得られる。次に、A N D 回路 1 2 3 により、X O R 回路 1 2 2 の出力と D V C O 1 1 0 からのクロック信号 C l o c k との論理積が得られ、これが三角波 T P として出力される。

【 0 0 2 8 】

三角波生成回路 1 2 0 により生成された三角波 T P は微分回路 1 3 0 に入力される。微分回路 1 2 0 の内部構成を図 6 に示す。微分回路 1 3 0 は、入力された三角波 T P を一階微分してガウシアン・モノサイクル・パルス (G M P) として出力する。

【 0 0 2 9 】

微分回路 1 3 0 からのガウシアン・モノサイクル・パルス (G M P) は、シングル入力 - 差動出力アンプ (S I D O) 1 4 0 により差動信号に変換され、さらに差動アンプ 1 5 0 により増幅される。アンプ 1 5 0 から出力される差動のガウシアン・モノサイクル・パルス (G M P + , G M P -) は、ソースフォロア回路 1 6 0 を介して送信アンテナ 3 0 0 に送られる。アンプ 1 4 0 , 1 5 0 およびソースフォロア回路 1 6 0 の内部構成を図 6 に示す。

【 0 0 3 0 】

以上のように本実施形態による送信回路 1 0 0 では、発振回路 1 1 0 からのクロック信号のエッジを利用して三角波を生成し、この三角波を微分することによりガウシアン・モノサイクル・パルスを生成している。ガウシアン・モノサイクル・パルスを生成するための各回路 1 1 0 , 1 2 0 , 1 3 0 は、図 4 ~ 6 に示したように一般的な C M O S 回路で実現できる。したがって、ガウシアン・モノサイクル・パルス発生回路 1 1 0 , 1 2 0 , 1 3 0 を含む送信回路 1 0 0 をシリコン半導体集積回路に 1 チップ化することが可能となる。

【 0 0 3 1 】

< 受信回路 2 0 0 >

次に、受信回路 2 0 0 の内部構成を図 7 に示す。また、受信回路 2 0 0 内のインピーダンス整合回路 2 0 1 の内部構成を図 8 (a) に、L N A 2 0 2 の内部構成を図 8 (b) に、ミキサ 2 0 3 , 2 0 4 の内部構成を図 8 (c) に、積分回路 2 0 6 , 2 1 0 の内部構成を図 8 (d) にそれぞれ示す。

【 0 0 3 2 】

受信アンテナ 4 0 0 により受信された信号 (受信パルス) は、インピーダンス整合回路 2 0 1 および L N A 2 0 2 を介してミキサ 2 0 3 , 2 0 4 に与えられ、受信パルスとの位相同期捕捉および周波数同期捕捉が行われる。

【 0 0 3 3 】

受信回路 2 0 0 には、送信回路 1 0 0 (図 2 参照) と同様の D V C O 1 0 0 、三角波生成回路 1 2 0 、微分回路 1 3 0 、アンプ 1 4 0 , 1 5 0 が設けられており、これにより、送信回路 1 0 0 と同様にガウシアン・モノサイクル・パルスが生成される。なお、受信回路 2 0 0 においては D V C O 1 1 0 と三角波生成回路 1 2 0 との間にマルチプレクサ 2 0 9 が設けられているが、このマルチプレクサ 2 0 9 は D V C O 1 1 0 の出力を切り替えて三角波生成回路 1 2 0 に供給するものであるため、ガウシアン・モノサイクル・パルスを生成する原理は送信回路 1 0 0 と実質的に同じである。この受信回路 2 0 0 では、生成したガウシアン・モノサイクル・パルスを利用して受信パルスとの位相同期捕捉および周波数同期捕捉を以下のようにして行う。

【 0 0 3 4 】

< 位相同期捕捉 >

生成されたガウシアン・モノサイクル・パルスはミキサ 2 0 3 に供給される。ミキサ 2 0 3 において、受信パルスとガウシアン・モノサイクル・パルスとがミキシングされ、このミキシング結果が積分回路 2 0 6 により積分される。積分回路 2 0 6 による積分結果はサンプルホールド回路 2 0 7 により保存される。そしてコンパレータ 2 0 8 において、サンプルホールド回路 2 0 7 により保存されている積分結果と所定のしきい値とが比較される。比較の結果、積分結果がしきい値より小さいときは、マルチプレクサ 2 0 9 に制御信

号が与えられる。この制御信号に 응답してマルチプレクサ209は、三角波生成回路120に与えるDVC0110の出力を切り替える。ここでは、三角波生成回路120に現在与えてる遅延セルの出力*i*を次段の遅延セルの出力(*i*+1)に切り替えるようにしている。これにより、三角波生成回路120に入力されるクロック信号の位相がずれることになり、その結果、生成されるガウシアン・モノサイクル・パルスの位相もずれることになる。この位相がずれたガウシアン・モノサイクル・パルスに対してふたたび上述のミキシング、積分、比較処理が行われる。コンパレータ208による比較の結果、積分結果がしきい値より大きくなったときは位相同期がとれたと判定し、サンプルホールド回路207に保存されているデータを後段の処理回路(図示せず)に出力する。

【0035】

10

<周波数同期捕捉>

一方、生成されたガウシアン・モノサイクル・パルスは微分回路205にも供給される。微分回路205は、入力されたガウシアン・モノサイクル・パルスを一階微分してミキサ204に出力する。そしてミキサ204において、受信パルスと微分されたガウシアン・モノサイクル・パルスとがミキシングされ、このミキシング結果が積分回路210により積分される。積分回路210による積分結果はローパスフィルタ211を通じて遅延制御信号としてDVC0110に与えられる。DVC0110の遅延セルはこの遅延制御信号に応じて遅延量を増減させる。これにより、DVC0110から出力されるクロック信号の周波数が変化し、その結果、生成されるガウシアン・モノサイクル・パルスのデュレーション(図3(d)の t_m)も変化することになる。このように、受信パルスと微分されたガウシアン・モノサイクル・パルスとが直交条件を満足するように、DVC0110から出力されるクロック信号の周波数を変化させることにより周波数同期捕捉を行う。

20

【0036】

以上のように本実施形態による受信回路200では、送信回路100と同様にしてガウシアン・モノサイクル・パルスを生成し、このガウシアン・モノサイクル・パルスを利用することにより受信パルスとの位相同期捕捉および周波数同期捕捉を可能としている。また、送信回路100と同様にしてガウシアン・モノサイクル・パルスを生成しているため、受信回路200をシリコン半導体集積回路に1チップ化することが可能となる。

【産業上の利用可能性】

【0037】

30

本発明によれば、ガウシアン・モノサイクル・パルス発生回路をシリコン半導体集積回路にモノリシックに搭載することが可能となるため、たとえば、図1に示したようなチップ内/チップ間無線インターコネクトを実現する3次元集積システムに本発明を適用可能である。さらに未来においては、本発明を適用した複数のチップを袋のようなものに入れておき外部から非接触で電源を供給するだけでチップ間で種々の通信が勝手に行われるような形態が想定される。

【図面の簡単な説明】

【0038】

【図1】チップ内/チップ間無線インターコネクトを実現する3次元集積システムの例を示す図である。

40

【図2】送信回路の内部構成を示す図である。

【図3】ガウシアン・モノサイクル・パルスの生成原理を説明するための波形図である。

【図4】図2に示したDVC0の遅延セルの内部構成を示す図である。

【図5】(a)および(b)は、図2に示した三角波生成回路の内部構成を示す図であり、(c)はその波形図である。

【図6】図2に示した微分回路、シングル入力-差動出力アンプ、出力アンプの内部構成を示す回路図である。

【図7】受信回路の内部構成を示す図である。

【図8】(a)は、図7に示したインピーダンス整合回路201の内部構成を示す図である。(b)は、図7に示したLNAの内部構成を示す図である。(c)は、図7に示した

50

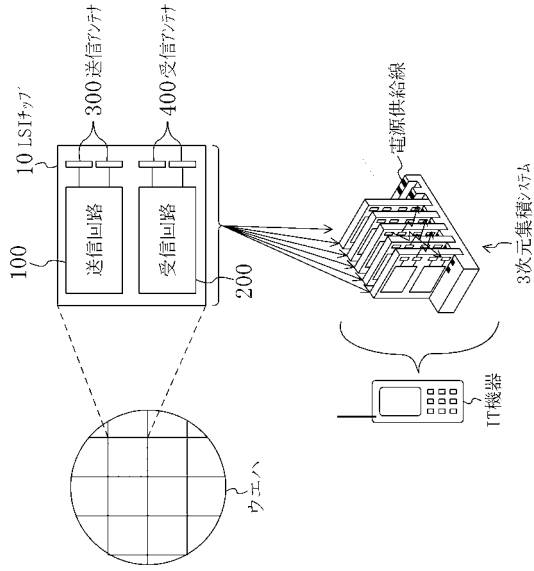
ミキサの内部構成を示す図である。(d)は、図7に示した積分回路の内部構成を示す図である。

【符号の説明】

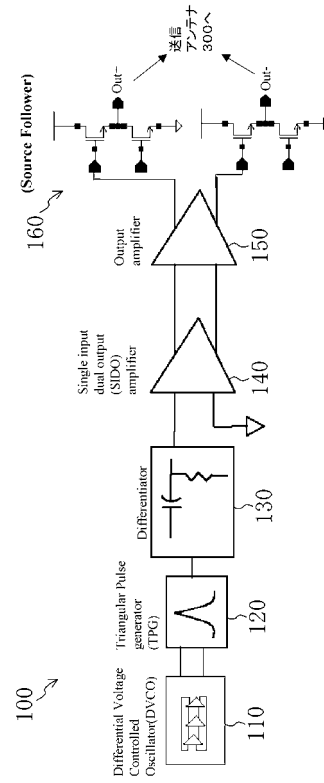
【0039】

10	LSIチップ	
100	送信回路	
110	差動の電圧制御発振回路(DVCO)	
120	三角波生成回路	
121	遅延回路	
122	XOR回路	10
123	AND回路	
130	微分回路	
140	シングル入力-差動出力アンプ(SIDO)	
150	差動アンプ	
160	ソースフォロア回路	
200	受信回路	
201	インピーダンス整合回路	
202	LNA	
203	ミキサ	
204	ミキサ	20
205	微分回路	
206	積分回路	
207	S/H回路	
208	コンパレータ	
209	マルチプレクサ	
210	積分回路	
211	ローパスフィルタ	
300	送信アンテナ	
400	受信アンテナ	

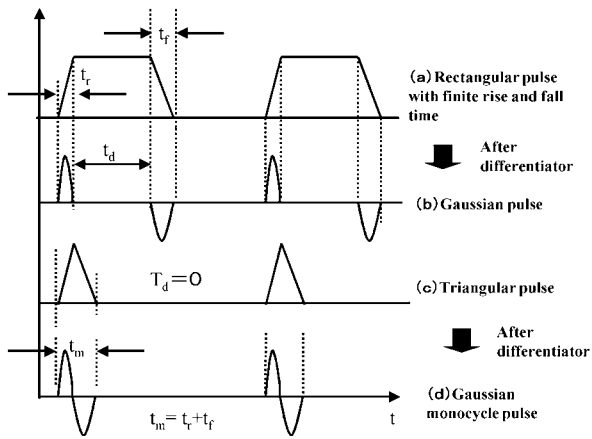
【 図 1 】



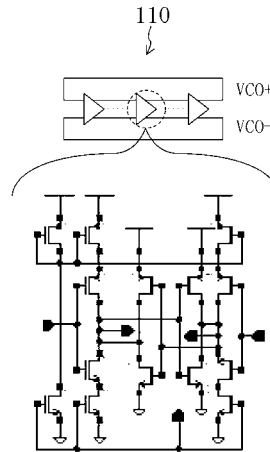
【 図 2 】



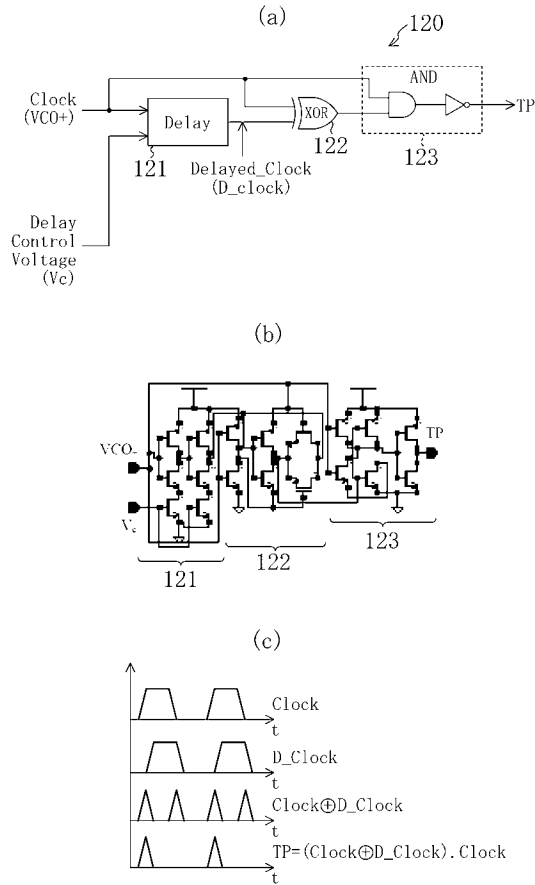
【 図 3 】



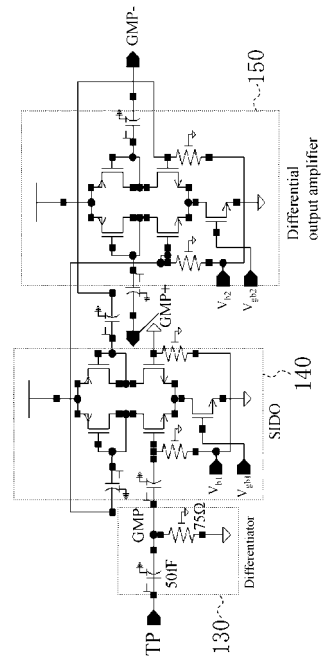
【 図 4 】



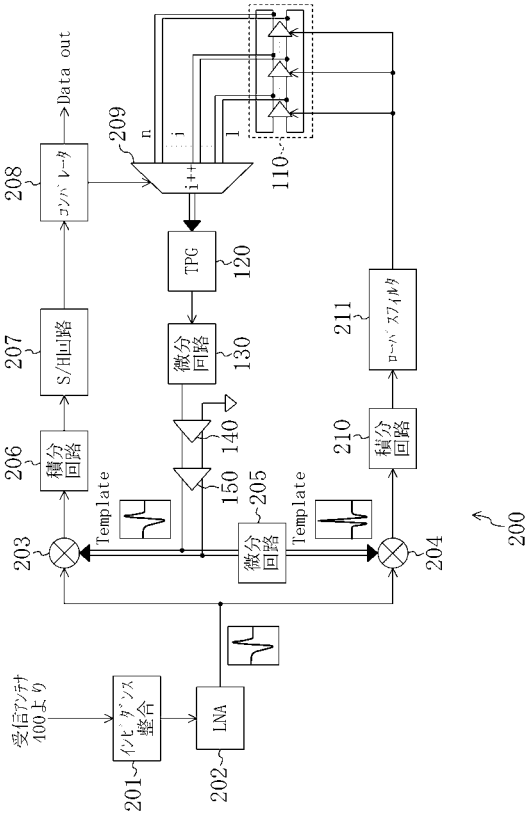
【 図 5 】



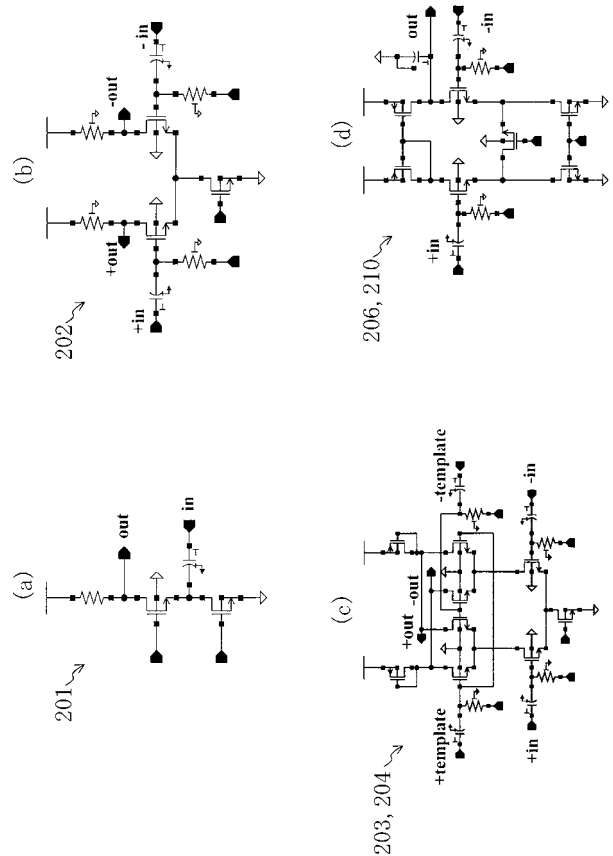
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

- (74)代理人 100117581
弁理士 二宮 克也
- (74)代理人 100117710
弁理士 原田 智雄
- (74)代理人 100121728
弁理士 井関 勝守
- (74)代理人 100124671
弁理士 関 啓
- (74)代理人 100131060
弁理士 杉浦 靖也
- (72)発明者 吉川 公麿
広島県東広島市鏡山1丁目4番2号 国立大学法人広島大学ナノデバイス・システム研究センター内
- (72)発明者 佐々木 守
広島県東広島市鏡山1丁目3番1号 国立大学法人広島大学大学院先端物質科学研究科内
- (72)発明者 佐々木 信雄
広島県東広島市鏡山1丁目4番2号 国立大学法人広島大学ナノデバイス・システム研究センター内
- (72)発明者 サハ ブランカナイ
広島県東広島市鏡山1丁目4番2号 国立大学法人広島大学ナノデバイス・システム研究センター内
- Fターム(参考) 5K022 EE01 EE21 EE31 EE36
5K029 AA18 BB03 FF01