

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4922566号
(P4922566)

(45) 発行日 平成24年4月25日(2012.4.25)

(24) 登録日 平成24年2月10日(2012.2.10)

(51) Int.Cl.	F I	
B 8 2 B 3/00 (2006.01)	B 8 2 B 3/00	
B 8 2 Y 40/00 (2011.01)	B 8 2 Y 40/00	
B 8 2 Y 30/00 (2011.01)	B 8 2 Y 30/00	
H O 1 L 29/06 (2006.01)	H O 1 L 29/06	6 O 1 N
H O 1 L 29/66 (2006.01)	H O 1 L 29/66	S
請求項の数 12 (全 19 頁) 最終頁に続く		

(21) 出願番号	特願2005-105142 (P2005-105142)	(73) 特許権者	803000115
(22) 出願日	平成17年3月31日(2005.3.31)		学校法人東京理科大学
(65) 公開番号	特開2006-281379 (P2006-281379A)		東京都新宿区神楽坂一丁目3番地
(43) 公開日	平成18年10月19日(2006.10.19)	(74) 代理人	100094547
審査請求日	平成20年3月25日(2008.3.25)		弁理士 岩根 正敏
		(72) 発明者	趙 新為
			東京都新宿区神楽坂1丁目3番地 学校法人東京理科大学
		審査官	山口 剛
最終頁に続く			

(54) 【発明の名称】 ナノワイヤの製造方法

(57) 【特許請求の範囲】

【請求項1】

表面が清浄な結晶面である基板を準備する基板準備過程と、その基板上で自己組織化によりナノワイヤを形成するナノワイヤ材料を準備するナノワイヤ材料準備過程と、上記ナノワイヤ材料を上記基板の表面に付着させる材料供給過程と、上記材料が付着された上記基板を真空中で所定温度に保つアニール過程とを含むナノワイヤの製造方法において、上記基板の上記ナノワイヤ材料が付着された表面の前に微小空間を形成する微小空間形成過程を設け、上記アニール過程を上記基板の上記ナノワイヤ材料が付着された表面の前に微小空間を形成した状態で行うことを特徴とする、ナノワイヤの製造方法。

【請求項2】

上記自己組織化によりナノワイヤを形成するナノワイヤ材料が、Er, Nd, Yb等の希土類元素、あるいは、Ni, Mn, Cr, Co等の3d遷移金属元素、またはそれらとSiの化合物または合金、または、GeまたはGeEr、あるいはそれらを含む化合物または合金であることを特徴とする、請求項1記載のナノワイヤの製造方法。

【請求項3】

上記基板の表面が、Siの単結晶の[100]面、または[110]面、または[111]面であることを特徴とする、請求項1に記載のナノワイヤの製造方法。

【請求項4】

上記材料供給過程が、スピニング法により、上記ナノワイヤを製造するための材料を溶かした溶液をスピナーを用いて上記基板の表面に塗布する過程、あるいは、

レーザーアブレーション法により、上記ナノワイヤを製造するための材料をターゲットとしてレーザー照射を行い上記基板の表面に上記材料を付着させる過程からなることを特徴とする、請求項 1 に記載のナノワイヤの製造方法。

【請求項 5】

上記微小空間形成過程が、穴が設けられたスペーサを上記基板の上記材料が付着された面の前に置き、さらにそのスペーサの穴を蓋部材で覆うことにより、上記基板の前面に微小空間を形成するスペーサ式微小空間形成過程、あるいは、浅い凹部が形成された被覆部材を、上記基板の上記材料が付着された面の前に上記凹部が位置するように載置することにより、上記基板の前面に微小空間を形成する凹部式微小空間形成過程からなることを特徴とする、請求項 1 に記載のナノワイヤの製造方法。

10

【請求項 6】

上記アニール過程で、上記基板の上記材料を付着させた面と反対側の面側から上記基板を加熱することを特徴とする、請求項 1 に記載のナノワイヤの製造方法。

【請求項 7】

上記アニール過程で、上記基板の温度を、上記ナノワイヤを作るための材料の蒸発温度より高く、かつ、上記ナノワイヤの構成元素の蒸発温度より僅かに低い温度に保つことを特徴とする、請求項 1 に記載のナノワイヤの製造方法。

【請求項 8】

上記ターゲットが、 $ErCl_3$ 、またはErを含有するSiであることを特徴とする、請求項 4 に記載のナノワイヤの製造方法。

20

【請求項 9】

上記ナノワイヤの材料が、 $ErCl_3$ 等の希土類塩化物であり、上記アニール過程における基板の加熱温度が、 $1000 \sim 1200$ であることを特徴とする、請求項 1 に記載のナノワイヤの製造方法。

【請求項 10】

上記ナノワイヤの材料が、 $ErCl_3$ 等の希土類塩化物であり、上記アニール過程における基板の加熱温度が、上記希土類塩化物の分解温度と、 $1000 \sim 1200$ のワイヤ生成温度の 2 段階であることを特徴とする、請求項 1 に記載のナノワイヤの製造方法。

【請求項 11】

請求項 1 の方法で形成されたナノワイヤを導電要素として使用することを特徴とする、ナノワイヤの利用方法。

30

【請求項 12】

請求項 1 方法で形成されたナノワイヤを第 1 の導電要素とし、上記ナノワイヤ表面の酸化層を電気絶縁体要素とし、さらにナノワイヤに近接して公知の方法により形成された導電要素を第 2 の導電要素とした電気素子であって、上記第 2 の導電要素をゲート要素とすることを特徴とする、電子素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ナノワイヤの製造方法に関するものである。

40

なお、本明細書において、ナノワイヤとは、太さが数ナノメートルから数十ナノメートル程度で、アスペクト比（太さに対する長さの比）が 10 以上の線条状構造体をいう。

【背景技術】

【0002】

ナノワイヤは、一次元構造であるために物理的特性が理論的に正確に説明し易い。従って、物性理論を検証したり、将来的には理論的にナノワイヤを設計したりすることができる可能性があり、非常に興味深いものである。

【0003】

また、次世代超大規模集積回路のためには、ナノメートルサイズの電子素子が必要とされるが、このためにもナノワイヤが必要とされる。さらに、ナノワイヤにより電子を一個ず

50

つ流す単電子素子、量子コンピュータメモリ、神経回路の作成等への途も開ける。

このように、ナノワイヤは、理論的興味ばかりでなく、産業上で利用できる可能性を内在している。

【0004】

理論を実験と対比する研究用のためには、長さが比較的短い（例えば、長さが数十ナノメートル程度の）ナノワイヤで十分な場合もある。しかし、電子素子の製造等、産業的に使用する時には、十分に長い（例えば、数マイクロメートル程度の長さの）ナノワイヤが必要とされる。

【0005】

標準的な半導体加工プロセスでは、線状構造体は、例えば、薄膜形成、リソグラフィ、エッチング等の過程を組み合わせて形成される。このような標準的な半導体加工プロセスを組み合わせて、太さがナノメートルのオーダーの線状構造体を形成しようとする、使用する光線の波長あるいは電子線のビーム径を短くする必要があり、それに伴い高度な技術が要求される。

【0006】

現時点での標準的な半導体加工プロセスの技術水準では、太さがナノメートルサイズのナノワイヤを作るのがやっとなであり、太さがナノメートルサイズで、かつ長さが数ミクロンのオーダーのナノワイヤを確実に作成する方法は知られていない。

【0007】

特許文献1には、種々の物質のナノワイヤを、自己組織化により製造する方法が開示されている。ここに開示された方法では、それらの物質を第1の溶媒に溶かし、その溶媒を、その物質を溶かさな第2の溶媒の表面に滴下することにより、ナノワイヤを自己組織化により形成している。

【0008】

また、非特許文献1には、Siの[001]面上に、 $ErSi_2$ を自己組織化過程により形成できることが開示されている。

【0009】

さらに、非特許文献2の1221頁の2a - Pa - 27には、「Si基板上に作成した自己組織化 $NdSi_2$ ナノワイヤ」と題して、ナノワイヤを、スピコーティング法により作成したこと、および、最長のものは25 μm に達したことが報告されている。

【0010】

また、同じく非特許文献2の1222頁の2a - Pa - 28には、「Si基板上に作成した自己組織化 $NdSi_2$ ナノワイヤの面方位依存性」と題して、ナノワイヤを、レーザーアブレーション法により作成したこと、および、結晶成長の面方位依存性が報告されている。

【0011】

さらに、非特許文献3には、Siの[001]面上に、エルビウムシリサイド($ErSi_2$)を成長させるとき、自己組織化によりナノワイヤが形成されることが開示されている。そして、固体表面にナノ構造が自己形成されるモデルが示されている。これを簡単に要約すると、次ぎのものである。

【0012】

基板と薄膜の原子の化学結合力を D_{sm} 、薄膜の原子同士の化学結合力を D_{mm} とする。このとき、 $D_{sm} > D_{mm}$ であれば、基板上に平面構造を持った層が一層ずつできあがる。 $D_{mm} < D_{sm}$ であれば、はじめ基板上に結晶核が形成され、最後にそれらが合体して薄膜化する。そして $D_{sm} \gg D_{mm}$ で、基板と薄膜の結晶格子定数にミスマッチが大きい場合、一層目は基板をできる限り覆う。1層目のおかげで2層目以降は基板の影響を受けない。しかし、格子定数のミスマッチで生じたひずみは膜の厚さが増すと大きくなる。このひずみが原因で、ピラミッド構造ができたり、ひずみの異方性によりワイヤ状になったりする。

【0013】

【特許文献1】特開2003-71799号公報

10

20

30

40

50

【非特許文献1】"Self-assembled growth of epitaxial erbium disilicide nanowire on silicon (001)" by Yong Chen et al [Applied Physics Letters Vol 76, Number 26, (26 June 2000) Page 4004-4006]

【非特許文献2】第65回応用物理学会学術講演会(2004年度秋季)講演予稿集(JSAP Catalog Number AP 041136-03)

【非特許文献3】ウェブサイト『www.nanoelectronics.jp/kaitai/selfassemble/8.htm』

【発明の開示】

【発明が解決しようとする課題】

【0014】

しかしながら、上記したような従来の開示技術によっては、太さが数ナノメートルから数十ナノメートル程度で、長さが1マイクロメートル以上のナノワイヤを、効率的に、かつ、確実に製造できるものではなかった。

【0015】

本発明は、上述した背景技術に鑑み成されたものであって、太さが数ナノメートルから数十ナノメートル程度で、長さが1マイクロメートル以上のナノワイヤを、自己組織化により効率的に、かつ、確実に製造する方法を提案することを課題とする。

【課題を解決するための手段】

【0016】

上記した課題は、請求項1に記載された本発明に係るナノワイヤの製造方法により解決された。

具体的には、表面が清浄な結晶面である基板を準備する基板準備過程と、その基板上で自己組織化によりナノワイヤを形成するナノワイヤ材料を準備するナノワイヤ材料準備過程と、上記ナノワイヤ材料を上記基板の表面に付着させる材料供給過程と、上記材料が付着された上記基板を真空中で所定温度に保つアニール過程とを含むナノワイヤの製造方法において、上記基板の上記ナノワイヤ材料が付着された表面の前に微小空間を形成する微小空間形成過程を設け、上記アニール過程を上記基板の上記ナノワイヤ材料が付着された表面の前に微小空間を形成した状態で行うことを特徴とする、ナノワイヤの製造方法によって解決された。

自己組織化によってナノワイヤを形成しうるナノワイヤの材料として、Er, Nd, Yb等の希土類元素、あるいは、Ni, Mn, Cr, Co等の3d遷移金属元素、またはそれらとSiの化合物または合金、または、GeまたはGeEr、あるいはそれらを含む化合物または合金がある。

【0017】

ここで、上記本発明において、上記基板の表面が、Siの単結晶の[100]面、または[110]面、または[111]面であること、上記材料供給過程が、スピニング法により、上記ナノワイヤを製造するための材料を溶かした溶液をスピニング法を用いて上記基板の表面に塗布する過程、あるいは、レーザーアブレーション法により、上記ナノワイヤを製造するための材料をターゲットとしてレーザー照射を行い上記基板の表面に上記材料を付着させる過程からなることは、いずれも好ましい実施の形態である。

【0018】

また、上記微小空間形成過程が、穴が設けられたスペーサを上記基板の上記材料が付着された面の前に置き、さらにそのスペーサの穴を蓋部材で覆うことにより、上記基板の前面に微小空間を形成するスペーサ式微小空間形成過程、あるいは、浅い凹部が形成された被覆部材を、上記基板の上記材料が付着された面の前に上記凹部が位置するように載置することにより、上記基板の前面に微小空間を形成する凹部式微小空間形成過程からなることは、微小空間の形成が容易かつ確実であることから、好ましい実施の形態である。

【0019】

さらに、上記アニール過程で、上記基板の上記材料を付着させた面と反対側の面側から上記基板を加熱すること、また上記アニール過程で、上記基板の温度を、上記ナノワイヤを作るための材料の蒸発温度より高く、かつ、ナノワイヤの構成元素の蒸発温度より僅か

10

20

30

40

50

に低い温度に保つことは、ナノワイヤを、自己組織化により効率的に、かつ、確実に製造する上で好ましい実施の形態である。

【0020】

また、上記ナノワイヤの材料が ErCl_3 等の希土類塩化物であり、上記アニール過程における基板の加熱温度が $1000 \sim 1200$ であること、または、上記ナノワイヤの材料が ErCl_3 等の希土類塩化物であり、上記アニール過程における基板の加熱温度が前記希土類塩化物の分解温度と、 $1000 \sim 1200$ のワイヤ生成温度の2段階であることは、いずれも好ましい実施の形態である。

【発明の効果】

【0021】

上記した本発明によれば、太さが数ナノメートルから数十ナノメートル程度で、長さが1マイクロメートル以上のナノワイヤを、自己組織化により効率的に、かつ、確実に製造することが可能となり、ナノメートルサイズの電子素子を作成することが可能となる。

【発明を実施するための最良の形態】

【0022】

以下、上記した本発明に係るナノワイヤの製造方法の好適な実施の形態を、 ErSi_2 のナノワイヤを作成する場合を例に挙げて詳細に説明するが、本発明は、何らこの実施の形態に限定されるものではない。

【0023】

本実施の形態では、基板として、 Si の単結晶を用いる。さらに清浄な結晶面として、 $[100]$ 面、 $[110]$ 面、 $[111]$ 面を用いる。

Si 単結晶の清浄なこれらの結晶面の作り方は、公知であり、慣用の技術となっているため、ここではその説明は省略する。

【0024】

次に、ナノワイヤの材料を、上記基板の清浄な結晶面（以下、単に「表面」と言う場合がある。）に付着させる。このナノワイヤの材料は、後段のアニール過程における化学反応で、ナノワイヤとなる材料元素あるいは材料分子であり、本実施の形態では、 ErCl_3 、または Er を含有する Si のターゲット材料を用いる。

【0025】

ナノワイヤの材料を、上記基板の表面に付着させる第1の実施の形態としては、スピニング法により、ナノワイヤを作るための材料（この例では、 ErCl_3 ）を、スピニングコートを用いて上記結晶面の上に塗布する。

スピニングコート法とは、回転する台の上に固定した基板の上に溶液を滴下し、遠心力により基板をその溶液で薄く被覆する方法である。

【0026】

図1は、スピニングコート法概念図である。

ナノワイヤの材料1（この例では、 ErCl_3 の粉末）を溶媒2（例えば、エチルアルコール等のアルコール）に溶かし、飽和溶液3を作成する。そして、上記基板4を基板支持台5上に固定し、この基板支持台5を回転させながら、用意したナノワイヤの材料の飽和溶液3を上記基板4の結晶面4aの上に滴下する。

【0027】

滴下した飽和溶液3は、遠心力により上記基板4の結晶面4aの上に薄く広がる。これを乾燥させることにより、清浄な基板4の上にナノワイヤの材料1（ ErCl_3 ）を一様に付着させることができる。この際、滴下する飽和溶液3の希釈度を変えたり、滴下量を変えることにより、基板4の上の材料1の面密度を変えることができる。

なお、この過程は、大気雰囲気中で行うことができる。

【0028】

ナノワイヤの材料を基板の表面に付着させる第2の実施の形態としては、ナノワイヤを作るための材料1（この例では、 Er を含有する Si のターゲット）を、レーザアブレーション法を用いて上記結晶面の上に積層させる。

10

20

30

40

50

レーザアブレーション法とは、ターゲットに高エネルギーパルスレーザー光を照射し、ターゲットの材料を蒸発あるいはイオン化して蒸発させて、ターゲットに対向して配置されている基板の表面上に積層させる技術である。

【0029】

図2は、レーザアブレーション法の概念図である。

Siの単結晶からなる基板4を基板支持台5に固定し、この基板4と対向する位置にターゲット6を固定する。この実施の形態では、ターゲット6はSiとErの粉末の混合物をホットプレスしたペレットである。このターゲット6にYAGレーザ(図示せず)等で発生させた高エネルギーパルスレーザー光7を照射する。このレーザー光7のエネルギーにより、ターゲット6の中の物質が、図中において8で示したように蒸発あるいはイオン化して蒸発し、基板4の表面4a上に積層する。このようにして、清浄な基板4の上にナノワイヤの材料としてのErを含有するアモルファスSi層を付着させることができる。この際、上記ペレットの中のSiとErの量の比率を調節する、例えばErを0.2wt%~30wt%と変えることにより、基板4の上のErとSiの量を調節することができる。

10

【0030】

清浄な基板4の上にナノワイヤの材料1を付着させる方法として、上記スピンコーティング法とレーザアブレーション法を紹介したが、本発明の技術的範囲は、これらの方法に限定されるものではなく、例えば、真空蒸着等の他の方法を用いて、ナノワイヤの材料1を基板4の表面4aに付着させることも可能である。

【0031】

従来(例えば、上記非特許文献2に記載されたナノワイヤの製造方法)においては、続いて、上記のようにErCl₃等の材料を付着させた基板4を、単純に真空中において加熱することにより、ナノワイヤを作成していた。

20

しかし、この方法では、非常に効率が悪いことが分った。その理由は、基板をアニールするために加熱すると、基板表面から真空中に蒸散したナノワイヤの材料となる物質が真空容器の壁面等に積層してしまい、基板の上に再び戻る量が少なくなること。また、自己組織化によるナノワイヤの形成は非常に微妙な物理化学的平衡により達成されるものであるが、真空空間の体積が大きいときは、物理化学的平衡が達成され難く、自己組織化の過程を安定に維持することが困難であるからと考えられる。

【0032】

そこで、本発明においては、この問題を、上記基板の上記材料が付着された面の前に微小な厚さの微小空間を形成することにより解決した。

30

【0033】

図3は、微小空間を作る第1の方法(スペーサ式微小空間形成)の概念図である。

図1のスピンコーティング法、または図2のレーザアブレーション法によりナノワイヤの材料1(この例では、ErCl₃、またはErを含有するSiの薄膜)を付着させた基板4の上方に、小さな穴9aが穿設されたスペーサ9を重ね、さらにその穴9aを閉じるように蓋部材10を重ねる。これによって、図4に示すように、基板4のナノワイヤの材料1が付着された面4aの上に微小空間Sが形成される。

【0034】

この微小空間Sの厚さは、上記スペーサ9の厚さを変えることにより調節することができる。スペーサ9は、薄膜または薄板とすることにより、厚さは数マイクロメートルから数ミリメートルからまで容易に変えることができる。穴9aは、薄膜をカッターで切ったり、エッチングを使ったりして、公知の技術で作成することができる。蓋部材10は、上記スペーサ9の穴9a部分を覆うことができればよい。なお、上記基板4と上記スペーサ9の間、および上記スペーサ9と上記蓋部材10の間は接着させる必要はない。

40

【0035】

図5は、微小空間を作る第2の方法(凹部式微小空間形成)の概念図である。

この方法は、凹部11aが形成された被覆部材11を、上記基板4のナノワイヤの材料1を付着させた面4aに重ねる。これにより、図6に示すように、基板4のナノワイヤの

50

材料 1 が付着された面 4 a の前側に微小空間 S が形成される。

【 0 0 3 6 】

この微小空間 S の厚さは、上記凹部 1 1 a の深さを変えることにより調節することができる。被覆部材 1 1 の凹部 1 1 a は、エッチング等の公知の技術により形成することができ、深さも容易に調節することができる。なお、上記基板 4 と上記被覆部材 1 1 の間は接着させる必要はない。

【 0 0 3 7 】

上記のように、微小空間 S を作る方法として、穴 9 a を有するスペーサ 9 と蓋部材 1 0 を用いる方法と、凹部 1 1 a を有する被覆部材 1 1 を用いる方法を紹介したが、本発明の技術的範囲は、これに限られるものではない。例えば、スペーサ 9 を無くし、基板 4 と蓋部材 1 0 を狭い間隔で保持するだけとし、上記微小空間 S を 2 次元に広がる狭い空間とすることも可能である。重要な点は、ナノワイヤの材料 1 が付着している部分に面する空間を小さくすることである。なお、微小空間 S の厚さの最も好ましい範囲は、5 から 6 0 0 マイクロメータ程度である。

【 0 0 3 8 】

この明細書では、基板 4 にナノワイヤの材料 1 を付着させ、該ナノワイヤの材料 1 に面する部分に微小空間 S を形成したものをサンプルと呼ぶ。従って、上記した図 4 および図 6 は、ナノワイヤの材料 1 に面する部分に微小空間 S を形成したサンプル 1 2 の概念的断面図となる。

【 0 0 3 9 】

図 7 は、アニールシステムの一つの実施の形態の概念図である。

この実施の形態では、真空チェンバー 1 3 の中にサンプル支持台 1 4 があり、該サンプル支持台 1 4 は、温度測定手段、制御部等を含む温度制御装置（図示せず）を備えている。そして、該サンプル支持台 1 4 にサンプル 1 2 を支持させ、真空チェンバー 1 3 の中を真空にする。この真空チェンバー 1 3 の真空度は、高真空である必要はなく、例えば、 10^{-5} torr 程度で十分である。

【 0 0 4 0 】

また、この実施の形態では、真空チェンバー 1 3 の上面に石英窓 1 3 a が設けられている。そして、真空チェンバー 1 3 の上部に赤外線ランプ 1 5 と集光用鏡 1 6 が設けられている。上記赤外線ランプ 1 5 から放射された光エネルギーは、上記集光用鏡 1 6 で反射され、上記石英窓 1 3 a を通って上記サンプル 1 2 の上に集光される。上記赤外線ランプ 1 5 はランプ制御器 1 5 a を備え、該ランプ制御器 1 5 a は上記サンプル支持台 1 4 の温度制御装置と連動して制御され、サンプルの位置における温度と温度勾配を制御する。

【 0 0 4 1 】

上記サンプル 1 2 は、基板 4 のナノワイヤの材料 1 が付着している面 4 a と反対側の面 4 b が上記赤外線ランプ 1 5 側になるように、上記サンプル支持台 1 4 上に支持されている。これによって、赤外線ランプ 1 5 からの光エネルギーにより、上記基板 4 の方が上記蓋部材 1 0 あるいは上記被覆部材 1 1 より温度が高くなる状態でアニールされる。

【 0 0 4 2 】

ナノワイヤの材料である Er は、酸素と容易に結合するため、酸素の存在は $ErSi_2$ のナノワイヤ作成に障害となると考えられてきた。しかし、真空中では、 SiO_2 は約 1 0 0 0 で分解する。これは、基板 4 を 1 0 0 0 以上に加熱すると、基板 4 の表面が酸化されていたとしても、酸素が遊離し真空ポンプにより排出されてしまうことを意味する。従って、前記したスピニングやレーザアブレーション、あるいは微小空間を作る過程は、真空中で行う必要はなく、大気雰囲気で行うことが可能である。一方、真空中では、 $ErSi_2$ は約 1 2 0 0 で蒸発する。これは、 $ErSi_2$ のナノワイヤができていてもこの温度で蒸発してしまうことを意味する。

このような理由で、上記サンプル 1 2 は、真空中で 1 0 0 0 ~ 1 2 0 0 の温度でアニールされる。好ましくは 1 0 5 0 ~ 1 1 5 0 の範囲、さらに好ましくは約 1 1 0 0 でアニールされる。なお、この明細書でアニールするとは、サンプルを所定の温度で保持す

10

20

30

40

50

ることをいう。

【0043】

このアニールは、図8に示したように、1段階で上記1000～1200の温度にまで昇温し、その温度で一定時間保持するアニール過程としてもよいが、ナノワイヤの材料が ErCl_3 等の希土類塩化物である場合には、図9に示したように、先ず希土類塩化物の分解温度、例えば約400 (T_1)まで昇温し、その温度を一定時間保持した後、上記1000～1200 (T_2)の温度にまで昇温する2段階のアニール過程としてもよい。この場合、図中の $(t_1 - t_0)$ 、 $(t_3 - t_2)$ は、100 / sec以上の昇温速度とする。

【0044】

上記アニール過程において、自己組織化により ErSi_2 のナノワイヤが形成される。自己組織化によるナノワイヤ形成の正確なメカニズムは未詳であるが、次のようなメカニズムにより形成されると考えられる。

【0045】

図10は、自己組織化によるナノワイヤ形成のメカニズムを概念的に示したものである。 ErCl_3 は、約400でErと Cl_2 に分解する。図10(A)は、このように遊離したErがSi単結晶基板4の表面4a上に乱雑に分布している様子を模式的に示す。そして、上記基板4を1000～1200の温度範囲で一定の値に保ってアニールすると、図10(B)に模式的に示すように、Erが表面4a上で移動し化学反応をする。そして図10(C)に示すような、ある種の秩序状態が、このような状態についての熱力学的自由エネルギーが乱雑状態の自由エネルギーより安定な場合、自己組織化により形成される。

【0046】

本発明による方法の場合、基板4の表面4aに面して微小空間Sを形成しているため、そこに物理化学的平衡ができ、上記自己組織化の過程が安定に維持されると考えられる。微小空間でなく大きな空間であると、物理化学的平衡が攪乱され易く、自己組織化の過程が長く維持できない。この時、Erの一部はSi単結晶の表面から飛び出すこともある。しかし、微小な空間に散逸するので圧力平衡が達成され、材料が急激に蒸散してしまうことも防止できる。

【0047】

また、サンプル12は、基板4のナノワイヤの材料1が付着している面4aと反対側の面4b側から赤外線ランプ15で加熱されているので、微小空間Sを画定するスペーサ9、蓋部材10、あるいは被覆部材11の温度の方が基板4の温度より低く設定される。それによって、基板4から飛び出した粒子は、スペーサ9、蓋部材10および被覆部材11等にトラップされる傾向がある。すなわち、一部のものだけが基板4に戻ることができ、ナノワイヤ生成過程が緩慢に進行する。この結果、自己組織化過程が着実に進行できると考えられる。

【0048】

図11は、本発明により得られた自己組織化された ErSi_2 のナノワイヤの低倍率の走査型電子顕微鏡(SEM)による観察像である。長さが数マイクロメートル以上になっていることが分る。図12は、同じく本発明により得られた自己組織化された ErSi_2 のナノワイヤの高倍率の走査型電子顕微鏡(SEM)による観察像である。幅が数ナノメートル程度であることが分る。

【0049】

図13(A)、(B)および(C)は、それぞれ本発明によりSi単結晶の[100]面、[110]面、および[111]面の上に形成された ErSi_2 のナノワイヤの原子間力顕微鏡(AFM)イメージの一例である。図14は、 ErSi_2 のナノワイヤの束の原子間力顕微鏡(AFM)イメージの一例である。基板4の凹凸に沿わずに、自己組織的にナノワイヤの束が形成されていることが分る。

【0050】

10

20

30

40

50

さらに、図15は、 ErSi_2 の単位格子の概念図である。図から分るように、六方晶であり、隣接Erの間隔が0.379nmである。図16は、Si単結晶の[001]面上に形成される ErSi_2 のナノワイヤの構造を概念的に示す。基板であるSi単結晶の[001]面の格子間隔は0.384nmである。このように格子間隔が僅かに異なることにより、自己組織化過程によりナノワイヤが形成されると考えられる。

【0051】

図17は、本発明によりSi単結晶の[110]面に形成される ErSi_2 のナノワイヤの長さ、幅、高さを加熱温度の関数として測定した例である。幅と高さはナノメートルサイズで、加熱温度を変えても変化はなかった。しかし長さは950 から1100 において単調に増加し、それ以上では漸減している。

10

【0052】

図18は、本発明によりSi単結晶の[110]面に形成される ErSi_2 のナノワイヤの長さ、幅、高さをEr濃度の関数として測定した例である。幅と高さはナノメートルサイズで、Er濃度を変えても変化はなかった。しかし長さはEr濃度とともに単調に増加している。

【0053】

図19は、本発明によりSi単結晶の[110]面に形成される ErSi_2 のナノワイヤの長さ、幅、高さを加熱時間の関数として測定した例である。幅と高さはナノメートルサイズで、加熱時間を変えても変化はなかった。しかし長さは加熱時間とともに単調に増加し、9分以上では漸減している。一度形成されたナノワイヤが再び蒸発しているためと考えられる。

20

【0054】

本発明によりSi単結晶の[100]面に形成される ErSi_2 のナノワイヤについても、長さ、幅、高さの加熱温度、Er濃度、加熱時間依存性について、上記と同様の依存性が観測された。

【0055】

図20は、本発明により形成されたナノワイヤのEDS(エネルギー分散型X線分光分析)スペクトルである。図から分るように、SiとErに対応するピークが見られる。

【0056】

次に、ナノワイヤの比抵抗率の測定方法を説明する。比抵抗率は、原子間力顕微鏡を用いて測定することができる。

30

図21は、原子間力顕微鏡を用いて比抵抗率を測定する方法の概念図である。

ナノワイヤ17の一端には十分に大きい金の電極18が固定され、該金の電極18は接地されている。また、ナノワイヤ17には可動のプローブ19の一端が接触している(図にはプローブ19が二つ描かれているが、実際には単一のプローブを二つの位置で描いたものである)。上記プローブ19の他端は電流源Aに接続されている。電流源Aからの電流は、プローブ19、ナノワイヤ17、金の電極18を通して接地点に流れる。そして、プローブ19とナノワイヤ17からなる直列回路部分の電位差が電圧計Vにより測定される。この電圧計Vで測定された電圧はプローブの位置を変えることにより変化する。他方、接触抵抗などはプローブの位置に依存しないと考えられる。従って、この電圧計Vで測定された電圧を電流源の電流で微分することにより、比抵抗率を求めることができる。

40

【0057】

原子間力顕微鏡によりナノワイヤの断面積Sと長さLを求めておくと、比抵抗率は次の式で求めることができる。

$$= (V / I) (S / L)$$

【0058】

図22は、基板の上のナノワイヤと金電極を示す。この基板の上の参照点と、ナノワイヤの上の測定点について電流と電圧を測定した。図23は、図22の参照点と測定点における電流と電圧の測定値である(横軸は電圧、縦軸は電流)。図から、両者が一次直線の

50

関係にあり、微分により比抵抗率が求まることが分る。

【0059】

図24は、ナノワイヤの上の複数の測定点と金電極を示す。この複数の測定点と金電極の間の距離、高さと幅を測定するとともに、電流と電圧を測定した。図25はその測定値を示す。横軸は測定点と金電極の間の距離、丸印は電気抵抗（左側の縦軸）、四角印は対応する比抵抗率（右側の縦軸）である。微分により得た比抵抗率が、ほぼ一定となり、物性値としての比抵抗率が測定されていることが分る。

【0060】

上記方法により測定した本発明により得られた ErSi_2 のナノワイヤの比抵抗率は $6.5 \times 10^{-6} \text{ m}$ であった。他方、バルク状態の ErSi_2 の比抵抗率は $1.3 \times 10^{-7} \text{ m}$ である。このようにナノワイヤ状態の方が比抵抗率が大きい理由は、ナノワイヤの方が電子が表面で散乱される確率が大きいからであると説明できる。

10

【0061】

図26は、本発明に係るナノワイヤを導電要素とする電子素子の概念的上面図である。ナノワイヤ20の両端に、例えば蒸着等の公知技術で電極を作成し、電極Sと電極Dを作る。なお、 ErSi_2 のナノワイヤの場合、表面層は酸化されて絶縁層となっている。このナノワイヤを横切るように、例えばFIB (focused ion beam implantation) の技術を用いて、電極G-Gを形成する。このように構成すると、電極G-Gを制御電極とする電子素子となる。電極G-Gの電圧を制御することにより、単一の電子を制御するSET (single electron transistor) を実現することも可能である。

20

【0062】

図27は、本発明に係る二本のナノワイヤを用いた電子素子の概念的上面図である。作成方法は、図26の場合と同じで二本のナノワイヤ20, 20の両端に電極Sと電極Dを形成し、それぞれのナノワイヤの表面絶縁層に接触する電極Rと電極Wを、FIBの技術等を用いて形成したものである。

【0063】

以上、本発明に係るナノワイヤの製造方法を、 ErSi_2 を例に挙げて詳しく説明してきたが、本発明の適用対象はこれに限られない。 Si 単結晶を基板とするとき、Er、Nd、Yb等の希土類とSiの化合物または合金、Ni、Cr、Co、Mn等の3d遷移金属とSiの化合物または合金、あるいはGeとSiの合金等のナノワイヤの作成に適用することができる。特に、ナノワイヤの格子定数の一つが上記基板の格子定数の一つに近い場合に、好適に適用できる。

30

【0064】

図28は、本発明による NdSi_2 のナノワイヤの生成過程を、時間を追って原子間力顕微鏡で観察した例である。この観察例から分かるように、本発明によれば、 NdSi_2 のナノワイヤの作成も可能であることが分かる。

【図面の簡単な説明】

【0065】

【図1】スピコーティング法の概念図である。

【図2】レーザーアブレーション法の概念図である。

40

【図3】微小空間を作る第1の方法の概念図である。

【図4】第1の方法により作成された微小空間を有するサンプルの概念的断面図である。

【図5】微小空間を作る第2の方法の概念図である。

【図6】第2の方法により作成された微小空間を有するサンプルの概念的断面図である。

【図7】アニールシステムの一つの実施の形態の概念図である。

【図8】アニール過程の一例を示した図である。

【図9】アニール過程の他例を示した図である。

【図10】自己組織化によるナノワイヤ形成のメカニズムの概念図であって、(A)はアニール前、(B)はアニール中、(C)はアニール後を示す。

【図11】複数の自己組織化された ErSi_2 のナノワイヤの低倍率の走査型電子顕微鏡

50

(SEM)による観察像である。

【図12】対になって自己組織化されたErSi₂のナノワイヤの高倍率の走査型電子顕微鏡(SEM)による観察像である。

【図13】Si単結晶の[100]面、[110]面および[111]面の上に形成されたErSi₂のナノワイヤの原子間力顕微鏡(AFM)イメージの一例である。

【図14】ErSi₂のナノワイヤの束の原子間力顕微鏡(AFM)イメージの一例である。

【図5】ErSi₂の単位格子の概念図である。

【図16】Si単結晶の[001]面の上に形成されるErSi₂のナノワイヤの構造を概念的に示した図である。

10

【図17】Si単結晶の[110]面に形成されるErSi₂のナノワイヤの長さ、幅、高さを加熱温度の関数として測定した例である。

【図18】Si単結晶の[110]面に形成されるErSi₂のナノワイヤの長さ、幅、高さをEr濃度の関数として測定した例である。

【図19】Si単結晶の[110]面に形成されるErSi₂のナノワイヤの長さ、幅、高さを加熱時間の関数として測定した例である。

【図20】ナノワイヤのEDS(エネルギー分散型X線分光分析)スペクトルである。

【図21】原子間力顕微鏡を用いて比抵抗率を測定する方法の概念図である。

【図23】電流と電圧の測定値である(横軸は電圧、縦軸は電流)。

【図24】電気抵抗を測定したナノワイヤの原子間力顕微鏡(AFM)イメージ(+1、
・・・+9は測定点)である。

20

【図25】電気抵抗と比抵抗率の測定値である(横軸は距離、左縦軸は電気抵抗、右縦軸は比抵抗率)。

【図26】ナノワイヤを導電要素とする電子素子の概念的上面図である。

【図27】二本のナノワイヤを用いた電子素子の概念的上面図である。

【図28】NdSi₂のナノワイヤの生成過程を、時間を追って原子間力顕微鏡で観察した例である。

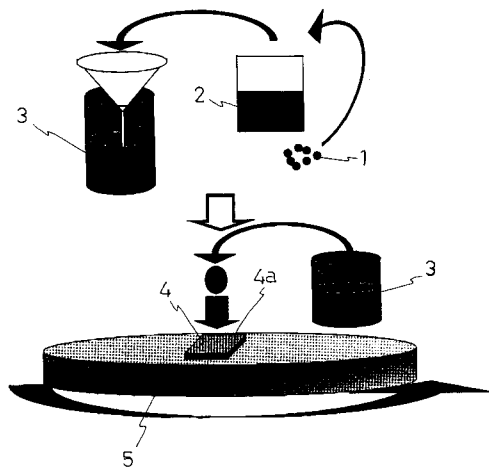
【符号の説明】

【0066】

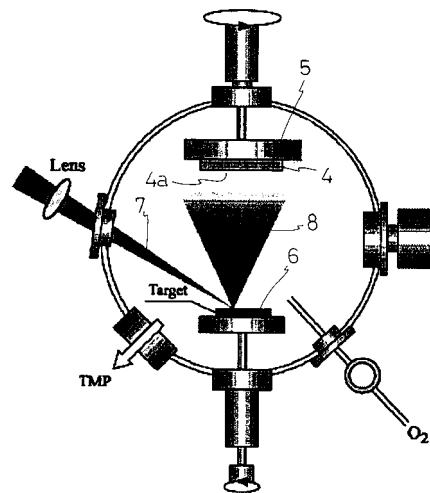
- | | | |
|------|----------------|----|
| 1 | ナノワイヤの材料 | 30 |
| 2 | 溶媒 | |
| 3 | 飽和溶液 | |
| 4 | 基板 | |
| 4 a | 結晶面 | |
| 4 b | 裏側面 | |
| 5 | 基板支持台 | |
| 6 | ターゲット | |
| 7 | 高エネルギーパルスレーザー光 | |
| 8 | 蒸発またはイオン化した物質 | |
| 9 | スペーサ | 40 |
| 9 a | 穴 | |
| 10 | 蓋部材 | |
| 11 | 被覆部材 | |
| 11 a | 凹部 | |
| 12 | サンプル | |
| 13 | 真空チェンバー | |
| 13 a | 石英窓 | |
| 14 | サンプル支持台 | |
| 15 | 赤外線ランプ | |
| 15 a | ランプ制御器 | 50 |

- 1 6 集光用鏡
- 1 7 ナノワイヤ、
- 1 8 金電極、
- 1 9 可動のプローブ、
- 2 0 ナノワイヤ
- S 微小空間
- A 電流源
- V 電圧計

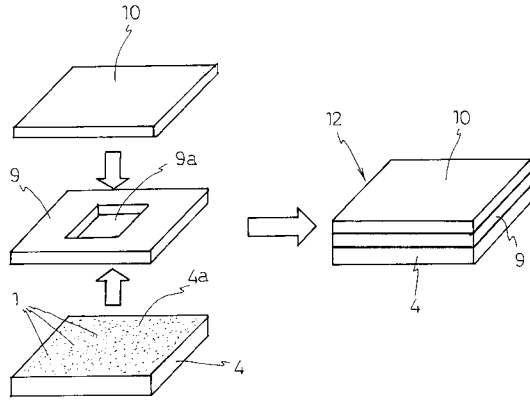
【図1】



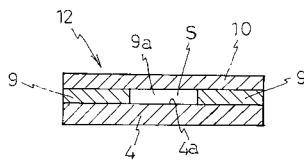
【図2】



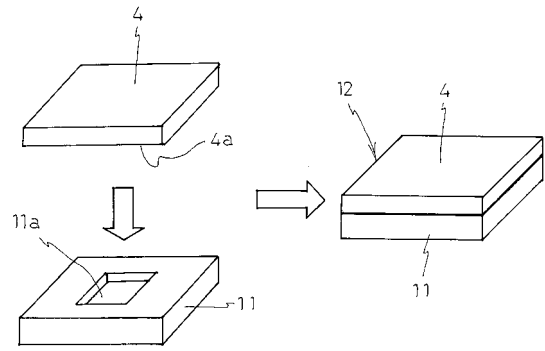
【図3】



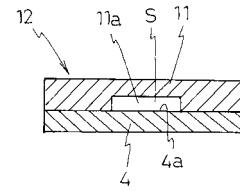
【図4】



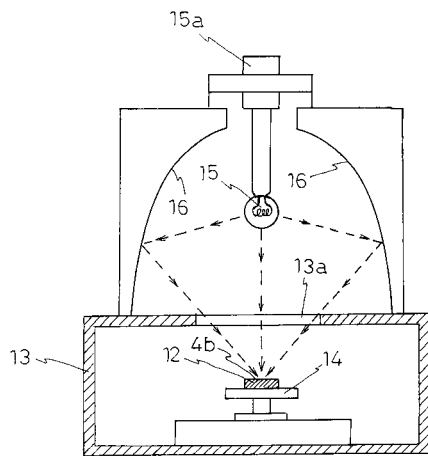
【図5】



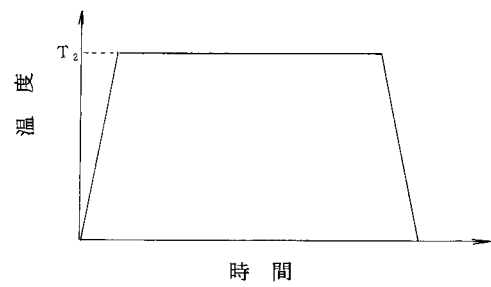
【図6】



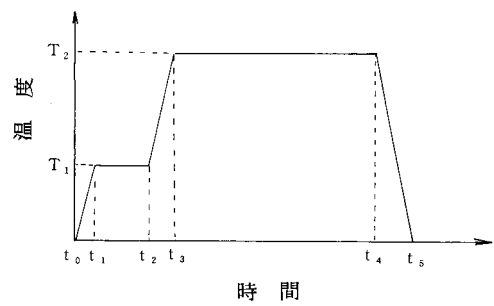
【図7】



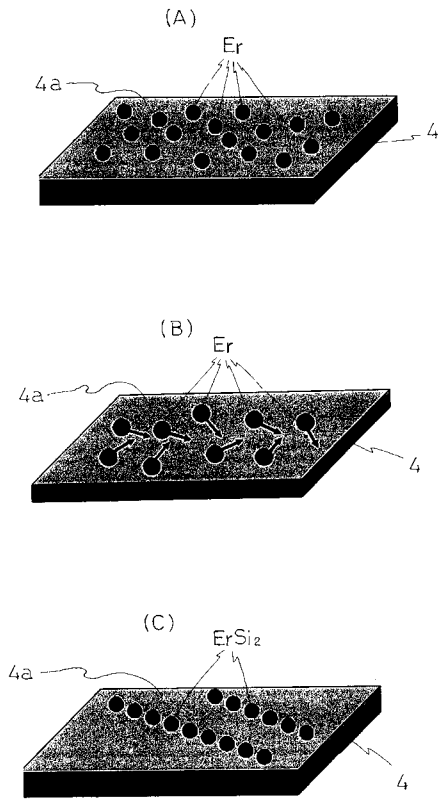
【図8】



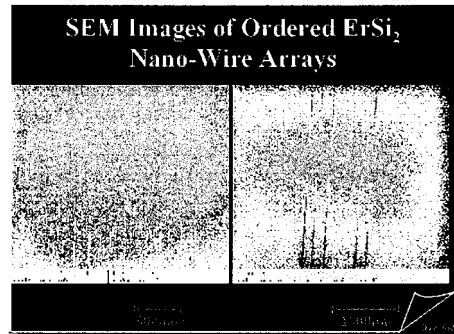
【図9】



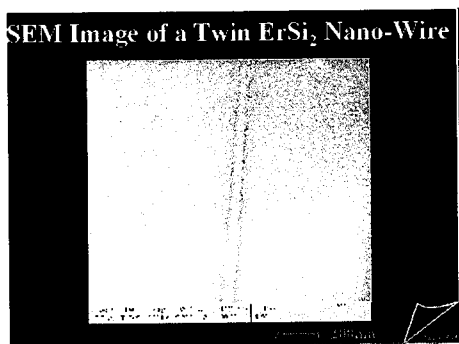
【図10】



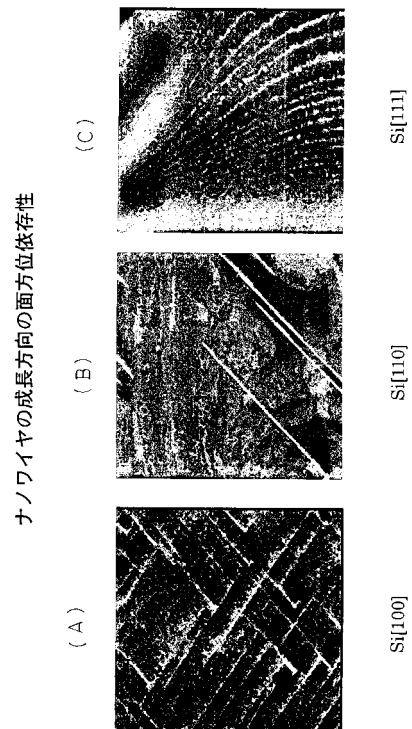
【図11】



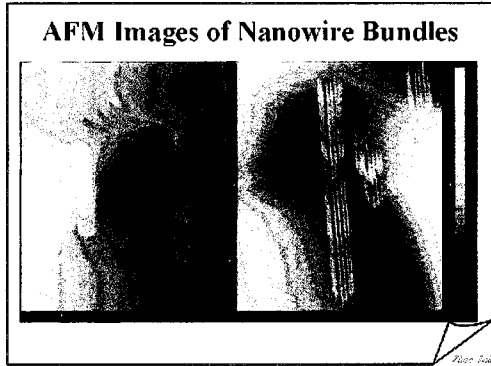
【図12】



【図13】

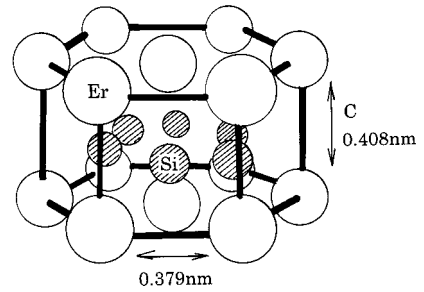


【 図 1 4 】

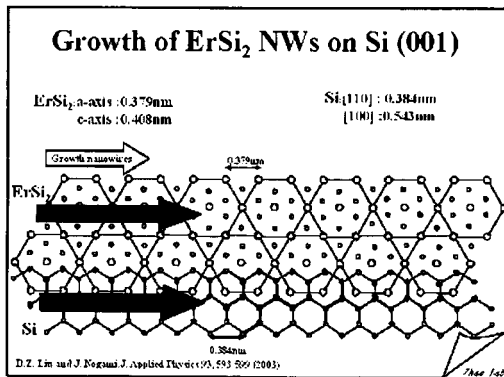


【 図 1 5 】

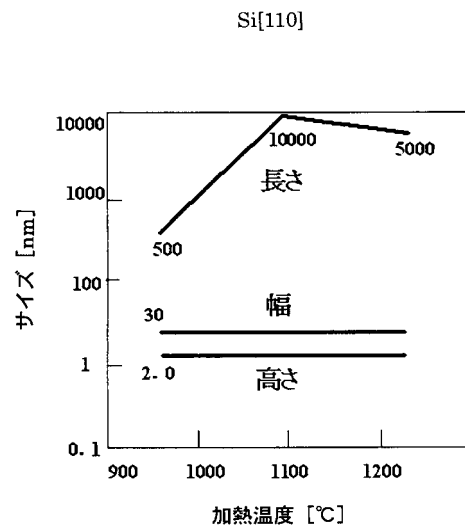
A Hexagonal ErSi₂ Lattice Unit



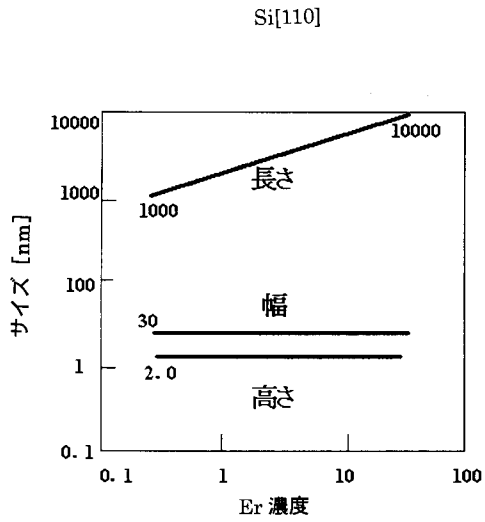
【 図 1 6 】



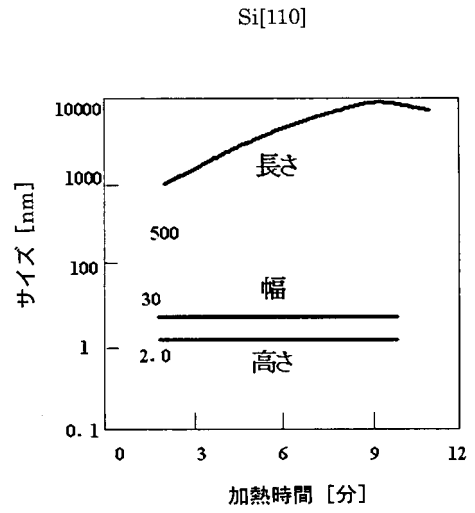
【 図 1 7 】



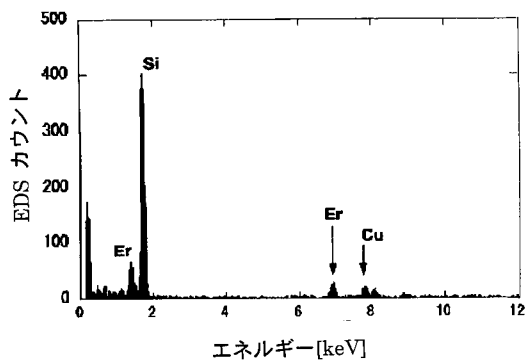
【図18】



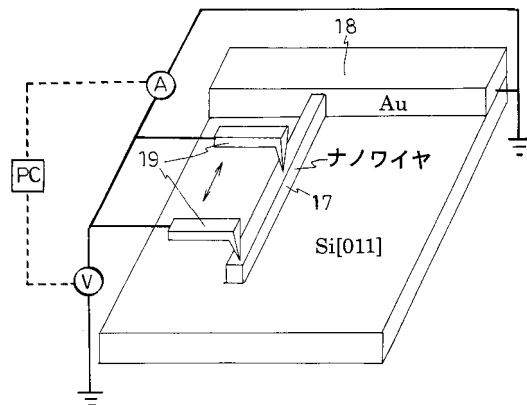
【図19】



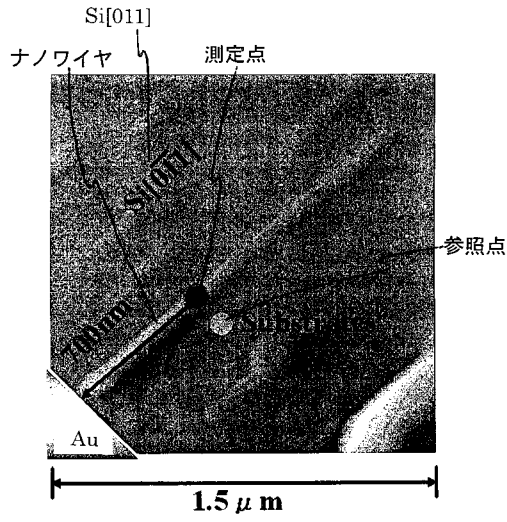
【図20】



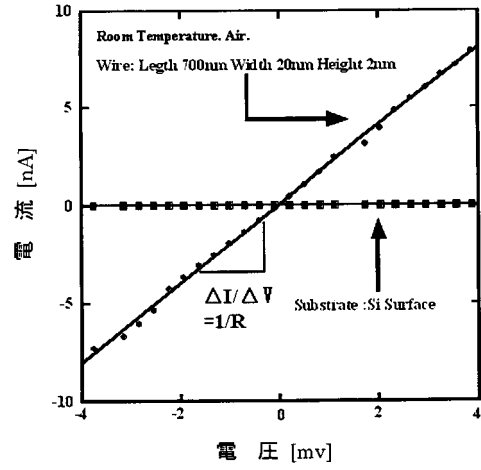
【図21】



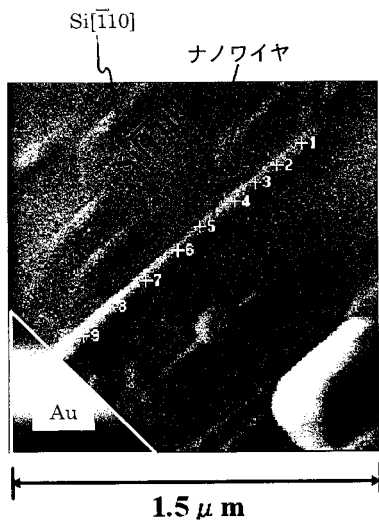
【図22】



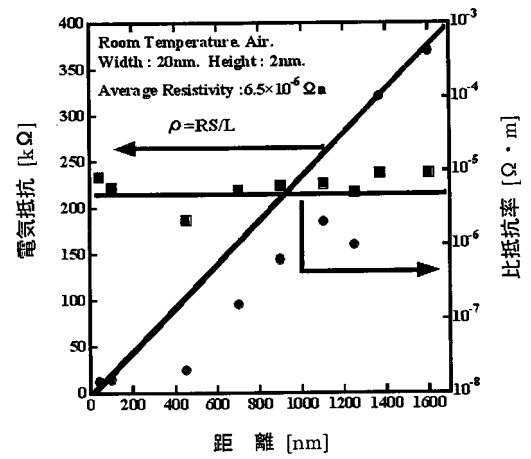
【図23】



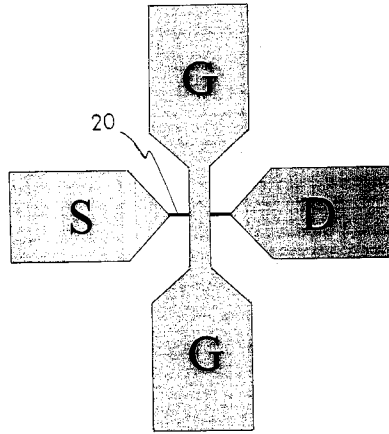
【図24】



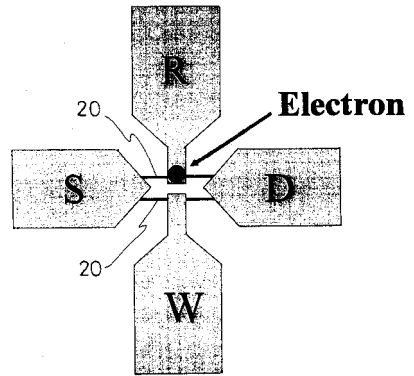
【図25】



【図26】

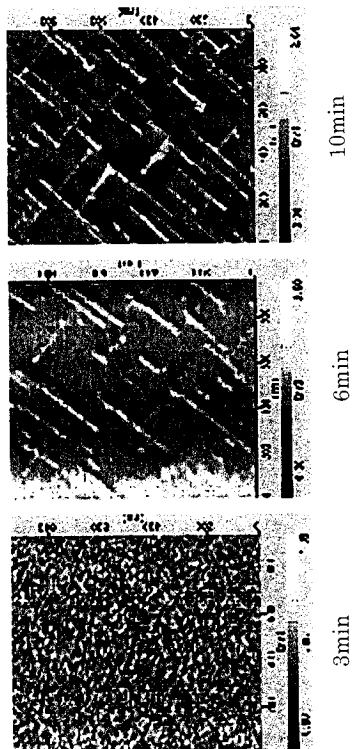


【図27】



【図28】

NdSi₂ ナノワイヤ



 フロントページの続き

(51)Int.Cl. F I
 H 0 1 L 29/78 (2006.01) H 0 1 L 29/78 3 0 1 B
 H 0 1 L 29/78 3 0 1 J

(56)参考文献 特開平11-233751(JP,A)
 特開平08-083802(JP,A)
 渡邊亮基、葛生貴史、河野一樹、小林知洋、目黒多加志、趙新為，“Si基板上に作製した自己組織化ErSi₂ナノワイヤの構造解析”，2005年春季第52回応用物理学関係連合講演会講演予稿集，日本，応用物理学会，2005年3月29日，第3分冊，p.1548 1p-YC-5

(58)調査した分野(Int.Cl.，DB名)
 B 8 2 B 1 / 0 0 - 3 / 0 0
 B 8 2 Y 4 0 / 0 0
 H 0 1 L 2 9 / 0 6
 J S T 7 5 8 0 (J D r e a m I I)
 J S T P l u s (J D r e a m I I)