

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-149364  
(P2015-149364A)

(43) 公開日 平成27年8月20日(2015.8.20)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 23/29 (2006.01)	HO 1 L 23/30 R	4M109
HO 1 L 23/31 (2006.01)	HO 1 L 29/78 626C	5F110
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 618B	
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 619A	
HO 1 L 51/05 (2006.01)	HO 1 L 29/28 100A	

審査請求 未請求 請求項の数 15 O L (全 19 頁)

(21) 出願番号 特願2014-20701 (P2014-20701)  
(22) 出願日 平成26年2月5日(2014.2.5)

(71) 出願人 503360115  
国立研究開発法人科学技術振興機構  
埼玉県川口市本町四丁目1番8号  
(74) 代理人 100064908  
弁理士 志賀 正武  
(74) 代理人 100094400  
弁理士 鈴木 三義  
(74) 代理人 100147267  
弁理士 大概 真紀子  
(72) 発明者 関谷 毅  
東京都文京区本郷七丁目3番1号 国立大  
学法人東京大学内  
(72) 発明者 染谷 隆夫  
東京都文京区本郷七丁目3番1号 国立大  
学法人東京大学内

最終頁に続く

(54) 【発明の名称】 伸縮性デバイスおよびその製造方法

(57) 【要約】

【課題】本発明は、伸縮してもトランジスタ特性劣化を生じ難い伸縮性デバイスの提供を目的とする。

【解決手段】本発明は、樹脂基板上に1つまたは複数の半導体素子が形成され、該半導体素子を有機高分子材料からなる内側封止層で覆って構成した半導体搭載基材が、エラストマーからなる伸縮性樹脂フィルムに埋設され、伸縮性樹脂フィルムに半導体素子に接続される導電回路が形成され、半導体搭載基材の周囲が外側封止層で覆われた伸縮性デバイスであり、外側封止層が半導体搭載基材を直に囲うエラストマー製の第1封止層と、該第1封止層の外側に形成され、伸縮性樹脂フィルムの一部を兼ねるエラストマー製の第2封止層を備え、第1封止層のヤング率が第2封止層のヤング率よりも大きくされ、第2封止層に半導体搭載基材に近い側から遠い側にヤング率のグラデーションが形成されてなる。

【選択図】 図3

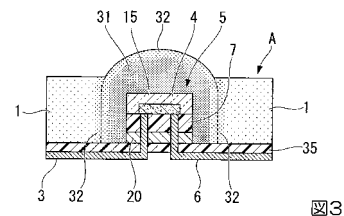


図3

## 【特許請求の範囲】

## 【請求項 1】

樹脂基板上に1つまたは複数の半導体素子を形成し、前記半導体素子を内側封止層で覆って構成した半導体搭載基材が、エラストマーからなる伸縮性樹脂フィルムに1つまたは複数埋設され、前記伸縮性樹脂フィルムに前記半導体素子に接続される導電回路が形成され、前記半導体搭載基材の周囲が外側封止層で覆われた伸縮性デバイスであり、

前記外側封止層が前記半導体搭載基材を直に囲うエラストマーからなる第1封止層と、該第1封止層の外側に形成され、前記伸縮性樹脂フィルムの一部を兼ねるエラストマーからなる第2封止層を備え、前記第1封止層のヤング率が前記第2封止層のヤング率よりも大きくされるとともに、前記第2封止層に前記半導体搭載基材に近い側から遠い側にヤング率のグラデーションが形成されてなる伸縮性デバイス。

10

## 【請求項 2】

前記第2封止層の面方向および厚さ方向にヤング率のグラデーションが形成されたことを特徴とする請求項1に記載の伸縮性デバイス。

## 【請求項 3】

前記第1封止層と第2封止層はいずれも架橋剤で硬化されたエラストマーであり、前記第1封止層と前記第2封止層のヤング率の大小は架橋剤の添加量によることを特徴とする請求項1または請求項2に記載の伸縮性デバイス。

## 【請求項 4】

前記ヤング率のグラデーションは、前記第1封止層を構成するエラストマーに含まれていた架橋剤の前記第2封止層を構成するエラストマー側への拡散により生成されたグラデーションであることを特徴とする請求項1～請求項3のいずれか一項に記載の伸縮性デバイス。

20

## 【請求項 5】

前記半導体搭載基材の樹脂基板において前記半導体素子形成側と反対側に、内部被覆層が形成され、該内部被覆層の周囲が前記第1封止層で囲まれるとともに、前記内部被覆層のヤング率が前記第1封止層と前記第2封止層の中間のヤング率であることを特徴とする請求項1～4のいずれか一項に記載の伸縮性デバイス。

## 【請求項 6】

前記伸縮性樹脂フィルムにおいて前記第1封止層が形成された側の反対面に前記第2封止層のヤング率と同等のヤング率を有する保護層が形成されたことを特徴とする請求項5に記載の伸縮性デバイス。

30

## 【請求項 7】

前記半導体搭載基材の樹脂基板に対し前記半導体素子に連通するためのビアホールが形成され、このビアホールに形成された導体を介し前記伸縮性樹脂フィルムに形成された導電回路が前記半導体素子に接続されたことを特徴とする請求項1～請求項6のいずれか一項に記載の伸縮性デバイス。

## 【請求項 8】

前記半導体素子が、ゲート電極とゲート絶縁膜と半導体層とソース電極及びドレイン電極を積層してなり、前記ゲート電極に連通するためのビアホールと前記ソース電極に連通するためのビアホールと前記ドレイン電極に連通するためのビアホールが前記半導体搭載基材の樹脂基板を貫通するように形成され、前記伸縮性樹脂フィルムに形成されたゲート配線に前記ビアホールを通過する第1導体によりゲート電極が接続され、前記伸縮性樹脂フィルムに形成されたソース配線に前記ビアホールを通過する第2導体によりソース電極が接続され、前記伸縮性樹脂フィルムに形成されたドレイン配線に前記ビアホールを通過する第3導体によりドレイン電極が接続されたことを特徴とする請求項1～請求項7のいずれか一項に記載の伸縮性デバイス。

40

## 【請求項 9】

前記半導体素子が有機薄膜トランジスタであることを特徴とする請求項1～請求項8のいずれか一項に記載の伸縮性デバイス。

50

## 【請求項 10】

樹脂基板上に1つまたは複数の半導体素子を形成し、前記半導体素子を内部封止層で覆った構造の半導体搭載基材を用い、

主剤と架橋剤を配合し、加熱架橋して硬化するエラストマーからなり、標準配合比よりも架橋剤を過剰に配合した第1コート層で前記半導体基材の周囲を覆う第1塗布工程と、

主剤と架橋剤を配合し、加熱架橋して硬化するエラストマーからなり、標準配合比よりも架橋剤を少なく配合した第2コート層で前記第1コート層の周囲を覆う第2塗布工程と

、  
前記第1コート層と前記第2コート層を同時加熱して前記第1コート層に過剰に含まれる架橋剤を前記第2コート層側に拡散させながら前記第1コート層と前記第2コート層を架橋し、前記第1コート層を第1封止層にするとともに前記第2コート層をヤング率のグラデーションを有する第2封止層とその外側の伸縮性樹脂フィルムとする架橋工程を備えたことを特徴とする伸縮性デバイスの製造方法。

10

## 【請求項 11】

前記半導体搭載基材において前記半導体素子を形成していない側の面をダミー基板上に剥離層を介し設置する設置工程を備え、前記ダミー基板上において前記第1塗布工程と前記第2塗布工程を行うことを特徴とする請求項10に記載の伸縮性デバイスの製造方法。

## 【請求項 12】

前記半導体素子の周囲を囲むように前記内部封止層と前記樹脂基板と前記剥離層を貫通して前記半導体素子とその周囲部分と分離する分離溝を形成する分離溝形成工程と、

20

前記分離溝に前記第1コート層を塗布する第1塗布工程と、

前記第1コート層を予備加熱して該第1コート層を部分架橋し、前記分離溝の内側の前記半導体素子周りを囲む第1予備封止層を形成する第1予備架橋工程と、

前記ダミー基板上において前記第1予備封止層に囲まれた部分を残してその他の部分を剥離する剥離工程と、

前記第1予備封止層の周囲に第2コート層を形成する第2塗布工程を備えたことを特徴とする請求項10または請求項11に記載の伸縮性デバイスの製造方法。

## 【請求項 13】

前記第1コート層に含まれる架橋剤と前記第2コート層に含まれる架橋剤として、いずれも前記第1コート層と前記第2コート層の両方を架橋可能な架橋剤を用いることを特徴とする請求項10～請求項12のいずれか一項に記載の伸縮性デバイスの製造方法。

30

## 【請求項 14】

前記架橋工程後、前記第2封止層の一面側から前記半導体素子のゲート電極、ソース電極、ドレイン電極に対し個々に到達するビアホールを形成し、前記第2封止層の一面側に前記ゲート電極、ソース電極、ドレイン電極のいずれかに前記ビアホールを介し接続する導体を形成することを特徴とする請求項10～請求項13のいずれか一項に記載の伸縮性デバイスの製造方法。

## 【請求項 15】

前記ゲート電極、ソース電極、ドレイン電極のいずれかに前記ビアホールを介し接続する導体を形成した後、前記伸縮性樹脂フィルムに前記導体を介し前記ゲート電極、ソース電極、ドレイン電極のいずれかに接続する導電回路を形成することを特徴とする請求項14に記載の伸縮性デバイスの製造方法。

40

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、伸縮性デバイスおよびその製造方法に関する。

## 【背景技術】

## 【0002】

フレキシブルエレクトロニクスという新技術分野が最近大きな注目を集めている。エレクトロニクスに機械的可撓性を実現するための技術であり、従来の微細化の技術トレンド

50

とは異なる方向である。特に、フレキシブルエレクトロニクスは、ディスプレイ、太陽電池、センサ、アクチュエータなど大面積エレクトロニクスにとって、重要な価値をもたらすものと考えられている。

例えば、エレクトロニクスデバイスが大きくなればなるほど、携帯性や耐衝撃性のためにフレキシビリティは不可欠である。フレキシブルエレクトロニクスを実現する上での難しさは、プラスチックフィルム上に優れた電気的特性と機械的特性をどのようにして両立するかである。

エレクトロニクスデバイスの伸縮性は運動や加重に伴い変形する構造体や生体に組み込むためのエレクトロニクスデバイスに必要な機能と考えられる。このような伸縮性を有したデバイスを実現するためには、デバイスを構成するトランジスタ等のアクティブな回路、抵抗やコンデンサ等のパッシブな回路がデバイスの変形に伴い、損傷を受けない構成であって、特性が変化しない構成とする必要がある。

#### 【0003】

しかし、シリコンに代表される無機材料からなるトランジスタは、シリコン、酸化物無機材料などの伸縮性を有しない材料からなり、これらの材料は1%を大きく下回る歪で亀裂を生じてしまう。また、炭素を主骨格とする有機半導体を用いた有機トランジスタは、有機材料が柔らかく、延性を有することにより、1%程度の歪でも、破断を生じることがなく、フィルム状の基板に形成した場合、曲げ変形に強くフレキシブルなデバイスの実現に有効である。

また、3次元的な対象物の表面に密着するように、フィルム状のデバイスを貼り付けるためには、フレキシブルであることだけでなく、伸縮性を有することが必要である。また、ロボットや人の表面、特に関節部の表面にデバイスを張り付けるためのデバイスフィルムは、数10%の伸びに対応する必要がある。

#### 【0004】

そこで、従来、電界効果型のトランジスタ集積回路を備えたフレキシブルなセンサを人体の一部に貼り付けることができるように構成し、感圧センサとして利用する研究が進められている（非特許文献1参照）。

この研究では、有機TFT（Organic Field Effect Transistor：OFET）を用いて折り曲げ可能な柔軟な回路を実現し、触覚センサなどのエリアセンサに有効な感圧センサレイと周辺回路を集積した電子人工皮膚を試作している。

具体的には、可撓性を有する樹脂製のフィルム上に複数の有機トランジスタをマトリクス状に形成し、これらの上に感圧性導電ゴムのシートと、電極付樹脂フィルムと、ランドを持つスルーホールを所定のピッチで備えた樹脂製のフィルムを積層し、圧力センサを構成している。

#### 【先行技術文献】

#### 【非特許文献】

#### 【0005】

【非特許文献1】信学技報 TECHNICAL REPORT OF IEICE ICD2004-29(2004-5)（社団法人、電子情報通信学会発行）

#### 【発明の概要】

#### 【発明が解決しようとする課題】

#### 【0006】

非特許文献1に記載されている有機TFTは、半径5mm程度まで弾性を持って曲げることができるので、人体やロボットの表面に巻き付けることができる。また、曲げ応力の印加により有機TFTのドレイン電流は減少するが、半径5mm程度まで曲げてもその減少の割合は3%以下であり、更に半径1mm程度まで曲げてもトランジスタとして十分に機能し、機械的な柔軟性を示す感圧センサを提供できるとしている。

#### 【0007】

ところが、非特許文献1に記載されている感圧センサを構成する有機TFTは、可撓性の樹脂基板上に金属製の薄膜からなる導体回路を形成し、これらの導体回路と有機TFT

10

20

30

40

50

を接続した構成であるので、金属製の導体回路の伸び、有機TFTの伸びの範囲で数%程度を越える伸びが作用するとトランジスタ特性が劣化するおそれを有している。

例えば、有機TFTは、樹脂製の基板の上にアイランド状の半導体層とソース電極、ドレイン電極およびゲート絶縁膜等を組み合わせたりジッドな構造（剛構造）となっている。このため、仮に周囲にゴムなどの弾性を有する構造体を複合したとしても、伸縮させているうちに、リジッドなTFT部分と柔らかいゴムの部分の境界部分にクラックが入り易く、壊れやすい問題がある。

#### 【0008】

本発明は前記事情に鑑みなされたものであり、半導体素子の周囲に硬い部分から柔らかい部分まで硬さのグラデュエーションを付加した構造を採用し、伸縮してもトランジスタとしての特性劣化を生じ難い伸縮性デバイスおよびその製造方法の提供を目的とする。

【課題を解決するための手段】

#### 【0009】

上記の目的を達成するために、本発明は以下の構成を採用した。

本発明の伸縮性デバイスは、樹脂基板上に1つまたは複数の半導体素子を形成し、前記半導体素子を内側封止層で覆って構成した半導体搭載基材が、エラストマーからなる伸縮性樹脂フィルムに1つまたは複数埋設され、前記伸縮性樹脂フィルムに前記半導体素子に接続される導電回路が形成され、前記半導体搭載基材の周囲が外側封止層で覆われた伸縮性デバイスであり、前記外側封止層が前記半導体搭載基材を直に囲うエラストマーからなる第1封止層と、該第1封止層の外側に形成され、前記伸縮性樹脂フィルムの一部を兼ねるエラストマーからなる第2封止層を備え、前記第1封止層のヤング率が前記第2封止層のヤング率よりも大きくされるとともに、前記第2封止層に前記半導体搭載基材に近い側から遠い側にヤング率のグラデュエーションが形成されてなる。

#### 【0010】

本発明の伸縮性デバイスにおいて、前記第2封止層の面方向および厚さ方向にヤング率のグラデュエーションが形成されたことが好ましい。

本発明の伸縮性デバイスにおいて、前記第1封止層と第2封止層はいずれも架橋剤で硬化されたエラストマーであり、前記第1封止層と前記第2封止層のヤング率の大小は架橋剤の添加量によることが好ましい。

本発明の伸縮性デバイスにおいて、前記ヤング率のグラデュエーションは、前記第1封止層を構成するエラストマーに含まれていた架橋剤の前記第2封止層を構成するエラストマー側への拡散により生成されたグラデュエーションであることが好ましい。

本発明の伸縮性デバイスにおいて、前記半導体搭載基材の樹脂基板において前記半導体素子形成側と反対側に、内部被覆層が形成され、該内部被覆層の周囲が前記第1封止層で囲まれるとともに、前記内部被覆層のヤング率が前記第1封止層と前記第2封止層の中間のヤング率であることが好ましい。

#### 【0011】

本発明の伸縮性デバイスにおいて、前記伸縮性樹脂フィルムにおいて前記第1封止層が形成された側の反対面に前記第2封止層のヤング率と同等のヤング率を有する保護層が形成されたことが好ましい。

本発明の伸縮性デバイスにおいて、前記半導体搭載基材の樹脂基板に対し前記半導体素子に連通するためのビアホールが形成され、このビアホールに形成された導体を介し前記伸縮性樹脂フィルムに形成された導電回路が前記半導体素子に接続されたことが好ましい。

#### 【0012】

本発明の伸縮性デバイスにおいて、前記半導体素子が、ゲート電極とゲート絶縁膜と半導体層とソース電極及びドレイン電極を積層してなり、前記ゲート電極に連通するためのビアホールと前記ソース電極に連通するためのビアホールと前記ドレイン電極に連通するためのビアホールが前記半導体搭載基材の樹脂基板を貫通するように形成され、前記伸縮性樹脂フィルムに形成されたゲート配線に前記ビアホールを通過する第1導体によりゲ-

10

20

30

40

50

ト電極が接続され、前記伸縮性樹脂フィルムに形成されたソース配線に前記ビアホールを通過する第2導体によりソース電極が接続され、前記伸縮性樹脂フィルムに形成されたドレイン配線に前記ビアホールを通過する第3導体によりドレイン電極が接続されたことが好ましい。

本発明の伸縮性デバイスにおいて、前記半導体素子が有機薄膜トランジスタであることが好ましい。

#### 【0013】

本発明の伸縮性デバイスの製造方法は、樹脂基板上に1つまたは複数の半導体素子を形成し、前記半導体素子を内部封止層で覆った構造の半導体搭載基材を用い、主剤と架橋剤を配合し、加熱架橋して硬化するエラストマーからなり、標準配合比よりも架橋剤を過剰に配合した第1コート層で前記半導体基材の周囲を覆う第1塗布工程と、主剤と架橋剤を配合し、加熱架橋して硬化するエラストマーからなり、標準配合比よりも架橋剤を少なく配合した第2コート層で前記第1コート層の周囲を覆う第2塗布工程と、前記第1コート層と前記第2コート層を同時加熱して前記第1コート層に過剰に含まれる架橋剤を前記第2コート層側に拡散させながら前記第1コート層と前記第2コート層を架橋し、前記第1コート層を第1封止層にするとともに前記第2コート層をヤング率のグラデーションを有する第2封止層とその外側の伸縮性樹脂フィルムとする架橋工程を備えたことを特徴とする。

10

#### 【0014】

本発明の伸縮性デバイスの製造方法は、前記半導体搭載基材において前記半導体素子を形成していない側の面をダミー基板上に剥離層を介し設置する設置工程を備え、前記ダミー基板上において前記第1塗布工程と前記第2塗布工程を行うことが好ましい。

20

#### 【0015】

本発明の伸縮性デバイスの製造方法において、前記半導体素子の周囲を囲むように前記内部封止層と前記樹脂基板と前記剥離層を貫通して前記半導体素子とその周囲部分と分離する分離溝を形成する分離溝形成工程と、前記分離溝に前記第1コート層を塗布する第1塗布工程と、前記第1コート層を予備加熱して該第1コート層を部分架橋し、前記分離溝の内側の前記半導体素子周りを囲む第1予備封止層を形成する第1予備架橋工程と、前記ダミー基板上において前記第1予備封止層に囲まれた部分を残してその他の部分を剥離する剥離工程と、前記第1予備封止層の周囲に第2コート層を形成する第2塗布工程を備えたことが好ましい。

30

#### 【0016】

本発明の伸縮性デバイスの製造方法において、前記第1コート層に含まれる架橋剤と前記第2コート層に含まれる架橋剤として、いずれも前記第1コート層と前記第2コート層の両方を架橋可能な架橋剤を用いることが好ましい。

本発明の伸縮性デバイスの製造方法において、前記架橋工程後、前記第2封止層の一面側から前記半導体素子のゲート電極、ソース電極、ドレイン電極に対し個々に到達するビアホールを形成し、前記第2封止層の一面側に前記ゲート電極、ソース電極、ドレイン電極のいずれかに前記ビアホールを介し接続する導体を形成することが好ましい。

本発明の伸縮性デバイスの製造方法において、前記ゲート電極、ソース電極、ドレイン電極のいずれかに前記ビアホールを介し接続する導体を形成した後、前記伸縮性樹脂フィルムに前記導体を介し前記ゲート電極、ソース電極、ドレイン電極のいずれかに接続する導電回路を形成することが好ましい。

40

#### 【発明の効果】

#### 【0017】

本発明によれば、半導体搭載基材をエラストマーからなる伸縮性樹脂フィルムに埋設し、半導体搭載基材の周囲をエラストマーからなる大きなヤング率の第1封止層と小さなヤング率の第2封止層で覆い、第2封止層に前記半導体搭載基材に近い側から遠い側にヤング率のグラデーションを形成したので、伸縮性に優れ、伸縮してもトランジスタ特性に劣化を生じない伸縮性デバイスを提供できる。

50

また、前記伸縮性デバイスは、ゴムのように伸縮性に優れ、ロボットの関節のような機械の可動部に貼り付けて使用することができる伸縮性の電子人工皮膚を実現可能とするなどの優れた特徴を有する。

【図面の簡単な説明】

【0018】

【図1】本発明に係る伸縮性デバイスの第1実施形態を示す斜視図。

【図2】同伸縮性デバイスに設けられる半導体素子と導電回路の接続部分を示す要部拡大平面図。

【図3】同伸縮性デバイスに設けられる半導体素子周りの要部拡大断面図。

【図4】同伸縮性デバイスに設けられる半導体素子内部構造の一例を示す断面斜視図。

【図5】同伸縮性デバイスの製造工程において用いる樹脂基板上に半導体素子と内部封止層を設けた半導体搭載基材の一例を示す断面図。

【図6】同半導体搭載基材の裏面側をプラズマ処理している状態を示す断面図。

【図7】同半導体搭載基材の裏面側に内部コート膜を形成した状態を示す断面図。

【図8】同半導体搭載基材にレーザー光により泡抜孔を形成している状態を示す断面図。

【図9】同半導体搭載基材にダミー基板を貼り付けた状態を示す断面図。

【図10】ダミー基板上の同半導体搭載基材にレーザー光により分離溝を形成している状態を示す断面図。

【図11】ダミー基板上の半導体搭載基材の分離溝の開口側に第1コート層を形成した状態を示す断面図。

【図12】同半導体搭載基材の半導体素子部とその周囲の第1コート層を残してダミー基板上から他の部分を除去した状態を示す断面図。

【図13】ダミー基板上の第1コート層の周囲に第2コート層を形成した状態を示す断面図。

【図14】加熱架橋して半導体搭載基材周囲の第2封止層にヤング率のグラデーションを形成した状態を示す断面図。

【図15】ダミー基板から分離した半導体搭載基材にレーザー光によりビアホールを形成している状態を示す断面図。

【図16】同半導体搭載基材に導電回路を形成して伸縮性デバイスを形成した状態を示す断面図。

【図17】レーザー光によりビアホールを形成する場合に伸縮性樹脂フィルムの裏面側に有色基板を配置する例を示す断面図。

【図18】半導体搭載基材を4つ表示した構造に対しレーザー光による穴あけ位置を示す構成図。

【図19】半導体搭載基材を4つ表示した構造に対しゲート配線を形成した状態を示す構成図。

【図20】半導体搭載基材を4つ表示した構造に対しゲート配線の一部を覆う被覆層を形成した状態を示す構成図。

【図21】半導体搭載基材を4つ表示した構造に対しソース配線とドレイン配線を形成した状態を示す構成図。

【図22】実施例において製造した4つの半導体搭載基材のトランジスタ特性を示すグラフ。

【図23】実施例において製造した伸縮性デバイスに歪を印加した場合のトランジスタ特性を示すグラフ。

【図24】実施例において製造した伸縮性デバイスに歪を印加した後のトランジスタ特性を示すグラフ。

【発明を実施するための形態】

【0019】

以下に、本発明の第一実施形態に係る伸縮性デバイスについて、図面を適宜参照しながら説明する。

10

20

30

40

50

図 1 は、本発明に係る伸縮性デバイスの第 1 実施形態を示すもので、この第 1 実施形態の伸縮性デバイス A は、伸縮性樹脂フィルム 1 の一面側にゲート配線 2、ソース配線 3、ドレイン配線 6 がマトリクス状に配線され、これらの配線が交差する部分近傍であって、伸縮性樹脂フィルム 1 の内部側に半導体素子（薄膜トランジスタ）4 を内蔵した半導体搭載基材 5 が埋設されている。

薄膜トランジスタ 4 と各配線との接続構造を図 2 に示し、半導体搭載基材 5 の周囲部分の断面構造を図 3 に示し、半導体搭載基材 5 の詳細構造を図 4 に示す。

#### 【0020】

この例の薄膜トランジスタ 4 は、図 4 に示すように、樹脂基板 7 の上面側（一面側）にゲート電極 8 とこのゲート電極 8 を覆う酸化膜 9 が形成され、酸化膜 9 の上に修飾膜 10 が形成され、修飾膜 10 上に島状の有機半導体層 11 が形成され、有機半導体層 11 の平面視両側に相互に離間してソース電極 12 とドレイン電極 13 とが形成されたボトムゲート型の薄膜トランジスタである。

有機半導体は Si 系半導体等に比較して歪による電子移動度の低下が少ないので、伸縮性デバイス用には好適である。また、有機半導体は低温プロセスで生成できるので、基板選択の自由度が高く、薄い樹脂基板上に作成可能であり、伸縮性を確保し易い利点があるため、本実施形態に係る伸縮性デバイス用として好ましい。

#### 【0021】

なお、本発明に係る伸縮性デバイスに設ける薄膜トランジスタ 4 は、ボトムゲート型の薄膜トランジスタに限らず、ソース・ドレイン電極の上方にゲート電極を設けるトップゲート構造の薄膜トランジスタであっても良い。ボトムゲート型の薄膜トランジスタにおいても上述の構造と異なり、ゲート電極上にゲート絶縁膜を介してソース・ドレイン電極を設け、これらの電極を覆うように有機半導体層を形成した構造でも良い。また、トップゲート型の薄膜トランジスタにおいて、ソース・ドレイン電極を覆うように有機半導体層を設け、その上にゲート絶縁膜を介しゲート電極を配置した構造でも良いし、有機半導体層の上にソース・ドレイン電極を設け、それらの上にゲート絶縁膜を介しゲート電極を配置した構造のいずれであっても良い。本発明に係る伸縮性デバイスに設ける薄膜トランジスタの構造は上述のいずれの構造を採用しても良い。

勿論、本発明の伸縮性デバイスに適用する薄膜トランジスタは上述の例の構造に限らず、他の構造の薄膜トランジスタであっても良い。

#### 【0022】

前記構造の薄膜トランジスタ 4 において、樹脂基板 7 は一例としてポリイミド、PEN（ポリエチレンナフタレート）、PET（ポリエチレンテレフタレート）などからなる耐薬品性、耐熱性に優れた樹脂基板を用いることが好ましく、ゲート電極 8 は一例として Al（アルミニウム）から構成することができ、酸化膜 9 はアルミニウム酸化膜から構成できる。ポリイミドの樹脂基板を用いる場合、一例として厚さ 12.5 μm の樹脂基板を用いることができ、Al のゲート電極を用いる場合、一例として厚さ 100 nm のゲート電極を用いることができ、アルミニウム酸化膜を用いる場合、一例として厚さ 19 nm のアルミニウム酸化膜を用いることができる。

#### 【0023】

前記修飾膜 10 は、一例として自己組織化単分子膜（SAM）を用いることができ、有機半導体層 11 は一例としてジナフトチエノチオフエン（DNNT）を用いることができる。自己組織化単分子膜とは、基板を溶液等に浸すことにより自己組織化的に単分子の膜を形成する有機分子のことであり、一般的には表面修飾等に用いられる膜である。具体的には、n オクタデシルホスホン酸（C-18）を用いることができる。

アルミニウムの酸化膜 9 を自己組織化単分子膜の修飾層 10 で修飾することでハイブリッド型のゲート絶縁膜を構成することができ、3V で駆動可能な有機トランジスタを提供できる。

前記構造の薄膜トランジスタ 4 を覆うように樹脂基板 7 上にパリレン（日本パリレン合

10

20

30

40

50



が形成され、半導体搭載基材 5 が構成されている。以上構成の半導体搭載基材 5 は一例であり、他の基板や配線を用いた有機トランジスタや他の構造のトランジスタであっても本実施形態の伸縮性デバイスに適用できるのは勿論である。

#### 【0024】

本実施形態の伸縮性デバイス A において、半導体搭載基材 5 とその周囲構造を図 3 に示すが、エラストマーからなる伸縮性樹脂フィルム 1 の内部に半導体搭載基材 5 が埋設されている。この半導体搭載基材 5 の周面と上部側を直接、ドーム形状をなして覆うようにエラストマーからなる第 1 封止層 3 1 が形成され、第 1 封止層 3 1 の周囲を覆い、伸縮性樹脂フィルム 1 の一部を兼ねるようにエラストマーからなる第 2 封止層 3 2 が形成されている。半導体搭載基材 5 において樹脂基板 7 の裏面側に内部被覆層 2 0 が形成され、この内部被覆層 2 0 の周面側も第 1 封止層 3 1 により覆われている。また、内部被覆層 2 0 の外面側と伸縮性樹脂フィルム 1 の外面側（第 1 封止層 3 1）がエラストマーからなる保護層 3 5 で覆われている。

10

第 2 封止層 3 2 には第 1 封止層 3 1 に近い領域から離れる領域において徐々にヤング率が低下するヤング率のグラデーション（勾配）が生成され、伸縮性樹脂フィルム 1 の裏面側には半導体素子 4 に接続したゲート配線 2、ソース配線 3、ドレイン配線 6 が形成されている。本実施形態では、ゲート配線 2、ソース配線 3、ドレイン配線 6 が導電回路として設けられている。

#### 【0025】

本実施形態では、以上構成の半導体搭載基材 5 を用い、以下に説明する工程を実施することにより、図 1 に示す伸縮性デバイス A を製造することができる。

20

半導体搭載基材 5 の概略を図 5 に示す。図 5 では記載の簡略化のために樹脂製の素基板 7 A の上に 2 つの薄膜トランジスタ（半導体素子）4 を備え、薄膜トランジスタ 4 の周囲を覆うように素基板 7 A の上面側に内部封止層 1 5 を形成した構成を例示している。なお、素基板 7 A の上に、実際にはマトリクス状に複数の薄膜トランジスタ 4 を形成し、複数の薄膜トランジスタ 4 を備えた素基板 7 A を加工して図 1 に示す伸縮性デバイス A を製造する。しかし、マトリクス状に薄膜トランジスタ 4 を設けた部分に対する加工や工程は共通であるので、以下、説明の簡略化のために、薄膜トランジスタ 4 を 2 つ設けた図 5 に示す半導体搭載基材 5 を用いて以下に伸縮性デバイス A の製造方法について説明する。

#### 【0026】

まず、薄膜トランジスタ 4 を設けていない側である素基板 7 A の裏面側に図 6 に示すように  $O_2$  プラズマ処理を施して素基板 7 A の裏面側を活性化し、濡れ性を良好とする。素基板 7 A の裏面側の濡れ性を向上させることで、後工程で裏面に形成する後述の内部コート膜の密着性を向上させるために  $O_2$  プラズマ処理を施す。 $O_2$  プラズマ処理の条件は 300 W × 30 秒等の条件を採用できる。

30

#### 【0027】

素基板 7 A の裏面を  $O_2$  プラズマ処理した後、スピンコート法やスリットコート法などの塗布法により図 7 に示すように内部コート膜 2 0 A を形成する。この内部コート膜 2 0 A は、PDMS（ポリジメチルシロキサン）等の 2 液性のエラストマーを用いる。ここで用いる 2 液性のエラストマーは、主剤と架橋剤（硬化剤）を所定の比率（質量比）で混合し、適切な温度に所定時間加熱することで架橋反応を生じさせ、硬化させて伸縮性を有する樹脂シートを形成できる材料である。

40

#### 【0028】

本実施形態では、前記 PDMS の一例として、高透明シリコンの一種として知られているシルガード 184（東レ・ダウコーニング株式会社商品名）を用いることができる。ここでは、主剤：架橋剤の割合を標準配合比の 10：1 の割合として混合し、これをヘキサン等の溶媒で薄めて粘度を調整し、回転数 7000 rpm、60 秒などの条件でスピンコート法により塗布する。その後、80℃にて 5 分程度加熱することで 3 μm 以下の膜厚、例えば、1～3 μm 程度の薄い内部コート膜 2 0 A を素基板 7 A の裏面側に形成できる。なお、PDMS の完全架橋（完全硬化）には 80℃ 程度の高温に 1～2 時間程度加熱す

50

る処理が必要であるが、80 5分程度の加熱では溶媒が一部蒸発し、主剤の一部のみが架橋し、膜としてある程度の強度を保持した状態となる。本実施形態においてP D M Sは剥離性が良好なため用いている。

また、本実施形態で用いる2液性のエラストマーとして、ポリエステル系エラストマー、ポリエーテル系エラストマー、ポリウレタン系エラストマー等を用いることもできる。

#### 【0029】

内部コート膜20Aを形成後、図8に示すようにグリーンレーザー等のレーザー光21を用いて薄膜トランジスタ4が形成されていない位置に内部コート膜20A側から内部コート膜20Aと素基板7Aと内部封止層15を貫通する泡抜き孔22を複数形成する。これらの泡抜き孔22を形成する位置は、薄膜トランジスタ4が形成されていない領域にできるだけ均一に複数設けることが好ましい。

10

#### 【0030】

次に、表面にフッ素樹脂からなるフッ素コート層(剥離層)23を形成したガラス板等のダミー基板24を用意する。

フッ素コート層23は、例えば、主剤としてNovec1700(フッ素ポリマー:住友スリーエム株式会社商品名)を用い、溶媒としてNovec7100(住友スリーエム株式会社商品名)を用い、これらを1:6の割合で配合した溶液を用いフッ素コート層23を形成する。フッ素コート層23の形成に先立ち、塗布するべきダミー基板24の表面をO<sub>2</sub>プラズマ処理などにより300W30秒等の条件でプラズマ処理し、表面を活性化しておくことが好ましい。

20

前記ダミー基板24の表面に2000rpm程度の回転数、30秒塗布等の条件でスピコート法により前記配合溶液を塗布し、更に80 5分程度加熱することでフッ素コート層23を形成できる。このフッ素コート層23は先の内部コート膜20Aよりも薄い膜として形成できる。

#### 【0031】

次に、図9に示すように、ダミー基板24をフッ素コート層23を介し素基板7Aの裏面側(内部コート膜20A側)に張り合わせる(設置工程)。続いて全体を80°Cに5分間加熱する。

なお、内部コート膜20Aを加熱すると、気泡が発生するので、この気泡を先に形成した泡抜き孔22から外部に排除することが好ましい。泡抜き孔22を用い、気泡を排除しておくことにより、内部コート膜20Aとそれに隣接する他の層との間に気泡が残留することを防止できる。

30

#### 【0032】

次に、図10に示すように個々の薄膜トランジスタ4の周囲を囲む様にレーザー光26を照射して薄膜トランジスタ(半導体素子)4を形成した領域を個々に平面視円状に取り囲む分離溝27を形成する(分離溝形成工程)。

分離溝27は薄膜トランジスタ4を形成した領域を平面視円形に取り囲むように、内部封止層15から素基板7A、内部コート膜20Aを貫通してフッ素コート層23に達するように形成する。図10では薄膜トランジスタ4を素基板7A上に2つのみ表記しているので分離溝27はこれらに対応した部分のみに描かれているが、3つ以上の多数の薄膜トランジスタ4をマトリクス状に配置した構造において分離溝27は、薄膜トランジスタ4の数に対応するように複数形成される。

40

#### 【0033】

次に、分離溝27の開口側に例えば500rpmの回転数、60秒程度の条件でスピコート塗布を行い、架橋剤を標準配合比よりも過剰に配合した第1コート層28を図11に示すように塗布する(第1塗布工程)。

この第1コート層28は、先に説明したP D M Sの一例として、高透明シリコンの一種として知られているシルガード184(東レ・ダウコーニング株式会社商品名)を用い、主剤:架橋剤の割合を標準配合比(質量比)の10:1の割合より架橋剤が過剰な配合比、例えば、7:1として混合し、この混合物を上述のスピコート条件にて塗布する。

50

このスピンコート法により、塗布した架橋剤を過剰に含む第1コート層28は先の工程でレーザー光23により形成された分離溝27の内部側にも浸入し、分離溝27の内部を埋める。

スピンコートが終了した後、全体を80℃に5分程度加熱し、第1コート層28を緩く架橋し、第1予備封止層28Aとする(第1予備架橋工程)。この加熱によって第1コート層28は部分的に架橋して粘度が高い高粘性の融液状態の第1予備封止層28Aとなる。

#### 【0034】

この後、薄膜トランジスタ4の周囲を囲む分離溝24の内側を残し、薄膜トランジスタ4が形成されていない領域の素基板7Aを除去すると、図12に示すように分離溝27に充填されていた第1予備封止層28Aで半導体搭載基材5の周囲と上部を覆った構造体29が得られる(剥離工程)。ここで、上部を覆う第1予備封止層28Aの一部は流動により周囲に流れるため、周囲を覆う第1予備封止層28Aの厚さは、分離溝27の幅よりも厚くなる。なお、第1予備封止層28Aで覆われた半導体搭載基材5の底部側には、先の工程において主剤：架橋剤=10：1の割合で配合した内部コート膜20Aの一部が部分的に残留し、この内部コート膜20Aの周囲も第1予備封止層28Aが覆った構造が得られる。

10

#### 【0035】

次に、ダミー基板24の上に先に説明したPDMSの一例として、高透明シリコンの一種として知られているシルガード184(東レ・ダウコーニング株式会社商品名)を用い、主剤：架橋剤の配合比を標準配合比の10：1の割合より主剤が過剰な配合比、例えば、配合比(質量比)20：1として混合物を得る。この混合物を500rpmの回転数、60秒程度のスピンコート条件にて塗布し、第2コート層30を形成する(第2塗布工程)。

20

ここで用いる主剤と架橋剤の配合比は20：1に限らず、30：1などのように、標準配合比10：1よりも主剤が過剰な配合比であれば配合比は問わない。

ダミー基板24に第2コート層30をスピンコート法により塗布した状態を図13に示すが、ダミー基板24上に塗布された第2コート層30は、構造体29の周囲を取り囲むとともに、構造体29の上部側も薄く取り囲んだ状態に生成される。

30

#### 【0036】

図13に示す状態から80℃に1~2時間程度加熱することで第1予備封止層28Aと第2コート層30と内部コート膜20Aをいずれも架橋し、硬化する(架橋工程)。

架橋工程により、図14に示すように半導体搭載基材5の周囲の第1予備封止層28Aは第1封止層31となり、その周囲の第2コート層30は第2封止層32となり、内部コート膜20Aは内部被覆層20となる。また、第2コート層30において半導体搭載基材5から離れた部分は架橋されて伸縮性樹脂フィルム1となる。

#### 【0037】

架橋の際、半導体搭載基材5の周囲において第1予備封止層28Aとその周囲の第2コート層30は隣接しているが、第1予備封止層28Aには標準配合比よりも過剰な架橋剤が含まれているので、この架橋剤が加熱時に周囲の第2コート層30側にまで拡散する。従って、第1予備封止層28Aに隣接している第2コート層30には、拡散により架橋剤が供給される結果、第2コート層30には架橋剤の拡散に伴う架橋度の勾配が生成する。即ち、第1予備封止層28A(元の第1コート層28)に近い側程硬く、第1予備封止層28A(元の第1コート層28)から離れる程、徐々に硬度が低くなる硬さのグラデーションが生成する。換言すると、架橋度の違いにより第1封止層31に近い第2封止層32側程、ヤング率が高く、第1封止層31から離れる第2封止層32側程、徐々にヤング率の低下するヤング率のグラデーションが生成する。

40

#### 【0038】

前記の例で用いたPDMSの場合、第1封止層31は数MPa程度、例えば1~2MPa程度のヤング率となり、第1封止層31から離れた位置の第2封止層32は数百kPa

50

程度、例えば200～300kPa程度のヤング率となる。

また、第2封止層32において、第1封止層31に近い領域は、架橋剤の拡散によりヤング率が第1封止層31のヤング率に近くなり、第1封止層31から離れるにつれて第2封止層32を構成するエラストマーに含まれていた本来の架橋剤配合比のヤング率を呈するようになる。また、このヤング率のグラデーションは、第2封止層32の面方向と厚さ方向の両方に生成する。換言すると、このようにヤング率のグラデーションを伸縮性樹脂フィルム1の面方向と厚さ方向の両方に生成できることで、伸縮性デバイスAに歪が付加された場合のトランジスタ特性劣化をより効果的に抑制できる。なお、架橋剤の拡散がなされていない領域の第2コート層30に相当する部分が伸縮性樹脂フィルム1となる。

#### 【0039】

次に、伸縮性樹脂フィルム1をダミー基板24から分離する。ダミー基板24にフッ素コート層23を形成しているので、伸縮性樹脂フィルム1はフッ素コート層23を介し容易に分離できる。

この分離の後、図15に示すように、伸縮性樹脂フィルム1の剥離面側(裏面側)に先に説明したシルガード184(東レ・ダウコーニング株式会社商品名)を用い、主剤:架橋剤の配合比を20:1として混合した混合物を塗布する。この塗布には、先の混合物をヘキサン等の溶媒で薄めて粘度を調整して混合物を得、この混合物をスピンコート法により塗布する。スピンコート条件は4000rpmの回転数、60秒程度とすることができる。このスピンコートにより、図15に示すように伸縮性樹脂フィルム1の裏面側に厚さ8μm程度の保護層35を設けることができる。この保護層35は、伸縮性樹脂フィルム1の裏面側と内部被覆層20の外面側を覆って保護する。

#### 【0040】

保護層35について、主剤:架橋剤の配合比を20:1としたPDMSを用いることで伸縮性フィルム1と同じ伸縮率にできるので、伸縮性樹脂フィルム1を伸縮させた場合に他の配合比率のPDMSを用いる場合よりも薄膜トランジスタ4に作用する応力を低減し、歪を低減できる。即ち、主剤:架橋剤の配合比が同じであって、ヤング率の等しい伸縮性樹脂フィルム1と保護層35で半導体搭載基材5を囲むことで、伸縮時に半導体素子4に作用する歪を低減できる。

#### 【0041】

この後、図15に示すように伸縮性樹脂フィルム1の裏面側からレーザー光36を照射して保護層35と内部被覆層20と樹脂基板7を貫通して薄膜トランジスタ4に到達するピアホール37を形成する。

図18にピアホール37の形成位置(平面視位置)の一例を×印で示す。薄膜トランジスタ4のゲート電極8の一部に到達可能な位置と、ソース電極12に到達可能な位置と、ドレイン電極13に到達可能な位置にそれぞれレーザー光を照射し、ピアホール37を形成する。

#### 【0042】

先に分離溝27を形成する工程において、有機物である樹脂基板7を貫通する溝を形成するので、レーザー光照射による分離溝27に沿ってカーボンの焼成物が残留し、後に形成する導体を短絡させるおそれがある。この際、保護層35で半導体搭載基材5の裏面側、即ち、伸縮性樹脂フィルム1の裏面側を覆っておくことで、後に形成するゲート配線2、ソース配線3、ドレイン配線6などの導電回路のそれぞれの短絡を防止できる。

#### 【0043】

この後、伸縮性の導電材料を用いて印刷法により図19に示すようにピアホールを介しゲート電極8に第1導体57を介し接続する幅500μm程度のゲート配線2を形成し、同様にソース電極12に到達する第2導体58、ドレイン電極13に到達する第3導体59を形成する。

次いで、図20に示すようにゲート配線2の一部を覆い隠す絶縁膜60を形成し、図21に示すようにゲート配線2と交差するように伸縮性の導電材料を用いて幅500μm程度のソース配線3、ドレイン配線6を形成する。図16に各配線形成後の断面構造を一例

10

20

30

40

50

として示す。

以上の配線を形成することにより図 1 ~ 図 4 に示す構造の伸縮性デバイス A と同等構造を得ることができる。

【 0 0 4 4 】

ここで用いる配線 2、3、6 と接続用の導体 5 7、5 8、5 9 は、一例として以下に説明する伸縮性の導電材料を用いることができる。

例えば、フッ素ポリマーの中に単層カーボンナノチューブを添加剤として配合した導電材料を用いることができる。この導電材料は、束状のナノチューブをイオン液体によって解きほぐし、バッキーゲルと称される黒いペースト状の物質を作成し、このバッキーゲルをフッ素ポリマーと混ぜ合わせて、キャスト法によりナノチューブシートを作製し、ナノチューブをシリコンゴムでコーティングすることにより伸縮性導体を製造できる。伸縮性を更に向上させるために、機械加工によってナノチューブをネット形状にしてからシリコンゴムでコーティングしても良い。前記伸縮性導体は 3 8 % 程度引き延ばし可能であり、ネット形状のナノチューブを用いると、1 3 4 % まで引き延ばすことができる。他に、エラストマーの内部に Cu や Al、Ag 等の導電性金属粒子を分散させた伸縮性導体を用いることもできる。また、エラストマーとしてポリウレタン系エラストマーを用いることもできる。

【 0 0 4 5 】

図 1 7 は、薄膜トランジスタ 4 に配線するためのピアホールを形成する場合に好適な工程の他の例を示す。この例では、保護層 3 5 の裏面側にポリイミド等の有色樹脂からなる有色基板 4 0 を配置し、この有色基板 4 0 を介しレーザー光 4 1 を照射してピアホール 3 7 を形成している状態を示す。

この有色基板 4 0 を用いるのは、保護層 3 5 が透明である場合、グリーンレーザー等の波長のレーザー光では穴あけ加工ができない場合を想定し、グリーンレーザー等のレーザー光であっても穴あけ加工する場合に用いる。勿論 UV 光を利用する UV レーザー等では透明材料でも支障なく穴あけ加工できるので、その場合は図 1 7 に示す有色基板 4 0 を用いなくても良い。

【 0 0 4 6 】

以上説明したように製造した伸縮性デバイス A は、薄膜トランジスタ 4 の周囲をヤング率の高い第 1 封止層 3 1 で覆い、その外側をヤング率の低い第 2 封止層 3 2 で覆っているので、伸縮性デバイス A を引き伸ばしたり曲げることで歪を付加した場合であっても、半導体素子 4 のトランジスタとしての特性劣化を生じ難い構造を提供できる。

更に、第 2 封止層 3 2 には第 1 封止層 3 1 に近い領域から離れる領域において徐々にヤング率が低下するヤング率のグラデーション（勾配）が生成されているので、歪が付加された場合に半導体素子 4 のトランジスタ特性劣化を抑制した構造を提供できる。

また、第 2 封止層 3 2 において、その厚さ方向、換言すると伸縮性樹脂フィルム 1 の厚さ方向にもヤング率のグラデーションが生成されているので、トランジスタ特性に対し歪の影響を抑制した伸縮性デバイス A を得ることができる。

【 0 0 4 7 】

前記伸縮性デバイス A は、ゴムのように伸縮性に優れ、ロボットの関節のような機械の可動部に貼り付けて使用することができる伸縮性の電子人工皮膚を実現可能とするなどの優れた特徴を有する。

【 実施例 】

【 0 0 4 8 】

ポリイミドからなる厚さ 1 2 . 5 μ m の樹脂基板を用い、この樹脂基板上に複数の薄膜トランジスタを作成した半導体搭載基材を用い、以下の工程を実施して伸縮性デバイスを製造した。

樹脂基板上に形成した薄膜トランジスタは、アルミニウムのゲート電極厚さ 1 0 0 n m、アルミニウム酸化膜の厚さ 1 9 n m、このアルミニウム酸化膜を覆う自己組織化単分子膜（C 1 8 S A M：膜厚 2 n m）を用い、有機半導体層としてジナフトチエノチオフェ

10

20

30

40

50

ン(DNTT:膜厚30nm)を用いた。ソース電極とドレイン電極を厚さ70nmの金電極で形成し、これらを厚さ1.5 $\mu$ mのパリレン(日本パリレン合同会社商品名、パラキシリレン系ポリマー)の有機高分子膜で覆った図4に示す構造の半導体搭載基材を用いて以下の工程を実施した。

#### 【0049】

薄膜トランジスタを設けていない側の樹脂基板裏面側に図6に示すようにO<sub>2</sub>プラズマ処理(300W、30秒)を施し、以下の方法により厚さ1 $\mu$ mの内部コート膜を形成した。内部コート膜は、シルガード184(東レ・ダウコーニング株式会社商品名)を用い、主剤:架橋剤の割合を標準配合比の10:1の割合として混合し、この混合物をヘキサンの溶媒で薄めて粘度を調整し、回転数7000rpmで60秒、スピコート塗布した後、80 $^{\circ}$ Cにて5分加熱することで図7に示す構造とした。

10

内部コート膜を形成後、グリーンレーザーを用いて薄膜トランジスタが形成されていない位置に薄膜トランジスタを囲むように、図8に示すように内部コート膜側から内部コート膜と樹脂基板と内部封止層を貫通する泡抜き孔を複数形成した。

#### 【0050】

次に、表面にフッ素樹脂からなるフッ素コート層を形成したガラス板からなるダミー基板を用意した。

フッ素コート層は、主剤としてNovoc1700(フッ素ポリマー:住友スリーエム株式会社商品名)を用い、溶媒としてNovoc7100(住友スリーエム株式会社商品名)を用い、これらを1:6の割合で配合した溶液を用い、塗布するべきダミー基板の表面を300W30秒の条件にてO<sub>2</sub>プラズマ処理した。

20

ダミー基板の表面に回転数2000rpm、30秒塗布の条件でスピコート塗布した後、80 $^{\circ}$ Cに5分加熱し、フッ素コート層を形成した。

#### 【0051】

次に、図9に示すようにダミー基板をフッ素コート層を介し素基板の内部コート膜側に張り合わせ、80 $^{\circ}$ Cに5分間加熱する。

次に、図10に示すように個々の薄膜トランジスタの周囲を囲む様にレーザー光を照射して薄膜トランジスタを形成した領域を平面視円状に取り囲む分離溝を形成した。

次に、分離溝の開口側に回転数500rpm、60秒の条件でスピコート法による塗布を行い、図11に示すように第1コート層を形成した。第1コート層は、シルガード184(東レ・ダウコーニング株式会社商品名)を用い、主剤:架橋剤の割合を7:1とした混合物を上述のスピコート条件にて塗布している。スピコート塗布が終了した後、全体を80 $^{\circ}$ Cに5分程度加熱し、第1コート層を緩く架橋した。この加熱によって第1コート層は部分的に架橋して粘度が高い高粘性の融液状態となる。

30

この状態において、各分離溝の内側の半導体搭載基材を残し、各分離溝の外側の樹脂基板を取り除き、図12に示すように分離溝の内側に形成されていた半導体搭載基材とその周囲を囲む高粘性の融液状態の第1予備封止層からなる構造体をダミー基板上に残した。樹脂基板の除去はダミー基板の上に剥離層となるフッ素コート層が存在するので容易に実施できる。

#### 【0052】

40

次に、ダミー基板上にシルガード184(東レ・ダウコーニング株式会社商品名)を用い、主剤:架橋剤の配合比を20:1とした混合物を回転数500rpm、60秒のスピコート条件にて塗布し、図13に示すように第2コート層を形成した。上述の条件でスピコートすることにより、第1予備封止層の周囲と上部を覆う厚い第2コート層を生成できる。

#### 【0053】

次に、80 $^{\circ}$ Cに2時間加熱することで第1コート層と第2コート層と内部コート膜を架橋し、硬化させた。

この架橋により、第1コート層を第1封止層、第2コート層を第2封止層、内部コート膜を内部被覆層とした。また、第2コート層において半導体搭載基材から離れた部分も架

50

橋されるので伸縮性樹脂フィルムを構成できる。

この架橋により、第1封止層の周囲において第2封止層にヤング率のグラデーションを有する伸縮性デバイスを得た。

【0054】

上述の工程により製造した2×2(2列、2行)マトリクス状に合計4つの半導体搭載基材を伸縮性樹脂フィルムに埋設し、ゲート配線、ソース配線、ドレイン配線で接続した伸縮性デバイスを作製した。

フッ素系ゴムであるG-912(商品名、ダイキン工業社製)を溶剤で液状にしたものに、Agフレークを混練して十分に均一に分散させたペーストを用いて、孔版印刷法により伸縮性導体を形成した。

得られた各薄膜トランジスタのゲートソース間電圧とドレイン電流の関係を測定した結果を図22に示す。

図22に示すようにいずれの薄膜トランジスタも良好な動作を示した。

【0055】

この2×2マトリクス状に4つの半導体搭載基材を配置し、配線した伸縮性デバイスに対し、伸縮性樹脂フィルムの対角位置両端を目玉クリップで把持し、10%、20%、30%、40%、50%、60%のそれぞれの歪を印加した場合、ゲートソース間電圧とドレイン電流の関係を測定した。その結果を図23に示す。

また、上述の各歪を印加した後のゲートソース間電圧とドレイン電流の関係を測定した。その結果を図24に示す。

図23と図24に示す結果から、本実施例の伸縮性デバイスは、歪20%までは良好なトランジスタ特性を示すことが判明した。また、図23に示す結果では、50%歪を付加した状態においてトランジスタ特性を発揮できることもわかる。

【符号の説明】

【0056】

A...伸縮性デバイス、1...伸縮性樹脂フィルム、2...ゲート配線(導電回路)、3...ソース配線(導電回路)、5...半導体搭載基材、6...ドレイン配線(導電回路)、7...樹脂基板、7A...素基板、8...ゲート電極、9...酸化膜、10...修飾膜、11...有機半導体層、12...ソース電極、13...ドレイン電極、15...内部封止層、20...内部被覆層、20A...内部コート膜、21...レーザー光、22...泡抜き孔、23...フッ素コート層、24...ダミー基板、27...分離溝、28...第1コート層、28A...第1予備封止層、29...構造体、30...第2コート層、31...第1封止層、32...第2封止層、35...保護層、37...ビアホール、有色基板...40、57...第1導体、58...第2導体、59...第3導体、60...絶縁膜、41...レーザー光。

10

20

30

【 図 1 】

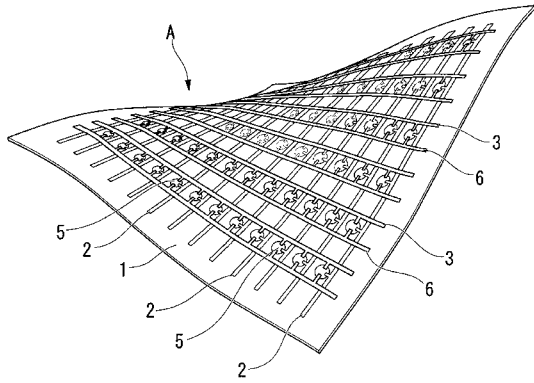


図1

【 図 2 】

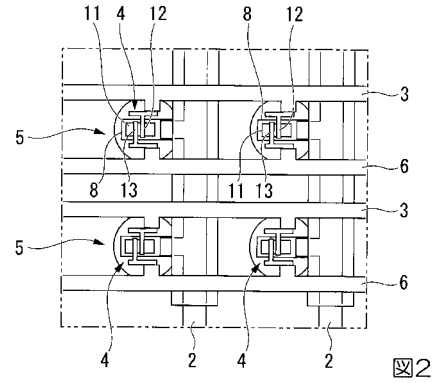


図2

【 図 3 】

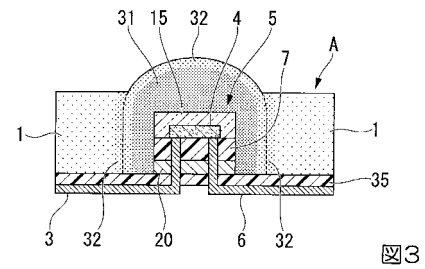


図3

【 図 4 】

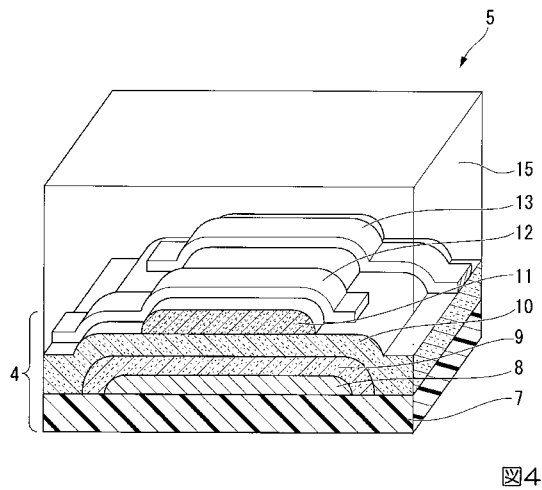


図4

【 図 6 】

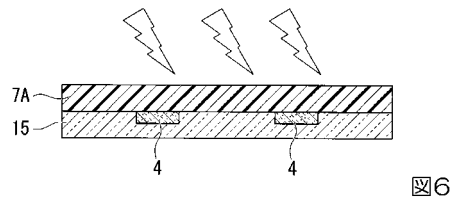


図6

【 図 7 】

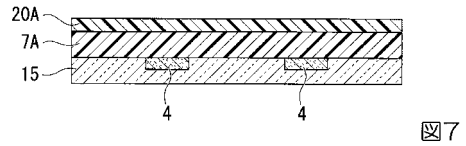


図7

【 図 5 】

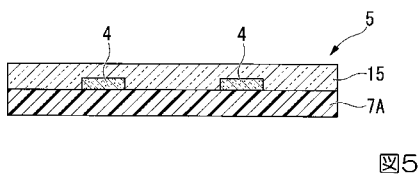


図5

【 図 8 】

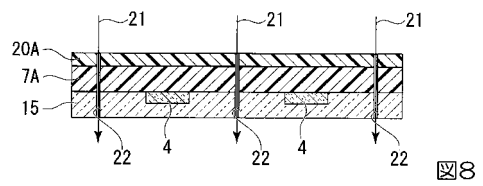
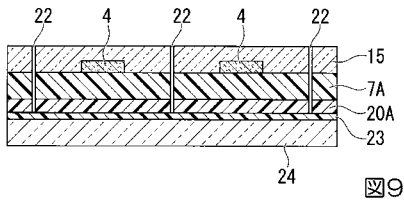


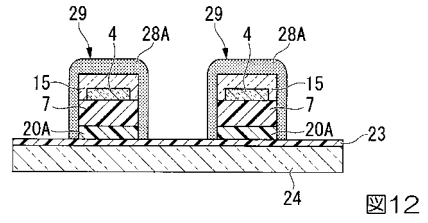
図8



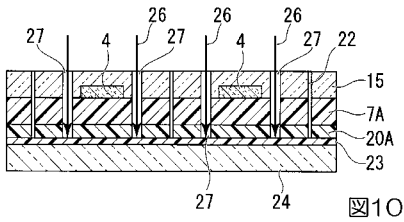
【 図 9 】



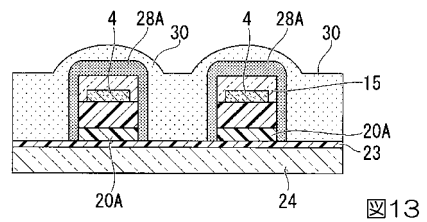
【 図 1 2 】



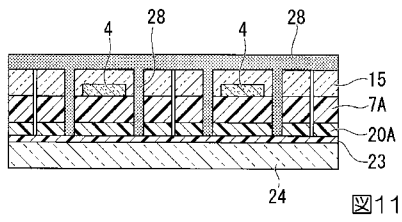
【 図 1 0 】



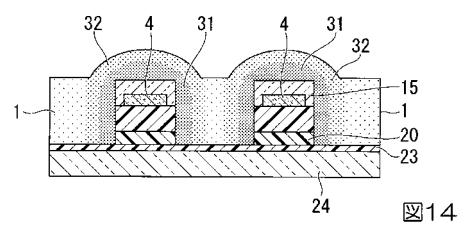
【 図 1 3 】



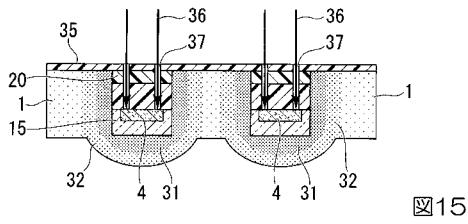
【 図 1 1 】



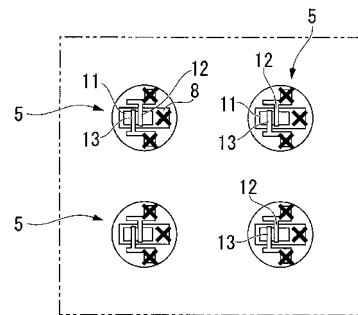
【 図 1 4 】



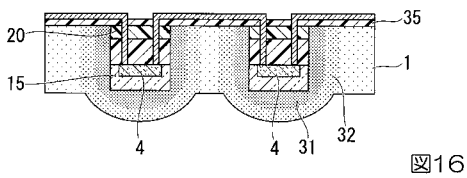
【 図 1 5 】



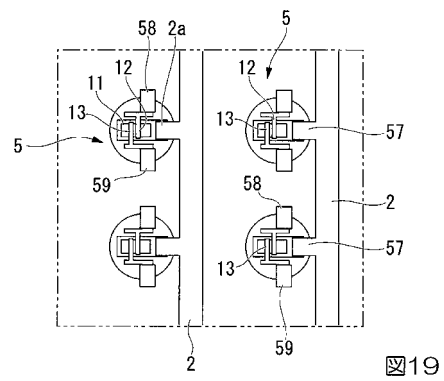
【 図 1 8 】



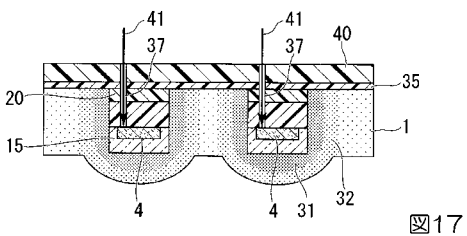
【 図 1 6 】



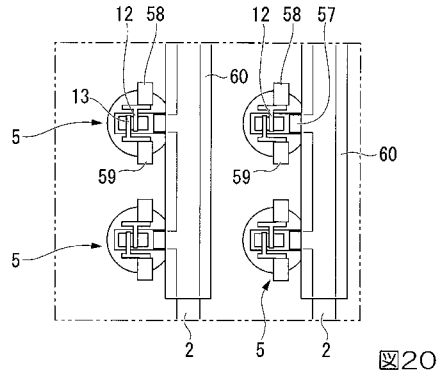
【 図 1 9 】



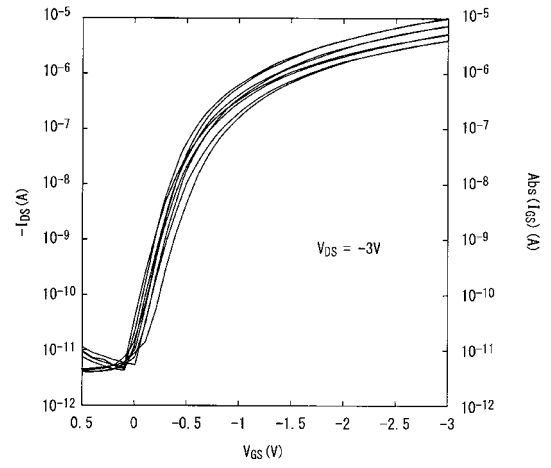
【 図 1 7 】



【 図 2 0 】



【 図 2 2 】



【 図 2 1 】

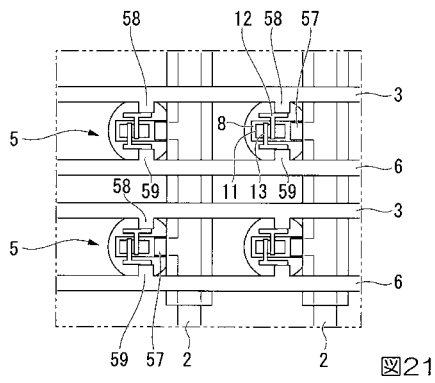


図22

【 図 2 3 】

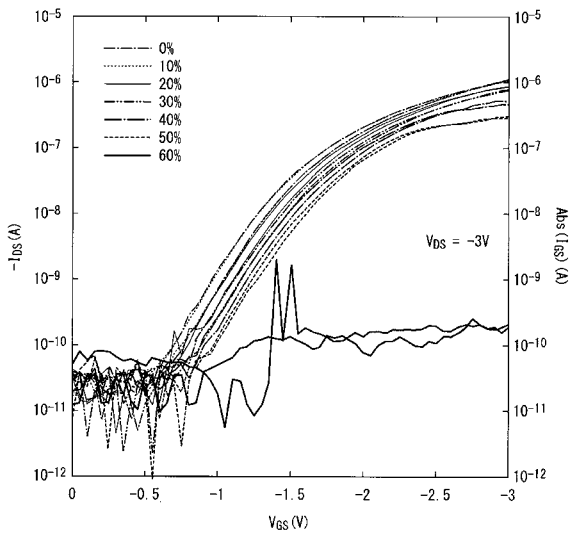


図23

【 図 2 4 】

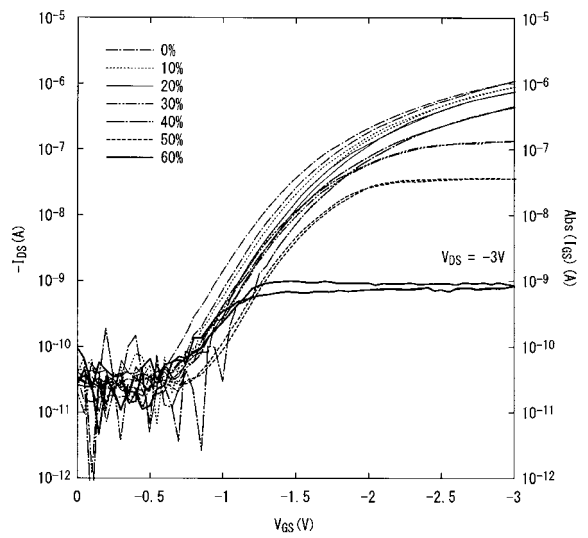


図24

---

フロントページの続き

(72)発明者 松久 直司

東京都文京区本郷七丁目3番1号 国立大学法人東京大学内

Fターム(参考) 4M109 AA02 BA03 CA10 DA02 DB17 EA10 EB02 EE06

5F110 BB09 CC01 CC03 CC05 CC07 DD01 EE03 FF01 FF09 GG05

HK02 NN02 NN27