

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-41987

(P2014-41987A)

(43) 公開日 平成26年3月6日(2014.3.6)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/285 (2006.01)	HO 1 L 21/285 S	4M104
HO 1 L 21/28 (2006.01)	HO 1 L 21/28 3O1B	5F103
HO 1 L 21/203 (2006.01)	HO 1 L 21/28 3O1Z	
	HO 1 L 21/203 S	

審査請求 未請求 請求項の数 2 O L (全 8 頁)

(21) 出願番号 特願2012-184731 (P2012-184731)
 (22) 出願日 平成24年8月24日 (2012.8.24)

(出願人による申告)平成24年度独立行政法人科学技術振興機構 戦略的創造研究推進事業(先端的低炭素化技術開発)「新型Si/Ge-Ge並直列構造太陽電池の開発」産業技術力強化法第19条の適用を受ける特許出願

(71) 出願人 504155293
 国立大学法人島根大学
 島根県松江市西川津町1060
 (74) 代理人 100116861
 弁理士 田邊 義博
 (72) 発明者 葉 文昌
 島根県松江市西川津町1060 国立大学法人島根大学内

Fターム(参考) 4M104 AA02 BB02 BB05 BB36 BB40
 CC01 DD23 DD37 FF13 HH15
 5F103 AA08 BB22 BB23 BB46 BB47
 DD30 GG02 JJ03 KK10 LL08
 PP12

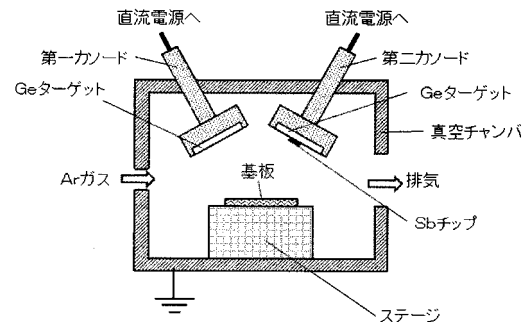
(54) 【発明の名称】 n + 型Ge半導体層形成方法およびオーミック接触構造

(57) 【要約】 (修正有)

【課題】安価なプロセスにより、電極層とn-Ge層の接触抵抗を低減するn+型Ge半導体層形成方法およびオーミック接触構造を提供する。

【解決手段】GeとSbとを同時に直流スパッタ堆積法により所定基板の上にエピタキシャル成長させ、電子濃度が 10^{19} cm^{-3} 以上のn+型Ge層を形成する。

【選択図】図2



【特許請求の範囲】

【請求項 1】

GeとSbとを同時に直流スパッタ堆積法により所定基板上にエピタキシャル成長させ、電子濃度が 10^{19} cm^{-3} 以上の n^+ 型Ge層を形成することを特徴とする n^+ 型Ge半導体層形成方法。

【請求項 2】

電極用金属層と n 型Ge層との間に、請求項 1 に記載の n^+ 型Ge半導体層形成方法により電子濃度が 10^{19} cm^{-3} 以上で厚みが2 nm以上の n^+ 型Ge層を形成したことを特徴とするオーミック接触構造。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、 n^+ 型Ge半導体層形成方法およびオーミック接触構造に関し、特に、Ge系LSI等に適用可能な n^+ 型Ge半導体層形成方法およびオーミック接触構造に関する。

【背景技術】

【0002】

これまでLSIの材料にはSiが用いられている。しかし、近年では移動度が高いGeが注目されつつある。また、太陽電池に関しても現在主流のSi材料では近赤外光の吸収に限界があり、近赤外を吸収する材料としてGeが注目されている。

【0003】

ここで、Geは n 型Ge（以降において n -Geと適宜表記するものとする。）と金属電極との間でフェルミレベルピンニング現象によって金属から n 型Ge方向に流れる電子に対して障壁 ϕ_B が発生し（図1a）、この結果として接触抵抗が高くなることが知られている。

【0004】

n 型Geと金属電極の間に、電子濃度（キャリア濃度）を高めた n 型Ge層（以降において n^+ -Geまたは n^+ 型Geと適宜表記するものとする。）を入れれば空乏層が極度に狭まり、図1bに示すように電子がトンネリングし、オーミック接触となることが予想される。

【0005】

しかし n 型ドーパントとなる5族原子はGeに対する固溶限が低く、また拡散係数が高いため、 10^{18} cm^{-3} 以上の電子濃度を高めた n^+ -Ge層は実現できておらず、オーミック接触となることも確かめられていない。

【0006】

このフェルミレベルピンニング現象による接触抵抗をなくすため、従来では次の二つのアプローチがなされている。一つは、 n -Geと金属電極との界面に超薄絶縁膜を挿入する方法である（非特許文献1ではGeO_x膜を挿入している）。もう一つは、 n -Geと金属電極との界面に、ドーパントを高濃度にドーブしたSi層（以降において n^+ -Si層と適宜表記するものとする。）を挿入する方法である（特許文献1）。

【0007】

しかしながら、従来の技術では以下の問題点があった。

超薄絶縁膜を挿入する方法では、絶縁膜の持つ高い障壁によりトンネリング抵抗が発生し、十分に低い抵抗が得られない。また、 n^+ -Si層を挿入する方法では、Ge上にSi層をエピタキシャル成長させることが困難であり、かつ、形成プロセスが安価でないため工業化が困難である。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開2012-124483号公報

10

20

30

40

50

【非特許文献】

【0009】

【非特許文献1】Tomonori Nishimura et al., 'A Significant Shift of Schottky Barrier Heights at Strongly Pinned Metal/Germanium Interface by Inserting an Ultra-Thin Insulating Film' Appl. Phys. Express 1 (2008) 051406.

【発明の概要】

【発明が解決しようとする課題】

【0010】

本発明は上記に鑑みてなされたものであって、安価なプロセスにより、電極層とn-Ge層の接触抵抗を低減するn⁺型Ge半導体層形成方法およびオーミック接触構造を提供することを目的とする。

10

【課題を解決するための手段】

【0011】

請求項1に記載のn⁺型Ge半導体層形成方法は、GeとSbとを同時に直流スパッタ堆積法により所定基板上にエピタキシャル成長させ、電子濃度が 10^{19} cm^{-3} 以上のn⁺型Ge層を形成することを特徴とするものである。

【0012】

基板温度はSb原子の凝集抑制と拡散抑制の観点から450以下とすることが好ましい。

【0013】

ここで直流スパッタ堆積法とは、断続的にターゲットに直流電圧を印可するパルス直流スパッタ堆積法をも含むものとする。スパッタ堆積法を採用することにより、温度を上記の450以下とすることも可能となる。なお、ターゲットを複数用いる場合には、例えばサブのターゲットをRFスパッタとすることも可能であるが、メインのターゲットを直流スパッタとするのであれば、本発明では一部にRFスパッタを用いたとしても直流スパッタに含まれるものとする。

20

【0014】

請求項2に記載のオーミック接触構造は、電極用金属層とn型Ge層との間に、請求項1に記載のn⁺型Ge半導体層形成方法により電子濃度が 10^{19} cm^{-3} 以上で厚みが2nm以上のn⁺型Ge層を形成したことを特徴とするものである。好ましくは厚みは5nm以上である。

30

【0015】

電極用金属の例としては、Al、Ni、NiGeなどを挙げることができる。

【発明の効果】

【0016】

本発明によれば、安価なプロセスにより、Sb濃度が 10^{19} cm^{-3} 以上のn⁺型Ge層を形成でき、電極層とn型Ge層の接触抵抗を低減するオーミック接触を提供することができる。

【図面の簡単な説明】

【0017】

【図1】(a)金属/n-Ge接触と(b)金属/n⁺-Ge/n-Ge接触のバンドを示した図である。

40

【図2】本発明n型Ge半導体層形成方法における直流スパッタ堆積装置の模式図である。

【図3】本発明のn⁺-Ge層の抵抗率、移動度、電子濃度の第二カソードスパッタパワー依存性を示した図である。

【図4】Al/n⁺-Ge/n-Ge接触とAl/n-Ge接触の素子構造および製作工程を示す図である。

【図5】Al/n⁺-Ge/n-Ge接触J-V特性のn⁺-Ge層の電子濃度依存性を示した図である。

50

【図6】Al/n⁺-Ge/n-Ge接触J-V特性のn⁺-Ge層の膜厚依存性を示した図である。

【図7】(a)Geトランジスタの構成例および(b)Si-Ge積層型太陽電池の構成例を示した図である。

【発明を実施するための形態】

【0018】

以下、本発明の実施の形態を図面を参照しながら詳細に説明する。

【0019】

まず請求項1記載のn⁺型Ge半導体層形成方法について説明する。使用したスパッタ堆積装置は図2に示すように容量結合型、カソードはマグネトロン式である。第一カソードと第二カソードとがあり、カソードに装着したターゲットの大きさは直径5cm、試料とターゲット間距離は5cmである。第一カソードには単結晶真性Geウェーハ(抵抗率>30cm)を設置し、第二カソードには第一カソードと同様の単結晶真性Geウェーハを設置してその表面の10%の面積にSbチップ(純度99.999%)を設置した。スパッタガスには希ガスの中で最も安価で一般的に利用されているArを用いた。

10

【0020】

使用した基板は(100)面方位のGeまたはSiウェーハである。堆積Ge膜のホール測定には基板として抵抗率>1000cmのSiウェーハを用いた。ここでSi基板を使用した理由は、基板の影響を受けにくい1000cm以上の高抵抗基板であるためである。基板の前処理に関してはまず基板を高濃度オゾン水洗浄と超音波洗浄した後に、1%HF水溶液に浸して基板表面の酸化膜を除去するとともに表面のSi原子を水素終端した。基板を超純水リンスした直後にスパッタ堆積装置に導入し、基板温度を320に昇温した。所定温度に到達後に加熱を停止し、その直後にスパッタプラズマの中に基板を搬送してスパッタエピタキシーを開始した。第一カソードのスパッタパワーP₁は100Wに固定し、第二カソードのスパッタパワーP₂は0Wから40Wへと変化させた。P₂を変化することで、Ge膜中のSb濃度を変化させることができる。得られたエピタキシャルGe膜はVan der Pauw法でホール測定し、抵抗率、電子濃度、および、電子移動度を求めた。ホール測定用に堆積したGe膜厚は1μmであった。

20

【0021】

得られたGe膜の抵抗率、移動度、電子濃度のP₂依存性を図3に示す。P₂が0Wの時得られたGe膜はp型となっていた。欠陥によりp型に転換したと思われる。P₂が1Wでn型になり、電子濃度は7×10¹⁷cm⁻³であった。P₂の増大とともに電子濃度は上昇し、P₂=10Wで電子濃度は最大の9×10¹⁹cm⁻³となった。この時の電子移動度は約105cm²/Vs、抵抗率は0.0009cmであった。更にP₂を15W以上に増やしても電子濃度は上昇せず、P₂が30W以上では、スパッタエピタキシャルは実現されずに多結晶Ge膜となった。この結果から、本発明方法により電子濃度が10¹⁹cm⁻³以上のn⁺-Ge層を形成することができることが確認できた。

30

【0022】

続いて請求項2記載のオーミック接触構造について説明する。ここでは、Al/n⁺-Ge/n-Ge接触を形成して、J-V特性(電流密度-電圧曲線)等を評価した。比較としてAl/n-Geの特性も示している。以降では、n⁺-Ge層の介在する素子をAl/n⁺-Ge、介在しない素子をAl/n-Geと表記することとする。図4a~図4dは、素子の構造と作製工程の模式図である。

40

【0023】

基板には2cm角、抵抗率0.007cm~0.01cmのSbドープ(100)n-Geウェーハを用いた(図4a)。基板の前処理方法は前述のとおりである。

【0024】

次に基板の片側半分に前述した方法でスパッタエピタキシャルn⁺-Ge層を形成した(図4b)。以降n⁺-Ge層を形成した側を表側とする。ここでn⁺-Ge層の膜厚は0nmから200nmの間で変化させ、電子濃度は5×10¹⁸cm⁻³から9×10¹

50

9 cm^{-3} の間で変化させ、 $J - V$ 特性への影響を調べた。

【0025】

次に、電極を形成した(図4c)。表側の $n^+ - \text{Ge}$ 層上と、表側の当該層を設けなかった部分それぞれに、スパッタ堆積法によりシャドウマスクを通して直径 $350 \mu\text{m}$ のドット状のAl電極を堆積した(厚み $> 300 \text{ nm}$)。また、裏側には基板全面にAlをスパッタ堆積させた(厚み $> 300 \text{ nm}$)。

【0026】

続いて表側に対して四フッ化水素(CF_4)と酸素(O_2)を用いた反応性イオンエッチング(RIEエッチング)装置で、Al膜をマスクとして露出しているGe部分に対してGe基板が少しエッチングされるまでエッチングして素子分離した(図4d)。そして

10

得られた素子の $J - V$ 特性を評価した。

【0027】

図5は、本発明のオーミック接触構造の $J - V$ 特性を示したグラフである。グラフでは縦軸の電流 J は絶対値とした。ここでは $n^+ - \text{Ge}$ 層の厚みを 20 nm に固定し $n^+ - \text{Ge}$ 層の電子濃度を $5 \times 10^{18} \text{ cm}^{-3}$ から $9 \times 10^{19} \text{ cm}^{-3}$ の間で変化させた。また、図5では、Al/ $n^+ - \text{Ge}$ の他、比較としてAl/ $n - \text{Ge}$ の特性も示している。

【0028】

図5から明らかのようにAl/ $n - \text{Ge}$ では表側電極に正の電圧を印可した場合は電流が流れるのに対して、負の電圧を印可した場合は電流密度は $1/100$ 程度しか流れなかった。これは電子がAlから $n - \text{Ge}$ へ流れた場合にフェルミピンング現象により生じた障壁によるものである。求めた障壁の高さは 0.45 eV 程度であり、一般的に知られている障壁高さと同程度であった。一方でAl/ $n^+ - \text{Ge}$ では $n^+ - \text{Ge}$ 層の電子密度が $5 \times 10^{18} \text{ cm}^{-3}$ では負電圧では電流は流れなかったものの電子密度を $5 \times 10^{19} \text{ cm}^{-3}$ にすれば整流特性は軽減され、電子密度を更に $9 \times 10^{19} \text{ cm}^{-3}$ にした所では $J - V$ 特性は正と負で対称となり完全なオーミック接触となった。

20

【0029】

次に、 $n^+ - \text{Ge}$ 層の電子濃度を $9 \times 10^{19} \text{ cm}^{-3}$ に固定し、 $n^+ - \text{Ge}$ 層の膜厚を 2 nm から 200 nm に変化させた時の $J - V$ 特性を図6に示した。ここでも縦軸の電流 J は絶対値とした。比較としてAl/ $n - \text{Ge}$ の特性も示している。 $n^+ - \text{Ge}$ 層の膜厚が 2 nm では正電圧と負電圧印可時の電流密度がAl/ $n - \text{Ge}$ と比較して10倍近く増大し、接触抵抗の大幅減少が実現できていることがわかった。 $n^+ - \text{Ge}$ 層膜厚を更に

30

5 nm に厚くすると $J - V$ 特性は正と負で対称となり完全なオーミック接触となった。膜厚を 5 nm から 200 nm まで増やしても $J - V$ 特性は変わらなかった。これより $n^+ - \text{Ge}$ 層の層厚を 2 nm 以上にすればオーミック接触の効果が発現することがわかった。

【0030】

以上本発明によれば、GeとSbとを同時に直流スパッタ堆積法により所定基板上にエピタキシャル成長させることで電子濃度が 10^{19} cm^{-3} 以上の $n^+ - \text{Ge}$ 層を形成でき、またこの $n^+ - \text{Ge}$ 層を 2 nm 以上、電極用金属層と $n - \text{Ge}$ 層との間に形成することでオーミック接触を得ることができる。本発明方法では直流スパッタ堆積法を用いるので安価に製造でき、工業化に好適である。

40

【産業上の利用可能性】

【0031】

本発明の適用例として、Geトランジスタの構成例およびSi-Ge積層型太陽電池の構成例を図7に示す。なお、 $p^+ - \text{Si}$ 、 $n^+ - \text{Si}$ 、 $p^+ - \text{Ge}$ とは、それぞれ、高濃度にドーパントをドーピングしたp型Si、n型Si、p型Geを示す。

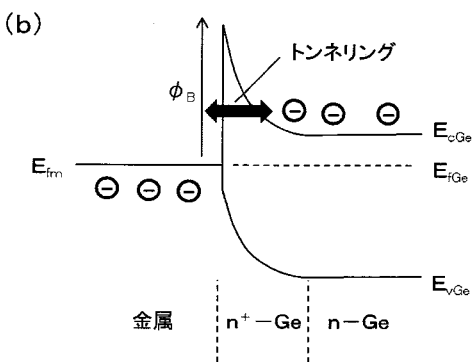
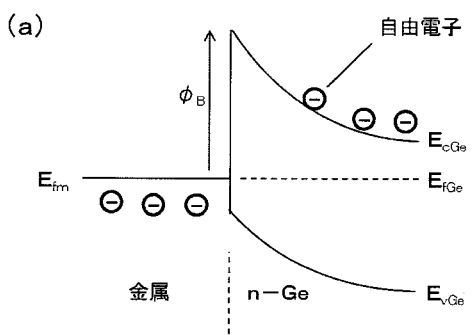
【0032】

上述のように金属電極と $n - \text{Ge}$ 層の間に直流スパッタエピタキシャル法によって $n^+ - \text{Ge}$ 層を 2 nm 以上堆積することでオーミック接触が実現できる。プロセス温度は 450 以下と低いので、基板は熱の影響を受けにくい。また直流スパッタエピタキシャル法はプロセスガスにArしか使わないので環境負荷が小さく、低コストである。更に大面積

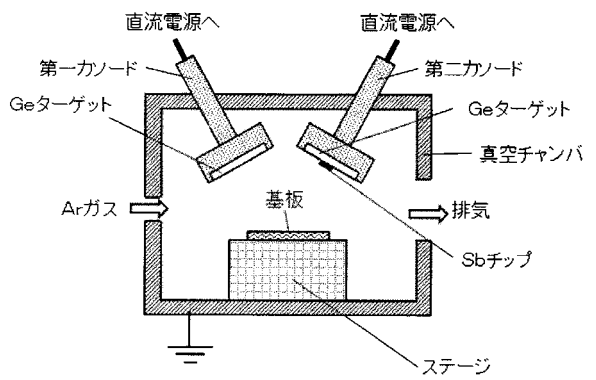
50

化への対応が簡単なので工業化に適している。

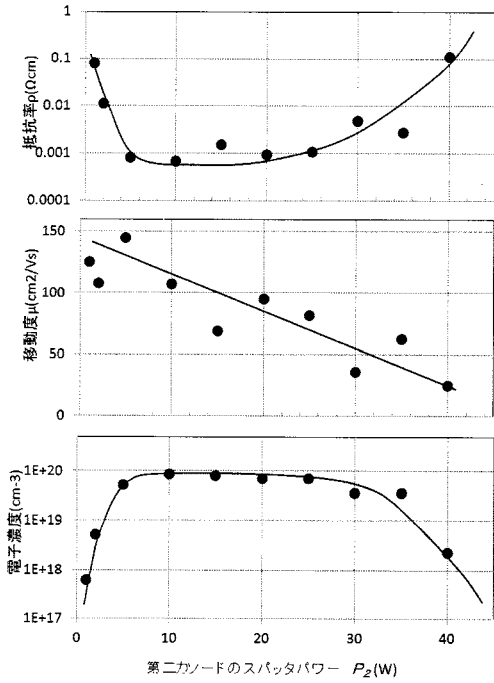
【 図 1 】



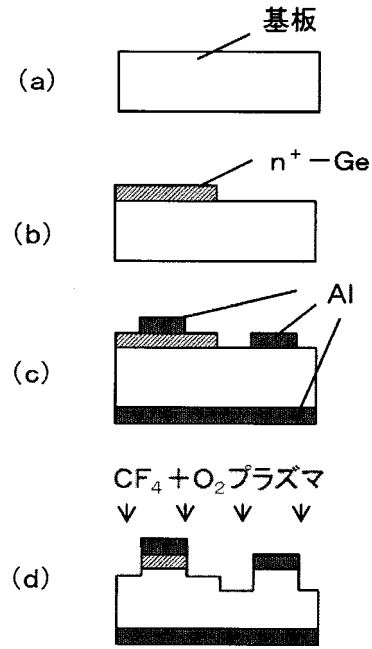
【 図 2 】



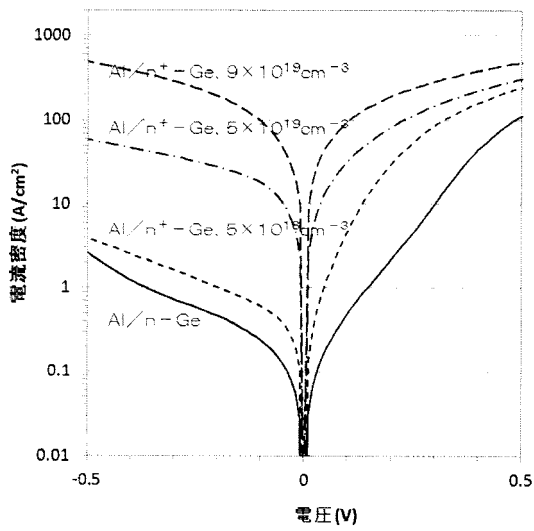
【 図 3 】



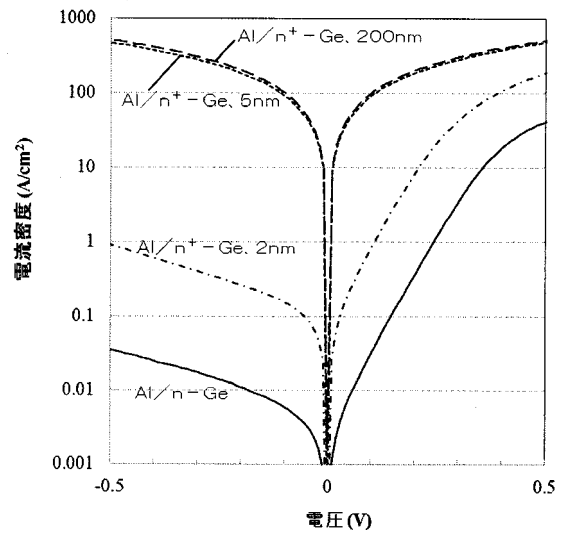
【 図 4 】



【 図 5 】



【 図 6 】



【 図 7 】

