

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-16740

(P2010-16740A)

(43) 公開日 平成22年1月21日(2010.1.21)

(51) Int.Cl.
H03F 3/08 (2006.01)

F I
H03F 3/08

テーマコード (参考)
5J500

審査請求 未請求 請求項の数 4 O L (全 15 頁)

(21) 出願番号 特願2008-176672 (P2008-176672)
(22) 出願日 平成20年7月7日(2008.7.7)

(71) 出願人 000004226
日本電信電話株式会社
東京都千代田区大手町二丁目3番1号
(71) 出願人 504132272
国立大学法人京都大学
京都府京都市左京区吉田本町36番地1
(74) 代理人 100078499
弁理士 光石 俊郎
(74) 代理人 100102945
弁理士 田中 康幸
(74) 代理人 100120673
弁理士 松元 洋
(72) 発明者 中村 誠
東京都千代田区大手町二丁目3番1号 日
本電信電話株式会社内

最終頁に続く

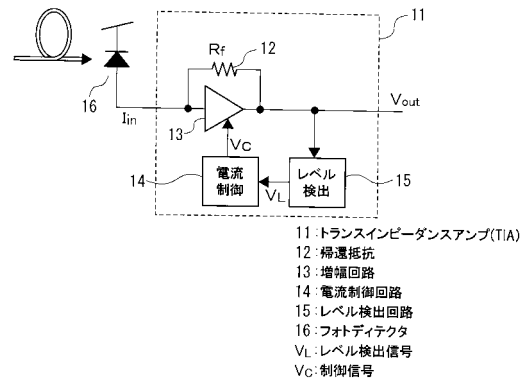
(54) 【発明の名称】 トランスインピーダンスアンプ

(57) 【要約】

【課題】最小受信感度を損なうことなく消費電力を抑えて、大入力信号を受信することを可能とするトランスインピーダンスアンプ(TIA)を実現する。

【解決手段】トランスインピーダンスアンプ11は、PDから出力された入力信号電流 I_{in} に対応した出力信号電圧 V_{out} を出力する。TIA11のコア回路は、増幅回路13と、増幅回路入出力を接続する帰還抵抗12により構成されている。レベル検出回路15が出力信号電圧 V_{out} の値を検出し、この値が大きくなると電流制御回路14は、増幅回路13の電流源トランジスタに流す電流を増加するように制御する。これにより、入力信号電流 I_{in} の値の増加に対応して出力信号電圧 V_{out} の値が増加したときであっても、波形歪みや速度低下なく、信号等価処理をすることができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

信号電流が入力されるとこの信号電流の値に応じた値の信号電圧を出力するトランスインピーダンスアンプにおいて、

ソース接地増幅回路と、電流源トランジスタを備えたソースフォロワ回路から構成された増幅回路と、

前記増幅回路の入力端子と出力端子との間に接続された帰還抵抗と、

前記増幅回路から出力される前記信号電圧の値を検出するレベル検出回路と、

前記レベル検出回路により検出した前記信号電圧の値に応じて前記電流源トランジスタに流れる電流の電流値を制御する電流制御回路と、

を有することを特徴とするトランスインピーダンスアンプ。

10

【請求項 2】

請求項 1 のトランスインピーダンスアンプにおいて、

前記電流源トランジスタは、並列接続された複数のトランジスタにより構成されており、

前記電流制御回路は、前記複数のトランジスタに流れる電流の電流値を個別に制御することを特徴とするトランスインピーダンスアンプ。

【請求項 3】

請求項 1 のトランスインピーダンスアンプにおいて、

前記電流源トランジスタは、制御端子が所定の電位に接続されたメインのトランジスタと、制御端子がスイッチを介して所定の電位に接続された少なくとも一つの調整用のトランジスタが並列接続されて構成されており、

20

前記電流制御回路は、前記複数のトランジスタに流れる電流の電流値を基に、前記スイッチの開閉を制御することを特徴とするトランスインピーダンスアンプ。

【請求項 4】

信号電流が入力されるとこの信号電流の値に応じた値の信号電圧を出力するトランスインピーダンスアンプにおいて、

ソース接地増幅回路と電流源トランジスタを備えたソースフォロワ回路から構成された増幅回路と、前記増幅回路の入力端子と出力端子との間に接続された帰還抵抗とからなり、前記信号電流が入力されると前記信号電流の値に応じた値の第 1 の信号電圧を出力するトランスインピーダンスコア回路と、

30

ソース接地増幅回路と電流源トランジスタを備えたソースフォロワ回路から構成された増幅回路と、前記増幅回路の入力端子と出力端子との間に接続された帰還抵抗とからなり、参照電位となっている第 2 の信号電圧を出力するダミーコア回路と、

第 1 の信号電圧と第 2 の信号電圧を差動演算して正転信号電圧と反転信号電圧を出力する差動増幅回路と、

前記差動増幅回路から出力される正転信号電圧と反転信号電圧の値を検出するレベル検出回路と、

前記レベル検出回路により検出した前記信号電圧の値に応じて、前記トランスインピーダンスコア回路の前記電流源トランジスタと前記ダミーコア回路の前記電流源トランジスタのうち、少なくとも前記トランスインピーダンスコア回路の前記電流源トランジスタに流れる電流の電流値を制御する電流制御回路と、

40

を有することを特徴とするトランスインピーダンスアンプ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光伝送方式の光/電気変換を行う光受信回路において、信号等化を行うトランスインピーダンスアンプに関するものである。特に本願は、低電圧動作において小信号から大信号まで広い入力信号強度が受信可能なトランスインピーダンスアンプに関するものである。

50

【 0 0 0 2 】

具体的には、光基幹伝送システム、光アクセスシステム、光インターコネクション等の各種光伝送システムに用いられる光受信用 IC、ならびにこれを用いた高速光受信モジュール、光送受信トランシーバなどに光受信回路として適用されるものである。

本発明は、光通信技術の進展とともに、高速化と低消費電力が求められる上記光受信回路において、高速・低電圧で動作可能なトランスインピーダンスアンプ (T I A : Trans Impedance Amplifier) を提供するものである。

【 背景技術 】

【 0 0 0 3 】

光通信技術の進展とともに通信速度が高速化されるとともに、低電力化も求められている。一方、高速化に伴いトランジスタが微細化されると、線形動作範囲が狭くなり波形品質劣化が生じる。特に、大きな入力信号を受信する場合、トランスインピーダンスアンプの出力信号も大きくなるため、この波形品質劣化の影響が大きい。従来、波形品質劣化が生じないようにするためには、入力信号の大きさに対応したバイアス電流をトランスインピーダンスアンプに流す必要があった。

【 0 0 0 4 】

従来のトランスインピーダンスアンプの構成を図 1 3、図 1 4 に示す。

図 1 3 中において、記号 1 はトランスインピーダンスアンプ (T I A)、記号 2 は帰還抵抗 (R_f)、記号 3 は増幅回路、記号 4 はフォトディテクタ (P D) である。

【 0 0 0 5 】

従来のトランスインピーダンスアンプ 1 は、例えば図 1 4 に示すように、トランジスタ M 1 と負荷抵抗 R_L ならびにエミッタ帰還抵抗 R_E から構成されたソース接地増幅回路 I と、このソース接地増幅回路 I の出力端子に接続されたトランジスタ M 2 と電流源となるトランジスタ M 3 から構成されるソースフォロワ回路 II と、該ソースフォロワ回路 II の出力端子と上記ソース接地増幅回路 I の入力端子との間に接続された帰還抵抗 R_f から構成される。

【 0 0 0 6 】

つまり、図 1 3、図 1 4 に示すように、増幅回路 3 が、ソース接地増幅回路 I とソースフォロワ回路 II により構成され、増幅回路 3 の入力端子と出力端子との間に帰還抵抗 R_f が接続されて、トランスインピーダンスアンプ 1 が構成されている。

【 0 0 0 7 】

図 1 5 に、図 1 3、図 1 4 に示した従来のトランスインピーダンスアンプ 1 の基本的動作を示す。図 1 5 は特に入力電流に対する出力電圧の関係を示した、トランスファー特性である。

トランスインピーダンスアンプ 1 では、一般的な反転アンプを例にとると、入力信号電流 I_{in} が大きくなるにつれて、出力信号電圧 V_{out} は低くなる。これは、入力信号電流 I_{in} が帰還抵抗 R_f を流れ電圧降下が起きるため、入力信号電流 I_{in} の大きさに応じて、出力電圧振幅 V_{outpp} の大きさが以下に示す式のように変化する。

$$V_{outpp} = R_f \times I_{in} \quad (1)$$

【 0 0 0 8 】

また、図 1 4 に示すような並列帰還型トランスインピーダンスアンプ 1 の出力信号電圧 V_{out} は、以下の式により求められる。ここで、 V_{re} は直列帰還抵抗 (エミッタ帰還抵抗) R_E による電圧降下、 V_{gs1} はトランジスタ M 1 の動作時のゲート - ソース間電位である。

$$V_{out} = V_{re} + V_{gs1} - R_f \times I_{in} \quad (2)$$

【 0 0 0 9 】

しかしながら、ソース接地増幅回路 I とソースフォロワ回路 II と帰還抵抗 R_f から構成される並列帰還型トランスインピーダンスアンプ 1 では、入力信号電流 I_{in} がさらに大きくなるとトランスファー曲線が飽和する。

これは、入力信号電流 I_{in} は帰還抵抗 R_f を介し後段のソースフォロワ回路 II の電流

10

20

30

40

50

源トランジスタM3に流れ込むが、入力信号電流 I_{in} が大きくなると、ソースフォロワ回路IIの電流源トランジスタM3が電流源として十分機能しなくなり、波形劣化や高速性能の劣化が生じるという問題があった。

【0010】

図15を用いて説明すると、(a)のように入力信号電流 I_{in} が小さい場合には、入力信号電流振幅に応じた出力信号電圧 V_{out} が出力されるが、(b)のように入力信号電流 I_{in} が大きき場合には、出力信号電圧 V_{out} がリミットされてしまい波形歪みが生じる。

【0011】

また、トランスインピーダンスアンプ1を構成するソースフォロワ回路IIの電流源トランジスタM3に流れる電流 I_{d1} は、ソースフォロワ回路IIのトランジスタM2に流れる電流 I_{d0} と、入力電流すなわち帰還抵抗 R_f に流れる電流 I_{rf} の和である。すなわち、

$$I_{d1} = I_{d0} + I_{rf} \quad (3)$$

である。

従って、電流 I_{d1} は一定値のため入力電流 I_{rf} が大きくなると、ソースフォロワ回路IIのトランジスタM2に流れる電流 I_{d0} が小さくなってしまい、動作速度が低下するという問題がある。

【0012】

上記について、並列帰還型TIAのソースフォロワ回路IIにおける電流源トランジスタM3の動作について図16に詳述する。

図16(a)に示すように、大信号電流入力時に、動作点が定電流源として動作するMOS-FETの飽和領域ではなく、オーム領域で動作すると、トランジスタM3が電流源として動作しなくなり、波形歪を生じ伝送特性が著しく劣化するという問題があった。

さらに、図16(b)に示すようなMOS-FETの飽和領域で動作していても、入力信号電流 I_{in} が大きくなるとソースフォロワ回路IIのトランジスタM2に流れる電流 I_{d0} が減少すると高周波特性が著しく劣化するという問題があった。特に、電源電圧VDDが低くなるとこの問題は顕著になる。

【0013】

すなわち、トランスインピーダンスアンプ1において、大信号入力時にトランスインピーダンス変換利得が飽和し、波形歪みや高速性能が劣化するという問題があった。さらに、高速化に伴い高性能な微細トランジスタを用いると電源電圧が低くなりこの影響が大きくなるという問題があった。

【0014】

【特許文献1】特開平8-46444号

【非特許文献1】「PON用バースト伝送対応光受信技術」、中村誠、榎田洋太郎、遠藤潤、赤津佑史、NTT技術ジャーナル、2006年7月号、p.46-49.

【発明の開示】

【発明が解決しようとする課題】

【0015】

上記のように、従来のトランスインピーダンスアンプでは、大きな入力信号を受信した場合、出力信号がリミットされてしまう。また、非線形動作による波形歪みや、動作電流が低減することによる速度低下が引き起こされるという問題を有する。特に、低電圧動作においては、トランスインピーダンスアンプの線形動作範囲が狭くなるため、この問題が顕著である。

【0016】

本発明の目的は以上の問題を解決し、低電圧で大きな入力信号を受信可能なトランスインピーダンスアンプを提供することにある。

【課題を解決するための手段】

【0017】

上記課題を解決する本発明の構成は、

信号電流が入力されるとこの信号電流の値に応じた値の信号電圧を出力するトランスイ

10

20

30

40

50

ンピーダンスアンプにおいて、

ソース接地増幅回路と、電流源トランジスタを備えたソースフォロワ回路から構成された増幅回路と、

前記増幅回路の入力端子と出力端子との間に接続された帰還抵抗と、

前記増幅回路から出力される前記信号電圧の値を検出するレベル検出回路と、

前記レベル検出回路により検出した前記信号電圧の値に応じて前記電流源トランジスタに流れる電流の電流値を制御する電流制御回路と、

を有することを特徴とする。

【0018】

また本発明の構成は、

前記のトランスインピーダンスアンプにおいて、

前記電流源トランジスタは、並列接続された複数のトランジスタにより構成されており、

前記電流制御回路は、前記複数のトランジスタに流れる電流の電流値を個別に制御することを特徴とする。

【0019】

また本発明の構成は、

前記のトランスインピーダンスアンプにおいて、

前記電流源トランジスタは、制御端子が所定の電位に接続されたメインのトランジスタと、制御端子がスイッチを介して所定の電位に接続された少なくとも一つの調整用のトランジスタが並列接続されて構成されており、

前記電流制御回路は、前記複数のトランジスタに流れる電流の電流値を基に、前記スイッチの開閉を制御することを特徴とする。

【0020】

また本発明の構成は、

信号電流が入力されるとこの信号電流の値に応じた値の信号電圧を出力するトランスインピーダンスアンプにおいて、

ソース接地増幅回路と電流源トランジスタを備えたソースフォロワ回路から構成された増幅回路と、前記増幅回路の入力端子と出力端子との間に接続された帰還抵抗とからなり、前記信号電流が入力されると前記信号電流の値に応じた値の第1の信号電圧を出力するトランスインピーダンスコア回路と、

ソース接地増幅回路と電流源トランジスタを備えたソースフォロワ回路から構成された増幅回路と、前記増幅回路の入力端子と出力端子との間に接続された帰還抵抗とからなり、参照電位となっている第2の信号電圧を出力するダミーコア回路と、

第1の信号電圧と第2の信号電圧を差動演算して正転信号電圧と反転信号電圧を出力する差動増幅回路と、

前記差動増幅回路から出力される正転信号電圧と反転信号電圧の値を検出するレベル検出回路と、

前記レベル検出回路により検出した前記信号電圧の値に応じて、前記トランスインピーダンスコア回路の前記電流源トランジスタと前記ダミーコア回路の前記電流源トランジスタのうち、少なくとも前記トランスインピーダンスコア回路の前記電流源トランジスタに流れる電流の電流値を制御する電流制御回路と、

を有することを特徴とする。

【発明の効果】

【0021】

本発明のトランスインピーダンスアンプにより、光受信回路において、最小受信感度を損なうことなくかつ消費電力の増加を抑えて、大入力信号を受信することが可能となる。

本発明を用いれば、低電圧動作時に電力を不必要に増やさず波形品質や速度性能を改善できるので、基幹光伝送システムや光アクセスシステムの大容量かつ低電力化が可能となる。特に、発熱等により消費電力が課題となる複数チャンネルが集積されるようなアレイ型

10

20

30

40

50

IC、トランシーバにおいて高速・低電力化に有効である。

【発明を実施するための最良の形態】

【0022】

前述した従来の問題を解決し、低電圧で大きな入力信号を受信可能なトランスインピーダンスアンプを実現するために、本願発明者は次のような実施の形態を案出した。

【0023】

即ち、図1に示すように、トランスインピーダンスアンプ(TIA)11は、光信号を光電変換するフォトディテクタ(PD)16から出力された光信号電流(入力信号電流) I_{in} を受信して、光信号電流(入力信号電流) I_{in} の値に応じた値の出力電圧信号 V_{out} を出力する。

10

このTIA11は、増幅回路13と、増幅回路13の入力端子と出力端子の間に接続された帰還抵抗(R_f)12と、増幅回路13の出力端子に接続されたレベル検出回路15と、該レベル検出回路15の出力端子に接続された電流制御回路14により構成した。

【0024】

そして図4に示すように、増幅回路13は、ソース接地増幅回路VIと、ソースフォロワ回路VIIから構成され、電流制御回路14の出力(制御信号) V_c が該ソースフォロワ回路VIIの電流源トランジスタM3のゲート端子に入力されて、電流源トランジスタM3に流れる電流 I_{d1} の電流値を制御する構成とした。

【0025】

本トランスインピーダンスアンプ11は、ソースフォロワ回路VIIの電流源トランジスタM3に流れる電流 I_{d1} の電流値を、入力信号電流 I_{in} の大きさに応じて制御することにより、消費電力を抑え大信号入力を受信が可能である。

20

【0026】

図2に動作の概要を示す。光信号がフォトディテクタ(PD)16に入力されると、フォトディテクタ(PD)16は光信号を入力信号電流(光信号電流) I_{in} に変換する。この入力信号電流 I_{in} がトランスインピーダンスアンプ11に入力される。

そうすると、トランスインピーダンスアンプ11は、入力信号電流 I_{in} を出力信号電圧 V_{out} にインピーダンス変換を行う。

【0027】

このトランスインピーダンス変換は、図2に示す、TIA11のインピーダンス変換特性によって与えられる。すなわち、入力信号電流 I_{in} に対する出力信号電圧 V_{out} の関係で表されるトランスファ特性によって、無信号時の直流動作点を基点にして入力信号電流 I_{in} の大きさ(振幅の大きさ)に応じた大きさ(振幅の大きさ)の出力信号電圧 V_{out} をTIA11は出力する。

30

実際の回路においては、回路動作の制約からトランスファ特性は出力振幅が大きくなると出力振幅に制限がある。特に低電圧動作時では、トランスインピーダンスアンプ11の出力線形範囲が狭くなるためこの影響が大きくなる。

【0028】

ここで、トランスインピーダンスアンプ11を構成するソースフォロワ回路VIIの電流源トランジスタM3に流れる電流 I_{d1} の電流値を、入力信号電流 I_{in} の振幅に応じて制御することにより、出力飽和せずに受信可能な入力信号電流を大きくすることができる。

40

【0029】

即ち、入力信号電流 I_{in} の振幅が大きくなると出力信号電圧 V_{out} の振幅が大きくなるので、レベル検出回路15が、出力信号電圧 V_{out} の振幅を検出しこの検出値に応じた値のレベル検出信号 V_L を出力し、電流制御回路14はレベル検出信号 V_L の値に応じた値の制御信号 V_c を出力し、この制御信号 V_c により電流源トランジスタM3に流れる電流 I_{d1} の電流値を大きくするように制御している。かかる制御により、出力飽和せずに受信可能な入力信号電流を大きくすることができる。

【0030】

上記の手段により、トランスインピーダンスアンプ11の入力信号電流 I_{in} の大きさに

50

応じて、ソースフォロワ回路 V_{II} の電流源トランジスタ M_3 に流せる電流 I_{d1} の電流値を調整できるため、電流値を不必要に増やさず大信号入力時の波形特性を改善できるという効果がある。

【0031】

さらに、上記手段において電流源トランジスタ M_3 を複数用意し制御電圧をスイッチで切替え制御することにより、パーストデータの受信等において高速応答も可能である。

【0032】

従って上記回路によれば、トランスインピーダンスアンプ 11 において、従来技術では波形劣化を引き起こすような大信号入力に対しても、小信号受信時の消費電力を増加させることなく受信可能である。すなわち、低電圧で小さな信号から大きな信号まで広い入力信号振幅を受信可能なトランスインピーダンスアンプ 11 を提供することができる。

10

【実施例 1】

【0033】

図 3、図 4、は、請求項 1 に記載の発明に係わるトランスインピーダンスアンプの具体的な実施例 1 を示す図である。

図 3 は実施例 1 の全体図で、図 4 は実施例 1 に係わる帰還抵抗と増幅回路からなるトランスインピーダンスコア回路の具体的な実施例を示したものである。

【0034】

図 3 中において、記号 11 はトランスインピーダンスアンプ、記号 12 は帰還抵抗 (R_f)、記号 13 は増幅回路、記号 14 は電流制御回路、記号 15 はレベル検出回路、記号 16 はフォトディテクタ (PD) である。

20

【0035】

実施例 1 では、フォトディテクタ (PD) 16 で光 / 電変換された入力信号電流 I_{in} を受信し、出力電圧信号 V_{out} に変換するトランスインピーダンスコア回路の出力レベル (振幅) を検出し、その振幅の大きさに応じて、トランスインピーダンスアンプコア回路を構成するソースフォロワ回路 V_{II} の電流源トランジスタ M_3 の電流値を制御するようにしている。

【0036】

図 4 に示すように、トランスインピーダンスアンプコア回路は、負荷抵抗 R_L とトランジスタ M_1 とエミッタ帰還抵抗 R_E からなるソース接地増幅回路 V_I と、該ソース接地増幅回路 V_I の出力端子が入力端子に接続されたトランジスタ M_2 と電流源トランジスタ M_3 からなるソースフォロワ回路 V_{II} と、帰還抵抗 12 とから構成されている。

30

ソースフォロワ回路 V_{II} の出力端子は前記ソース接地増幅回路 V_I の入力端子に帰還抵抗 R_f を介し接続され、さらにソースフォロワ回路 V_{II} の電流源トランジスタ M_3 のゲート端子が電流制御回路 14 に接続されている。

そして電流制御回路 14 の制御信号 V_c によって、トランジスタ M_3 に流れる電流の電流値を制御する構成としている。

【0037】

図 5、図 6 に、図 3 に示す回路の動作例を示した。

レベル検出回路 15 は、トランスインピーダンスアンプ 11 が出力する出力信号電圧 V_{out} の振幅 (値) を検出し、検出した振幅 (値) に対応したレベル検出信号 V_L を電流制御回路 14 に送る。電流制御回路 14 は、レベル検出信号 V_L に対応した制御信号 V_c をソースフォロワ回路 V_{II} の電流源トランジスタ M_3 に送る。電流源トランジスタ M_3 は、入力される制御信号 V_c の値に応じて、このトランジスタ M_3 に流す電流 I_{d1} の電流値を制御する。

40

【0038】

図 6 に示すように、入力信号電流 I_{in} が大きくなると、出力信号電圧 V_{out} の振幅もそれに応じて大きくなる。

出力信号電圧 V_{out} の振幅が大きな場合には、レベル検出回路 15 は出力信号電圧 V_{out} の振幅に対応したレベル検出信号 V_L を出力し、電流制御回路 14 はこのレベル検出信号

50

V_L に対応した制御信号 V_c を出力し、ソースフォロワ回路 V_{II} の電流源トランジスタ M_3 に流す電流の電流値を多くするように制御する。

【0039】

上記動作により、図5に示すように、入力信号電流 I_{in} が大きな場合には、トランスファ特性の線形範囲が広がり（低くなり）、大きな出力振幅（振幅の大きな出力信号電圧 V_{out} ）を出力しても信号リミットがかからず波形劣化を起こさずに信号出力が可能である。

【実施例2】

【0040】

請求項2に対応する実施例2は、実施例1のトランスインピーダンスアンプ11において、増幅回路13を構成するソースフォロワ回路 V_{II} の電流源トランジスタを複数個から構成し、該電流源トランジスタを並列接続し、各電流源トランジスタの各々のゲート端子に電流制御回路14を接続し、電流制御回路14により複数の電流源トランジスタに流れる電流を個別に制御する構成とした。

【0041】

実施例2では、レベル検出信号 V_L に応じて電流制御回路14により複数のゲート制御信号 V_c を生成し、該複数の制御信号 V_c は複数の並列接続された上記ソースフォロワ回路の電流源トランジスタのゲート端子に入力される。

【0042】

例えば電流源トランジスタとして、並列接続した3つのトランジスタ M_{3-1} 、 M_{3-2} 、 M_{3-3} を採用し、電流制御回路14は、レベル検出信号 V_L が小さいときには、1つのトランジスタ M_{3-1} のみをONし、レベル検出信号 V_L が中程度になったときには、2つのトランジスタ M_{3-1} 、 M_{3-2} をONし、レベル検出信号 V_L が大きいときには、3つのトランジスタ M_{3-1} 、 M_{3-2} 、 M_{3-3} をONするように制御する。

この結果、複数の電流源トランジスタに流れる電流値（各電流源トランジスタに流れる総和の電流値）を入力信号電流 I_{in} の大きさに応じて段階的に制御することができる。

【実施例3】

【0043】

図7、図8に、請求項3に係わる実施例3を示す。

図7中において、記号21はトランスインピーダンスアンプ、記号22は帰還抵抗 R_f 、記号23は増幅回路、記号24は電流制御回路、記号25はレベル検出回路、記号26はフォトディテクタ（PD）である。

【0044】

実施例3では、トランスインピーダンスアンプコア回路の出力振幅（出力信号電圧 V_{out} の振幅）をモニタするレベル検出回路25を備え、また、レベル検出回路25から出力されるレベル検出信号 V_L の値に応じて増幅回路23のソースフォロワ回路の電流源に流せる電流を制御する電流制御回路24を備え、更に該電流源は複数のMOS-FET電流源より構成した。

これにより、レベル検出信号 V_L の大きさ、即ち、出力信号電圧 V_{out} の振幅に応じて、電流源をON/OFF制御するようにした。

【0045】

図8に、帰還抵抗（ R_f ）22と増幅回路からなるトランスインピーダンスコア回路の具体的な構成例を示した。

トランスインピーダンスアンプコア回路は、負荷抵抗 R_L とトランジスタ M_1 とエミッタ帰還抵抗 R_E からなるソース接地増幅回路 X_I と、該ソース接地増幅回路 X_I の出力端子が入力端子に接続されたトランジスタ M_2 と並列に接続された複数の電流源トランジスタ M_3 、トランジスタ M_4 からなるソースフォロワ回路 X_{II} と、帰還抵抗22から構成されている。

そして、ソースフォロワ回路 X_{II} の出力端子は、ソース接地増幅回路 X_I の入力端子に帰還抵抗（ R_f ）22を介し接続されている。

10

20

30

40

50

【 0 0 4 6 】

さらにソースフォロワ回路X I Iの電流源トランジスタ（メインのトランジスタ）M 3のゲート端子（制御端子）は、ソースフォロワ回路X I Iに所定の電流を流すように、予め設定した所定の電位に設定された第一の参照電位 V_{ref1} に接続され、トランジスタ（調整用のトランジスタ）M 4のゲート端子（制御端子）はスイッチ27を介して、予め設定した所定の電位に設定された第二の参照電位 V_{ref2} に接続されている。

【 0 0 4 7 】

上記において、トランジスタM 4のゲート端子と第二の参照電位 V_{ref2} を接続するスイッチ27は、電流制御回路24の切替え制御信号 V_{sw} によって、トランジスタM 4に流れる電流をON/OFF制御する構成としている。

10

具体的には、電流制御回路24は、レベル検出信号 V_L の値が予め決めた値以上になったら、切替え制御信号 V_{sw} を出力してトランジスタM 4をONし、レベル検出信号 V_L の値が予め決めた値未満になったら、切替え制御信号 V_{sw} の出力を停止してトランジスタM 4をOFFする制御をする。

【 0 0 4 8 】

さらに、上記電流源トランジスタは、2個以上並列接続されていてもよく、電流制御回路24が接続数に応じた切替え制御信号を出力する。

【 0 0 4 9 】

図9、図10に上記に示す実施例3の具体的な動作例を示した。

レベル検出回路25は、トランスインピーダンスアンプ21が出力する出力信号電圧 V_{out} の振幅（値）を検出し、検出した振幅（値）に対応したレベル検出信号 V_L を電流制御回路24に送る。電流制御回路24は、レベル検出信号 V_L の値に応じて、電流源トランジスタM 4に流れる電流のON/OFFを制御する切替え制御信号 V_{sw} を出力する。電流源トランジスタM 4は、入力される制御信号 V_{sw} に応じてON/OFF制御される。

20

【 0 0 5 0 】

図10に示すように、例えば、入力信号電流 I_{in} が大きくなると、出力信号電圧 V_{out} の振幅もそれに応じて大きくなる。そうすると、レベル検出回路25は出力信号電圧 V_{out} の振幅に対応したレベル検出信号 V_L を出力し、このレベル検出信号 V_L がある設定した値以上になった場合には、電流制御回路24は切替え制御信号 V_{sw} を出力し、ソースフォロワ回路X I Iの電流源トランジスタM 4をONしてトランジスタM 4に電流を流す。これによりソースフォロワ回路X I Iの電流源に流れる電流が $I_{d1} + I_{d2}$ に増加する。

30

【 0 0 5 1 】

一方、入力信号電流 I_{in} が小さくなると出力信号電圧 V_{out} の振幅が小さくなり、レベル検出信号 V_L も小さくなってある設定した値未満になった場合には、電流制御回路24は切替え制御信号 V_{sw} の出力を停止し、ソースフォロワ回路X I Iの電流源トランジスタM 4をOFFする。これによりソースフォロワ回路X I Iの電流源に流れる電流が I_{d1} に戻る（減少する）。

【 0 0 5 2 】

上記動作により、図9に示すように入力信号電流 I_{in} が大きな場合には、トランスファ特性の線形範囲を、切替え動作で広げることが可能となり、入力信号電流 I_{in} の振幅変化に対し高速応答が可能である。

40

すなわち、パケットデータを扱うパースト信号伝送等において、大きな信号を受信してもトランスインピーダンスアンプにおいて、信号リミットがかからず波形劣化を起こさず信号出力が可能である。

【 実施例 4 】

【 0 0 5 3 】

図11に、請求項4に係わる実施例4を示す。

図11中において、記号31はトランスインピーダンスアンプ、記号32は帰還抵抗（ R_f ）、記号33は増幅回路、記号34は電流制御回路、記号35はレベル検出回路、記号36はフォトディテクタ（PD）、記号37はトランスインピーダンスアンプコア回路

50

、記号 38 は帰還抵抗、記号 39 は増幅回路、記号 40 はダミーコア回路、記号 41 は差動増幅回路である。

【0054】

トランスインピーダンスコア回路 37 は、ソース接地増幅回路とソースフォロワ回路からなる増幅回路 31 と、帰還抵抗 32 とで構成されており、ソース接地増幅回路の出力端子とソースフォロワ回路の入力端子との間に帰還抵抗 32 が介装されている。そして、電流制御回路 34 から出力される制御信号 V_c により、ソースフォロワ回路の電流源トランジスタに流れる電流値を制御するようにしている。

【0055】

ダミーコア回路 40 は、ソース接地増幅回路とソースフォロワ回路からなる増幅回路 39 と、帰還抵抗 38 とで構成されており、ソース接地増幅回路の出力端子とソースフォロワ回路の入力端子との間に帰還抵抗 38 が介装されている。

このダミーコア回路 40 の出力信号電圧 V_{out2} は、直流電位であり、この直流電位は、トランスインピーダンスコア回路 37 が無信号入力時に出力する出力信号電圧 V_{out1} と同じ値となっている。本例では、ダミーコア回路 40 から出力する出力信号電圧 V_{out2} (直流電位) を参照電位として使用する。

【0056】

差動増幅回路 41 は、トランスインピーダンスコア回路 37 から出力される第 1 の出力信号電圧 V_{out1} と、ダミーコア回路 40 から出力される第 2 の出力信号電圧 V_{out2} を差動演算して、正転信号電圧 V_{out} と反転信号電圧 $V_{out-inv}$ を出力する。

【0057】

レベル検出回路 35 は、正転信号電圧 V_{out} の振幅を示すレベル検出信号 V_L と、反転信号電圧 $V_{out-inv}$ の振幅を示すレベル検出信号 V_{L-inv} を出力する。

電流制御回路 34 は、レベル検出信号 V_L とレベル検出信号 V_{L-inv} を基に、制御信号 V_c を出力する。

このような差動構成とすることにより、高速で安定した動作を得ることができる。

【0058】

なお、増幅回路 33 と増幅回路 34 のソースフォロワ回路の電流源トランジスタを、それぞれ並列接続した複数のトランジスタで構成し、各トランジスタを実施例 2 と同様に制御信号 V_c により個別に制御したり、実施例 3 (図 7 参照) と同様に切替え制御スイッチ V_{sw} により切替え制御したりするようにしてもよい。

【0059】

図 12 に、図 11 に示す回路の動作例を示した。ダミーコア回路 40 は、TIA コア回路 37 の無信号入力時と同じ直流電位の出力信号電圧 V_{out2} を出力し (図中波形 (a))、この電位を参照電位とし、TIA コア回路 37 の出力信号電圧 V_{out1} とともに差動増幅回路 41 に入力することにより、図 12 (b) に示す差動信号出力である正転信号電圧 V_{out} と反転信号電圧 $V_{out-inv}$ を得る。

【0060】

さらに、例えば正転信号電圧 V_{out} の平均値と、反転信号電圧 V_{out} のピーク値の差分を振幅情報として検出し、この検出信号の大きさに対応した制御信号 V_c を求めて、電流制御回路 34 により TIA コア回路 37 のソースフォロワ回路の電流源トランジスタに流す電流値を制御する。

【0061】

ダミーコア回路 40 は、無信号入力時の直流電位を出力すればよいので、必ずしもダミーコア回路のソースフォロワ回路の電流源トランジスタを制御する必要はないが、電流制御回路 34 から出力される制御信号 V_c により、ダミーコア回路 40 のソースフォロワ回路の電流源トランジスタに流れる電流値を制御する構成とすることも可能である。

【0062】

以上のとおり、本発明のトランスインピーダンスアンプによれば、大信号入力時においても波形品質を劣化することなく受信可能なトランスインピーダンスアンプを容易に実現

10

20

30

40

50

できる。

【図面の簡単な説明】

【0063】

- 【図1】本発明のトランスインピーダンスアンプを示す構成図。
 【図2】本発明によるトランスインピーダンスアンプの入出力特性を示す特性図。
 【図3】実施例1に係るトランスインピーダンスアンプを示す構成図。
 【図4】実施例1に係る並列帰還型トランスインピーダンスアンプ回路を示す構成図。
 【図5】実施例1に係るトランスインピーダンスアンプの入出力特性を示す特性図。
 【図6】実施例1に係るトランスインピーダンスアンプの動作波形を示す波形図。
 【図7】実施例3に係るトランスインピーダンスアンプを示す構成図。
 【図8】実施例3に係る並列帰還型トランスインピーダンスアンプ回路を示す構成図。
 【図9】実施例3に係るトランスインピーダンスアンプの入出力特性を示す特性図。
 【図10】実施例3に係るトランスインピーダンスアンプの動作波形を示す波形図。
 【図11】実施例4に係るトランスインピーダンスアンプを示す構成図。
 【図12】実施例4に係るトランスインピーダンスアンプの動作波形を示す波形図。
 【図13】従来 of トランスインピーダンスアンプを示す構成図。
 【図14】従来 of 並列帰還型トランスインピーダンスアンプ回路を示す構成図。
 【図15】従来 of トランスインピーダンスアンプの入出力特性を示す特性図。
 【図16】MOS-FET電流源の動作点を示す説明図。

10

【符号の説明】

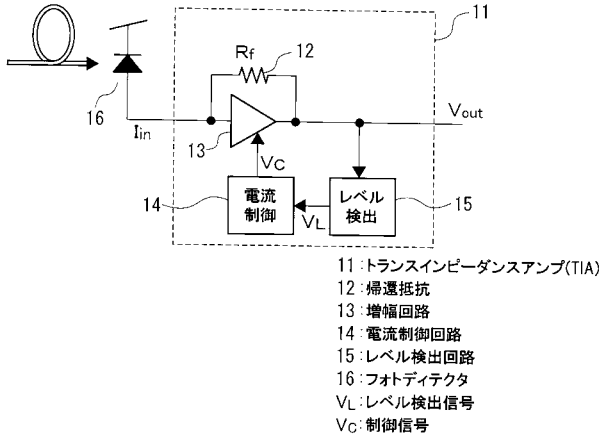
20

【0064】

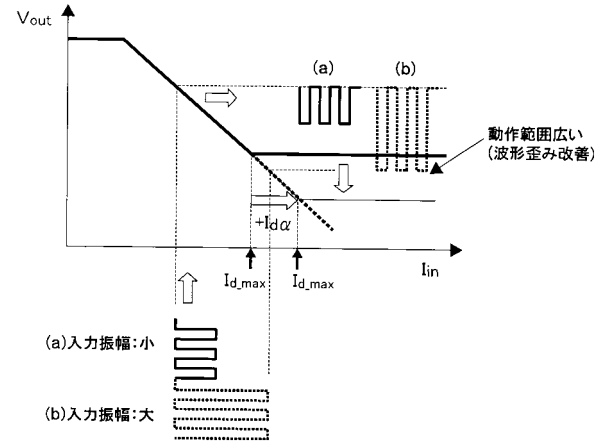
- 11, 21, 31 トランスインピーダンスアンプ
 12, 22, 32, 38 帰還抵抗
 13, 23, 33, 39 増幅回路
 14, 24, 34 電流制御回路
 15, 25, 35 レベル検出回路
 16, 26, 36 フォトディテクタ
 27 スイッチ
 37 トランスインピーダンスアンプコア回路
 40 ダミーコア回路
 41 差動増幅回路
 I, VI, XI ソース接地増幅回路
 II, VII, XII ソースフォロワ回路
 V_L レベル検出信号
 V_c 制御信号
 V_{sw} 切替え制御信号

30

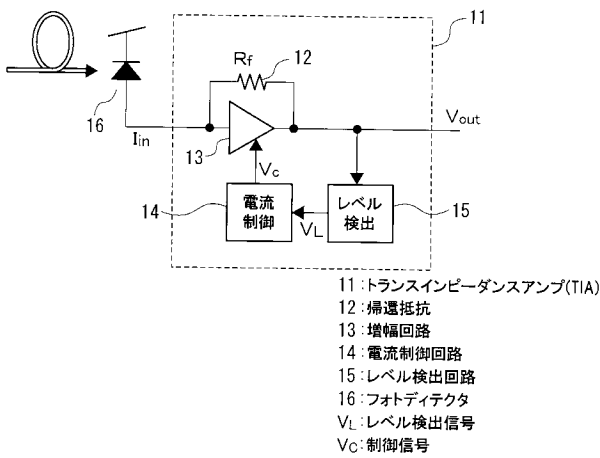
【図1】



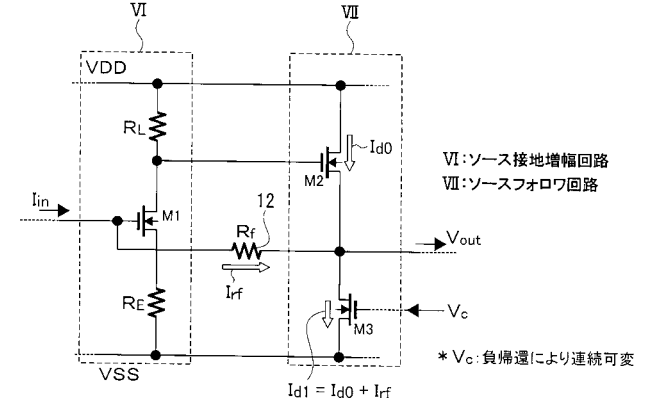
【図2】



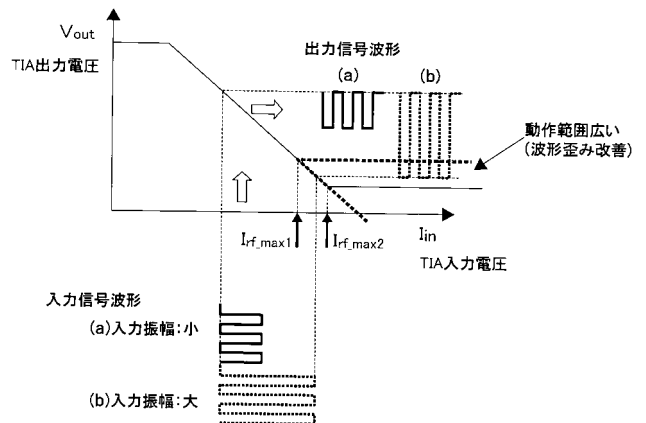
【図3】



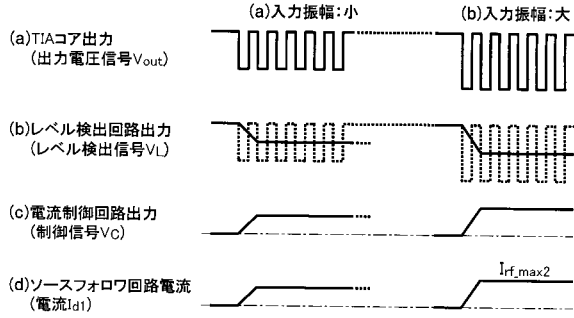
【図4】



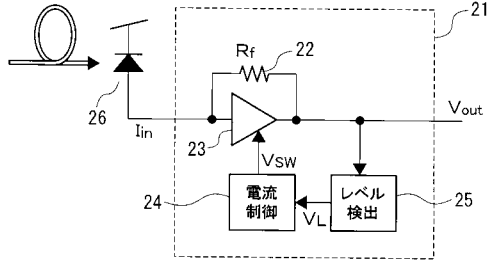
【図5】



【 図 6 】

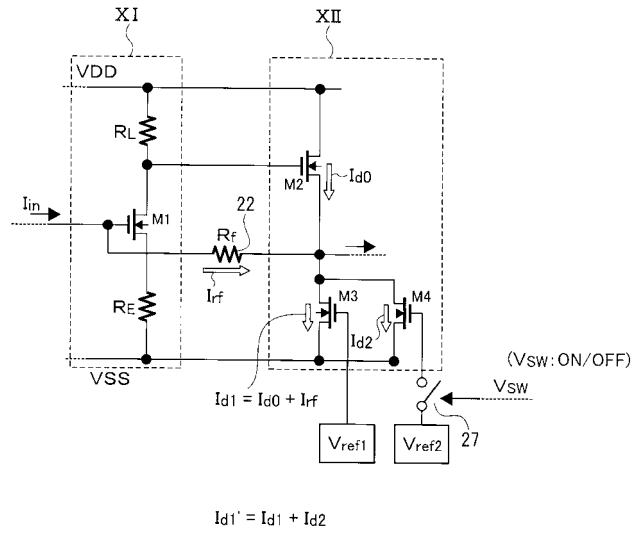


【 図 7 】

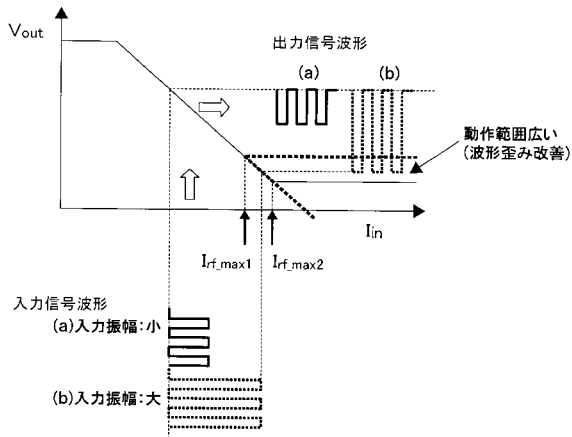


- 21: トランスインピーダンスアンプ
- 22: 掃選抵抗
- 23: 増幅回路
- 24: 電流制御回路
- 25: レベル検出回路
- 26: フォトディテクタ
- VL: レベル検出信号
- Vsw: 切替え制御信号

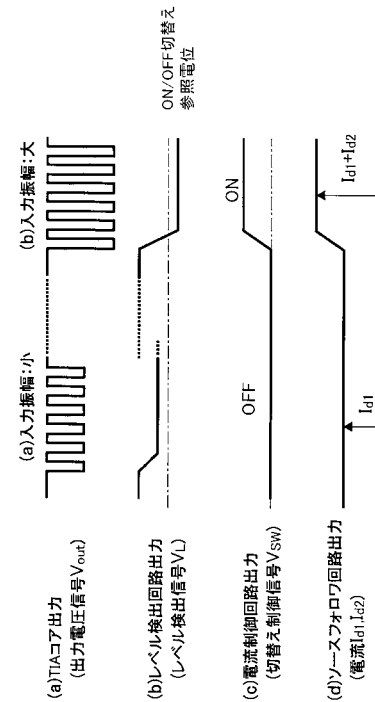
【 図 8 】



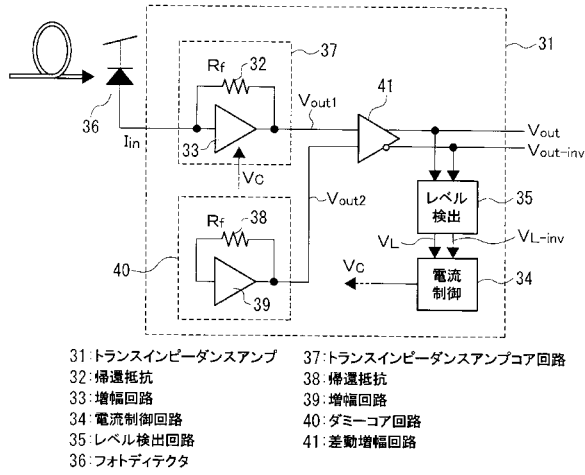
【 図 9 】



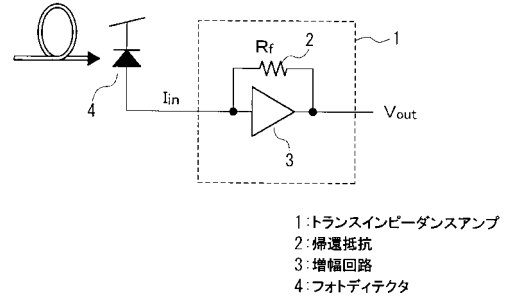
【 図 10 】



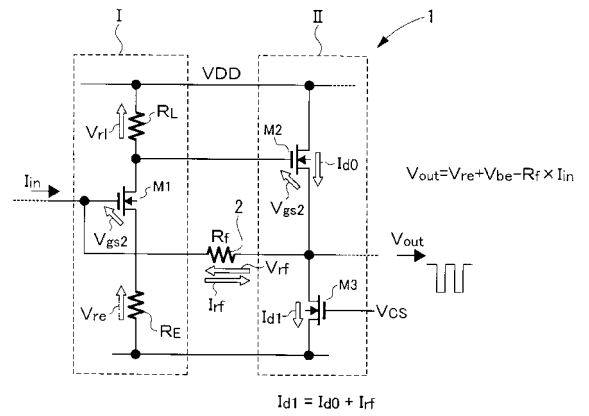
【図11】



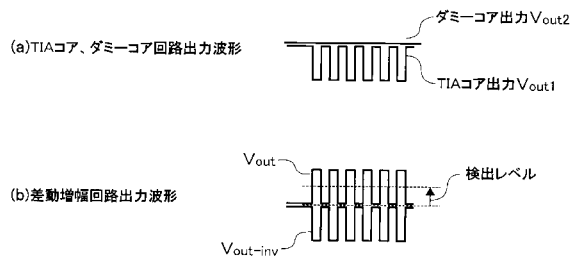
【図13】



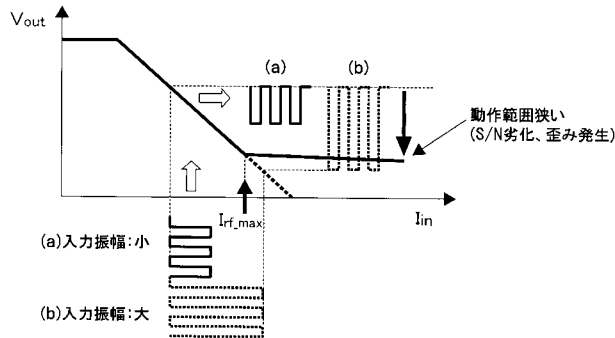
【図14】



【図12】

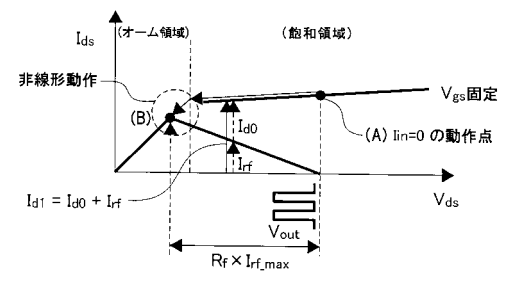


【図15】

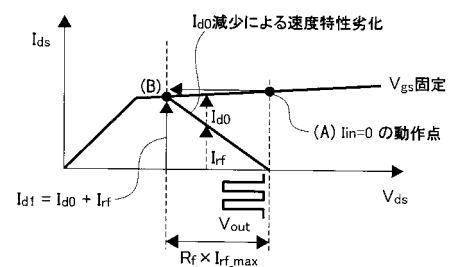


【図16】

(a) $R_f \times I_{rf,max}$ がオーム領域に到達する場合



(b) $R_f \times I_{rf,max}$ が飽和領域にある場合



フロントページの続き

(72)発明者 岸根 桂路

東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

(72)発明者 小野寺 秀俊

京都府京都市左京区吉田本町 国立大学法人京都大学大学院情報学研究科内

(72)発明者 土谷 亮

京都府京都市左京区吉田本町 国立大学法人京都大学大学院情報学研究科内

Fターム(参考) 5J500 AA01 AA56 AC32 AC36 AF17 AH10 AH17 AH25 AH38 AM22

AS13 AT01 AT02 AT06 LU02 ND01 NM02