

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5137141号  
(P5137141)

(45) 発行日 平成25年2月6日(2013.2.6)

(24) 登録日 平成24年11月22日(2012.11.22)

(51) Int.Cl. F I  
H03F 3/08 (2006.01) H03F 3/08

請求項の数 3 (全 16 頁)

(21) 出願番号	特願2009-172791 (P2009-172791)	(73) 特許権者	000004226
(22) 出願日	平成21年7月24日 (2009.7.24)		日本電信電話株式会社
(65) 公開番号	特開2011-29872 (P2011-29872A)		東京都千代田区大手町二丁目3番1号
(43) 公開日	平成23年2月10日 (2011.2.10)	(73) 特許権者	504132272
審査請求日	平成23年11月8日 (2011.11.8)		国立大学法人京都大学
			京都府京都市左京区吉田本町36番地1
		(74) 代理人	100078499
			弁理士 光石 俊郎
		(74) 代理人	100102945
			弁理士 田中 康幸
		(74) 代理人	100120673
			弁理士 松元 洋
		(72) 発明者	中村 誠
			東京都千代田区大手町二丁目3番1号 日 本電信電話株式会社内

最終頁に続く

(54) 【発明の名称】 トランスインピーダンスアンプ

(57) 【特許請求の範囲】

【請求項1】

光信号から変換された電流信号を受信し電圧信号を出力するトランスインピーダンスアンプにおいて、

ソース接地増幅回路と、ソースフォロワ回路と、負帰還抵抗と、誘導結合性を有する2つのインダクタとを備え、

前記インダクタは、前記ソース接地増幅回路の負荷インピーダンスを構成する第1のインダクタと、前記負帰還抵抗と直列に接続された第2のインダクタである

ことを特徴とするトランスインピーダンスアンプ。

【請求項2】

光信号から変換された電流信号を受信し電圧信号を出力するトランスインピーダンスアンプにおいて、

ソース接地増幅回路と、ソースフォロワ回路と、負帰還抵抗と、誘導結合性を有する2つのインダクタとを備え、

前記インダクタは、前記ソース接地増幅回路の負荷インピーダンスを構成する第1のインダクタと、前記ソース接地増幅回路の出力端子と前記ソースフォロワ回路の入力端子とを接続する第2のインダクタである

ことを特徴とするトランスインピーダンスアンプ。

【請求項3】

前記第1のインダクタと前記第2のインダクタをスパイラル型インダクタで構成し、該

10

20

第1のインダクタと該第2のインダクタを重ね合わせるにより誘導結合させることを特徴とする請求項1又は請求項2に記載のトランスインピーダンスアンプ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、トランスインピーダンスアンプに関する。

【背景技術】

【0002】

光通信技術の進展とともに伝送されるデータ量が飛躍的に増大しており、伝送装置の大容量化が求められている。この大容量化を実現するために、光受信器の高速化が求められている。

10

【0003】

図9は、一般的な光通信における光電変換を行う光受信器の構成を示した模式図である。

図9に示すように、一般的に光受信器は、トランスインピーダンスアンプ(TIA)100と、フォトディテクタ(PD)103と、入力寄生容量104とにより構成されている。そして、トランスインピーダンスアンプ100は、負帰還抵抗 $R_F$ 101と、第1の増幅回路102とにより構成されている。

【0004】

この従来の光受信器は、光信号 $L_{in}$ をフォトディテクタ103で受信し、光信号 $L_{in}$ を電流信号 $I_{in}$ に変換し、さらにトランスインピーダンスアンプ101はこの電流信号 $I_{in}$ を受信及び増幅し、後段の回路が受信可能な振幅の電圧信号 $V_{out}$ に変換するものである。そして、トランスインピーダンスアンプ100において受信可能なデータの高速化を実現するためには、利得周波数特性の広帯域化が必須である。

20

【0005】

ところで、トランスインピーダンスアンプ100の帯域を制限する要因は、第1にフォトディテクタ103等の入力寄生容量104とトランスインピーダンスアンプ100の入力インピーダンスによる入力回路の周波数特性に起因するもの、第2にトランスインピーダンスアンプ100を構成する構成回路の周波数特性に起因するもの、その他に、トランスインピーダンスアンプ100の出力回路の周波数特性に起因するものがある。

30

【0006】

はじめに、第1の要因である入力回路の周波数特性に起因する帯域制限について説明する。

トランスインピーダンスアンプ100のインピーダンス変換利得 $Z_t$ は、下記式(1)のように与えられる。

【数1】

$$Z_t = \frac{-R_F}{1 + j\omega C_{in} \frac{R_F}{A_o}} \quad (1)$$

ここで、 $R_F$ は負帰還抵抗、 $C_{in}$ はフォトディテクタ103等の入力寄生容量104、 $A_o$ は増幅回路のオープンループ利得である。

40

【0007】

上記式(1)から、 $Z_t$ が $1/2$ になる3dB帯域 $f_{3dB}$ は、下記式(2)のように求められる。

【数2】

$$f_{3dB} = \frac{A_o}{2\pi R_F C_{in}} \quad (2)$$

【0008】

次に、第2の要因であるトランスインピーダンスアンプ100を構成する構成回路の周波数特性に起因する帯域制限について説明する。

図10は、第1の従来例に係るトランスインピーダンスアンプの構成を示した模式図で

50

ある。

図10に示すように、第1の従来例に係るトランスインピーダンスアンプ100は、負荷抵抗 $R_L$ 106とトランジスタ $M_1$ 107とソース抵抗 $R_S$ 110とからなるソース接地増幅回路(common source amp.)105と、負帰還抵抗 $R_F$ 101と、トランジスタ $M_2$ 108とトランジスタ $M_3$ 109とからなるソースフォロワ回路(Source follower)106とにより構成されている。なお、図10中において、 $I_{in}$ は電流信号、 $V_{out}$ は電圧信号、 $V_{DD}$ はドレイン側電源、 $V_{SS}$ はソース側電源、 $V_{CS}$ はコンスタントソース電圧を示している。

#### 【0009】

このように、第1の従来例に係るトランスインピーダンスアンプ100は、主にソース接地増幅回路105と、ソースフォロワ回路106とにより構成されるが、入力寄生容量 $C_{in}$ 104及び帰還抵抗 $R_F$ 101により帯域が制限される。そして、高速動作においては、この入力寄生容量 $C_{in}$ 104による帯域制限を無視できなくなるため、周波数特性を改善することが困難であった。ここで、図10に示す第1の従来例に係るトランスインピーダンスアンプ100における周波数特性の例を図11に示す。

#### 【0010】

そこで、従来、トランスインピーダンスアンプ100の帯域を改善する手段としてインダクタを挿入するインダクティブピーキングが用いられている。

図12は、第2の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプの構成を示した模式図である。

図12に示すように、第2の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプは、負荷抵抗 $R_L$ 106に直列にインダクタ $L_L$ 120を接続することにより構成されている。なお、第2の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプは上述した構成以外は第1の従来例に係るトランスインピーダンスアンプと同様の構成である。

#### 【0011】

また、図13は、第3の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプの構成を示した模式図である。

図13に示すように、第3の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプは、負荷抵抗 $R_L$ 106に直列に第1のインダクタ $L_L$ 120を接続し、さらにソース接地増幅回路の出力端子とソースフォロワ回路の入力端子との間に第2のインダクタ $L_S$ 130を接続することにより構成されている。なお、第3の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプは上述した構成以外は第1の従来例に係るトランスインピーダンスアンプと同様の構成である。

#### 【0012】

図12, 13に示すように、負荷抵抗 $R_L$ 106に直列にインダクタ $L_L$ 120を接続することにより、高周波での負荷インピーダンスを補うとともに、寄生容量による帯域劣化を補い、図10に示した第1の従来例に係る従来のトランスインピーダンスアンプ100に対して、2倍程度の帯域改善が可能である。

#### 【0013】

図14は、第1の従来例に係るトランスインピーダンスアンプと第2の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプにおける周波数特性の例を示した図である。なお、図14中において、破線は第1の従来例に係るトランスインピーダンスアンプの周波数特性の例を示し、実線は第2の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプの周波数特性の例を示す。

#### 【0014】

図14より、第2の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプは、インダクティブピーキングを用いることにより、第1の従来例に係るトランスインピーダンスアンプに比べ、2倍程度の広帯域化が可能であることが分かる。

#### 【0015】

10

20

30

40

50

しかしながら、インダクティブピーキングに用いられるインダクタの大きさは、トランジスタの大きさに比べ面積が極めて大きく、一つのインダクタの面積がトランジスタの面積のおよそ50倍以上の面積を占めてしまうという問題がある。特に、インダクタを2個以上用いるようなインダクティブピーキングにおいて、この問題は顕著である。ここで、従来の2つのインダクタの物理的なレイアウト例を示した模式図を図15に示す。なお、図15においては、2つのスパイラル型インダクタ140がトランスインピーダンスアンプのコア141と接続されている。

【0016】

また、インダクタと比べてトランジスタや抵抗の大きさが極端に異なることから、トランジスタや抵抗で構成される回路部分とインダクタとをつなぐ配線が長くなり、配線に起因する寄生容量や寄生抵抗や寄生インダクタによる悪影響も問題となる。

10

【0017】

すなわち、トランジスタや抵抗からなる第1の従来例に係るトランスインピーダンスアンプや、第2, 3の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプでは、更なる広帯域化が困難であるという問題があった。

【0018】

さらに、インダクタの素子サイズはトランジスタや抵抗に比べ、極めて大きいため、特に、従来の複数のインダクタによるインダクティブピーキングを用いたトランスインピーダンスアンプでは、インダクタの素子サイズが大きくなってしまいコスト高になるという問題があった。

20

【先行技術文献】

【特許文献】

【0019】

【特許文献1】特開2004-274463号公報

【非特許文献】

【0020】

【非特許文献1】Chao Yung Wang、外2名、“An 18 mW Two Stage CMOS Transimpedance Amplifier for 10 Gb/s Optical Application”、IEEE Asian Solid State Circuits Conference、2007年11月12-14日、p. 412-415

30

【発明の概要】

【発明が解決しようとする課題】

【0021】

上述したように、第1の従来例に係るトランスインピーダンスアンプや第2, 3の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプでは、広帯域化が困難であるという問題があった。さらに、従来の複数のインダクタによるインダクティブピーキングを用いたトランスインピーダンスアンプでは、チップサイズが大きくなってしまいう問題があった。

【0022】

40

以上のことから、本発明は、利得周波数特性が広帯域で高速動作が可能であり、チップサイズの小さなトランスインピーダンスアンプを提供することを目的とする。

【課題を解決するための手段】

【0024】

上記の課題を解決する第1の発明に係るトランスインピーダンスアンプは、光信号から変換された電流信号を受信し電圧信号を出力するトランスインピーダンスアンプにおいて、

ソース接地増幅回路と、ソースフォロワ回路と、負帰還抵抗と、誘導結合性を有する2つのインダクタとを備え、

前記インダクタは、前記ソース接地増幅回路の負荷インピーダンスを構成する第1のイ

50

ンダクタと、前記負帰還抵抗と直列に接続された第2のインダクタであることを特徴とする。

【0025】

上記の課題を解決する第2の発明に係るトランスインピーダンスアンプは、  
光信号から変換された電流信号を受信し電圧信号を出力するトランスインピーダンスアンプにおいて、

ソース接地増幅回路と、ソースフォロワ回路と、負帰還抵抗と、誘導結合性を有する2つのインダクタとを備え、

前記インダクタは、前記ソース接地増幅回路の負荷インピーダンスを構成する第1のインダクタと、前記ソース接地増幅回路の出力端子と前記ソースフォロワ回路の入力端子とを接続する第2のインダクタであることを特徴とする。

10

【0026】

上記の課題を解決する第3の発明に係るトランスインピーダンスアンプは、第1の発明又は第2の発明に係るトランスインピーダンスアンプにおいて、

前記第1のインダクタと前記第2のインダクタをスパイラル型インダクタで構成し、該第1のインダクタと該第2のインダクタを重ね合わせることにより誘導結合させることを特徴とする。

【発明の効果】

【0027】

本発明によれば、利得周波数特性が広帯域で高速動作が可能であり、チップサイズの小さなトランスインピーダンスアンプを提供することができる。

20

【図面の簡単な説明】

【0028】

【図1】本発明の第1の実施例に係るトランスインピーダンスアンプの構成を示した模式図である。

【図2】2つのインダクタの物理的なレイアウト例を示した模式図である。

【図3】本発明の第2の実施例に係るトランスインピーダンスアンプの構成を示した模式図である。

【図4】本発明の第2の実施例に係るトランスインピーダンスアンプにおけるインピーダンス変換利得の周波数特性を示した図である。

30

【図5】本発明の第2の実施例に係るトランスインピーダンスアンプの他の構成を示した模式図である。

【図6】本発明の第3の実施例に係るトランスインピーダンスアンプの構成を示した模式図である。

【図7】本発明の第3の実施例に係るトランスインピーダンスアンプの他の構成を示した模式図である。

【図8】MOSFETのゲート端子にインダクタを接続した回路を示した模式図である。

【図9】一般的な光通信における光電変換を行う光受信器の構成を示した模式図である。

【図10】第1の従来例に係るトランスインピーダンスアンプの構成を示した模式図である。

40

【図11】第1の従来例に係るトランスインピーダンスアンプにおける周波数特性の例を示した図である。

【図12】第2の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプの構成を示した模式図である。

【図13】第3の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプの構成を示した模式図である。

【図14】第1の従来例に係るトランスインピーダンスアンプと第2, 3の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプにおける周波数特性の例を示した図である。

【図15】従来の2つのインダクタの物理的なレイアウト例を示した模式図である。

50

## 【発明を実施するための形態】

## 【0029】

以下、本発明に係るトランスインピーダンスアンプを実施するための形態について、図面を参照しながら説明する。

## 【0030】

はじめに、本発明に係るトランスインピーダンスアンプの動作原理について説明する。

本発明に係るトランスインピーダンスアンプは、光信号から変換された電流信号を受信し電圧信号を出力するトランスインピーダンスアンプにおいて、ソース接地回路と、ソースフォロワ回路と、負帰還抵抗からトランスインピーダンスアンプを構成し、誘導結合性を有する2つのインダクタ、又は2つ以上のインダクタを備えることにより、利得周波数特性の広帯域化を可能とした。

10

## 【0031】

また、上記トランスインピーダンスアンプにおいて、ソース接地回路の負荷インピーダンスを構成する第1のインダクタと、負帰還抵抗と直列に接続された第2のインダクタを備え、第1のインダクタと第2のインダクタが誘導結合性を備える構成とした。

## 【0032】

さらに、上記ソース接地回路の負荷インピーダンスを構成する第1のインダクタと、ソース接地回路の出力端子とソースフォロワ回路の入力端子を接続する第2のインダクタを備え、第1のインダクタと第2のインダクタが誘導結合性を備える構成とした。

## 【0033】

したがって、本発明に係るトランスインピーダンスアンプによれば、上記誘導結合性を有する2つのインダクタにより、チップサイズの増加を最小限に抑え利得周波数特性を広帯域化することができる。

20

## 【0034】

上述したように、光受信器は、フォトディテクタに入力した光信号をフォトディテクタにおいて電流信号に変換したのち、トランスインピーダンスアンプは電圧信号に対してインピーダンス変換を行う。トランスインピーダンスアンプの帯域は上述したように、主に入力回路の周波数特性により制限され、下記式(3)のように表すことができる。

## 【数3】

$$f_{3dB} = \frac{A_o}{2\pi R_F C_{in}} \quad (3)$$

30

ここで、 $R_F$ は負帰還抵抗、 $C_{in}$ はフォトディテクタ等の入力寄生容量、 $A_o$ は増幅回路のオープンループ利得である。

上記式(3)より、トランスインピーダンスアンプのオープンループ利得 $A_o$ を大きくすると、3dBダウンの周波数帯域 $f_{3dB}$ も大きくすることができることが分かる。

## 【0035】

また、オープンループ利得 $A_o$ は、トランジスタのトランスコンダクタンス $g_m$ と、負荷インピーダンス $Z_L$ により簡易的に、下記式(4)のように表すことができる。

## 【数4】

$$A_o = g_m \times Z_L \quad (4)$$

40

## 【0036】

ここで、負荷を抵抗 $R_L$ とインダクタ $L_L$ とにより構成するインダクティブピーキングの場合、下記式(5)のように表すことができる。

## 【数5】

$$A_o = g_m \times (R_L + j\omega L_L) \quad (5)$$

トランジスタのトランスコンダクタンス $g_m$ は周波数特性を持つため、高周波で劣化し帯域に制限がかかるが、上記式(5)のようにインダクタ $L_L$ を追加することにより、インダクティブピーキングでは高周波でこの劣化を補うことが可能である。

## 【0037】

さらに、複数のインダクタを用いたインダクティブピーキングにおいて、各々のインダ

50

クタを誘導結合することにより、誘導電流が流れそれぞれのインダクタの動作電流を補助する役割を果たし、それぞれのインダクタが独立している従来のインダクティブピーキングよりも高い帯域改善の効果を得ることができる。

【0038】

次に、誘導結合性を有するインダクタを用いたトランスインピーダンスアンプにおける広帯域化について説明する。

インダクタは巻線から形成され、巻線に流れる電流が変化すると、巻線を貫く磁束が変化し、その磁束によって磁束の変化を打ち消す方向に誘導起電力が発生する。Lを自己インダクタンス、Iをインダクタに流れる電流とすると、誘導起電力eの大きさは、下記式(6)のようになる。

$$e = -L \frac{dI}{dt} \quad (6)$$

磁氣的に結合された2つの巻線の一方の電流 $I_1$ を変化させると、もう一方の巻線に誘導起電力が生じる。その大きさ $e_2$ は、下記式(7)のようになる。

【数6】

$$e_2 = -M \frac{dI_1}{dt} \quad (7)$$

【0039】

ここで、相互インダクタンスMは、下記式(8)で表される。

【数8】

$$M = k\sqrt{L_1 \times L_2} \quad (8)$$

ここで、kは結合係数、 $L_1$ は第1のインダクタの自己インダクタンス、 $L_2$ は第2のインダクタの自己インダクタンスである。そして、上述した誘導結合性を有するインダクタを用いることにより、以下に示すようにトランスインピーダンスアンプの周波数特性を改善できる。

【0040】

第1に、トランスインピーダンスアンプにおいて、ソース接地回路の負荷に誘導結合性を有するインダクタを用いることにより、以下に示すように開ループ利得 $A_o$ を高周波で改善することができる。

【0041】

誘導結合性を有するインダクタがない従来のトランスインピーダンスアンプでは、開ループ利得 $A_o$ は上述したように、下記式(9)のように与えられる。

【数9】

$$A_o = g_m \times (R_L + j\omega L_L) \quad (9)$$

【0042】

一方、相互インダクタンスMを用いた本発明に係るトランスインピーダンスアンプでは、開ループ利得 $A_o$ は、下記式(10)のようになる。

【数10】

$$A_o = g_m \times (R_L + j\omega(L_L + kM)) \quad (10)$$

上記式(10)に示すように、インダクタ $L_L$ に $kM$ が加算されるため高周波で開ループ利得 $A_o$ は大きくなる。先に示したようにトランスインピーダンスアンプにおいて、開ループ利得 $A_o$ が大きいと入力インピーダンスが低減するため、トランスインピーダンスアンプの帯域向上効果が得られる。

【0043】

第2に、負帰還抵抗 $R_F$ に誘導結合性を有するインダクタを用いることにより、以下に示すようにトランスインピーダンスアンプの広帯域化が可能である。

インダクタを負帰還ループに接続したトランスインピーダンスアンプのインピーダンス変換利得 $Z_i$ は、下記式(11)のように表される。

10

20

30

40

50

【数 1 1】

$$Z_t = (R_f + j\omega L_f)(1 + \frac{1}{j\omega\alpha}) \quad (11)$$

ここで、 $\alpha$  は周波数帯域を決める極である。一方、相互インダクタンス  $M$  を用いた本発明に係るトランスインピーダンスアンプにおいては、 $Z_t$  は、下記式 (12) のように表される。

【数 1 2】

$$Z_t = (R_f + j\omega(L_f + kM))(1 + \frac{1}{j\omega\alpha}) \quad (12)$$

すなわち、負帰還ループ部のインダクタ  $L_f$  に  $kM$  が加算されるため、利得が低下する高周波で負帰還抵抗  $R_f$  が大きくなり、トランスインピーダンスアンプの帯域向上効果が得られる。

10

【0044】

第3に、ソース接地回路とソースフォロワ回路を接続する第3のインダクタに誘導結合性を有するインダクタを用いることにより、以下に示すようにトランスインピーダンスの広帯域化が可能である。

【0045】

大入力信号を受信するトランスインピーダンスアンプでは、大きな信号電流を流すためにソースフォロワ回路においてサイズの大きなトランジスタを用いるが、サイズが大きいと寄生容量による帯域劣化の影響を受ける。ソース接地回路の出力端子とソースフォロワ回路の入力端子間にスプリット・インダクタを接続することにより、寄生容量による帯域劣化を改善することができる。

20

【0046】

図8は、MOSFETのゲート端子にインダクタを接続した回路を示した模式図である。なお、図8(a)はトランジスタのゲート・ソース間の寄生容量  $C_{gs}$  とゲート・ドレイン間の寄生容量  $C_{gd}$  を示した図、図8(b)はトランジスタの等価入力抵抗  $R_{in}$ 、上記寄生容量からなる等価入力容量  $C_{in}$  とし、トランジスタのゲート端子にインダクタ  $L_s$  が接続された等価回路を示した図である。

【0047】

ソースフォロワ回路の入力インピーダンス  $Z_{in}$  は簡易的に、下記式 (13) のように表される。

30

【数 1 3】

$$Z_{in} = R_{in}(\frac{1}{1 + j\omega C_{in} R_{in}}) \quad (13)$$

すなわち、トランジスタの寄生容量により高周波では、ソースフォロワ回路の入力インピーダンスが小さくなってしまい信号伝達帯域が劣化する。

【0048】

一方、上記式 (13) において、入力にインダクタを直列接続することにより、下記式 (14) のように表すことができる。

【数 1 4】

$$Z_{in} = R_{in}(\frac{1}{1 + j\omega C_{in} R_{in}}) + j\omega L_s \quad (14)$$

40

すなわち、ソースフォロワ回路の入力インピーダンス  $Z_{in}$  の高周波での劣化を改善することができ、トランスインピーダンスアンプの帯域向上効果が得られる。

【0049】

さらに、誘導結合性を有するインダクタは従来のインダクタ1個分の面積内に複数のインダクタを構成することができるため、面積も従来のトランスインピーダンスアンプの半分以下にすることができる。

【0050】

したがって、本発明に係るトランスインピーダンスアンプによれば、従来のトランスイ

50



ンピーダンスアンプではトランジスタの性能により制限され改善することができなかった利得周波数特性を大きく改善することができる。

【0051】

さらに、複数のインダクタを用いた場合であってもチップ面積をほぼ同等とすることができる。これにより、低コストで高速動作可能なトランスインピーダンスアンプを提供することができる。

【実施例1】

【0052】

以下、本発明に係るトランスインピーダンスアンプの第1の実施例について説明する。

図1は、本発明の第1の実施例に係るトランスインピーダンスアンプの構成を示した模式図である。なお、図1(a)は本発明の第1の実施例に係るトランスインピーダンスアンプの回路構成図、図1(b)は本発明の第1の実施例に係るトランスインピーダンスアンプにおけるインピーダンス素子の構成例を示した図、図1(c)は本発明の第1の実施例に係るトランスインピーダンスアンプにおける複数のインダクタが誘導結合した構成例を示した図である。

10

【0053】

図1(a)に示すように、本実施例に係るトランスインピーダンスアンプは、負荷となる第1のインピーダンス $Z_L10$ と第1のトランジスタ $M_113$ とソース抵抗 $R_S16$ とからなるソース接地増幅回路1と、第2のトランジスタ $M_214$ と第3のトランジスタ $M_315$ とからなるソースフォロワ回路2と、ソース接地増幅回路1の入力端子とソースフォロワ回路2の出力端子をつなぐ負帰還ループに負帰還の第2のインピーダンス $Z_F11$ と、ソース接地増幅回路の出力端子とソースフォロワ回路2の入力端子とを接続する第3のインピーダンス $Z_S12$ とにより構成されている。なお、図1(a)中において、 $I_{in}$ は電流信号、 $V_{out}$ は電圧信号、 $VDD$ はドレイン側電源、 $VSS$ はソース側電源、 $V_{CS}$ はコンスタントソース電圧を示している。

20

【0054】

また、図1(b)に示すように、第1のインピーダンス $Z_L10$ 、第2のインピーダンス $Z_F11$ 及び第3のインピーダンス $Z_S12$ はそれぞれ抵抗 $R17$ とインダクタ $L18$ とにより構成されている。

【0055】

さらに、これら第1のインピーダンス $Z_L10$ 、第2のインピーダンス $Z_F11$ 及び第3のインピーダンス $Z_S12$ を構成するインダクタ $L$ のうち、少なくとも2つ以上のインダクタ $L$ が誘導結合されている。なお、図1(c)においては、2つのインダクタ $L$ を誘導結合した場合の構成例を示している。

30

【0056】

図2は、2つのインダクタの物理的なレイアウト例を示した模式図である。なお、図2(a)は従来の誘導結合のない2つのインダクタの物理的なレイアウト例を示した図、図2(b)は本発明に係る誘導結合のある2つのインダクタの物理的なレイアウト例を示した図である。また、図2(b)中においては判別がしやすいように、第1のインダクタを実線で、第2のインダクタを破線で示している。

40

【0057】

図2(b)に示すように、2つのスパイラル型インダクタを巻き込みレイアウトすることにより、一方のインダクタに流れる電流が変化することにより磁束が変化し、もう一方のインダクタに誘導起電力が生じる。この誘導起電力による相互インダクタンス $M$ により、トランスインピーダンスアンプの高周波特性を改善することができる。

【0058】

また、トランスインピーダンスアンプに用いられているトランジスタのサイズは数ミクロン四方形程度であるのに対し、インダクタは数百ミクロン四方形程度と大きいため、2つのスパイラル型インダクタを結合させる本発明によれば、従来の2つのインダクタを用いる構成に対しほぼ面積を半分にするすることができる。

50

## 【 0 0 5 9 】

なお、上述したスパイラル型インダクタは伝送線路を折り曲げたメアンダ型インダクタであってもよく、この場合はメアンダ型インダクタを近接することにより同様に誘導結合性を有するインダクタを得ることができる。

## 【 0 0 6 0 】

また、上述のトランスインピーダンスアンプを構成するトランジスタとして、電界効果トランジスタ（FET）を用いた例を示したが、バイポーラトランジスタを用いても同じ効果を得ることができる。

## 【実施例 2】

## 【 0 0 6 1 】

以下、本発明に係るトランスインピーダンスアンプの第 2 の実施例について説明する。

図 3 は、本発明の第 2 の実施例に係るトランスインピーダンスアンプの構成を示した模式図である。

## 【 0 0 6 2 】

図 3 に示すように、本実施例に係るトランスインピーダンスアンプは、負荷抵抗  $R_L 2 1$  と第 1 のトランジスタ  $M_1 1 3$  とソース抵抗  $R_S 1 6$  とからなるソース接地増幅回路 1 と、第 2 のトランジスタ  $M_2 1 4$  と第 3 のトランジスタ  $M_3 1 5$  とからなるソースフォロワ回路 2 からなるトランスインピーダンスアンプにおいて、ソース接地増幅回路 1 の負荷抵抗  $R_L 2 1$  と直列に第 1 のインダクタ  $L_L 2 0$  が接続され、ソース接地増幅回路 1 の入力端子とソースフォロワ回路 2 の出力端子をつなぐ負帰還ループに負帰還抵抗  $R_F 2 3$  と直列に第 2 のインダクタ  $L_F 2 2$  が接続され、さらに、第 1 のインダクタ  $L_L 2 0$  と第 2 のインダクタ  $L_F 2 2$  が相互インダクタンス  $M$  により誘導結合されることにより構成されている。なお、図 3 中において、 $I_{in}$  は電流信号、 $V_{out}$  は電圧信号、 $VDD$  はドレイン側電源、 $VSS$  はソース側電源、 $V_{CS}$  はコンスタントソース電圧を示している。

## 【 0 0 6 3 】

ここで、本実施例に係るトランスインピーダンスアンプの動作例について説明する。

図 4 は、本発明の第 2 の実施例に係るトランスインピーダンスアンプにおけるインピーダンス変換利得の周波数特性を示した図である。なお、図 4 中において、実線は本実施例に係るトランスインピーダンスアンプのシミュレーション結果を示し、破線は図 1 0 に示す第 1 の従来例に係るトランスインピーダンスアンプのシミュレーション結果を示し、一点鎖線は図 1 2 に示す第 2 の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプのシミュレーション結果を示す。また、解析データは、Synopsys 社の回路シミュレータ“HSPICE”によるシミュレーションにより取得したものである。

## 【 0 0 6 4 】

図 4 より、本実施例に係るトランスインピーダンスアンプによれば、第 1 の従来例に係るトランスインピーダンスアンプに比べおよそ 2 倍、第 2 の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプに比べおよそ 1.5 倍の広帯域な特性が得られていることが分かる。

## 【 0 0 6 5 】

上述したように、本実施例に係るトランスインピーダンスアンプにおいては、トランスインピーダンスアンプ初段の負荷に負荷抵抗  $R_L 2 1$  と第 1 のインダクタ  $L_L 2 0$  を直列に接続し、負帰還ループに負帰還抵抗  $R_F 2 3$  と直列に第 2 のインダクタ  $L_F 2 2$  を接続し、この第 1 のインダクタ  $L_L 2 0$  と第 2 のインダクタ  $L_F 2 2$  を誘導結合している。

## 【 0 0 6 6 】

本実施例に係るトランスインピーダンスアンプの構成により、トランスインピーダンスアンプに信号電流が入力されると、第 2 のインダクタ  $L_F 2 2$  に電流が流れることにより、これに応じて誘導結合した第 1 のインダクタ  $L_L 2 0$  に誘導起電力が発生し高周波で等価的に高インピーダンスとなる。

## 【 0 0 6 7 】

一方、第1のインダクタ $L_L 20$ に電流が流れることにより、これに応じて誘導結導した第2のインダクタ $L_F 22$ に誘導起電力が発生し高周波で等価的に負帰還抵抗 $R_F 23$ が大きくなる。したがって、本実施例に係るトランスインピーダンスアンプの構成によれば、これらの相乗効果で周波数特性を改善することができる。

【0068】

特に、本実施例に係るトランスインピーダンスアンプの構成においては、トランスインピーダンスアンプにおいて特有の利得帯域特性を決める要因である負荷インピーダンス部と負帰還インピーダンス部それぞれにインダクタを用い、これら2つのインダクタに誘導結合性を持たせたことを特徴としており、トランスインピーダンスアンプにおいて初めて有効な構成である。

10

【0069】

なお、図3に示した本実施例における負荷抵抗 $R_L 21$ と第1のインダクタ $L_L 20$ のドレイン側電源 $VDD$ と第1のトランジスタ $M_1 13$ のドレイン端子との間における接続順は、図5に示すように逆でもかまわないし、負帰還抵抗 $R_F 23$ と第2のインダクタ $L_F 22$ の接続順も逆であってもかまわない。

【実施例3】

【0070】

以下、本発明に係るトランスインピーダンスアンプの第3の実施例について説明する。

図6は、本発明の第3の実施例に係るトランスインピーダンスアンプの構成を示した模式図である。

20

【0071】

図6に示すように、本実施例に係るトランスインピーダンスアンプは、負荷抵抗 $R_L 21$ と第1のトランジスタ $M_1 13$ とソース抵抗 $R_S 16$ とからなるソース接地増幅回路1と、第2のトランジスタ $M_2 14$ と第3のトランジスタ $M_3 15$ とからなるソースフォロワ回路2からなるトランスインピーダンスアンプにおいて、ソース接地増幅回路1の負荷抵抗 $R_L 21$ に直列に第1インダクタ $L_L 20$ が接続され、ソース接地増幅回路1の入力端子とソースフォロワ回路2の出力端子をつなぐ負帰還ループに負帰還抵抗 $R_F 23$ が接続され、ソース接地増幅回路1の出力端子とソースフォロワ回路2の入力端子間に第3のインダクタ $L_S 30$ が接続され、さらに、第1インダクタ $L_L 20$ と第3のインダクタ $L_S 30$ が誘導結合されることにより構成されている。なお、図6中において、 $VDD$ はドレイン側電源、 $VSS$ はソース側電源、 $V_{CS}$ はコンスタントソース電圧を示している。

30

【0072】

上述したように、本実施例に係るトランスインピーダンスアンプにおいては、トランスインピーダンスアンプ初段のソース接地増幅回路1の負荷インピーダンスに負荷抵抗 $R_L 21$ と第1インダクタ $L_L 20$ を直列に接続し、ソース接地増幅回路1の出力端子と後段のソースフォロワ回路2の入力端子を接続する第3のインダクタ $L_S 30$ を誘導結合している。

【0073】

本実施例に係るトランスインピーダンスアンプの構成により、トランスインピーダンスアンプ回路に信号電流が入力されると、第3のインダクタ $L_S 30$ に電流が流れ、これに応じて誘導結合した第1インダクタ $L_L 20$ に誘導起電力が発生し高周波で等価的に高インピーダンスとなる。

40

【0074】

一方、第1インダクタ $L_L 20$ に電流が流れることにより、これに応じて誘導結導した第3のインダクタ $L_S 30$ に誘導起電力が発生し誘導結合インダクタにより高周波でトランジスタの寄生容量による帯域劣化を補償することができる。したがって、本実施例に係るトランスインピーダンスアンプの構成によれば、これらの相乗効果で周波数特性を改善することができる。

【0075】

なお、図6に示した本実施例における負荷抵抗 $R_L 21$ と第1インダクタ $L_L 20$ のドレ

50

イン側電源  $V_{DD}$  と第 1 のトランジスタ  $M_1$ 、1 3 のドレイン端子との間においての接続順は、図 7 に示すように逆でもかまわない。

【 0 0 7 6 】

以上説明したように、本発明に係るトランスインピーダンスアンプによれば、光信号を光電変換により変換して光電電流を得て、この光電電流を電圧信号に変換増幅するトランスインピーダンスアンプにおいて、利得周波数特性の広帯域化が可能となる。すなわち、高速動作可能なトランスインピーダンスを提供することができる。

【 0 0 7 7 】

特に、相互インダクタンス  $M$  の効果により、それぞれのインダクタの値を大きくしなくても同等の効果が得られるため、チップサイズを大きくすることなく帯域を改善することができるという効果をえることができる。さらに、本発明によれば、複数のチップインダクタを用いる従来の広帯域化技術を使った場合、チップサイズが大きくなるのに対しチップサイズをほぼ同じとできるため、コストを抑え高速動作化に有効である。

【産業上の利用可能性】

【 0 0 7 8 】

本発明は、例えば、光伝送方式の光電変換を行う光受信回路において、信号等化を行うトランスインピーダンスアンプに利用することができ、特に、高速動作可能な広帯域な利得周波数特性をもつトランスインピーダンスアンプに利用することができる。

【 0 0 7 9 】

具体的には、光基幹伝送システム、光アクセスシステム、光インターコネクション等の各種光伝送システムに用いられる光受信用 IC、及びこれを用いた高速光受信モジュール、光送受信トランシーバなどに光受信回路等に利用することができる。

【符号の説明】

【 0 0 8 0 】

1 ソース接地増幅回路

2 ソースフォロワ回路

1 0 第 1 のインピーダンス  $Z_L$

1 1 第 2 のインピーダンス  $Z_F$

1 2 第 3 のインピーダンス  $Z_S$

1 3 第 1 のトランジスタ  $M_1$

1 4 第 2 のトランジスタ  $M_2$

1 5 第 3 のトランジスタ  $M_3$

1 6 ソース抵抗  $R_S$

1 7 抵抗  $R$

1 8 インダクタ  $L$

2 0 第 1 のインダクタ  $L_L$

2 1 負荷抵抗  $R_L$

2 2 第 2 のインダクタ  $L_F$

2 3 負帰還抵抗  $R_F$

3 0 第 3 のインダクタ  $L_S$

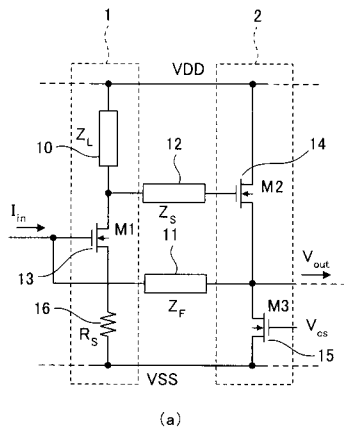
10

20

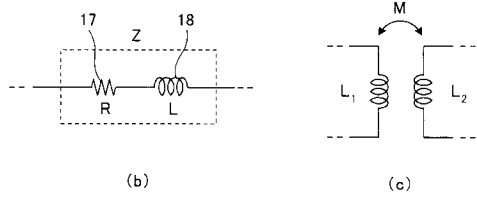
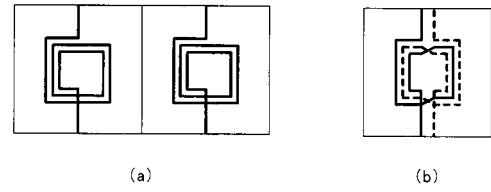
30

40

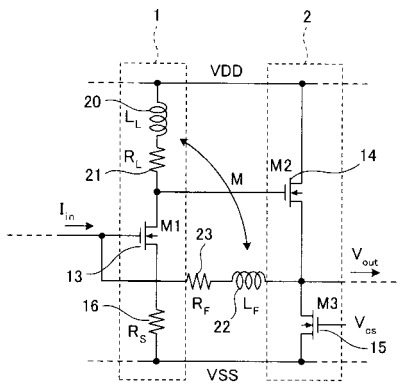
【 図 1 】



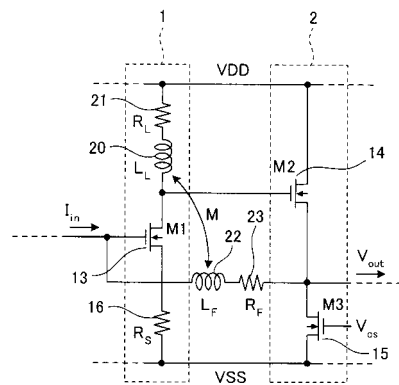
【 図 2 】



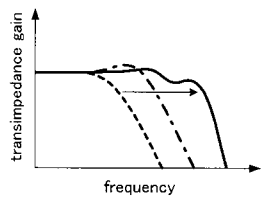
【 図 3 】



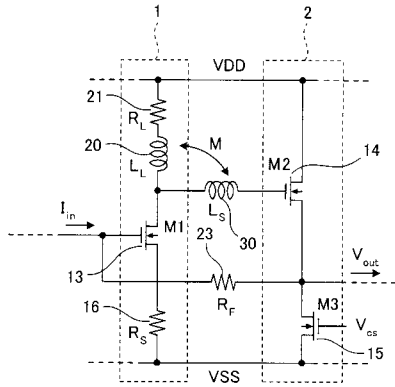
【 図 5 】



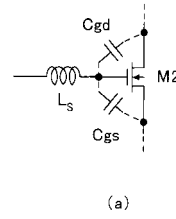
【 図 4 】



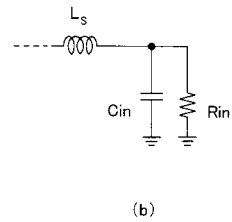
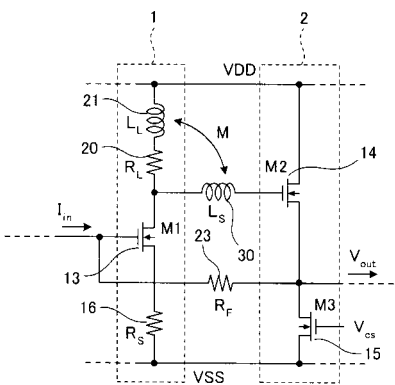
【 図 6 】



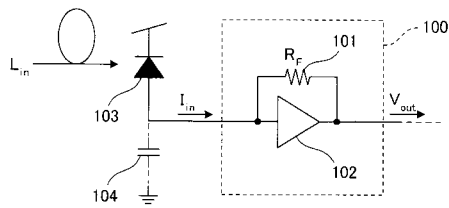
【 図 8 】



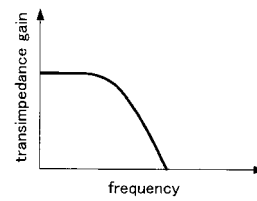
【 図 7 】



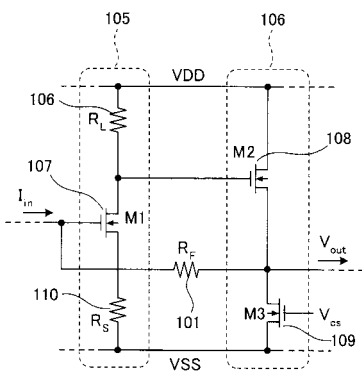
【 図 9 】



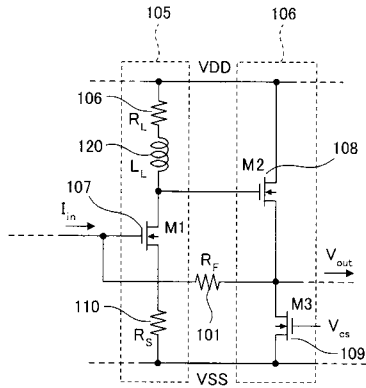
【 図 1 1 】



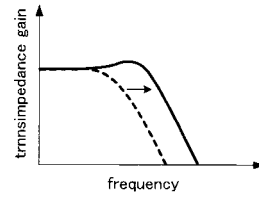
【 図 1 0 】



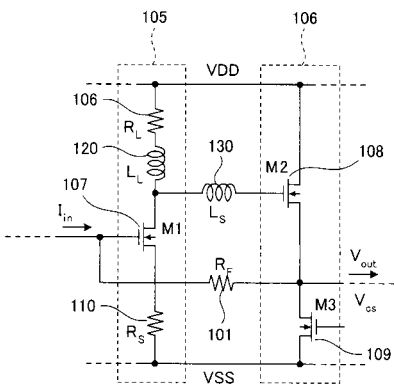
【 12 】



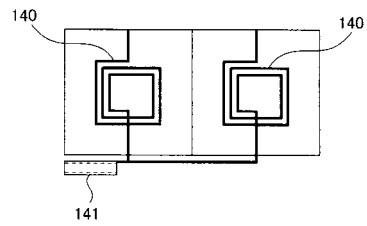
【 14 】



【 13 】



【 15 】



---

フロントページの続き

- (72)発明者 小野寺 秀俊  
京都府京都市左京区吉田本町 国立大学法人京都大学大学院情報学研究科内
- (72)発明者 土谷 亮  
京都府京都市左京区吉田本町 国立大学法人京都大学大学院情報学研究科内

審査官 安井 雅史

- (56)参考文献 特開平6 - 96462 (JP, A)  
特開2006 - 333204 (JP, A)  
特開2007 - 36329 (JP, A)  
特開2009 - 111933 (JP, A)  
特開平3 - 6907 (JP, A)  
特開2000 - 40925 (JP, A)  
特開平2 - 84803 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H03F 1/00 - 3/45, 3/50 - 3/52,  
3/62 - 3/64, 3/68 - 3/72