

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-29872
(P2011-29872A)

(43) 公開日 平成23年2月10日(2011.2.10)

(51) Int.Cl.
H03F 3/08 (2006.01)

F I
H03F 3/08

テーマコード(参考)
5J500

審査請求 未請求 請求項の数 4 O L (全 17 頁)

(21) 出願番号 特願2009-172791 (P2009-172791)
(22) 出願日 平成21年7月24日(2009.7.24)

(71) 出願人 000004226
日本電信電話株式会社
東京都千代田区大手町二丁目3番1号
(71) 出願人 504132272
国立大学法人京都大学
京都府京都市左京区吉田本町36番地1
(74) 代理人 100078499
弁理士 光石 俊郎
(74) 代理人 100102945
弁理士 田中 康幸
(74) 代理人 100120673
弁理士 松元 洋
(72) 発明者 中村 誠
東京都千代田区大手町二丁目3番1号 日
本電信電話株式会社内

最終頁に続く

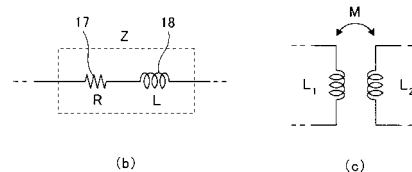
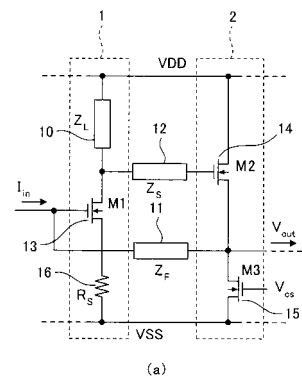
(54) 【発明の名称】 トランスインピーダンスアンプ

(57) 【要約】

【課題】 利得周波数特性が広帯域で高速動作が可能であり、チップサイズの小さなトランスインピーダンスアンプを提供する。

【解決手段】 光信号電流を受信し電圧信号を出力するトランスインピーダンスアンプにおいて、ソース接地増幅回路1と、ソースフォロワ回路2と、負帰還抵抗 R_L 21と、誘導結合性を有する少なくとも2つのインダクタとを備えた。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

光信号から変換された電流信号を受信し電圧信号を出力するトランスインピーダンスアンプにおいて、

ソース接地増幅回路と、ソースフォロワ回路と、負帰還抵抗と、誘導結合性を有する少なくとも2つのインダクタとを備える

ことを特徴とするトランスインピーダンスアンプ。

【請求項 2】

前記インダクタは、前記ソース接地増幅回路の負荷インピーダンスを構成する第1のインダクタと、前記負帰還抵抗と直列に接続された第2のインダクタである

ことを特徴とする請求項1に記載のトランスインピーダンスアンプ。

10

【請求項 3】

前記インダクタは、前記ソース接地増幅回路の負荷インピーダンスを構成する第1のインダクタと、前記ソース接地増幅回路の出力端子と前記ソースフォロワ回路の入力端子とを接続する第2のインダクタである

ことを特徴とする請求項1に記載のトランスインピーダンスアンプ。

【請求項 4】

前記第1のインダクタと前記第2のインダクタをスパイラル型インダクタで構成し、該第1のインダクタと該第2のインダクタを重ね合わせることにより誘導結合させる

ことを特徴とする請求項2又は請求項3に記載のトランスインピーダンスアンプ。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、トランスインピーダンスアンプに関する。

【背景技術】

【0002】

光通信技術の進展とともに伝送されるデータ量が飛躍的に増大しており、伝送装置の大容量化が求められている。この大容量化を実現するために、光受信器の高速化が求められている。

【0003】

図9は、一般的な光通信における光電変換を行う光受信器の構成を示した模式図である。

30

図9に示すように、一般的に光受信器は、トランスインピーダンスアンプ(TIA)100と、フォトディテクタ(PD)103と、入力寄生容量104とにより構成されている。そして、トランスインピーダンスアンプ100は、負帰還抵抗 R_F 101と、第1の増幅回路102とにより構成されている。

【0004】

この従来の光受信器は、光信号 L_{in} をフォトディテクタ103で受信し、光信号 L_{in} を電流信号 I_{in} に変換し、さらにトランスインピーダンスアンプ101はこの電流信号 I_{in} を受信及び増幅し、後段の回路が受信可能な振幅の電圧信号 V_{out} に変換するものである

。そして、トランスインピーダンスアンプ100において受信可能なデータの高速化を実現するためには、利得周波数特性の広帯域化が必須である。

40

【0005】

ところで、トランスインピーダンスアンプ100の帯域を制限する要因は、第1にフォトディテクタ103等の入力寄生容量104とトランスインピーダンスアンプ100の入力インピーダンスによる入力回路の周波数特性に起因するもの、第2にトランスインピーダンスアンプ100を構成する構成回路の周波数特性に起因するもの、その他に、トランスインピーダンスアンプ100の出力回路の周波数特性に起因するものがある。

【0006】

はじめに、第1の要因である入力回路の周波数特性に起因する帯域制限について説明す

50

る。

トランスインピーダンスアンプ 100 のインピーダンス変換利得 Z_i は、下記式 (1) のように与えられる。

【数 1】

$$Z_i = \frac{-R_F}{1 + j\omega C_{in} \frac{R_F}{A_o}} \quad (1)$$

ここで、 R_F は負帰還抵抗、 C_{in} はフォトディテクタ 103 等の入力寄生容量 104、 A_o は増幅回路のオープンループ利得である。

【0007】

10

上記式 (1) から、 Z_i が $1/2$ になる 3dB 帯域 f_{3dB} は、下記式 (2) のように求められる。

【数 2】

$$f_{3dB} = \frac{A_o}{2\pi R_F C_{in}} \quad (2)$$

【0008】

次に、第 2 の要因であるトランスインピーダンスアンプ 100 を構成する構成回路の周波数特性に起因する帯域制限について説明する。

図 10 は、第 1 の従来例に係るトランスインピーダンスアンプの構成を示した模式図である。

20

図 10 に示すように、第 1 の従来例に係るトランスインピーダンスアンプ 100 は、負荷抵抗 R_L 106 とトランジスタ M_1 107 とソース抵抗 R_S 110 とからなるソース接地増幅回路 (common source amp.) 105 と、負帰還抵抗 R_F 101 と、トランジスタ M_2 108 とトランジスタ M_3 109 とからなるソースフォロワ回路 (source follower) 106 とにより構成されている。なお、図 10 中において、 I_{in} は電流信号、 V_{out} は電圧信号、 V_{DD} はドレイン側電源、 V_{SS} はソース側電源、 V_{CS} はコンスタントソース電圧を示している。

【0009】

このように、第 1 の従来例に係るトランスインピーダンスアンプ 100 は、主にソース接地増幅回路 105 と、ソースフォロワ回路 106 とにより構成されるが、入力寄生容量 C_{in} 104 及び帰還抵抗 R_F 101 により帯域が制限される。そして、高速動作においては、この入力寄生容量 C_{in} 104 による帯域制限を無視できなくなるため、周波数特性を改善することが困難であった。ここで、図 10 に示す第 1 の従来例に係るトランスインピーダンスアンプ 100 における周波数特性の例を図 11 に示す。

30

【0010】

そこで、従来、トランスインピーダンスアンプ 100 の帯域を改善する手段としてインダクタを挿入するインダクティブピーキングが用いられている。

図 12 は、第 2 の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプの構成を示した模式図である。

40

図 12 に示すように、第 2 の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプは、負荷抵抗 R_L 106 に直列にインダクタ L_L 120 を接続することにより構成されている。なお、第 2 の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプは上述した構成以外は第 1 の従来例に係るトランスインピーダンスアンプと同様の構成である。

【0011】

また、図 13 は、第 3 の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプの構成を示した模式図である。

図 13 に示すように、第 3 の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプは、負荷抵抗 R_L 106 に直列に第 1 のインダクタ L_L 120 を接続

50

し、さらにソース接地増幅回路の出力端子とソースフォロワ回路の入力端子との間に第2のインダクタ L_{s130} を接続することにより構成されている。なお、第3の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプは上述した構成以外は第1の従来例に係るトランスインピーダンスアンプと同様の構成である。

【0012】

図12, 13に示すように、負荷抵抗 R_{L106} に直列にインダクタ L_{L120} を接続することにより、高周波での負荷インピーダンスを補うとともに、寄生容量による帯域劣化を補い、図10に示した第1の従来例に係る従来のトランスインピーダンスアンプ100に対して、2倍程度の帯域改善が可能である。

【0013】

図14は、第1の従来例に係るトランスインピーダンスアンプと第2の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプにおける周波数特性の例を示した図である。なお、図14中において、破線は第1の従来例に係るトランスインピーダンスアンプの周波数特性の例を示し、実線は第2の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプの周波数特性の例を示す。

【0014】

図14より、第2の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプは、インダクティブピーキングを用いることにより、第1の従来例に係るトランスインピーダンスアンプに比べ、2倍程度の広帯域化が可能であることが分かる。

【0015】

しかしながら、インダクティブピーキングに用いられるインダクタの大きさは、トランジスタの大きさに比べ面積が極めて大きく、一つのインダクタの面積がトランジスタの面積のおよそ50倍以上の面積を占めてしまうという問題がある。特に、インダクタを2個以上用いるようなインダクティブピーキングにおいて、この問題は顕著である。ここで、従来の2つのインダクタの物理的なレイアウト例を示した模式図を図15に示す。なお、図15においては、2つのスパイラル型インダクタ140がトランスインピーダンスアンプのコア141と接続されている。

【0016】

また、インダクタと比べてトランジスタや抵抗の大きさが極端に異なることから、トランジスタや抵抗で構成される回路部分とインダクタとをつなぐ配線が長くなり、配線に起因する寄生容量や寄生抵抗や寄生インダクタによる悪影響も問題となる。

【0017】

すなわち、トランジスタや抵抗からなる第1の従来例に係るトランスインピーダンスアンプや、第2, 3の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプでは、更なる広帯域化が困難であるという問題があった。

【0018】

さらに、インダクタの素子サイズはトランジスタや抵抗に比べ、極めて大きいため、特に、従来の複数のインダクタによるインダクティブピーキングを用いたトランスインピーダンスアンプでは、インダクタの素子サイズが大きくなってしまいコスト高になるという問題があった。

【先行技術文献】

【特許文献】

【0019】

【特許文献1】特開2004-274463号公報

【非特許文献】

【0020】

【非特許文献1】Chao Yung Wang、外2名、“An 18 mW Two Stage CMOS Transimpedance Amplifier for 10 Gb/s Optical Application”、IEEE Asian Solid State Circuits Conference、2007年11

10

20

30

40

50

月 12 - 14 日、p . 412 - 415

【発明の概要】

【発明が解決しようとする課題】

【0021】

上述したように、第1の従来例に係るトランスインピーダンスアンプや第2, 3の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプでは、広帯域化が困難であるという問題があった。さらに、従来の複数のインダクタによるインダクティブピーキングを用いたトランスインピーダンスアンプでは、チップサイズが大きくなってしまいう問題があった。

【0022】

以上のことから、本発明は、利得周波数特性が広帯域で高速動作が可能であり、チップサイズの小さなトランスインピーダンスアンプを提供することを目的とする。

【課題を解決するための手段】

【0023】

上記の課題を解決する第1の発明に係るトランスインピーダンスアンプは、光信号から変換された電流信号を受信し電圧信号を出力するトランスインピーダンスアンプにおいて、

ソース接地増幅回路と、ソースフォロワ回路と、負帰還抵抗と、誘導結合性を有する少なくとも2つのインダクタとを備えることを特徴とする。

【0024】

上記の課題を解決する第2の発明に係るトランスインピーダンスアンプは、第1の発明に係るトランスインピーダンスアンプにおいて、

前記インダクタは、前記ソース接地増幅回路の負荷インピーダンスを構成する第1のインダクタと、前記負帰還抵抗と直列に接続された第2のインダクタであることを特徴とする。

【0025】

上記の課題を解決する第3の発明に係るトランスインピーダンスアンプは、第1の発明に係るトランスインピーダンスアンプにおいて、

前記インダクタは、前記ソース接地増幅回路の負荷インピーダンスを構成する第1のインダクタと、前記ソース接地増幅回路の出力端子と前記ソースフォロワ回路の入力端子とを接続する第2のインダクタであることを特徴とする。

【0026】

上記の課題を解決する第4の発明に係るトランスインピーダンスアンプは、第2の発明又は第3の発明に係るトランスインピーダンスアンプにおいて、

前記第1のインダクタと前記第2のインダクタをスパイラル型インダクタで構成し、該第1のインダクタと該第2のインダクタを重ね合わせることにより誘導結合させることを特徴とする。

【発明の効果】

【0027】

本発明によれば、利得周波数特性が広帯域で高速動作が可能であり、チップサイズの小さなトランスインピーダンスアンプを提供することができる。

【図面の簡単な説明】

【0028】

【図1】本発明の第1の実施例に係るトランスインピーダンスアンプの構成を示した模式図である。

【図2】2つのインダクタの物理的なレイアウト例を示した模式図である。

【図3】本発明の第2の実施例に係るトランスインピーダンスアンプの構成を示した模式図である。

10

20

30

40

50

【図 4】本発明の第 2 の実施例に係るトランスインピーダンスアンプにおけるインピーダンス変換利得の周波数特性を示した図である。

【図 5】本発明の第 2 の実施例に係るトランスインピーダンスアンプの他の構成を示した模式図である。

【図 6】本発明の第 3 の実施例に係るトランスインピーダンスアンプの構成を示した模式図である。

【図 7】本発明の第 3 の実施例に係るトランスインピーダンスアンプの他の構成を示した模式図である。

【図 8】MOSFET のゲート端子にインダクタを接続した回路を示した模式図である。

【図 9】一般的な光通信における光電変換を行う光受信器の構成を示した模式図である。

【図 10】第 1 の従来例に係るトランスインピーダンスアンプの構成を示した模式図である。

【図 11】第 1 の従来例に係るトランスインピーダンスアンプにおける周波数特性の例を示した図である。

【図 12】第 2 の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプの構成を示した模式図である。

【図 13】第 3 の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプの構成を示した模式図である。

【図 14】第 1 の従来例に係るトランスインピーダンスアンプと第 2 , 3 の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプにおける周波数特性の例を示した図である。

【図 15】従来の 2 つのインダクタの物理的なレイアウト例を示した模式図である。

【発明を実施するための形態】

【0029】

以下、本発明に係るトランスインピーダンスアンプを実施するための形態について、図面を参照しながら説明する。

【0030】

はじめに、本発明に係るトランスインピーダンスアンプの動作原理について説明する。

本発明に係るトランスインピーダンスアンプは、光信号から変換された電流信号を受信し電圧信号を出力するトランスインピーダンスアンプにおいて、ソース接地回路と、ソースフォロワ回路と、負帰還抵抗からトランスインピーダンスアンプを構成し、誘導結合性を有する 2 つのインダクタ、又は 2 つ以上のインダクタを備えることにより、利得周波数特性の広帯域化を可能とした。

【0031】

また、上記トランスインピーダンスアンプにおいて、ソース接地回路の負荷インピーダンスを構成する第 1 のインダクタと、負帰還抵抗と直列に接続された第 2 のインダクタを備え、第 1 のインダクタと第 2 のインダクタが誘導結合性を備える構成とした。

【0032】

さらに、上記ソース接地回路の負荷インピーダンスを構成する第 1 のインダクタと、ソース接地回路の出力端子とソースフォロワ回路の入力端子を接続する第 2 のインダクタを備え、第 1 のインダクタと第 2 のインダクタが誘導結合性を備える構成とした。

【0033】

したがって、本発明に係るトランスインピーダンスアンプによれば、上記誘導結合性を有する 2 つのインダクタにより、チップサイズの増加を最小限に抑え利得周波数特性を広帯域化することができる。

【0034】

上述したように、光受信器は、フォトディテクタに入力した光信号をフォトディテクタにおいて電流信号に変換したのち、トランスインピーダンスアンプは電圧信号に対してインピーダンス変換を行う。トランスインピーダンスアンプの帯域は上述したように、主に入力回路の周波数特性により制限され、下記式 (3) のように表すことができる。

10

20

30

40

50

【数3】

$$f_{3dB} = \frac{A_o}{2\pi R_F C_{in}} \quad (3)$$

ここで、 R_F は負帰還抵抗、 C_{in} はフォトディテクタ等の入力寄生容量、 A_o は増幅回路のオープンループ利得である。

上記式(3)より、トランスインピーダンスアンプのオープンループ利得 A_o を大きくすると、3dBダウンの周波数帯域 f_{3dB} も大きくすることができることが分かる。

【0035】

また、オープンループ利得 A_o は、トランジスタのトランスコンダクタンス g_m と、負荷インピーダンス Z_L により簡易的に、下記式(4)のように表すことができる。

10

【数4】

$$A_o = g_m \times Z_L \quad (4)$$

【0036】

ここで、負荷を抵抗 R_L とインダクタ L_L とにより構成するインダクティブピーキングの場合、下記式(5)のように表すことができる。

【数5】

$$A_o = g_m \times (R_L + j\omega L_L) \quad (5)$$

トランジスタのトランスコンダクタンス g_m は周波数特性を持つため、高周波で劣化し帯域に制限がかかるが、上記式(5)のようにインダクタ L_L を追加することにより、インダクティブピーキングでは高周波でこの劣化を補うことが可能である。

20

【0037】

さらに、複数のインダクタを用いたインダクティブピーキングにおいて、各々のインダクタを誘導結合することにより、誘導電流が流れそれぞれのインダクタの動作電流を補助する役割を果たし、それぞれのインダクタが独立している従来のインダクティブピーキングよりも高い帯域改善の効果を得ることができる。

【0038】

次に、誘導結合性を有するインダクタを用いたトランスインピーダンスアンプにおける広帯域化について説明する。

インダクタは巻線から形成され、巻線に流れる電流が変化すると、巻線を貫く磁束が変化し、その磁束によって磁束の変化を打ち消す方向に誘導起電力が発生する。 L を自己インダクタンス、 I をインダクタに流れる電流とすると、誘導起電力 e の大きさは、下記式(6)のようになる。

30

【数6】

$$e = -L \frac{dI}{dt} \quad (6)$$

磁気的に結合された2つの巻線の一方の電流 I_1 を変化させると、もう一方の巻線に誘導起電力が生じる。その大きさ e_2 は、下記式(7)のようになる。

【数7】

$$e_2 = -M \frac{dI_1}{dt} \quad (7)$$

40

【0039】

ここで、相互インダクタンス M は、下記式(8)で表される。

【数8】

$$M = k\sqrt{L_1 \times L_2} \quad (8)$$

ここで、 k は結合係数、 L_1 は第1のインダクタの自己インダクタンス、 L_2 は第2のインダクタの自己インダクタンスである。そして、上述した誘導結合性を有するインダクタを用いることにより、以下に示すようにトランスインピーダンスアンプの周波数特性を改善できる。

50

【 0 0 4 0 】

第 1 に、トランスインピーダンスアンプにおいて、ソース接地回路の負荷に誘導結合性を有するインダクタを用いることにより、以下に示すように開ループ利得 A_o を高周波で改善することができる。

【 0 0 4 1 】

誘導結合性を有するインダクタがない従来のトランスインピーダンスアンプでは、開ループ利得 A_o は上述したように、下記式 (9) のように与えられる。

【 数 9 】

$$A_o = g_m \times (R_L + j\omega L_L) \quad (9)$$

10

【 0 0 4 2 】

一方、相互インダクタンス M を用いた本発明に係るトランスインピーダンスアンプでは、開ループ利得 A_o は、下記式 (1 0) のようになる。

【 数 1 0 】

$$A_o = g_m \times (R_L + j\omega(L_L + kM)) \quad (10)$$

上記式 (1 0) に示すように、インダクタ L_L に kM が加算されるため高周波で開ループ利得 A_o は大きくなる。先に示したようにトランスインピーダンスアンプにおいて、開ループ利得 A_o が大きいと入力インピーダンスが低減するため、トランスインピーダンスアンプの帯域向上効果が得られる。

20

【 0 0 4 3 】

第 2 に、負帰還抵抗 R_f に誘導結合性を有するインダクタを用いることにより、以下に示すようにトランスインピーダンスアンプの広帯域化が可能である。

インダクタを負帰還ループに接続したトランスインピーダンスアンプのインピーダンス変換利得 Z_t は、下記式 (1 1) のように表される。

【 数 1 1 】

$$Z_t = (R_f + j\omega L_f) \left(1 + \frac{1}{j\omega\alpha}\right) \quad (11)$$

ここで、 α は周波数帯域を決める極である。一方、相互インダクタンス M を用いた本発明に係るトランスインピーダンスアンプにおいては、 Z_t は、下記式 (1 2) のように表される。

30

【 数 1 2 】

$$Z_t = (R_f + j\omega(L_f + kM)) \left(1 + \frac{1}{j\omega\alpha}\right) \quad (12)$$

すなわち、負帰還ループ部のインダクタ L_f に kM が加算されるため、利得が低下する高周波で負帰還抵抗 R_f が大きくなり、トランスインピーダンスアンプの帯域向上効果が得られる。

【 0 0 4 4 】

第 3 に、ソース接地回路とソースフォロワ回路を接続する第 3 のインダクタに誘導結合性を有するインダクタを用いることにより、以下に示すようにトランスインピーダンスの広帯域化が可能である。

40

【 0 0 4 5 】

大入力信号を受信するトランスインピーダンスアンプでは、大きな信号電流を流すためにソースフォロワ回路においてサイズの大きなトランジスタを用いるが、サイズが大きいと寄生容量による帯域劣化の影響を受ける。ソース接地回路の出力端子とソースフォロワ回路の入力端子間にスプリット・インダクタを接続することにより、寄生容量による帯域劣化を改善することができる。

【 0 0 4 6 】

図 8 は、M O S F E T のゲート端子にインダクタを接続した回路を示した模式図である。なお、図 8 (a) はトランジスタのゲート - ソース間の寄生容量 C_{gs} とゲート - ドレイ

50

ン間の寄生容量 C_{gd} を示した図、図 8 (b) はトランジスタの等価入力抵抗 R_{in} 、上記寄生容量からなる等価入力容量 C_{in} とし、トランジスタのゲート端子にインダクタ L_s が接続された等価回路を示した図である。

【 0 0 4 7 】

ソースフォロワ回路の入力インピーダンス Z_{in} は簡易的に、下記式 (1 3) のように表される。

【 数 1 3 】

$$Z_{in} = R_{in} \left(\frac{1}{1 + j\omega C_{in} R_{in}} \right) \quad (13)$$

すなわち、トランジスタの寄生容量により高周波では、ソースフォロワ回路の入力インピーダンスが小さくなってしまい信号伝達帯域が劣化する。

10

【 0 0 4 8 】

一方、上記式 (1 3) において、入力にインダクタを直列接続することにより、下記式 (1 4) のように表すことができる。

【 数 1 4 】

$$Z_{in} = R_{in} \left(\frac{1}{1 + j\omega C_{in} R_{in}} \right) + j\omega L_s \quad (14)$$

すなわち、ソースフォロワ回路の入力インピーダンス Z_{in} の高周波での劣化を改善することができ、トランスインピーダンスアンプの帯域向上効果が得られる。

【 0 0 4 9 】

20

さらに、誘導結合性を有するインダクタは従来インダクタ 1 個分の面積内に複数のインダクタを構成することができるため、面積も従来のトランスインピーダンスアンプの半分以下にすることができる。

【 0 0 5 0 】

したがって、本発明に係るトランスインピーダンスアンプによれば、従来トランスインピーダンスアンプではトランジスタの性能により制限され改善することができなかった利得周波数特性を大きく改善することができる。

【 0 0 5 1 】

さらに、複数のインダクタを用いた場合であってもチップ面積をほぼ同等とすることができる。これにより、低コストで高速動作可能なトランスインピーダンスアンプを提供することができる。

30

【 実施例 1 】

【 0 0 5 2 】

以下、本発明に係るトランスインピーダンスアンプの第 1 の実施例について説明する。

図 1 は、本発明の第 1 の実施例に係るトランスインピーダンスアンプの構成を示した模式図である。なお、図 1 (a) は本発明の第 1 の実施例に係るトランスインピーダンスアンプの回路構成図、図 1 (b) は本発明の第 1 の実施例に係るトランスインピーダンスアンプにおけるインピーダンス素子の構成例を示した図、図 1 (c) は本発明の第 1 の実施例に係るトランスインピーダンスアンプにおける複数のインダクタが誘導結合した構成例を示した図である。

40

【 0 0 5 3 】

図 1 (a) に示すように、本実施例に係るトランスインピーダンスアンプは、負荷となる第 1 のインピーダンス $Z_L 1 0$ と第 1 のトランジスタ $M_1 1 3$ とソース抵抗 $R_S 1 6$ とからなるソース接地増幅回路 1 と、第 2 のトランジスタ $M_2 1 4$ と第 3 のトランジスタ $M_3 1 5$ とからなるソースフォロワ回路 2 と、ソース接地増幅回路 1 の入力端子とソースフォロワ回路 2 の出力端子をつなぐ負帰還ループに負帰還の第 2 のインピーダンス $Z_F 1 1$ と、ソース接地増幅回路の出力端子とソースフォロワ回路 2 の入力端子とを接続する第 3 のインピーダンス $Z_S 1 2$ とにより構成されている。なお、図 1 (a) 中において、 I_{in} は電流信号、 V_{out} は電圧信号、 VDD はドレイン側電源、 VSS はソース側電源、 V_{CS} はコンスタントソース電圧を示している。

50

【0054】

また、図1(b)に示すように、第1のインピーダンス Z_{L10} 、第2のインピーダンス Z_{F11} 及び第3のインピーダンス Z_{S12} はそれぞれ抵抗 R_{17} とインダクタ L_{18} とにより構成されている。

【0055】

さらに、これら第1のインピーダンス Z_{L10} 、第2のインピーダンス Z_{F11} 及び第3のインピーダンス Z_{S12} を構成するインダクタ L のうち、少なくとも2つ以上のインダクタ L が誘導結合されている。なお、図1(c)においては、2つのインダクタ L を誘導結合した場合の構成例を示している。

【0056】

図2は、2つのインダクタの物理的なレイアウト例を示した模式図である。なお、図2(a)は従来の誘導結合のない2つのインダクタの物理的なレイアウト例を示した図、図2(b)は本発明に係る誘導結合のある2つのインダクタの物理的なレイアウト例を示した図である。また、図2(b)中においては判別がしやすいように、第1のインダクタを実線で、第2のインダクタを破線で示している。

【0057】

図2(b)に示すように、2つのスパイラル型インダクタを巻き込みレイアウトすることにより、一方のインダクタに流れる電流が変化することにより磁束が変化し、もう一方のインダクタに誘導起電力が生じる。この誘導起電力による相互インダクタンス M により、トランスインピーダンスアンプの高周波特性を改善することができる。

【0058】

また、トランスインピーダンスアンプに用いられているトランジスタのサイズは数ミクロン四方程度であるのに対し、インダクタは数百ミクロン四方程度と大きいため、2つのスパイラル型インダクタを結合させる本発明によれば、従来の2つのインダクタを用いる構成に対しほぼ面積を半分にすることができる。

【0059】

なお、上述したスパイラル型インダクタは伝送線路を折り曲げたメアンダ型インダクタであってもよく、この場合はメアンダ型インダクタを近接することにより同様に誘導結合性を有するインダクタを得ることができる。

【0060】

また、上述のトランスインピーダンスアンプを構成するトランジスタとして、電界効果トランジスタ(FET)を用いた例を示したが、バイポーラトランジスタを用いても同じ効果を得ることができる。

【実施例2】

【0061】

以下、本発明に係るトランスインピーダンスアンプの第2の実施例について説明する。

図3は、本発明の第2の実施例に係るトランスインピーダンスアンプの構成を示した模式図である。

【0062】

図3に示すように、本実施例に係るトランスインピーダンスアンプは、負荷抵抗 R_{L2} と第1のトランジスタ M_{113} とソース抵抗 R_{S16} とからなるソース接地増幅回路1と、第2のトランジスタ M_{214} と第3のトランジスタ M_{315} とからなるソースフォロワ回路2からなるトランスインピーダンスアンプにおいて、ソース接地増幅回路1の負荷抵抗 R_{L21} と直列に第1のインダクタ L_{L20} が接続され、ソース接地増幅回路1の入力端子とソースフォロワ回路2の出力端子をつなぐ負帰還ループに負帰還抵抗 R_{F23} と直列に第2のインダクタ L_{F22} が接続され、さらに、第1のインダクタ L_{L20} と第2のインダクタ L_{F22} が相互インダクタンス M により誘導結合されることにより構成されている。なお、図3中において、 I_{in} は電流信号、 V_{out} は電圧信号、 V_{DD} はドレイン側電源、 V_{SS} はソース側電源、 V_{CS} はコンスタントソース電圧を示している。

【0063】

10

20

30

40

50

ここで、本実施例に係るトランスインピーダンスアンプの動作例について説明する。

図4は、本発明の第2の実施例に係るトランスインピーダンスアンプにおけるインピーダンス変換利得の周波数特性を示した図である。なお、図4中において、実線は本実施例に係るトランスインピーダンスアンプのシミュレーション結果を示し、破線は図10に示す第1の従来例に係るトランスインピーダンスアンプのシミュレーション結果を示し、一点鎖線は図12に示す第2の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプのシミュレーション結果を示す。また、解析データは、Synopsys社の回路シミュレータ“HSPICE”によるシミュレーションにより取得したものである。

【0064】

図4より、本実施例に係るトランスインピーダンスアンプによれば、第1の従来例に係るトランスインピーダンスアンプに比べおよそ2倍、第2の従来例に係るインダクティブピーキングを用いたトランスインピーダンスアンプに比べおよそ1.5倍の広帯域な特性が得られていることが分かる。

【0065】

上述したように、本実施例に係るトランスインピーダンスアンプにおいては、トランスインピーダンスアンプ初段の負荷に負荷抵抗 R_{L21} と第1のインダクタ L_{L20} を直列に接続し、負帰還ループに負帰還抵抗 R_{F23} と直列に第2のインダクタ L_{F22} を接続し、この第1のインダクタ L_{L20} と第2のインダクタ L_{F22} を誘導結合している。

【0066】

本実施例に係るトランスインピーダンスアンプの構成により、トランスインピーダンスアンプに信号電流が入力されると、第2のインダクタ L_{F22} に電流が流れることにより、これに応じて誘導結合した第1のインダクタ L_{L20} に誘導起電力が発生し高周波で等価的に高インピーダンスとなる。

【0067】

一方、第1のインダクタ L_{L20} に電流が流れることにより、これに応じて誘導結合した第2のインダクタ L_{F22} に誘導起電力が発生し高周波で等価的に負帰還抵抗 R_{F23} が大きくなる。したがって、本実施例に係るトランスインピーダンスアンプの構成によれば、これらの相乗効果で周波数特性を改善することができる。

【0068】

特に、本実施例に係るトランスインピーダンスアンプの構成においては、トランスインピーダンスアンプにおいて特有の利得帯域特性を決める要因である負荷インピーダンス部と負帰還インピーダンス部それぞれにインダクタを用い、これら2つのインダクタに誘導結合性を持たせたことを特徴としており、トランスインピーダンスアンプにおいて初めて有効な構成である。

【0069】

なお、図3に示した本実施例における負荷抵抗 R_{L21} と第1のインダクタ L_{L20} のドレイン側電源VDDと第1のトランジスタ M_113 のドレイン端子との間における接続順は、図5に示すように逆でもかまわないし、負帰還抵抗 R_{F23} と第2のインダクタ L_{F22} の接続順も逆であってもかまわない。

【実施例3】

【0070】

以下、本発明に係るトランスインピーダンスアンプの第3の実施例について説明する。

図6は、本発明の第3の実施例に係るトランスインピーダンスアンプの構成を示した模式図である。

【0071】

図6に示すように、本実施例に係るトランスインピーダンスアンプは、負荷抵抗 R_{L21} と第1のトランジスタ M_113 とソース抵抗 R_{S16} とからなるソース接地増幅回路1と、第2のトランジスタ M_214 と第3のトランジスタ M_315 とからなるソースフォロワ回路2からなるトランスインピーダンスアンプにおいて、ソース接地増幅回路1の負荷抵抗

10

20

30

40

50

R_{L21} に直列に第1インダクタ L_{L20} が接続され、ソース接地増幅回路1の入力端子とソースフォロワ回路2の出力端子をつなぐ負帰還ループに負帰還抵抗 R_{F23} が接続され、ソース接地増幅回路1の出力端子とソースフォロワ回路2の入力端子間に第3のインダクタ L_{S30} が接続され、さらに、第1インダクタ L_{L20} と第3のインダクタ L_{S30} が誘導結合されることにより構成されている。なお、図6中において、 V_{DD} はドレイン側電源、 V_{SS} はソース側電源、 V_{CS} はコンスタントソース電圧を示している。

【0072】

上述したように、本実施例に係るトランスインピーダンスアンプにおいては、トランスインピーダンスアンプ初段のソース接地増幅回路1の負荷インピーダンスに負荷抵抗 R_{L21} と第1インダクタ L_{L20} を直列に接続し、ソース接地増幅回路1の出力端子と後段のソースフォロワ回路2の入力端子を接続する第3のインダクタ L_{S30} を誘導結合している。

10

【0073】

本実施例に係るトランスインピーダンスアンプの構成により、トランスインピーダンスアンプ回路に信号電流が入力されると、第3のインダクタ L_{S30} に電流が流れ、これに応じて誘導結合した第1インダクタ L_{L20} に誘導起電力が発生し高周波で等価的に高インピーダンスとなる。

【0074】

一方、第1インダクタ L_{L20} に電流が流れることにより、これに応じて誘導結合した第3のインダクタ L_{S30} に誘導起電力が発生し誘導結合インダクタにより高周波でトランジスタの寄生容量による帯域劣化を補償することができる。したがって、本実施例に係るトランスインピーダンスアンプの構成によれば、これらの相乗効果で周波数特性を改善することができる。

20

【0075】

なお、図6に示した本実施例における負荷抵抗 R_{L21} と第1インダクタ L_{L20} のドレイン側電源 V_{DD} と第1のトランジスタ M_{13} のドレイン端子との間においての接続順は、図7に示すように逆でもかまわない。

【0076】

以上説明したように、本発明に係るトランスインピーダンスアンプによれば、光信号を光電変換により変換して光電電流を得て、この光電電流を電圧信号に変換増幅するトランスインピーダンスアンプにおいて、利得周波数特性の広帯域化が可能となる。すなわち、高速動作可能なトランスインピーダンスを提供することができる。

30

【0077】

特に、相互インダクタンス M の効果により、それぞれのインダクタの値を大きくしなくても同等の効果を得られるため、チップサイズを大きくすることなく帯域を改善することができるという効果を与えることができる。さらに、本発明によれば、複数のチップインダクタを用いる従来の広帯域化技術を使った場合、チップサイズが大きくなるのに対しチップサイズをほぼ同じとできるため、コストを抑え高速動作化に有効である。

【産業上の利用可能性】

【0078】

本発明は、例えば、光伝送方式の光電変換を行う光受信回路において、信号等化を行うトランスインピーダンスアンプに利用することができ、特に、高速動作可能な広帯域な利得周波数特性をもつトランスインピーダンスアンプに利用することができる。

40

【0079】

具体的には、光基幹伝送システム、光アクセスシステム、光インターコネクション等の各種光伝送システムに用いられる光受信用IC、及びこれを用いた高速光受信モジュール、光送受信トランシーバなどに光受信回路等に利用することができる。

【符号の説明】

【0080】

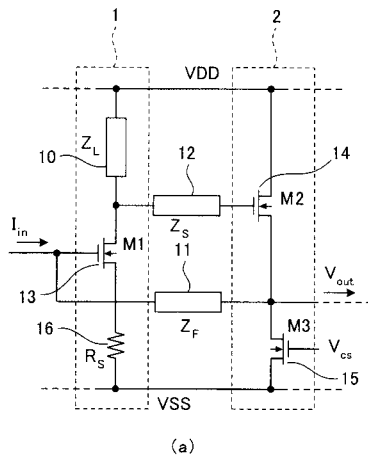
1 ソース接地増幅回路

50

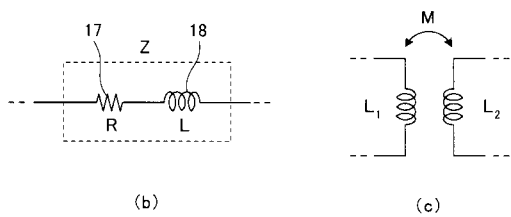
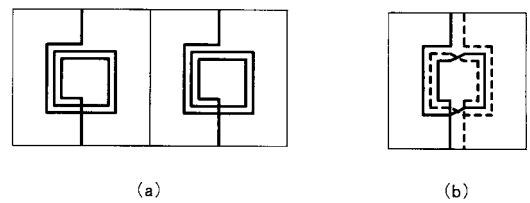
2 ソースフォロワ回路

- 1 0 第 1 のインピーダンス Z_L
- 1 1 第 2 のインピーダンス Z_F
- 1 2 第 3 のインピーダンス Z_S
- 1 3 第 1 のトランジスタ M_1
- 1 4 第 2 のトランジスタ M_2
- 1 5 第 3 のトランジスタ M_3
- 1 6 ソース抵抗 R_S
- 1 7 抵抗 R
- 1 8 インダクタ L
- 2 0 第 1 のインダクタ L_L
- 2 1 負荷抵抗 R_L
- 2 2 第 2 のインダクタ L_F
- 2 3 負帰還抵抗 R_F
- 3 0 第 3 のインダクタ L_S

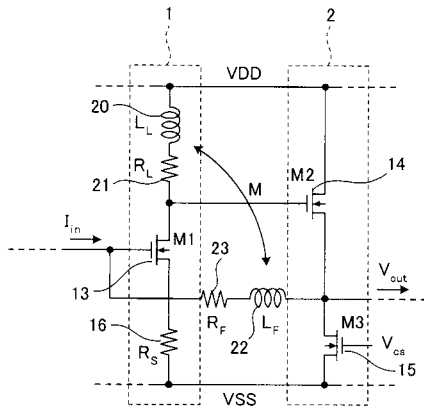
【 図 1 】



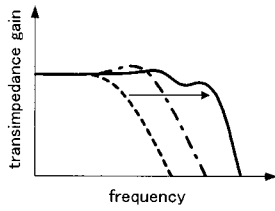
【 図 2 】



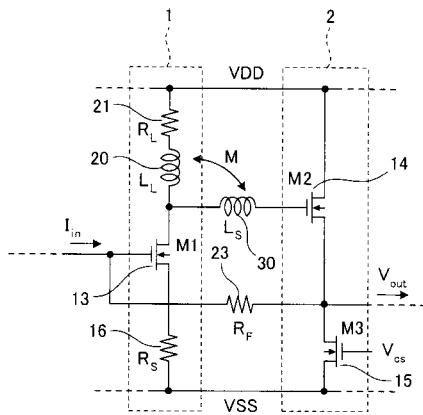
【 図 3 】



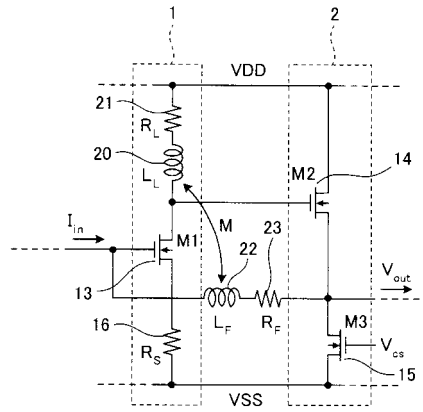
【 図 4 】



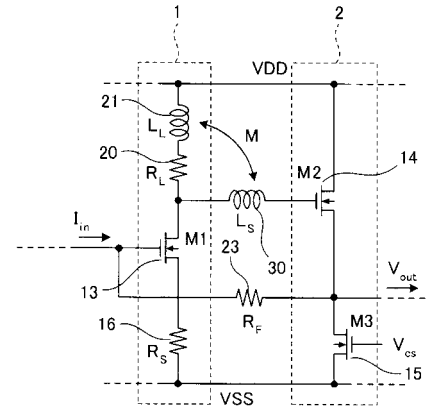
【 図 6 】



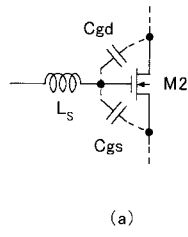
【 図 5 】



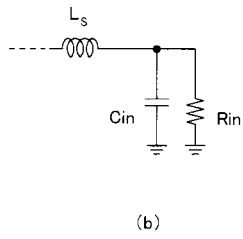
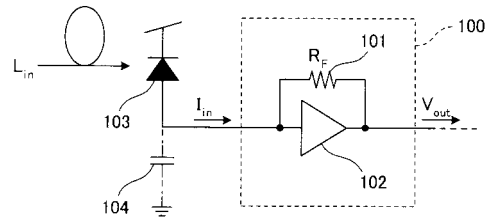
【 図 7 】



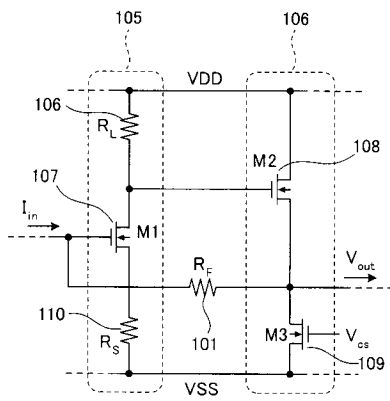
【 図 8 】



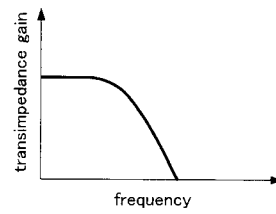
【 図 9 】



【 図 10 】



【 図 11 】



フロントページの続き

(72)発明者 小野寺 秀俊

京都府京都市左京区吉田本町 国立大学法人京都大学大学院情報学研究科内

(72)発明者 土谷 亮

京都府京都市左京区吉田本町 国立大学法人京都大学大学院情報学研究科内

Fターム(参考) 5J500 AA01 AA56 AC62 AC92 AF17 AF20 AH10 AH25 AH33 AH35
AH44 AM08 AM13 AS01 AS13 AT01