

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-111418

(P2016-111418A)

(43) 公開日 平成28年6月20日 (2016.6.20)

(51) Int.Cl.			F I			テーマコード (参考)		
<b>H03H</b>	<b>7/01</b>	<b>(2006.01)</b>	H03H	7/01	A	5E070		
<b>H01F</b>	<b>27/00</b>	<b>(2006.01)</b>	H01F	15/00	D	5J024		
<b>H01F</b>	<b>17/00</b>	<b>(2006.01)</b>	H01F	17/00	B			

審査請求 未請求 請求項の数 5 O L (全 13 頁)

(21) 出願番号 特願2014-244766 (P2014-244766)  
 (22) 出願日 平成26年12月3日 (2014.12.3)

(71) 出願人 504180239  
 国立大学法人信州大学  
 長野県松本市旭三丁目1番1号  
 (71) 出願人 504237050  
 独立行政法人国立高等専門学校機構  
 東京都八王子市東浅川町701番2  
 (72) 発明者 曾根原 誠  
 長野県長野市若里四丁目17番1号 国立  
 大学法人信州大学工学部内  
 (72) 発明者 佐藤 敏郎  
 長野県長野市若里四丁目17番1号 国立  
 大学法人信州大学工学部内

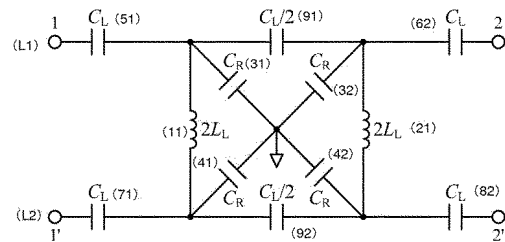
最終頁に続く

(54) 【発明の名称】 コモンモードフィルタ

(57) 【要約】

【課題】 実用可能なフィルタ特性と高集積化が可能なコモンモードフィルタを提供する。

【解決手段】 第1の伝送線路L1に設けた第1のキャパシタ91と、第2の伝送線路L2に設けた第2のキャパシタ92を挟む配置として、第1の伝送線路L1と第2の伝送線路L2との間を接続する第1のインダクタ11及び第2のインダクタ21と、第1の伝送線路L1と第2の伝送線路L2との間を交差して接続する交差線路の交差位置と、第1の伝送線路L1と第2の伝送線路L2とを結ぶそれぞれの線路上に設けた第3～第6のキャパシタ31、32、41、42と、第1の伝送線路L1上と前記第2の伝送線路L2上において、第1のインダクタ11よりも入力側の位置、第2のインダクタ21よりも出力側の位置に、それぞれ設けた第7、8のキャパシタ51、71と、第9、10のキャパシタ62、82とを備え、前記交差線路が交差位置において接地されていることを特徴とする。



【選択図】 図17

## 【特許請求の範囲】

## 【請求項 1】

信号を伝送する第 1 の伝送線路に設けた第 1 のキャパシタと、第 2 の伝送線路に設けた第 2 のキャパシタを挟む配置として、前記第 1 の伝送線路と前記第 2 の伝送線路との間を接続する第 1 のインダクタ及び第 2 のインダクタと、

前記第 1 の伝送線路と前記第 2 の伝送線路との間を交差して接続する交差線路の交差位置と、前記第 1 の伝送線路と前記第 2 の伝送線路とを結ぶそれぞれの線路上に設けた第 3、第 4、第 5、第 6 のキャパシタと、

前記第 1 の伝送線路上と前記第 2 の伝送線路上において、前記第 1 のインダクタよりも入力側の位置、前記第 2 のインダクタよりも出力側の位置に、それぞれ設けた第 7、第 8 のキャパシタと、第 9、第 10 のキャパシタとを備え、

前記交差線路が交差位置において接地されていることを特徴とするコモンモードフィルタ。

## 【請求項 2】

前記第 1 のインダクタと第 2 のインダクタが、相互に同一のインダクタンスに設定され、

前記第 1 のキャパシタと第 2 のキャパシタが、相互に同一のキャパシタンスに設定され、

前記第 3 ~ 第 6 のキャパシタが、相互に同一のキャパシタンスに設定され、

前記第 7 ~ 第 10 のキャパシタが、相互に同一のキャパシタンスに設定されていることを特徴とする請求項 1 記載のコモンモードフィルタ。

## 【請求項 3】

前記第 1 のインダクタ及び第 2 のインダクタと、前記第 1 ~ 第 10 のキャパシタとを、絶縁層を厚さ方向に挟む配置に導体パターンを形成した積層構造としたコモンモードフィルタであって、

前記第 1 のインダクタと第 2 のインダクタは、巻線構造の導体パターンとして設け、

前記第 1 ~ 第 10 のキャパシタは、それぞれ前記絶縁層を挟んで対向配置する平行平板形の導体パターンとして設け、

前記第 1 ~ 第 10 のキャパシタは、前記第 1 のインダクタと前記第 2 のインダクタが配置される平面領域と重複しない配置に設けることを特徴とする請求項 1 または 2 記載のコモンモードフィルタ。

## 【請求項 4】

前記第 1 のインダクタ及び第 2 のインダクタのキャパシタンスは、前記巻線構造の巻数、線幅、線間、導体パターンの厚さに基づいて規定され、

前記第 1 ~ 第 10 のキャパシタのキャパシタンスは、前記対向配置される導体パターンの面積と前記絶縁層の誘電率、絶縁層の厚さに基づいて規定されることを特徴とする請求項 3 記載のコモンモードフィルタ。

## 【請求項 5】

前記第 1 のインダクタ及び第 2 のインダクタが、前記第 1 ~ 第 10 のキャパシタを形成した層とは別の磁性層に組み込んで形成されていることを特徴とする請求項 3 または 4 記載のコモンモードフィルタ。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は差動伝送に用いられるコモンモードフィルタに関する。

## 【背景技術】

## 【0002】

差動伝送技術は、伝送線路を介して信号を伝送する際に、2本の平行に配置した線路に

10

20

30

40

50

差動信号（ディファレンシャルモード）を伝播させることにより、電磁的な妨害波が外部に作用しないようにする（EMC対策）ためのものである。この差動伝送技術においては、同相成分（コモンモード）のノイズが伝播すると、ノイズ輻射によりEMC対策が阻害されることから、コモンモード成分を抑制するコモンモードフィルタが必ず用いられる。

【0003】

従前のコモンモードフィルタは、コモンモードチョークコイルやチップ素子を用いたフィルタが一般的であった。これに対し、従前のコモンモードフィルタとは動作原理が異なる擬似伝送線路理論に基づくコモンモードフィルタが提案されている（特許文献1）。図20は、擬似伝送線路理論に基づくコモンモードフィルタの構成例を示す。このコモンモードフィルタは、第1の伝送線路L1と第2の伝送線路L2に、それぞれ入力側のAパターン部L1A、L2A、出力側のBパターン部L1B、L2B、中間接続パターン部L1C、L2Cを設けた構成を備える。

10

【0004】

図21は、図20の等価回路である。等価回路は、各パターン部及び各パターン部間のキャパシタンス成分、インダクタンス成分を考慮して構成されている。このコモンモードフィルタは、コモンモードのノイズ信号を遮断し、ディファレンシャルモードについては、通したい周波数領域の信号のみ通過させるという作用をなす。

擬似伝送線路理論に基づくコモンモードフィルタは、図20に示すように、薄膜パターンの線幅や形状を適宜設計することによって形成することができ、容易に小型化、薄型化が可能である。

20

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2012-191530号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

擬似伝送線路理論に基づく従来のコモンモードフィルタは、図21の等価回路に示すように、6個のインダクタと8個のキャパシタを構成素子としている。これらの構成素子のうち、インダクタは占有面積が大きくなるため、デバイスに組み込む際の高集積化が阻害されるという問題があった。

30

本発明は、従来のコモンモードフィルタに用いられているインダクタの数を減らすことにより回路の簡素化を図り、小型化、高集積化を可能とするコモンモードフィルタを提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明に係るコモンモードフィルタは、インダクタとキャパシタによって構成されているコモンモードフィルタの回路構成をできるだけ簡略化するとともに、特定の周波数帯域の透過特性を損なわず、かつコモンモードを効果的に遮断するフィルタ特性を備えるものとして考えられたものである。その構成としては、インダクタとキャパシタによって構成される基本的なコモンモードフィルタのユニットを2つ縦続する構成とし、2ユニットのフィルタを縦続したことにより複雑となる回路構成を簡素化し、高集積化されたデバイスにも容易に組み込むことを可能にしたことを特徴とする。

40

【0008】

すなわち、本発明に係るコモンモードフィルタは、信号を伝送する第1の伝送線路に設けた第1のキャパシタと、第2の伝送線路に設けた第2のキャパシタを挟む配置として、前記第1の伝送線路と前記第2の伝送線路との間を接続する第1のインダクタ及び第2のインダクタと、前記第1の伝送線路と前記第2の伝送線路との間を交差して接続する交差線路の交差位置と、前記第1の伝送線路と前記第2の伝送線路とを結ぶそれぞれの線路上に設けた第3、第4、第5、第6のキャパシタと、前記第1の伝送線路上と前記第2の伝送

50

線路上において、前記第 1 のインダクタよりも入力側の位置、前記第 2 のインダクタよりも出力側の位置に、それぞれ設けた第 7、第 8 のキャパシタと、第 9、第 10 のキャパシタとを備え、前記交差線路が交差位置において接地されていることを特徴とする。

【0009】

前記第 1 のインダクタ及び第 2 のインダクタのインダクタンスと、前記第 1 ~ 第 10 のキャパシタのキャパシタンスについては、伝送信号の周波数帯域に応じて、適宜設定すればよい。標準的には、前記第 1 のインダクタと第 2 のインダクタが、相互に同一のインダクタンスに設定され、前記第 1 のキャパシタと第 2 のキャパシタが、相互に同一のキャパシタンスに設定され、前記第 3 ~ 第 6 のキャパシタが、相互に同一のキャパシタンスに設定され、前記第 7 ~ 第 10 のキャパシタが、相互に同一のキャパシタンスに設定されている構成が用いられる。

10

【0010】

前記コモンモードフィルタは、高集積化してデバイスに組み込む方法として、前記第 1 のインダクタ及び第 2 のインダクタと、前記第 1 ~ 第 10 のキャパシタとを、絶縁層を厚さ方向に挟む配置に導体パターンを形成した積層構造とする方法が有効であり、前記第 1 のインダクタと第 2 のインダクタは、巻線構造の導体パターンとして設け、前記第 1 ~ 第 10 のキャパシタは、それぞれ前記絶縁層を挟んで対向配置する平行平板形の導体パターンとして設け、前記第 1 ~ 第 10 のキャパシタは、前記第 1 のインダクタと前記第 2 のインダクタが配置される平面領域と重複しない配置に設けることによりコモンモードフィルタを構成することができる。

20

また、前記第 1 のインダクタ及び第 2 のインダクタのキャパシタンスは、前記巻線構造の巻数、線幅、線間、導体パターンの厚さに基づいて規定され、前記第 1 ~ 第 10 のキャパシタのキャパシタンスは、前記対向配置される導体パターンの面積と前記絶縁層の誘電率、絶縁層の厚さに基づいて規定される。

【発明の効果】

【0011】

本発明に係るコモンモードフィルタは、等価回路として 2 つのインダクタを含む簡素化した回路構成となることから、導体パターンを用いてインダクタとキャパシタとを構成することにより、高集積化されたデバイスにも容易に組み込むことができ、コモンモードの遮断作用とディファレンシャルモードの透過作用に優れたコモンモードフィルタとして提供することができる。

30

【図面の簡単な説明】

【0012】

【図 1】 1 ユニット構成のコモンモードフィルタの等価回路である。

【図 2】 コモンモードフィルタ (1 ユニット) の構成を示す組み立て斜視図である (設計値は 0.7 ~ 1.0 [GHz] 帯)。

【図 3】 コモンモードフィルタの積層構造に対応して図 1 を書き換えた等価回路である。

【図 4】 コモンモードフィルタのフィルタ特性を分析した結果を示すグラフである。

【図 5】 コモンモードフィルタ (1 ユニット) の構成を示す組み立て斜視図である (設計値は 1.8 ~ 2.0 [GHz] 帯)。

40

【図 6】 コモンモードフィルタのフィルタ特性を分析した結果を示すグラフである。

【図 7】 図 1 の等価回路を 2 つ接続した回路 (2 ユニット構成) である。

【図 8】 2 ユニット構成のコモンモードフィルタ (0.7 ~ 1.0 [GHz]) の平面図である。

【図 9】 図 8 のコモンモードフィルタのフィルタ作用を三次元電磁界解析により分析した結果を示すグラフである。

【図 10】 2 ユニット構成のコモンモードフィルタ (1.8 ~ 2.0 [GHz]) の平面図である。

【図 11】 図 10 のコモンモードフィルタのフィルタ作用を分析した結果を示すグラフである。

【図 12】 図 8 のコモンモードフィルタと同一の積層構造を備えるコモンモードフィルタを実際に製作したものの平面写真である。

50

【図13】図12のコモンモードフィルタのフィルタ特性を実測した結果を示すグラフである。

【図14】図10のコモンモードフィルタと同一の積層構造を備えるコモンモードフィルタを実際に製作したものの平面写真である。

【図15】図14のコモンモードフィルタのフィルタ特性を実測した結果を示すグラフである。

【図16】図7の等価回路を簡略化した回路である。

【図17】図16の等価回路を書き換えた回路である。

【図18】図17の等価回路を書き換えた回路である。

【図19】図18に示す等価回路に対応して、コモンモードフィルタを積層構造として構成した組み立て斜視図である。

【図20】擬似伝送線路理論に基づくコモンモードフィルタの構成を示す説明図である。

【図21】図20のコモンモードフィルタの等価回路である。

【発明を実施するための形態】

【0013】

(コモンモードフィルタ回路：1ユニット構成)

本発明においてコモンモードフィルタとして検討している構成は、キャパシタとインダクタとなる導体パターンを形成した層を絶縁層を挟んで積層することにより、パターン間あるいは線間に寄生するキャパシタンス成分、インダクタンス成分を構成して、コモンモードフィルタとするものである。

【0014】

図1は、コモンモードフィルタの基本単位(ユニット)として当初検討したコモンモードフィルタの等価回路を示す。

このコモンモードフィルタは、信号を伝送する第1の伝送線路L1と第2の伝送線路L2との間を、インダクタ11(インダクタンス： $2L_L$ )により接続するとともに、インダクタ11と並列に、キャパシタ31(キャパシタンス： $C_R$ )とキャパシタ41(キャパシタンス： $C_R$ )を直列接続により配置した構成を備える。

キャパシタ31とキャパシタ41とを接続する中間位置は接地電位とする。なお、インダクタ11のインダクタンスを $2L_L$ と表しているのは、キャパシタンス31、41と並列にインダクタンス $L_L$ の2つのインダクタを直列配置した回路を想定しているためである。

また、第1の伝送線路L1と第2の伝送線路L2には、インダクタ11及びキャパシタ31、41との結節点を挟む配置に、それぞれ、キャパシタ51、キャパシタ61(キャパシタンス： $C_L$ )と、キャパシタ71、キャパシタ81(キャパシタンス： $C_L$ )を設ける。

【0015】

図2は図1に示す等価回路に相当するコモンモードフィルタをデバイスに組み込む構造とするため、導体パターンを備える積層構造として構成した例である。

図2に示すコモンモードフィルタは、全体形状を矩形の平面形状とし、導体パターンを配した第1層と、絶縁層からなる第2層と、インダクタとキャパシタを構成する導体パターンを形成した第3層とからなる。

インダクタ11は第3層の中央部に配置し、第1層と第3層に形成するキャパシタとなる導体パターンは、インダクタ11の周囲に配置する。インダクタ11を配置する領域を導体パターンの空域としているのは、インダクタ11を配置する領域に重複して導体パターンを配置すると、インダクタ11のQ値が大きく低下してしまうためである。

【0016】

第1層には、キャパシタ31、41と、キャパシタ51、61、71、81となる導体パターンが形成されている。第2層は絶縁層である。

第3層には、インダクタ11の他に、キャパシタ31、41と、キャパシタ51、61、71、81となる導体パターンが形成されている。

それぞれのキャパシタは、第2層の絶縁層を第1層の導体パターンと第3層の導体パターンとで挟むことにより、平行平板キャパシタとして構成される。

10

20

30

40

50

## 【 0 0 1 7 】

キャパシタ 3 1、4 1 と、キャパシタ 5 1、6 1、7 1、8 1 のキャパシタンスは、絶縁層（第 2 層）の厚さ、誘電率、導体パターンの対向する部分の面積によって決められる。

キャパシタ 3 1、4 1 のキャパシタンス  $C_R$  は、絶縁層の厚さ  $d$ 、絶縁層の誘電率  $\epsilon_r$ 、導体パターンの面積  $S_R$  に基づいて、次式（1）により与えられる。

$$C_R = \epsilon_0 \epsilon_r S_R / d \cdots (1)$$

キャパシタ 5 1、6 1、7 1、8 1 のキャパシタンス  $C_L$  は、次式（2）により与えられる。 $S_L$  は導体パターンの対向する部分の面積である。絶縁層の厚さ  $d$ 、絶縁層の誘電率  $\epsilon_r$  は上式と同一である。

$$C_L = \epsilon_0 \epsilon_r S_L / d \cdots (2)$$

## 【 0 0 1 8 】

インダクタ 1 1 のインダクタンスは、巻き数、線幅、線間によって決められる。

図 2 に示すコモンモードフィルタは、0.7~1.0[GHz] 帯でのフィルタとして構成する場合の設計例で、インダクタ 1 1 については、巻数：4turn、線幅10 $\mu$ m、線間10 $\mu$ mとした。インダクタ 1 1 の外形寸法は、横：610 $\mu$ m、縦：200 $\mu$ mである。

また、図 2 に本設計例でのコモンモードフィルタの外形寸法（縦：1220 $\mu$ m、横：1870 $\mu$ m）を示す。キャパシタ 3 1、4 1 に対応する導体パターンの面積  $S_R$  の設計値は400 $\times$ 530 $\mu$ m<sup>2</sup>、キャパシタ 5 1、6 1、7 1、8 1 に対応する導体パターンの面積  $S_L$  は400 $\times$ 640 $\mu$ m<sup>2</sup>である。

## 【 0 0 1 9 】

なお、インダクタ 1 1 の中心点はビア接続により第 1 層に形成した接続線 A に接続する。接続線 A は第 1 層の縁部まで延出し、延出端からビアを介して第 3 層のキャパシタ 7 1、8 1 となる導体パターンに接続される。

## 【 0 0 2 0 】

図 3 に、図 1 に示した等価回路を、図 2 に示すコモンモードフィルタの積層構造に対応して書き換えた図を示す。図 3 と図 1 とはまったく同一の回路である。図 3 と図 2 とを対比してみると、絶縁層を挟んで対向する導体パターン間において、それぞれキャパシタが形成されていることがわかる。

図 2 において、キャパシタ 5 1 となる導体パターンとキャパシタ 6 1 となる導体パターンは、それぞれ第 1 の伝送線路の入力ポートと出力ポートに接続され、キャパシタ 7 1 となる導体パターンとキャパシタ 8 1 となる導体パターンは、それぞれ第 2 の伝送線路の入力ポートと出力ポートに接続される。また、キャパシタ 3 1 とキャパシタ 4 1 はグランド層に接続される。

## 【 0 0 2 1 】

図 4 は、上述したコモンモードフィルタの設計値にしたがって、コモンモードフィルタの周波数特性を三次元電磁界解析により分析した結果を示す。なお、キャパシタ 3 1、4 1 のキャパシタンス  $C_R = 5.6$ pF、キャパシタ 5 1、6 1、7 1、8 1 のキャパシタンス  $C_L = 6.8$ pF、インダクタンス  $L_L = 3.6$ nH、すなわちインダクタ 1 1 のインダクタンス  $2L_L = 7.2$ nH である。

図 4 に示す分析結果を見ると、0.7~1.0[GHz] の周波数帯域でのコモンモードの遮蔽作用は、-6dB 程度であり、実用性を勘案すると求められる -15dB の遮蔽作用と比べると、遮蔽作用として実用できるレベルにないことがわかる。

## 【 0 0 2 2 】

図 5 は、図 2 に示したコモンモードフィルタと同様な積層構造を備え、1.8~2.0[GHz] 帯でのコモンモードフィルタとして使用することを想定して設計した例である。この例では、インダクタ 1 1 の巻数：2turn、線幅20 $\mu$ m、線間30 $\mu$ mとし、インダクタ 1 1 の外形寸法を、横：1460 $\mu$ m、縦：930 $\mu$ mとした。 $S_R$  の設計値は490 $\times$ 290 $\mu$ m<sup>2</sup>、 $S_L$  の設計値は210 $\times$ 490 $\mu$ m<sup>2</sup>である。キャパシタンスについてのパラメータは、 $C_R = 3.7$ pF、 $C_L = 2.7$ pF、インダクタンス  $L_L = 1.2$ nH、インダクタ 1 1 のインダクタンス  $2L_L = 2.4$ nH である。

10

20

30

40

50

## 【 0 0 2 3 】

図 6 に、上記設計条件により図 5 に示すコモンモードフィルタの周波数特性を三次元電磁界解析により分析した結果を示す。図 6 に示すように、1.8~2.0[GHz]帯におけるコモンモードフィルタの遮蔽特性を見ると、-8dB程度であり、実用レベルである-15dBを満足するものではないことがわかる。

## 【 0 0 2 4 】

(コモンモードフィルタ回路：2ユニット構成)

上述したコモンモードフィルタは、キャパシタとインダクタとを構成する導体パターンを積層構造として形成したものであり、図 2、図 5 に示すように、きわめて微細なパターンとして形成することができ、高集積化されたデバイスに組み込むことが可能であるという特徴がある。しかしながら、コモンモードフィルタとしての実用可能性については不十分である。

そこで、本発明者は、上述したフィルタユニットを 2 つ直列に接続した 2 ユニット構成からなるコモンモードフィルタについて検討した。

## 【 0 0 2 5 】

図 7 に、図 1 に示す等価回路の 2 ユニットの直列接続した回路を示す。図 7 に示すコモンモードフィルタは、図 1 に示した、インダクタ 1 1、キャパシタ 3 1、4 1、キャパシタ 5 1、6 1、7 1、8 1 からなるフィルタユニットと同形のフィルタユニット、すなわち、インダクタ 2 1 (インダクタンス： $2L_L$ )、キャパシタ 3 1、4 1 (キャパシタンス： $C_R$ )、キャパシタ 5 1、6 1、7 1、8 1 (キャパシタンス： $C_L$ )を備えるユニットを接続したものである。

## 【 0 0 2 6 】

図 8 は、図 2 に示した積層構造からなるコモンモードフィルタのユニットを 2 つ直列に接続した 2 ユニット構成のコモンモードフィルタの平面図である。

図 2 に示したコモンモードフィルタは、0.7~1.0[GHz]帯の差動伝送に用いるフィルタである。図 8 に示すコモンモードフィルタは、図 2 に示したコモンモードフィルタと同一の設計値のインダクタ及びキャパシタを備える。なお、図 2 に示したフィルタユニットでは、横幅が1870  $\mu\text{m}$ であり、ユニットを連結すると横幅は3740  $\mu\text{m}$ となるが、ここでは横幅を3750  $\mu\text{m}$ としている。

## 【 0 0 2 7 】

図 9 は、図 8 に示したコモンモードフィルタのフィルタ作用を三次元電磁界解析により分析した結果を示す。

図 9 に示す分析結果は、0.7~1.0[GHz]の周波数帯域においては、コモンモードについて-14 dB程度の遮蔽作用があり、ディファレンシャルモードについては、実用レベルである-3dBを超えることを示す。図中のCMRRは、Common Mode Rejection Ratio：同相信号除去比 ( $|S_{21\text{com}}| - |S_{21\text{diff}}|$ ) である。コモンモードフィルタを 2 ユニット連結したことにより、図 4 に示した 1 ユニット構造のコモンモードフィルタの作用と比較して遮蔽作用が大きく改善され、実用レベルになることがわかる。

## 【 0 0 2 8 】

図 10 は、図 5 に示した1.8~2.0[GHz]の周波数帯域の信号を差動伝送させる積層構造を有するコモンモードフィルタのユニットを 2 つ直列に接続したコモンモードフィルタの平面図である。インダクタとキャパシタの設計値は図 5 のコモンモードフィルタと同一である。図 5 に示すコモンモードフィルタを 2 つ連結すると横幅は2920  $\mu\text{m}$ であるが、ここでは横幅を2930  $\mu\text{m}$ としている。

## 【 0 0 2 9 】

図 11 は、図 10 に示したコモンモードフィルタのフィルタ作用を分析した結果を示す。図 11 から、1.8~2.0[GHz]の周波数帯域においては、ディファレンシャルモードについては、-3 dBを超えており、コモンモードについては-15 dBをクリアしている。すなわち、コモンモードフィルタを 2 ユニット連結したことにより、実用として十分に利用することができるコモンモードフィルタが得られる。

10

20

30

40

50

## 【 0 0 3 0 】

図 1 2 は、図 8 に示したコモンモードフィルタと同一の積層構造を備えるコモンモードフィルタを実際に製作したものの平面写真である。銅箔をラミネートしたポリイミドフィルムの銅箔をエッチングすることにより第 1 層と第 3 層の導体パターンを形成することができる。第 1 層と第 3 層の導体パターンをそれぞれ形成したフィルムを積層し、ビア接続により層間の導体パターンを電氣的に接続することによってコモンモードフィルタを製作することができる。

## 【 0 0 3 1 】

図 1 3 は、図 1 2 に示したコモンモードフィルタのフィルタ特性を実測した結果と分析値を対比して示す。実測の結果、0.7~1.0[GHz]帯におけるディファレンシャルモードの透過係数は、-4.2dBであり、コモンモードの透過係数、-12.8dBであった。これらの値は分析値よりも若干劣っているが、実用レベルにあると言ってよい。なお、0.7~1.0[GHz]帯におけるQ値は11.7~14.1であった。

10

## 【 0 0 3 2 】

図 1 4 は、図 1 0 に示したコモンモードフィルタと同一の積層構造を備えるコモンモードフィルタを実際に製作したものの平面写真である。

図 1 5 は、図 1 4 に示したコモンモードフィルタのフィルタ特性を実測した結果と分析値を示す。実測の結果、1.8~2.0[GHz]帯におけるディファレンシャルモードの透過係数は、-2.8dBであり、コモンモードの透過係数は、-15dBであった。これらの値はコモンモードフィルタとして十分に実用レベルとなる良い結果を示している。なお、1.8~2.0[GHz]帯におけるQ値は18.6~19.6であった。

20

## 【 0 0 3 3 】

(コモンモードフィルタ回路の簡略化)

上述したように、図 1 に示した等価回路を 2 つ連結した構成からなるコモンモードフィルタ(図 7)は、十分に実用可能なコモンモードフィルタの特性を備えることがわかる。しかしながら、図 7 の透過回路に示すコモンモードフィルタは、キャパシタを 1 2 個備えており、回路が複雑である。そこで、図 7 に示す等価回路の構成を簡略化することを試みる。

## 【 0 0 3 4 】

図 1 6 は、第 1 の伝送線路L1と第 2 の伝送線路L2の中央位置にある 2 つのキャパシタ 6 1、5 2 と、キャパシタ 8 1、7 2 をまとめて、キャパシタ 9 1、9 2 (キャパシタンス： $C_L/2$ )として回路を簡略化したものである。

30

図 1 7 は、第 1 の伝送線路L1と第 2 の伝送線路L2との間を接続する 4 つのキャパシタ 3 1、4 1、3 2、4 2 を接地電位を共通としてブリッジ状に書き換えたものである。図 1 7 に示すように回路を書き換えることにより回路の構成が単純化され、コモンモードフィルタを積層構造として構成することが容易になる。

図 1 8 は、コモンモードフィルタを積層構造として形成する際に、インダクタ 1 1、2 1 をキャパシタとなる導体パターンを形成する層とは別の層に形成する場合を考慮して、インダクタ 1 1、2 1 をキャパシタ 3 1、3 2、4 1、4 2 とは結節させずに書いたものである。

40

## 【 0 0 3 5 】

図 1 7、図 1 8 に示すコモンモードフィルタの等価回路の構成を説明すると次のようになる。すなわち、信号を伝送する第 1 の伝送線路L1に設けた第 1 のキャパシタ 9 1 と、第 2 の伝送線路L2に設けた第 2 のキャパシタ 9 2 を挟む配置として、第 1 の伝送線路L1と第 2 の伝送線路L2との間を接続する第 1 のインダクタ 1 1 及び第 2 のインダクタ 2 1 と、第 1 の伝送線路L1と第 2 の伝送線路L2との間を交差する配置に接続する交差線路の交差位置と、第 1 の伝送線路L1と第 2 の伝送線路L2とを結ぶそれぞれの線路上に、設けた第 3、第 4、第 5、第 6 のキャパシタ 3 1、3 2、4 1、4 2 と、第 1 の伝送線路L1上と前記第 2 の伝送線路L2上において、第 1 のインダクタ 1 1 よりも入力側の位置、第 2 のインダクタ 2 1 よりも出力側の位置に、それぞれ設けた第 7、第 8 のキャパシタ 5 1、7 1 と、第 9

50



、第10のキャパシタ62、82とを備え、前記交差線路が交差位置において接地されているものである。

【0036】

図19は、図18に示す等価回路に対応して、コモンモードフィルタを積層構造として構成した例である。インダクタ11、21はキャパシタとなる導体パターンを形成した層とは別の層（最上層）に単体で形成している。この例ではインダクタ11、21を磁性体、たとえばFe微粒子を誘電体中に分散させた複合材料からなる層の表面に設けている。

図19の下層から一層目と二層目は、ポリイミドフィルム等の絶縁フィルムの表面に、導体パターンを形成している。第1の伝送線路L1上にあるキャパシタ51、62と、第2の伝送線路L2上にあるキャパシタ71、82となる導体パターンを積層構造体の長手方向の端部に配置し、長手方向の中央部に、キャパシタ31、31、91と、キャパシタ41、42、92となる導体パターンを対称的に配置する。

10

【0037】

インダクタ11、21の巻線の端点は、第2層に設けた第1の伝送線路L1とビア接続され、インダクタ11、21の中心の端点は、第2層に設けた接続線にビア接続され、接続線を介して第2の伝送線路L2に接続される。

図19に示すコモンモードフィルタは、磁性層の表面にインダクタ11、21を形成したことにより、磁性材をコアとするインダクタとなり、空心のインダクタを使用する場合と比較してコモンモードフィルタのフィルタ特性を向上させることができる。インダクタ11、21を磁性層の層内に作り込むことも可能であり、その場合も磁性材をコアとするインダクタとなる。

20

【0038】

インダクタ11、21を磁性層上に形成するかわりに、図19の下から一番目の層にインダクタ11、21を作り込み、インダクタ11、21と二番目の層の第1の伝送線路L1、第2の伝送線路L2とを接続する構成、すなわち空心のインダクタを用いる構成とすることもできる。この場合は、インダクタ11、21をキャパシタとなる導体パターンを形成する層と共通層に形成することで、コモンモードフィルタの製造が容易になる。

【産業上の利用可能性】

【0039】

本発明によれば、小型化、高集積化が可能でフィルタ特性に優れたコモンモードフィルタを提供することができ、信号伝送特性に優れた差動伝送技術に好適に適用できる。

30

【符号の説明】

【0040】

11、21 インダクタ ( $2L_L$ )

31、32、41、42 キャパシタ ( $C_R$ )

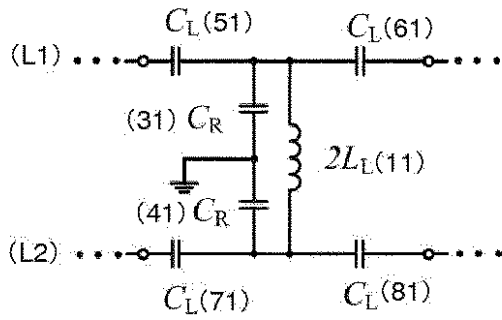
51、52、61、62、71、72、81、82 キャパシタ ( $C_L$ )

91、92 キャパシタ ( $C_L/2$ )

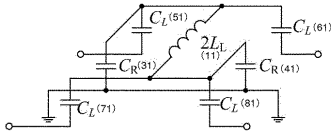
L1 第1の伝送線路

L2 第2の伝送線路

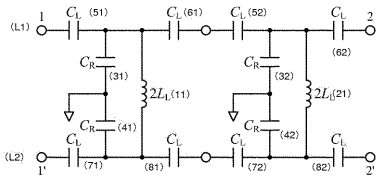
【 図 1 】



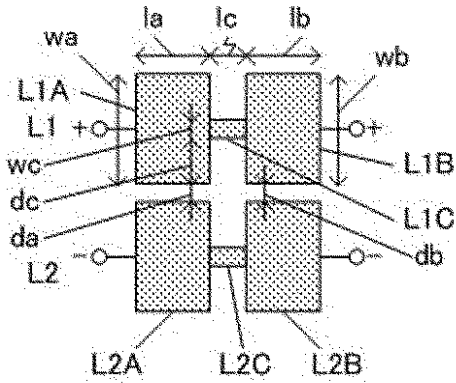
【 図 3 】



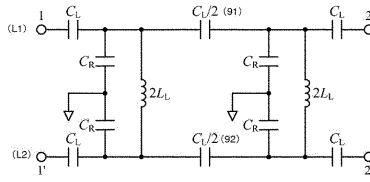
【 図 7 】



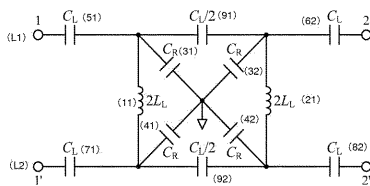
【 図 2 0 】



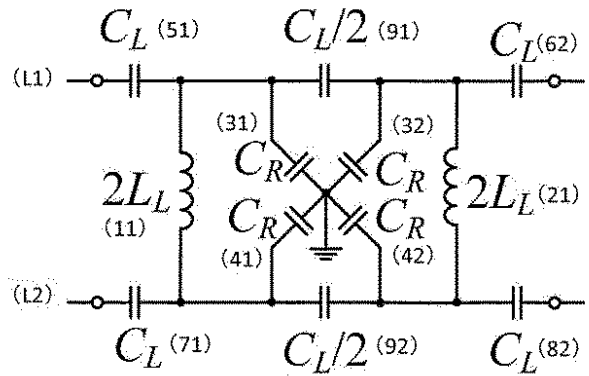
【 図 1 6 】



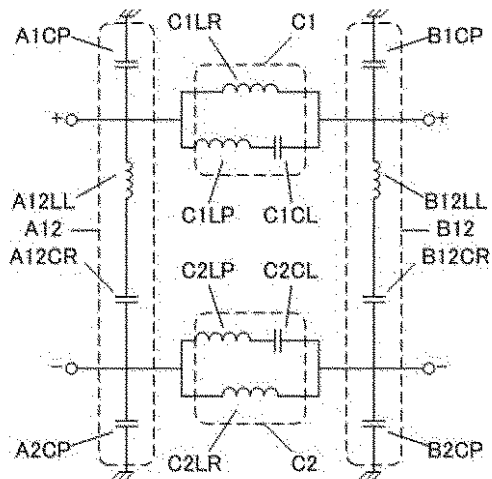
【 図 1 7 】



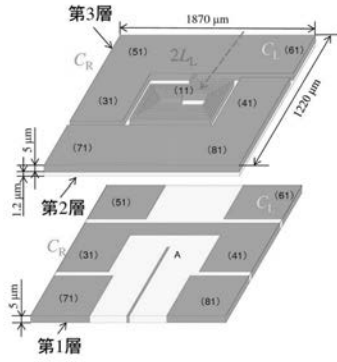
【 図 1 8 】



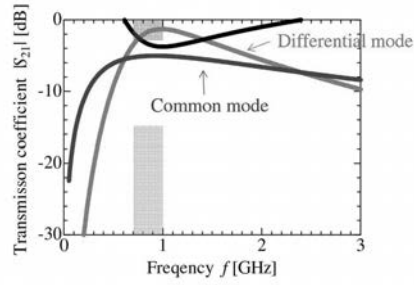
【 図 2 1 】



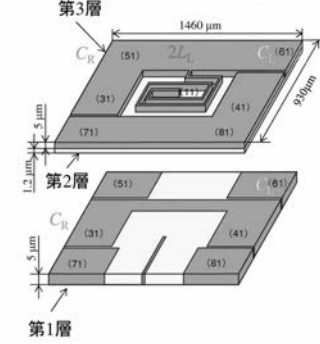
【 図 2 】



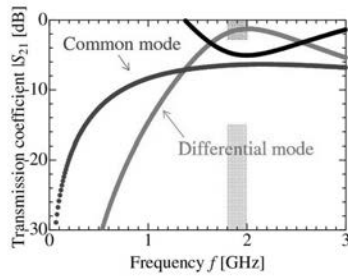
【 図 4 】



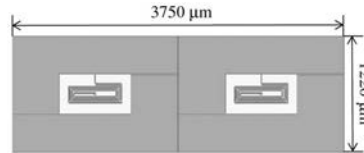
【 図 5 】



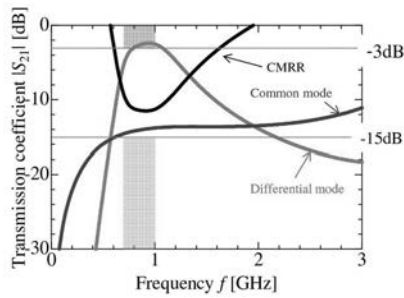
【 図 6 】



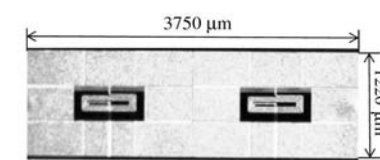
【 図 8 】



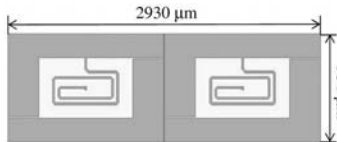
【 図 9 】



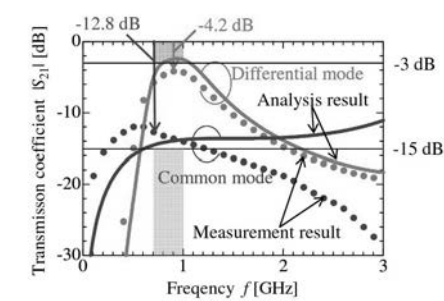
【 図 1 2 】



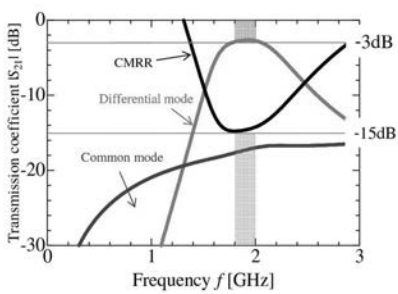
【 図 1 0 】



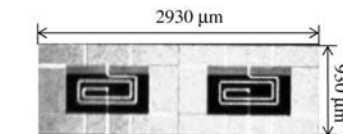
【 図 1 3 】



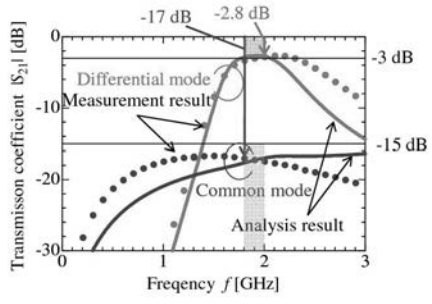
【 図 1 1 】



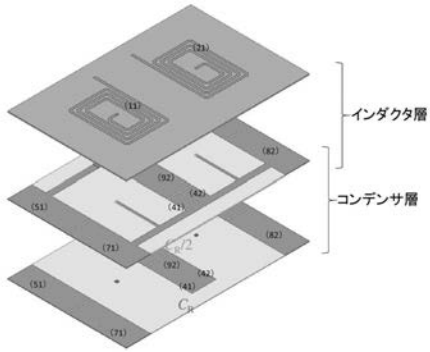
【 図 1 4 】



【 図 1 5 】



【 図 1 9 】



---

フロントページの続き

(72)発明者 中山 英俊

長野県長野市徳間7 1 6 独立行政法人国立高等専門学校機構 長野工業高等専門学校内

Fターム(参考) 5E070 AA05 AA20 AB01 BA11 CB02

5J024 AA01 BA11 DA04 DA29