

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02013/051515

発行日 平成27年3月30日 (2015. 3. 30)

(43) 国際公開日 平成25年4月11日 (2013. 4. 11)

(51) Int.Cl.	F I	テーマコード (参考)
GO 1 R 1/073 (2006.01)	GO 1 R 1/073	E 2 G 0 0 3
GO 1 R 31/26 (2014.01)	GO 1 R 31/26	B 2 G 0 1 1

審査請求 未請求 予備審査請求 有 (全 15 頁)

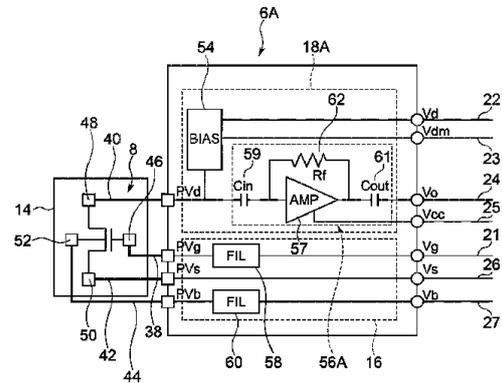
出願番号	特願2013-537501 (P2013-537501)	(71) 出願人	504171134 国立大学法人 筑波大学 茨城県つくば市天王台一丁目1番1
(21) 国際出願番号	PCT/JP2012/075407	(74) 代理人	100137800 弁理士 吉田 正義
(22) 国際出願日	平成24年10月1日 (2012. 10. 1)	(74) 代理人	100148253 弁理士 今枝 弘充
(31) 優先権主張番号	特願2011-219654 (P2011-219654)	(74) 代理人	100148079 弁理士 梅村 裕明
(32) 優先日	平成23年10月3日 (2011. 10. 3)	(72) 発明者	大毛利 健治 日本国茨城県つくば市天王台一丁目1番1 国立大学法人筑波大学内
(33) 優先権主張国	日本国 (JP)	(72) 発明者	蓮沼 隆 日本国茨城県つくば市天王台一丁目1番1 国立大学法人筑波大学内

最終頁に続く

(54) 【発明の名称】 プローブカード及びノイズ測定装置

(57) 【要約】

数MHz以上の高周波数帯域においてノイズを測定することができるプローブカード及びノイズ測定装置を提供する。MOS型電界効果トランジスタ(14)に当接するプローブ(8)を有し、前記MOS型電界効果トランジスタ(14)のノイズを測定するプローブカード(6A)において、前記MOS型電界効果トランジスタ(14)の出力信号を増幅する増幅回路(56A)を一体に設けた。



【特許請求の範囲】**【請求項 1】**

MOS型電界効果トランジスタに当接するプローブを有し、前記MOS型電界効果トランジスタのノイズを測定するプローブカードにおいて、前記MOS型電界効果トランジスタの出力信号を増幅する増幅回路が設けられていることを特徴とするプローブカード。

【請求項 2】

第1のシールド、及び当該第1のシールド内に形成された第2のシールドを備え、前記増幅回路は前記第2のシールド内に収容されていることを特徴とする請求項1記載のプローブカード。

【請求項 3】

前記増幅回路がIC化されていることを特徴とする請求項1記載のプローブカード。

【請求項 4】

MOS型電界効果トランジスタに当接するプローブを有し、前記MOS型電界効果トランジスタのノイズを測定するプローブカードを備えるノイズ測定装置において、前記MOS型電界効果トランジスタの出力信号を増幅する増幅回路が前記プローブカードに設けられていることを特徴とするノイズ測定装置。

【請求項 5】

前記プローブカードは、第1のシールド、及び当該第1のシールド内に形成された第2のシールドを備え、前記増幅回路は前記第2のシールド内に収容されていることを特徴とする請求項4記載のノイズ測定装置。

【請求項 6】

前記増幅回路がIC化されていることを特徴とする請求項4記載のノイズ測定装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、プローブカード及びノイズ測定装置に関し、特にMOS型電界効果トランジスタのノイズを測定する場合に好適なものである。

【背景技術】**【0002】**

MOS型電界効果トランジスタ（以下、「MOSFET」という）の微細化に伴い、特性の揺らぎが顕在化して問題となっている。揺らぎは、しきい値電圧ばらつき等の静特性のばらつきと、雑音に代表される時間的な（動特性の）揺らぎに分けることが出来る。雑音の特性は、一般に周波数スペクトルとして評価される。

【0003】

MOSFETの低周波帯域の雑音特性は、 $1/f$ 雑音、フリッカー雑音とも言われ、周波数に対して $1/f$ で減少する特性を示す。 $1 \sim 10^3$ Hzの低周波ノイズについてはこれまで多くの論文が報告されている（例えば、非特許文献1～3）。

【0004】

図6は市販の機器（Agilent社製、B1530A）を用いてノイズを測定した結果である。100はMOSFETに接続しない場合の測定系のノイズ強度、101はMOSFETに接続したときのノイズ強度である。本図より、1MHz以下の領域では測定系のノイズに対してMOSFETのノイズが大きく、その評価が可能であるが、1MHzを超えると測定系のノイズとMOSFETのノイズが同程度になり、高周波数での測定が出来ないことがわかる。他の市販機器を用いても数kHzまでの雑音特性測定が現実的である。

【0005】

現在の先端SRAMは5ns以下で書き換えが行われており、その速さは周波数帯域では200MHz以上に相当する。SRAMの書き込み/読み込みエラーが問題となっているが、そのエラーの直接的な原因やプロセス条件との相関性を検証するためには、MOSFETの雑音測定をSRAMの動作周波数帯域である100MHz～1GHzの帯域で行

10

20

30

40

50

う必要がある。

【先行技術文献】

【非特許文献】

【0006】

【非特許文献1】K. K. Hung et al., IEEE TED 37 (1990) 654.

【非特許文献2】F. N. Hooge IEEE TED41 (1994) 1926.

【非特許文献3】E. Simoen et al., Solid-State Electronics 43 (1999) 865.

【発明の概要】

【発明が解決しようとする課題】

【0007】

10

しかしながら従来のノイズ測定装置では、SRAMの動作周波数帯域である100MHz～1GHzの帯域でノイズ測定を行うことが出来ないという問題があった。

【0008】

そこで本発明は、上記した問題点に鑑み、数MHz以上の高周波数帯域においてノイズを測定することができるプローブカード及びノイズ測定装置を提供することを目的とする。

【課題を解決するための手段】

【0009】

本発明は、MOS型電界効果トランジスタに当接するプローブを有し、前記MOS型電界効果トランジスタのノイズを測定するプローブカードに、前記MOS型電界効果トランジスタの出力信号を増幅する増幅回路が設けられていることを特徴とする。

20

【発明の効果】

【0010】

本発明によれば、プローブカードに増幅回路を搭載し、MOS型電界効果トランジスタと増幅回路との距離を短くした。これにより、本発明は、位相のずれ等の信号伝達のロスを抑制できるので、高周波数帯域においてノイズを測定することができる。

【図面の簡単な説明】

【0011】

【図1】第1実施形態に係るノイズ測定装置の全体構成を示すブロック図である。

【図2】第1実施形態に係るプローブカードの構成を示す図であり、図2Aは平面図、図2Bは図2AにおけるA-A部分断面図である。

30

【図3】第1実施形態に係るプローブカードの構成を示す図であり、カバーを外した状態における底面図である。

【図4】第1実施形態に係るプローブカードの構成を示す回路図である。

【図5】第1実施形態に係るノイズ測定装置を用いた測定結果を示すグラフであり、図5AはMOSFETのノイズを測定した結果、図5Bは図5Aの測定結果から、「Noise floor」を引いて周波数あたりのノイズ強度に変換した結果を示すグラフである。

【図6】従来技術における測定例を示すグラフである。

【図7】第2実施形態に係るプローブカードの写真であり、図7Aは斜視図、図7Bはカバーを外した状態における底面図である。

40

【図8】第2実施形態に係るプローブカードの構成を示す回路図である。

【図9】第2実施形態に係るノイズ測定装置を用いた測定結果を示すグラフである。

【符号の説明】

【0012】

- 2 : ノイズ測定装置
 6A : プローブカード
 14 : DUT (MOS型電界効果トランジスタ)
 32 : 第1のシールド
 34 : 第2のシールド
 38 : ゲート用プローブ (プローブ)

50

- 4 0 : ドレイン用プローブ (プローブ)
- 4 2 : ソース用プローブ (プローブ)
- 4 4 : 基板用プローブ (プローブ)
- 5 6 : 増幅回路

【発明を実施するための形態】

【0013】

以下、図面を参照して本発明の実施形態について詳細に説明する。

(1) 第1実施形態

(全体構成)

図1に示すノイズ測定装置2は、安定化電源4と、当該安定化電源4と電氣的に接続されたプローブカード6Aと、プローブカード6Aから出力される出力信号を受信してノイズを測定する測定器10とを備える。プローブカード6Aは複数(本図では4本)のプローブを有するプローブ群8が設けられている。プローブ群8は、ゲート用プローブ38、ドレイン用プローブ40、ソース用プローブ42、基板用プローブ44を有する。当該プローブ群8はノイズ測定時に先端がウェハ12に形成されたDUT14に当接する。これにより、プローブカード6AはDUT14と測定器10とを電氣的に接続する。DUT14は被測定デバイス(Device Under Test)となるMOSFETである。

10

【0014】

ノイズ測定装置2は、安定化電源4から供給される直流電圧をプローブ群8を通じてDUT14に印加し、当該DUT14から出力される出力信号をプローブ群8を介して測定器10へ出力することにより、測定器10においてDUT14のノイズを測定する。

20

【0015】

プローブカード6Aは、図2に示すように、プローブ群8、プローブ群8と電氣的に接続された第1の基板16及び第2の基板18A、取付部15、第1の基板16及び第2の基板18Aに電氣的に接続されたケーブル群20を備える。プローブカード6Aの一端にプローブ群8が保持部37によって保持されており、他端側に形成された挿通部17からケーブル群20が外部へ引き出されている。第1の基板16と第2の基板18Aは積層されている。

【0016】

ケーブル群20は、複数のケーブル、本図では7本(第1~第7のケーブル21~27)で構成されており、一端は第1の基板16又は第2の基板18Aに電氣的に接続され、他端はそれぞれにコネクタ30が設けられている。ケーブル群20は同軸ケーブルが好適に用いられる。第1の基板16及び第2の基板18Aの表面は、カバー36で覆われている。

30

【0017】

図3に示すように、第2の基板18Aは、プローブ群8が設けられた一端と挿通部17が設けられた他端との間であって、第1の基板16の略中央に配置されている。第2の基板18Aの両側にはそれぞれ第1のケーブル21と第7のケーブル27が配置されている。すなわち、第1のケーブル21は挿通部17から一端に向かって第2の基板18Aの一侧に配置されている。また、第7のケーブル27は挿通部17から一端に向かって第2の基板18Aの他側に配置されている。

40

【0018】

第2~第6のケーブル22~26は挿通部17の略中央から導入され互いに略平行に配置されている。第2~第5のケーブル22~25は第2の基板18Aに接続されている。第6のケーブル26は、図示しない配線で、ソース用プローブ42に接続されている。

【0019】

プローブカード6Aは、第1の基板16の外縁に第1のシールド32が設けられ、当該第1のシールド32内に第1の基板16及び第2の基板18Aが収容されている。さらに、第2の基板18Aの外縁には第2のシールド34が設けられ、当該第2のシールド34内に第2の基板18Aが収容されている。これにより、第2の基板18Aは、第1のシ

50

ルド32及び第2のシールド34によって遮蔽された空間に収容される。

【0020】

図4に示すように、DUT14は、ゲート、ドレイン、ソース、基板にそれぞれ電氣的に接続されたゲートパッド46、ドレインパッド48、ソースパッド50、基板パッド52が設けられている。ゲートパッド46にはゲート用プローブ38、ドレインパッド48にはドレイン用プローブ40、ソースパッド50にはソース用プローブ42、基板パッド52には基板用プローブ44がそれぞれ当接され得る。ゲート用プローブ38は、第1の基板16に設けられた第1のフィルタ回路58を通じて第1のケーブル21に接続されている。ドレイン用プローブ40は、第2の基板18Aに設けられた増幅回路56Aに接続されている。本実施形態の特徴的構成は、後述する増幅回路を有する第2の基板18Aがプローブカード6Aに設けられている点である。

10

【0021】

増幅回路56Aは、アンプ57と、1対のコンデンサ59, 61と、フィードバック抵抗62とを有する。コンデンサ59, 61は、アンプ57の入力側及び出力側に直列に設けられている。フィードバック抵抗62は、当該アンプ57に並列に設けられている。アンプ57は、入力にドレイン用プローブ40が接続されており、出力に第4のケーブル24が接続されている。また、アンプ57の電源端子に第5のケーブル25が接続されている。さらに、アンプ57の入力には、バイアス回路54が接続されている。バイアス回路54は、第2及び第3のケーブル22, 23に接続されている。本実施形態の場合、増幅回路56Aに設けられるフィードバック抵抗62と、バイアス回路54に設けられるプルアップ抵抗(図示しない)は、異なる値の抵抗が用いられる。

20

【0022】

ソース用プローブ42は第6のケーブル26を介して、接地されている。基板用プローブ44は、第1の基板16に設けられた第2のフィルタ回路60を通じて第7のケーブル27に接続されている。第4のケーブル24は、コネクタ30及び同軸ケーブルを介して測定器10に接続されている。第1, 第2, 第6, 第7のケーブル21, 22, 26, 27は、コネクタ30及び同軸ケーブル(図示しない)を介して安定化電源4に接続されている。第3のケーブル23は、電圧計(図示しない)に接続されており、プルアップ抵抗に係る電圧を除いたドレインに印加される正味の電圧値を計測する。第5のケーブル25はアンプ57を駆動するための安定化電源(図示しない)に接続されている。

30

【0023】

(作用及び効果)

以上の構成において、ノイズ測定装置2は、まず、プローブ群8を各パッド46, 48, 50, 52に当接させる。すなわち、ゲート用プローブ38をゲートパッド46に、ドレイン用プローブ40をドレインパッド48に、ソース用プローブ42をソースパッド50に、基板用プローブ44を基板パッド52にそれぞれ当接させる。なお、プローブをパッドに当接する際は、図示しない顕微鏡を用いて位置を確認しながら行う。

【0024】

次いで、ゲート用プローブ38及びドレインパッド48を通じてDUT14のゲート及びドレインへ安定化電源4から供給される電圧を印加する。これにより、DUT14は閾値電圧に応じた導通状態となる。そうすると、DUT14はソース・ドレイン間に電流が流れる。この電流量には揺らぎが発生する。この揺らぎを生じた電流を電圧に変換し、増幅回路56Aにより高周波成分のみを増幅させた出力信号を、ノイズとして測定器10により測定する。

40

【0025】

本実施形態に係るノイズ測定装置2は、プローブカード6Aに増幅回路56Aを搭載し、DUT14のドレインパッド48とアンプ57との距離を短くした。これにより、ノイズ測定装置2は、位相のずれ等の信号伝達のロスを抑制できるので、高周波数帯域においてノイズを測定することができる。

【0026】

50

因みに、従来のノイズ測定器は、M O S F E T から信号増幅 / 検出器までの距離が 1 5 c m ~ 6 0 c m と長いので位相のずれ等が生じる。

【 0 0 2 7 】

上記のように構成されたプローブカード 6 A を用いて M O S F E T のノイズ測定を行った結果を図 5 に示す。なお、プローブカード 6 A は、ドレインパッド 4 8 からアンプ 5 7 までの距離が 10mm 程度になるように形成した。M O S F E T は、ゲート長 (L) / 幅 (W) が、1 / 2 . 5 μ m の n - M O S F E T を使用した。ゲート S i O ₂ 膜の厚さは 3 n m である。ゲートに印加する電圧は、閾値電圧に対し、1 . 0 (本図中 7 1) , 0 . 8 (本図中 7 2) , 0 . 6 (本図中 7 3) , 0 . 4 (本図中 7 4) , 0 . 2 (本図中 7 5) V の 5 種類で測定した。測定した結果を本図 A に示す。また、本図 A 中「Noise floor」は、
10
通電していない D U T 1 4 にプローブ群 8 を接続させた場合のノイズを測定した結果である。また、本図 A の測定結果から、「Noise floor」引いて周波数あたりのノイズ強度に変換した結果を本図 B に示す。本図から、測定系のノイズフロアとノイズ強度が重ならないことから、本実施形態に係るプローブカード 6 A を用いることにより、4 0 M H z の高い周波数でのノイズが正常に得られることが確認された。本実施形態に係るプローブカード 6 A では、アンプの性能を向上させたり、実装形態を改良したりすることによって、数百 M H z までの M O S F E T のノイズ特性が測定可能と考えられる。

【 0 0 2 8 】

(2) 第 2 実施形態

次に、第 2 実施形態に係るプローブカードについて図 7 ~ 図 9 を参照して説明する。なお、上記第 1 実施形態と同様の構成については同様の符号を付し、説明を省略する。図 7
20
に示すプローブカード 6 B は、第 2 の基板 1 8 B の構成が上記第 1 実施形態と異なる。

【 0 0 2 9 】

図 8 に示すように、第 2 の基板 1 8 B は、増幅回路 5 6 B を有する。増幅回路 5 6 B は、アンプ 5 7 と、1 対のコンデンサ 5 9 , 6 1 と、フィードバック抵抗 6 2 とを有する。本実施形態の場合、増幅回路 5 6 B は、単一の I C (Integrated Circuit) で構成され、4 個のトランジスタが配置されている。このように増幅回路 5 6 B を I C 化することにより、プローブカード 6 B は、より高周波のノイズ特性を測定することができる。

【 0 0 3 0 】

図 9 は本実施形態に係るプローブカード 6 B を用いて D U T 1 4 のノイズ測定を行った結果を示す。なお、増幅回路 5 6 B は I B M 0.13 μ m、8 H P S i G e B i C M O S P r o c e s s を用いて作製した。
30

【 0 0 3 1 】

D U T 1 4 は、ゲート長 (L) が 8 5 n m の 1 2 インチウェーハ上に形成された M O S F E T とした。当該 M O S F E T にプローブ群 8 を接続させてノイズを測定した。ゲート S i O ₂ 膜の厚さは 3 n m である。ゲートに印加する電圧は、閾値電圧に対し、0 . 2 (本図中 8 1) , 0 . 4 (本図中 8 2) , 0 . 6 (本図中 8 3) V の 3 種類で測定した。本図中「Noise floor」は、通電していない D U T 1 4 にプローブ群 8 を接続させた場合のノイズを測定した結果である。本図から、本実施形態に係るプローブカード 6 B を用いることにより、8 0 0 M H z のより高い周波数でのノイズが正常に得られることが確認された
40

。本実施形態に係るプローブカード 6 B は、例えば、オシロスコープの代わりにスペクトラムアナライザを使用することにより、超高速時間領域における電流を監視したり、S R A M (Static Random Access Memory) セル、メモリ装置 (R R A M (登録商標) (Resistive Random Access Memory : 抵抗変化メモリ) フィラメント形成) や N A N D 型フラッシュメモリの転送だけでなく、信頼性試験のための超高速の監視の切り替えなど様々な現象を監視するのに利用することができる。

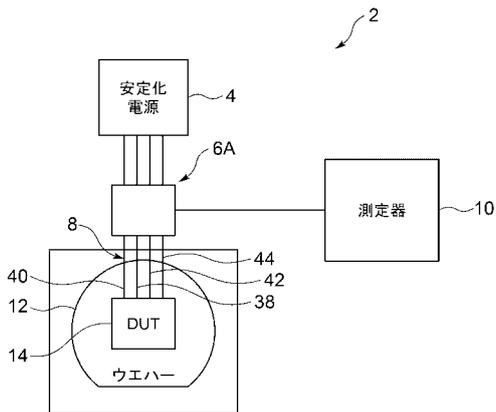
【 0 0 3 2 】

(3) 変形例

本発明は上記実施形態に限定されるものではなく、本発明の趣旨の範囲内で適宜変更す
50

ることが可能である。上記実施形態では、ドレイン電流の揺らぎを電圧に変換してノイズを測定する場合について説明したが、本発明はこれに限らず、電圧に変換せず電流から直接ノイズを測定してもよいし、電圧及び電流の両方で測定することとしてもよい。

【 図 1 】



【 図 2 】

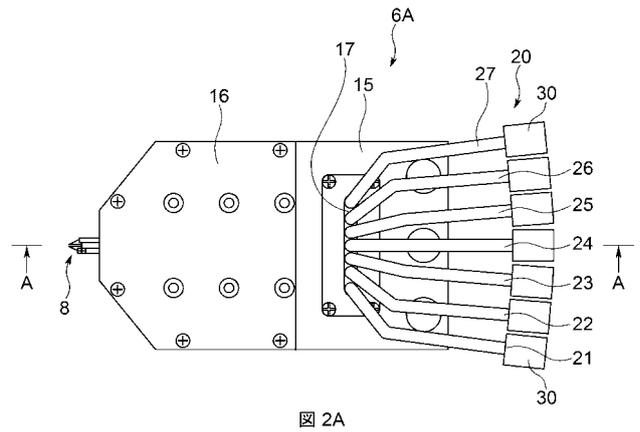


図 2A

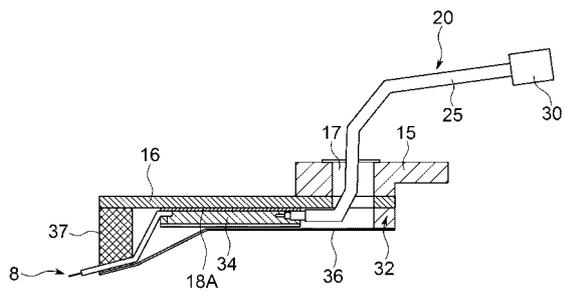
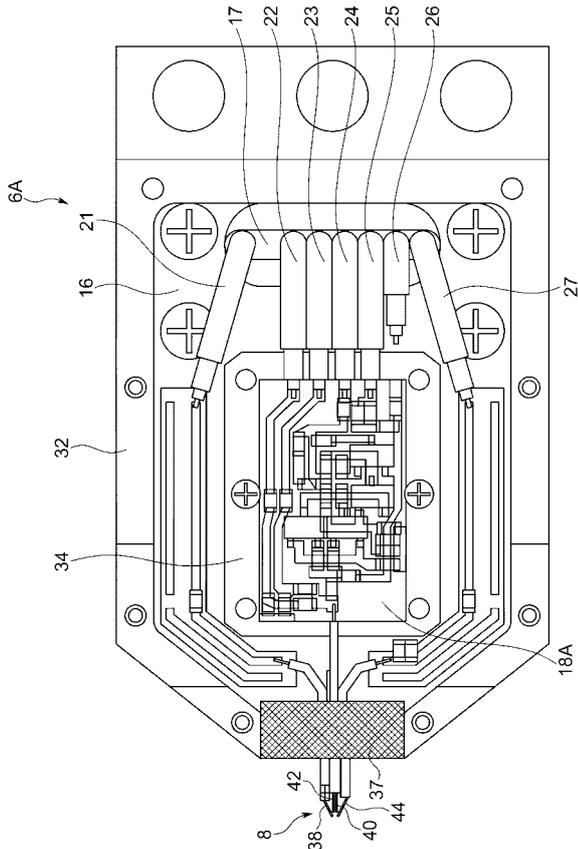
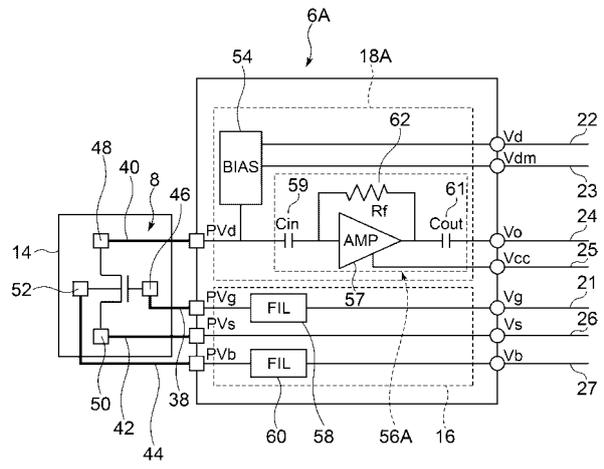


図 2B

【 図 3 】



【 図 4 】



【 図 5 】

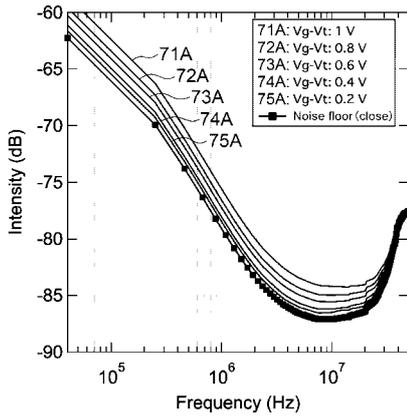


図 5A

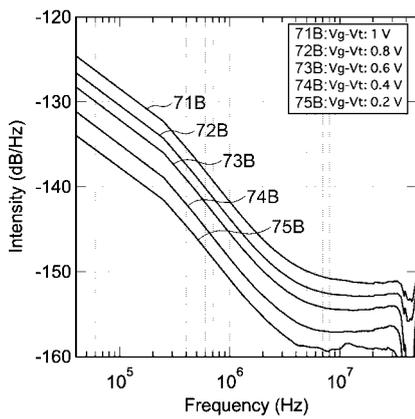
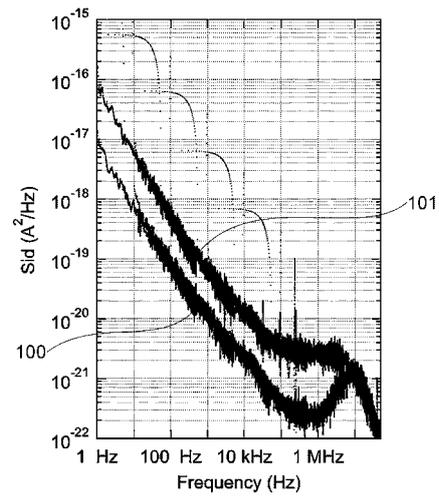
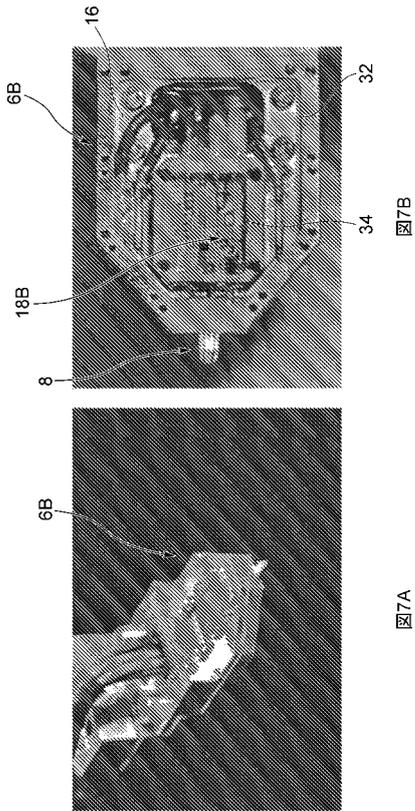


図 5B

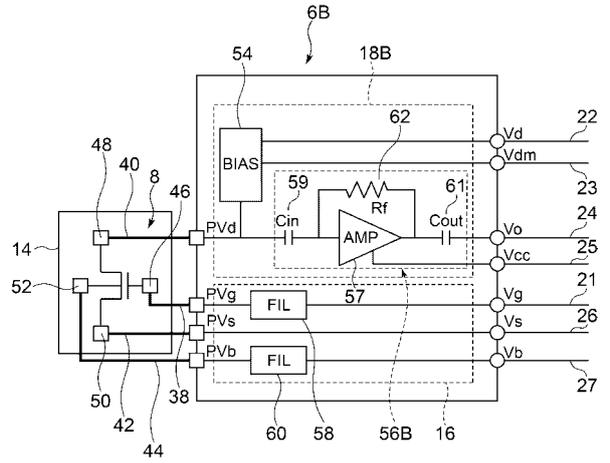
【 図 6 】



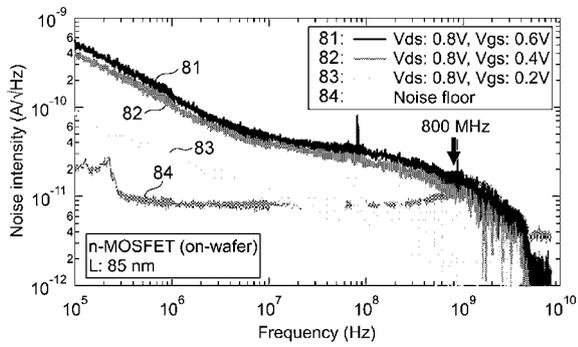
【 図 7 】



【 図 8 】



【 図 9 】



【手続補正書】**【提出日】**平成25年7月31日(2013.7.31)**【手続補正1】****【補正対象書類名】**特許請求の範囲**【補正対象項目名】**全文**【補正方法】**変更**【補正の内容】****【特許請求の範囲】****【請求項1】**

MOS型電界効果トランジスタに当接するプローブを有し、前記MOS型電界効果トランジスタのノイズを測定するプローブカードにおいて、
フィルタ回路が設けられた第1の基板と、
前記第1の基板に積層され、前記MOS型電界効果トランジスタの出力信号を増幅する増幅回路が設けられた第2の基板とを有し、
前記第1の基板の外縁に設けられた第1のシールド内に前記第1の基板及び前記第2の基板が設けられ、
前記第2の基板の外縁に設けられた第2のシールド内に前記第2の基板が設けられており、
前記第2の基板は、前記第1のシールド及び前記第2のシールド内に収容されることを特徴とするプローブカード。

【請求項2】

前記第1の基板及び前記第2の基板に電氣的に接続されたケーブル群を備え、一端に前記プローブが保持部によって保持されており、他端側に形成された挿通部から前記ケーブル群が外部へ引き出されていることを特徴とする請求項1記載のプローブカード。

【請求項3】

前記増幅回路がIC化されていることを特徴とする請求項1記載のプローブカード。

【請求項4】

MOS型電界効果トランジスタに当接するプローブを有し、前記MOS型電界効果トランジスタのノイズを測定するプローブカードを備えるノイズ測定装置において、
前記プローブカードは、
フィルタ回路が設けられた第1の基板と、
前記第1の基板に積層され、前記MOS型電界効果トランジスタの出力信号を増幅する増幅回路が設けられた第2の基板とを有し、
前記第1の基板の外縁に設けられた第1のシールド内に前記第1の基板及び前記第2の基板が設けられ、
前記第2の基板の外縁に設けられた第2のシールド内に前記第2の基板が設けられており、
前記第2の基板は、前記第1のシールド及び前記第2のシールド内に収容されることを特徴とするノイズ測定装置。

【請求項5】

前記第1の基板及び前記第2の基板に電氣的に接続されたケーブル群を備え、前記プローブカードは、一端に前記プローブが保持部によって保持されており、他端側に形成された挿通部から前記ケーブル群が外部へ引き出されていることを特徴とする請求項4記載のノイズ測定装置。

【請求項6】

前記増幅回路がIC化されていることを特徴とする請求項4記載のノイズ測定装置。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2012/075407
A. CLASSIFICATION OF SUBJECT MATTER G01R1/073(2006.01)i, G01R31/26(2006.01)i, H01L21/66(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G01R1/073, G01R31/26, H01L21/66 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2012 Kokai Jitsuyo Shinan Koho 1971-2012 Toroku Jitsuyo Shinan Koho 1994-2012 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2006-030111 A (Renesas Technology Corp.), 02 February 2006 (02.02.2006), paragraphs [0006], [0045], [0048]; fig. 4 (Family: none)	1, 4 2, 3, 5, 6
X Y	JP 2007-309753 A (Renesas Technology Corp.), 29 November 2007 (29.11.2007), paragraphs [0006], [0007], [0088], [0089]; fig. 8 (Family: none)	1, 4 2, 3, 5, 6
Y	JP 2002-122474 A (Hochiki Corp.), 26 April 2002 (26.04.2002), paragraphs [0010] to [0012]; fig. 8, 9 (Family: none)	2, 5
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 30 October, 2012 (30.10.12)		Date of mailing of the international search report 06 November, 2012 (06.11.12)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/075407

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 04-027874 A (Mitsubishi Electric Corp.), 30 January 1992 (30.01.1992), page 3, lower left column, lines 5 to 8; fig. 3 (Family: none)	3, 6
A	JP 07-094246 A (NEC Corp.), 07 April 1995 (07.04.1995), paragraph [0002] (Family: none)	2, 5
A	JP 2007-040771 A (NEC Electronics Corp.), 15 February 2007 (15.02.2007), paragraphs [0009] to [0011], [0038]; fig. 3 & US 2007/0030013 A1	1-6

国際調査報告		国際出願番号 PCT/J P 2 0 1 2 / 0 7 5 4 0 7									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G01R1/073(2006.01)i, G01R31/26(2006.01)i, H01L21/66(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G01R1/073, G01R31/26, H01L21/66											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2012年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2012年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2012年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2012年	日本国実用新案登録公報	1996-2012年	日本国登録実用新案公報	1994-2012年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2012年										
日本国実用新案登録公報	1996-2012年										
日本国登録実用新案公報	1994-2012年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
X Y	JP 2006-030111 A (株式会社ルネサステクノロジ) 2006.02.02, 段落 0006, 0045, 0048, 図 4 (ファミリーなし)	1, 4 2, 3, 5, 6									
X Y	JP 2007-309753 A (株式会社ルネサステクノロジ) 2007.11.29, 段落 0006, 0007, 0088, 0089, 図 8 (ファミリーなし)	1, 4 2, 3, 5, 6									
Y	JP 2002-122474 A (ホーチキ株式会社) 2002.04.26, 段落 0010-0012, 図 8, 9 (ファミリーなし)	2, 5									
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー		の日の後に公表された文献									
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの									
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの									
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの									
「O」口頭による開示、使用、展示等に言及する文献		「&」同一パテントファミリー文献									
「P」国際出願日前で、かつ優先権の主張の基礎となる出願											
国際調査を完了した日 30.10.2012		国際調査報告の発送日 06.11.2012									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 荒井 誠	2 S 3 2 0 3								
		電話番号 03-3581-1101 内線 3258									

国際調査報告		国際出願番号 PCT/JP2012/075407
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 04-027874 A (三菱電機株式会社) 1992.01.30, 第3頁左下欄第5-8行, 第3図 (ファミリーなし)	3,6
A	JP 07-094246 A (日本電気株式会社) 1995.04.07, 段落 0002 (ファミリーなし)	2,5
A	JP 2007-040771 A (NECエレクトロニクス株式会社) 2007.02.15, 段落 0009-0011,0038, 図3 & US 2007/0030013 A1	1-6

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC

(出願人による申告)平成23年度、独立行政法人科学技術振興機構、戦略的創造研究推進事業、産業技術力強化法第19条の適用を受ける特許出願

Fターム(参考) 2G003 AA02 AB14 AG03 AH05 AH09
2G011 AA02 AA12 AE11

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。