

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-213280

(P2016-213280A)

(43) 公開日 平成28年12月15日(2016.12.15)

| (51) Int.Cl. | F I | テーマコード (参考) |
|--------------------------|----------------------|-------------|
| HO 1 L 21/8246 (2006.01) | HO 1 L 27/10 4 4 4 B | 5 F 0 8 3 |
| HO 1 L 27/105 (2006.01) | HO 1 L 29/78 3 7 1 | 5 F 1 0 1 |
| HO 1 L 21/336 (2006.01) | HO 1 L 29/24 | 5 F 1 1 0 |
| HO 1 L 29/788 (2006.01) | HO 1 L 27/10 4 4 9 | |
| HO 1 L 29/792 (2006.01) | HO 1 L 29/78 6 1 8 B | |

審査請求 未請求 請求項の数 4 O L (全 6 頁) 最終頁に続く

(21) 出願番号 特願2015-93772 (P2015-93772)
 (22) 出願日 平成27年5月1日 (2015.5.1)

特許法第30条第2項適用申請有り 刊行物名：平成26年度 応用物理学会 北陸・信越支部 学術講演会 講演予稿集 発表演題：7-A-7 強誘電性ポリマー VDF/TrFE を用いた MoS₂ - FE T 構造の作製 (第20ページ) 発行日：平成26年11月7日 発行所：信州大学工学部内 平成26年度 応用物理学会 北陸・信越支部 学術講演プログラム編集委員会

(71) 出願人 504160781
 国立大学法人金沢大学
 石川県金沢市角間町ヌ7番地
 (74) 代理人 100114074
 弁理士 大谷 嘉一
 (72) 発明者 川江 健
 石川県金沢市角間町ヌ7番地 国立大学法人金沢大学内
 (72) 発明者 広瀬 宗一郎
 石川県金沢市角間町ヌ7番地 国立大学法人金沢大学内
 (72) 発明者 小林 拓平
 石川県金沢市角間町ヌ7番地 国立大学法人金沢大学内

最終頁に続く

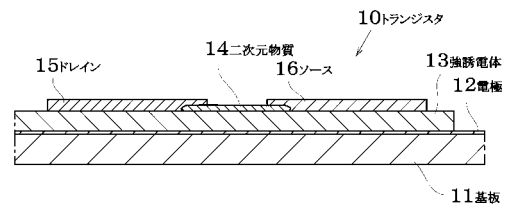
(54) 【発明の名称】 電界効果トランジスタ

(57) 【要約】 (修正有)

【課題】優れたキャリア制御特性を有する電界効果トランジスタの提供をする。

【解決手段】トランジスタ10は、シリコン等の基板11の上にPtの電極12を形成し、その上に75/25mol%のVDF/TrFE(フッ化ビニリデン-三フッ化エチレン共重合体)をスピンコート法により塗布後に120℃にて乾燥させ、膜厚150nmの強誘電体13の薄膜を形成する。二次元物質14としてMoS₂(二硫化モリブデン)を薄片化し、これをテープを用いて強誘電体13の上に転写する。その後、フォトリソグラフィにより部分的にAuからなるドレイン電極15とソース電極16を形成する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

二次元物質からなるチャンネルに、強誘電体からなるゲートを組み合わせたことを特徴とする電界効果トランジスタ。

【請求項 2】

前記二次元物質はカルコゲン化合物半導体であることを特徴とする請求項 1 記載の電界効果トランジスタ。

【請求項 3】

前記強誘電体は有機系の薄膜又は無機系の薄膜であることを特徴とする請求項 1 又は 2 記載の電界効果トランジスタ。

【請求項 4】

基板の上に電極を介してゲートとなる強誘電体薄膜を積層し、前記強誘電体薄膜の上に二次元物質薄膜をチャンネルとして積層し、前記二次元物質薄膜にドレイン及びソース電極を形成したことを特徴とする電界効果トランジスタ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は電界効果トランジスタに関し、特に二次元物質と強誘電体との組み合わせからなるトランジスタに係る。

【背景技術】

【0002】

二次元物質は層状構造を有し、薄膜化が容易なことから半導体素子として検討がなされている。

例えば、非特許文献 1 に MoS_2 (二硫化モリブデン) をチャンネルとした FET 構造が開示されている。

【先行技術文献】

【非特許文献】

【0003】

【非特許文献 1】 S.Das, H.Y.Chen, A.V.Penumatcha and J.Apenzeller : Nano Lett.13(2013)100.

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明は、優れたキャリア制御特性を有する電界効果トランジスタの提供を目的とする。

【課題を解決するための手段】

【0005】

本発明に係る電界効果トランジスタは、二次元物質からなるチャンネルに、強誘電体からなるゲートを組み合わせたことを特徴とする。

ここで二次元物質とは、いわゆる層状構造からなる物質をいい、層を形成する面内方向(二次元方向)は共有結合等の強い結合構造であり、層間はファンデルワールス力等の相対的に弱い結合からなる物質をいう。

【0006】

本発明において二次元物質は、キャリアが移動するチャンネルとなるものであり、カルコゲン化合物半導体が好ましい。

カルコゲン化合物半導体は、Mo, Hf, W等の金属とカルコゲン元素(S, Se, Te)との化合物をいう。

例えば、 MoS_2 (二硫化モリブデン) が例として挙げられる。

本発明において強誘電体とは、外部に電場がなくても電気双極子が整列しており、且つ

10

20

30

40

50

、双極子の方向が電場によって変化できる物質をいう。

有機系の薄膜からなる強誘電体には、フッ化ビニリデン (V D F) 等のフッ素系の有機薄膜が例として挙げられ、特にフッ化ビニリデンと三フッ化エチレン (T r F E) との共重合体薄膜が好ましい。

また、無機系のものとしては、 $B i F e O_3$, $P b (Z r , T i) O_3$, $B a T i O_3$ 等が例として挙げられる。

【 0 0 0 7 】

二次元物質をチャンネルとし、この内部キャリアを制御するための強誘電体からなるゲートを接合する方法としては、基板の上に電極を介してゲートとなる強誘電体薄膜を積層し、前記強誘電体薄膜の上に二次元物質薄膜をチャンネルとして積層し、前記二次元物質薄膜にドレイン及びソース電極を形成する例が挙げられる。

10

【 発明の 効果 】

【 0 0 0 8 】

本発明に係る電界効果トランジスタは、層状構造からなる二次元物質の薄膜をキャリア移動のチャンネルとし、ゲートに強誘電体を用いたことによりゲート電圧に対するドレイン電流に強誘電性ヒステリシスが発現し、キャリア制御が可能になる。

また、ゲートに $S i O_2$ を用いた場合に比較し、実効移動度や高密度キャリア変調等の半導体特性が向上する。

【 図面の簡単な説明 】

【 0 0 0 9 】

20

【 図 1 】 本発明に係る電界効果トランジスタの構造例を示す。

【 図 2 】 本発明に係る電界効果トランジスタの製作例を示す。

【 図 3 】 $M o S_2$ 層の厚み及び V D F / T r F E の表面ラフネスの測定結果を示す。

【 図 4 】 M F M キャパシタにおける P - V 特性の測定結果を示す。

【 図 5 】 ゲート電圧に対するドレイン電流変化の測定結果を示す。

【 図 6 】 実効移動度の測定結果を示す。

【 図 7 】 本発明に係る V D F / T r F E ゲート型 F E T と $S i O_2$ ゲート型 F E T との比較を示す。

【 図 8 】 V D F / T r F E ゲートの分極量の変化とドレイン電流変化の測定結果を示す。

30

【 発明を実施するための形態 】

【 0 0 1 0 】

本発明に係る電界効果トランジスタの例を以下、二次元物質に $M o S_2$ (二硫化モリブデン) を用い、強誘電体に V D F / T r F E (7 5 / 2 5 m o l %) , [フッ化ビニリデンと三フッ化エチレンのコポリマー] を用いた例で説明するが、本発明はこの組み合わせに限定されない。

【 0 0 1 1 】

図 1 に本発明に係る電界効果型のトランジスタ 1 0 の断面図を示し、図 2 にその製作プロセスの例を示す。

トランジスタ 1 0 は、シリコン等の基板 1 1 の上に P t の電極 1 2 を形成し、その上に 7 5 / 2 5 m o l % の V D F / T r F E (フッ化ビニリデン - 三フッ化エチレン共重合体) をスピンコート法により塗布後に 1 2 0 ° にて乾燥させ、膜厚 1 5 0 n m の強誘電体 1 3 の薄膜を形成した。

40

二次元物質 1 4 として $M o S_2$ (二硫化モリブデン) を薄片化し、これをテープを用いて図 2 (b) に示すように強誘電体 1 3 の上に転写した。

その後図 2 (c) に示すように、フォトリソグラフィにより部分的に A u からなるドレイン (D r a i n) 電極 1 5 とソース (S o u r c e) 電極 1 6 を形成した。

これにより得られたサンプルは、図 3 に示すように $M o S_2$ 層の厚み 6 . 9 n m , V D F / T r F E の表面ラフネス $R q (R M S) = 4 . 2 n m$ であった。

表面観察には、A F M (原子間力顕微鏡) を用いた。

また、 $M o S_2$ 層のチャンネル長さは $L = 5 . 3 4 \mu m$, チャンネル幅は $3 \mu m$ であった。

50

以下、上記サンプルをVDF/TrFEゲート型と称する。

なお、比較評価のためにVDF/TrFE膜の代わりに熱酸化法により膜厚260nmのSiO₂膜を形成し、その上に上記と同様にMoS₂層を形成したものを製作した。

SiO₂ゲート型は、MoS₂層の厚み3.67nm, MoS₂の表面ラフネスは、0.55nm, チャネル長さ9.8μm, チャネル幅7.4μmであった。

【0012】

MoS₂とVDF/TrFEとのMFMキャパシタ構造のP-V特性測定結果を図4に示す。

分極量は、 $Pr = 9 \mu C / cm^2$, 抗電圧は約14Vであった。

次に、製作したVDF/TrFEゲート型のコンデンサのI_{ds}-V_{gs}特性を図5に示す。

測定には、pA meter YHP4140B, 半導体パラメータアナライザHP4156を用いた。

ゲート電圧を-30Vから+30Vへ掃引していくと、12V付近でドレイン電流が大きく立ち上がり、on状態を示した。

その後+30Vから-30Vへ掃引していくと、ドレイン電流はマイナス側に大きくシフトし、-5V付近でoff状態になった。

これにより、反時計回りの強誘電性ヒステリシスが確認でき、MoS₂内部のキャリア制御が可能であった。

【0013】

次に、実効移動度を測定、算出した結果を図6に示すように、実効移動度は138cm²/Vsであった。

比較のために製作したSiO₂ゲート型は、4.8cm²/Vsであったことから、VDF/TrFEゲート型はSiO₂ゲート型に比べ、約28倍であったことになる。

また、ゲート電圧に対するドレイン電流の変化を比較したグラフを図7に示す。

これにより、VDF/TrFEゲート型は、SiO₂ゲート型に比べ、ドレイン電流が約1100倍の値を示したことになる。

【0014】

次に、VDF/TrFEゲート型の最大印加電圧に対するドレイン電流の変化を測定したグラフを図8に示す。

この結果、残留分極によって誘起されたキャリアにより、MoS₂の抵抗値が変化することも確認できた。

【符号の説明】

【0015】

- 10 トランジスタ
- 11 基板
- 12 電極
- 13 強誘電体
- 14 二次元物質
- 15 ドレイン
- 16 ソース

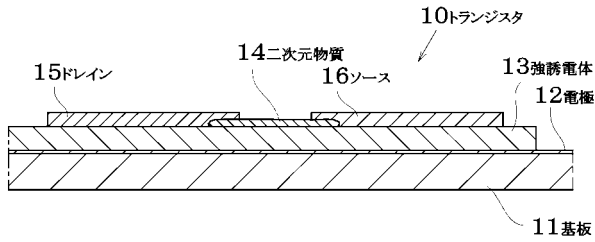
10

20

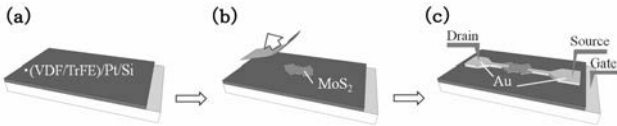
30

40

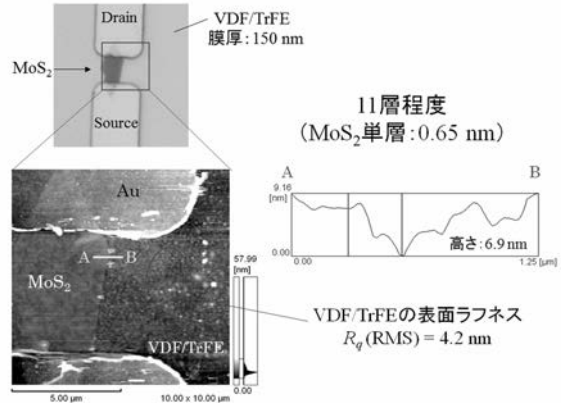
【 図 1 】



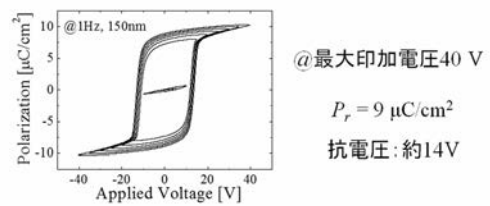
【 図 2 】



【 図 3 】

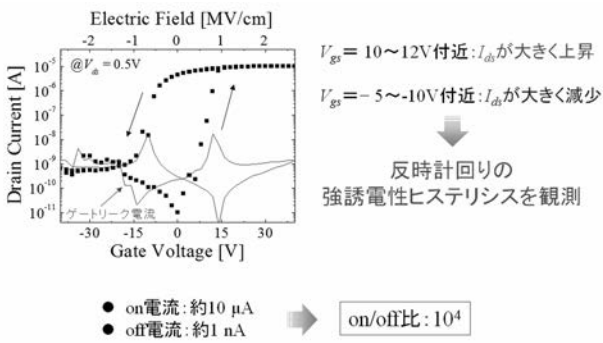


【 図 4 】

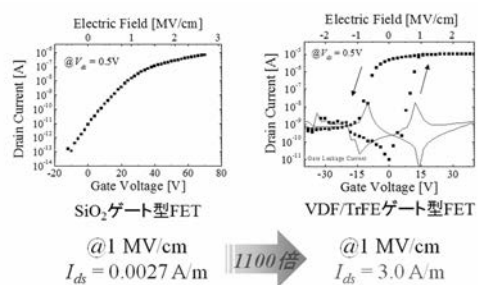


測定周波数 1 Hzにおいて、
角型性の良い強誘電性ヒステリシスを観測

【 図 5 】

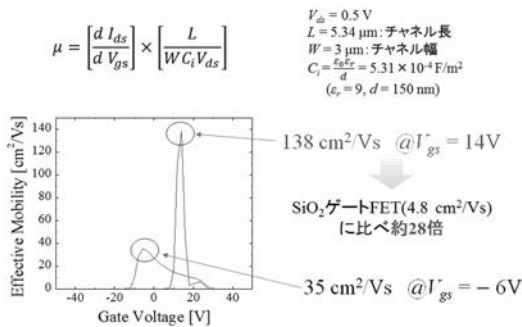


【 図 7 】

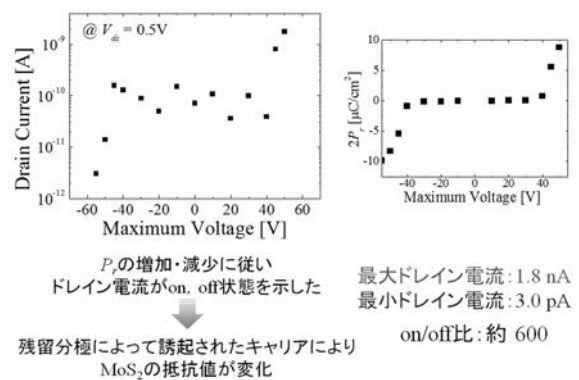


VDF/TrFEを用いることで、SiO₂に対し
高密度キャリア変調が可能

【 図 6 】



【 図 8 】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
H 0 1 L 29/24 (2006.01) H 0 1 L 29/78 6 1 7 T
H 0 1 L 27/28 (2006.01)
H 0 1 L 51/05 (2006.01)
H 0 1 L 29/786 (2006.01)

(72)発明者 中嶋 宇史

東京都葛飾区新宿 6 - 3 - 1 学校法人東京理科大学内

Fターム(参考) 5F083 FR05 GA30 JA38 JA60 PR23
5F101 BA62 BB02 BD12 BE07
5F110 AA01 CC07 FF01 FF27 FF36 GG04 GG22 GG28 GG29