

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-148288  
(P2010-148288A)

(43) 公開日 平成22年7月1日(2010.7.1)

(51) Int.Cl. F I テーマコード (参考)  
**HO2M 3/155 (2006.01)** HO2M 3/155 W 5H730  
 HO2M 3/155 Q

審査請求 未請求 請求項の数 3 O L (全 14 頁)

(21) 出願番号 特願2008-324543 (P2008-324543)  
 (22) 出願日 平成20年12月19日 (2008.12.19)

(71) 出願人 304028726  
 国立大学法人 大分大学  
 大分県大分市大字旦野原700番地  
 (71) 出願人 000233033  
 日立コンピュータ機器株式会社  
 神奈川県足柄上郡中井町境781番地  
 (74) 代理人 100074550  
 弁理士 林 實  
 (74) 代理人 110000073  
 特許業務法人プロテック  
 (72) 発明者 西嶋 仁浩  
 大分県大分市大字旦野原700番地 国立  
 大学法人大分大学工学部内

最終頁に続く

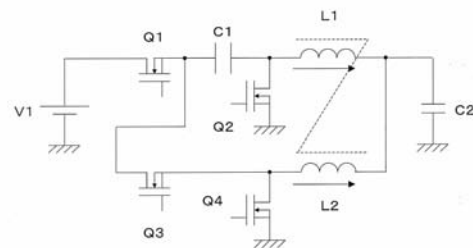
(54) 【発明の名称】 DC-DCコンバータ

(57) 【要約】

【課題】カップルドインダクタコンバータにおいて定常状態でもトランス偏磁が発生してしまうという問題点を解決する。

【解決手段】直列にこの順で接続された第1のスイッチングトランジスタ、第1のコンデンサ、第1のカップルドインダクタ、第2のコンデンサが直流電源に接続され、直列にこの順に接続された第2のスイッチングトランジスタ、第2のカップルドインダクタは、前記第1のコンデンサ、前記第1のカップルドインダクタに並列に接続され、前記第1のカップルドインダクタと、前記第2のカップルドインダクタとは、複数の巻き線と共通の磁心から成るカップルドインダクタで構成されているDC-DCコンバータ。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

直流電圧を異なった直流電圧に変換する DC - DC コンバータであって、

第 1 のスイッチングトランジスタと、第 1 のコンデンサと、第 1 のカップルドインダクタと、第 2 のコンデンサと、第 2 のスイッチングトランジスタと、第 2 のカップルドインダクタとで構成され、

直列にこの順で接続された前記第 1 のスイッチングトランジスタ、前記第 1 のコンデンサ、前記第 1 のカップルドインダクタ、前記第 2 のコンデンサが直流電源に接続され、

直列にこの順に接続された前記第 2 のスイッチングトランジスタ、前記第 2 のカップルドインダクタは、前記第 1 のコンデンサ、前記第 1 のカップルドインダクタに並列に接続され、

10

前記第 1 のカップルドインダクタと、前記第 2 のカップルドインダクタとは、複数の巻き線と共通の磁心から成るカップルドインダクタであること、

を特徴とする DC - DC コンバータ。

## 【請求項 2】

前記第 1 のスイッチングトランジスタと、前記第 2 のスイッチングトランジスタとが、M O S F E Tであることを特徴とする請求項 1 の DC - DC コンバータ。

## 【請求項 3】

複数の巻き線と共通の磁心から成るカップルドインダクタを有する DC - DC コンバータであって、

20

第 1 のスイッチングトランジスタ、第 1 のコンデンサ、前記カップルドインダクタを構成する第 1 のカップルドインダクタ、第 2 のコンデンサ及び直流電源を直列接続した第 1 の直列部分と、

第 2 のスイッチングトランジスタ及び前記カップルドインダクタを構成する第 2 のカップルドインダクタを直列接続した第 2 の直列部分とを有し、

前記第 2 の直列部分が、前記第 1 の直列部分のうちの第 1 のカップルドインダクタ及び第 1 のコンデンサと並列接続されていることを特徴とする回路装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

30

本発明は、DC - DC コンバータに関し、特に電力損失の低減が可能な DC - DC コンバータに関する。

## 【背景技術】

## 【0002】

近年、マイクロプロセッサなどの L S I においては、駆動電圧、駆動電流の低電圧大電流化が進んでいる。C P U 等においては、最大消費電流が 1 0 0 A に達しているものもある。これらの低電圧大電流を必要とする L S I に電力を供給するために、電源の電圧を低電圧に変換し大電流出力を可能とする DC - DC コンバータが採用されている。

## 【0003】

スイッチング損失の少ない DC - DC コンバータとして、「多相式のスイッチングコンバータとその制御方法」(特許文献 1)が提案されている。

40

特許文献 1 に記載された DC - DC コンバータは、追加したコンデンサ  $C_i$  を、第 1 の降圧形コンバータの第 1 メインスイッチング素子  $S_a$  に直列接続し、この接続点に第 2 の降圧形コンバータの入力正側端子を接続する。この構成により、コンデンサ  $C_i$  が入力電源電圧  $E_i$  を半分に分圧するため、見かけ上、半分の入力電圧で各コンバータが動作しているように作用する。これにより、スイッチング損失が低減するとしている。

一方で近年、特許文献 2 に記載されているように、共通の磁心に複数の巻き線を巻きつけた一対のカップルドインダクタを用いた DC - DC コンバータが提案されている。

【特許文献 1】特開 2 0 0 6 - 2 2 3 0 8 8 号公報

【特許文献 2】米国特許第 6 3 6 2 9 8 6 号明細書

50

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0004】

第1の課題

しかしながら、特許文献2に記載のカップルドインダクタを用いたDC-DCコンバータ（以下、「カップルドインダクタコンバータ」という）においては、定常状態でもトランス偏磁が発生してしまうという問題点があった。

第2の課題

一方で、特許文献1に記載のDC-DCコンバータにおいては、追加したコンデンサC<sub>i</sub>の影響により、回路起動時に各回路部分を通る電流にアンバランスが生じ、起ち上がり（定常状態に至ること）が遅れるという現象が確認されている。CPU等の性能上は、可能な限り初動時の電流のアンバランスが小さく、起ち上がりが早いのが好ましい。さらに、インダクタを通る電流が大きく振れるために消費電力が大きくなり、回路を構成するMOSFETに高い負荷がかかるという問題があった。

## 【0005】

本発明は、このような実情に鑑みてなされたものであり、カップルドインダクタを用いたDC-DCコンバータであって、定常状態にトランス偏磁が発生しないようなDC-DCコンバータを提供しようとするものである。また一方で、回路起動時に電流のアンバランスが小さく、起ち上がりが早いDC-DCコンバータを提供しようとするものである。

## 【課題を解決するための手段】

## 【0006】

本発明の課題は、下記の各発明によって解決することができる。

即ち、本発明のDC-DCコンバータは、直流電圧を異なった直流電圧に変換するDC-DCコンバータであって、直列にこの順で接続された第1のスイッチングトランジスタ、第1のコンデンサ、第1のカップルドインダクタ、第2のコンデンサが直流電源に接続され、直列にこの順に接続された第2のスイッチングトランジスタ、第2のカップルドインダクタは、前記第1のコンデンサ、前記第1のカップルドインダクタに並列に接続され、前記第1のカップルドインダクタと、前記第2のカップルドインダクタとは、複数の巻き線と共通の磁心から成るカップルドインダクタであることを主要な特徴としている。

## 【0007】

このように構成された本発明のDC-DCコンバータは、カップルドインダクタを用いたDC-DCコンバータでありながら、定常状態にトランス偏磁が発生しないものである。

一方で、上記の本発明のDC-DCコンバータは、初動時におけるカップルドインダクタL<sub>1</sub>、L<sub>2</sub>に流れる電流の変動を抑制するとともに起ち上がりを早めることができ、また、全スイッチングトランジスタの過負荷を抑えることができる。また、励磁電流の増加に伴うスイッチの電力損失の増大を防いで、スイッチの破損を防ぐことができる。

本発明のDC-DCコンバータにおいて、前記第1のスイッチングトランジスタと、前記第2のスイッチングトランジスタとが、MOSFETであることを特徴とする。

## 【0008】

本発明は、また、複数の巻き線と共通の磁心から成るカップルドインダクタを有するDC-DCコンバータであって、第1のスイッチングトランジスタ、第1のコンデンサ、前記カップルドインダクタを構成する第1のカップルドインダクタ、第2のコンデンサ及び直流電源を直列接続した第1の直列部分と、第2のスイッチングトランジスタ及び前記カップルドインダクタを構成する第2のカップルドインダクタを直列接続した第2の直列部分とを有し、前記第2の直列部分が、前記第1の直列部分のうちの第1のカップルドインダクタ及び第1のコンデンサと並列接続されていることを特徴とする回路装置を提供するものである。

## 【発明の効果】

## 【0009】

10

20

30

40

50

以上説明したように、本発明によれば、カップルドインダクタを用いたDC-DCコンバータにおいて、定常状態にトランス偏磁が発生しないことを特徴とするDC-DCコンバータが提供される。また、本発明の別の側面によれば、回路起動時に電流のアンバランスが小さく、起ち上がり早いDC-DCコンバータが提供される。

また、励磁電流の増加に伴うスイッチの電力損失の増大を防いで、スイッチの破損を防ぐことができる。

【発明を実施するための最良の形態】

【0010】

以下、添付図面を参照しながら、本発明のDC-DCコンバータを実施するための最良の形態を詳細に説明する。

10

【0011】

<構成>

本発明の一実施形態に係るDC-DCコンバータの構成について図を用いて説明する。図1は、本実施形態に係るDC-DCコンバータの構成を示す回路図である。

【0012】

図1に示すように、本実施形態のDC-DCコンバータは、直流電源V1と、スイッチングトランジスタQ1、Q2、Q3、Q4と、コンデンサC1、C2と、複数の巻き線と共通の磁心とからなるカップルドインダクタL1、L2とで構成されている。

【0013】

直列に接続されたスイッチングトランジスタQ1、コンデンサC1、カップルドインダクタL1、コンデンサC2は、直流電源V1に接続されている。コンデンサC1とカップルドインダクタL1との接続点と、GNDとの間にスイッチングトランジスタQ2が接続されている。

20

【0014】

直列に接続されたスイッチングトランジスタQ3、カップルドインダクタL2は、コンデンサC1、カップルドインダクタL1に並列に接続されている。スイッチングトランジスタQ3とカップルドインダクタL2との接続点と、GNDとの間にスイッチングトランジスタQ4が接続されている。

【0015】

スイッチングトランジスタQ1、Q2、Q3、Q4としては、MOSFETを使用することができるがこれに限定されるものではなく、その他のスイッチングトランジスタを使用することも可能である。

30

【0016】

<動作>

次に、本実施形態のDC-DCコンバータの動作について、図2から図5を参照して説明する。

まず、図2を参照して説明する。図2は、従来のコンバータ回路図と本実施形態のコンバータ回路図及びシミュレーション結果を表した図である。

【0017】

図2(a)は、特許文献1に記載されたコンバータ回路の回路図である。図2(b)は、図2(a)のコンバータ回路のL1、L2に流れる電流をシミュレーションした結果を表している。特許文献1にも記載されているように、コンデンサC1が直流電源V1の電圧を分圧するため、コンバータは直流電源V1の半分の電圧で動作する。これにより、出力電流リップルを小さくすることができる。

40

【0018】

図2(b)に示すように、初動時においてはL1、L2に流れる電流 $i_{L1}$ 、 $i_{L2}$ が大きく変動するように動作する。図2(b)においては、 $i_{L1}$ は200Aのピーク電流を示している。即ち、L1、L2がカップルドインダクタではなく通常のインダクタの場合は、実際にL1、L2に流れる電流が初動時においては大きく変動し、このため、全てのスイッチングトランジスタに過負荷がかかるため、全てのスイッチングトランジスタが破壊さ

50

れる恐れがあった。

【0019】

発明者の鋭意研究の結果、初動時においては、コンデンサC1の影響によりカップルドインダクタL1、L2に流れる電流が大きく変動する方向に動作することが判明した。本実施形態の回路において、コンデンサC1を省いた回路では、どのような変動が発生しないことからこれは明らかである。

【0020】

図2(c)は、本実施形態のコンバータ回路の回路図である。図2(d)は、本実施形態のコンバータ回路のL1、L2に流れる電流をシミュレーションした結果を表している。図2(c)に示すように、本実施形態では、複数の巻き線と共通の磁心とからなるカップルドインダクタL1、L2を使用している。これにより、片側のカップルドインダクタの電流が増加すると、もう片側のカップルドインダクタも影響を受けて電流を増加させるように動作するため、お互いに影響しあって、電流変動を抑え、早く電流変動を収束させるように動作する。

10

【0021】

実際に、図2(d)に示すように、 $i_{L1}$ のピーク電流は図2(b)と比較して半分の100Aとなっている。

【0022】

このように、本実施形態のDC-DCコンバータにおいては、初動時におけるカップルドインダクタL1、L2に流れる電流変動を抑制することができるとともに、全スイッチングトランジスタの過負荷を抑え破壊を防ぐことができる。

20

【0023】

次に、本実施形態のDC-DCコンバータの別の効果について説明する。図3は、コンデンサC1を削除しカップルドインダクタを備えた回路と、本実施形態の回路の回路図、及び、それぞれの回路におけるシミュレーション結果を示した図である。

【0024】

図3(a)で示すように、コンデンサC1を削除し、インダクタL1、L2をカップルドインダクタとした回路においては、図3(b)に示すように、電源電圧が12Vのときは、A点、B点の電圧も12Vとなる。これは、コンデンサC1がないため、コンデンサC1による電圧の分割が行われなためである。

30

【0025】

これに対して、図3(c)に示す本実施形態の回路においては、図3(d)に示すように、コンデンサC1によって電源電圧が分割されるので、A点、B点での電圧は、図3(b)で示す電圧の半分である、6Vとなっている。

【0026】

ここで、スイッチQ1、Q3のON時間をそれぞれT1、T3としたとき、 $T1 = T3$ のときと、 $T1 > T3$ のときのそれぞれの回路の動作について、図4、図5を参照して説明する。図4は、 $T1 = T3$ のときと、 $T1 > T3$ のときのA点、B点の電圧と、インダクタの励磁電流のシミュレーション結果を示した図であり、図5は、 $T1 = T3$ のときと、 $T1 > T3$ のときのインダクタの励磁電流のシミュレーション結果を示した図である。

40

【0027】

図4(a)、図4(b)、図5(a)、図5(b)は、コンデンサC1を削除し、インダクタL1、L2をカップルドインダクタとした回路のシミュレーション結果を表した図であり、図4(c)、図4(d)、図5(c)、図5(d)は、本実施形態の回路のシミュレーション結果を表した図である。

【0028】

図4(a)、図4(c)に示すように、 $T1 = T3$ のときは、どちらも励磁電流 $i_{Lm}$ のピークは同じ値(1A)を示す。ところが、 $T1 > T3$ のときは、コンデンサC1を削除した回路においては、図4(b)に示すように、励磁電流 $i_{Lm}$ のピークが120Aとなっている。これは、発明者の鋭意研究の結果、カップルドインダクタL1、L2のコア

50

が飽和することが原因であると判明した。

これに対して、本実施形態の回路では、図4(d)に示すように、 $T_1 > T_3$ であっても励磁電流  $i_{Lm}$  のピークに変換はなく1Aである。

【0029】

更に説明すると、図4(a)に示すコンデンサC1の無い回路においては、A点、B点における電圧は電源電圧と同じなので、Q1とQ3のON時間が異なれば、電源電圧×時間がA点、B点で異なってくる。インダクタL1、L2にかかる、電源電圧×時間が異なると、コアが飽和しインダクタL1、L2に流れる励磁電流が大幅に増加する。このため、全てのスイッチの電力損失が増大し、スイッチに高負荷がかかる恐れがある。

これに対して、図4(c)に示す本実施形態の回路では、コンデンサC1があるため、Q1とQ3のON時間が異なっても、A点、B点にかかる電圧が変化することによって電源電圧×時間を一定の値に調整できる。これにより、インダクタL1、L2にかかる、電源電圧×時間が異なることないので、コアが飽和せず、励磁電流もほぼ変動しない。

【0030】

すなわち、本実施形態の回路は、カップルドインダクタを用いたDC-DCコンバータにおいて、コンデンサC1を追加することにより、励磁電流の変動を大幅に低減した回路であると言えることができる。これにより、本実施形態の回路では、定常状態においてトランス偏磁が発生しないという作用効果が得られることとなる。

【0031】

これをシミュレーションで調べてみると、図5(a)、図5(c)に示すように、 $T_1 = T_3$ のときは、コンデンサC1が無い回路のシミュレーション結果(a)も、本実施形態の回路のシミュレーション結果(c)も励磁電流は増加していない。しかしながら、 $T_1 > T_3$ の場合においては、コンデンサC1が無い回路のシミュレーション結果(b)では、励磁電流が大幅に増加している。これに対して、本実施形態の回路のシミュレーション結果(d)では、励磁電流は増加していない。

【0032】

<他の実施形態>

続いて、本発明の他の実施形態に係るDC-DCコンバータの構成について図を用いて説明する。図6は、本発明の他の実施形態に係るDC-DCコンバータの構成を示す回路図である。

図6に示すように、本実施形態のDC-DCコンバータは、図1に示すDC-DCコンバータの回路に加えて、直列に接続されたスイッチングトランジスタQ5、カップルドインダクタL3を、コンデンサC2及びカップルドインダクタL2と並列に接続した構成となっている。また、スイッチングトランジスタQ5とカップルドインダクタL3との接続点と、GNDとの間にスイッチングトランジスタQ6が接続されている。

すなわち、本実施形態のDC-DCコンバータは、図1に示すDC-DCコンバータの回路のうち、並列回路の下側一列に相当する部分をさらにその下側に並列接続した多相化回路であると言えることができる。

【0033】

このように多相化された回路からなる本実施形態のDC-DCコンバータは、上記した図1に示すDC-DCコンバータと同様の回路特性を有するものであり、初動時における立ち上がりが高く、かつ、定常時における偏磁が極めて小さいという作用効果を有するものである。

同様に、直列のスイッチングトランジスタ及びカップルドインダクタ並びにこれらの接続点とGNDとの間のスイッチングトランジスタをさらに下位に接続することにより、更なる回路の多相化を行うことが可能である。

【0034】

以上、本発明のDC-DCコンバータについて、具体的な実施の形態を示して説明したが、本発明はこれに限定されるものではない。当業者であれば、本発明の要旨を逸脱しない範囲内において、上記実施形態におけるDC-DCコンバータの構成及び機能に様々な

10

20

30

40

50

変更・改良を加えることが可能である。

【産業上の利用可能性】

【0035】

本発明のDC-DCコンバータは、スイッチングトランジスタ、コンデンサ、カップルドインダクタ等によって実現されるものであり、直流の電圧変換が上記電子部品を用いて実現されるものであるから、自然法則を利用した技術的思想に該当するものであり、低電圧大電流を必要とするCPUなどのLSIを使用する分野においては、どの分野においても利用することができるものである。

【図面の簡単な説明】

【0036】

【図1】本発明の一実施形態に係るDC-DCコンバータの構成を示す回路図である。

【図2】従来のコンバータ回路図と本発明のコンバータ回路図及びシミュレーション結果を表した図である。

【図3】コンデンサC1を削除しカップルドインダクタを備えた回路と、本発明の回路の回路図、及び、それぞれの回路におけるシミュレーション結果を示した図である。

【図4】 $T1 = T3$ のときと、 $T1 > T3$ のときのA点、B点の電圧と、インダクタの励磁電流のシミュレーション結果を示した図である。

【図5】 $T1 = T3$ のときと、 $T1 > T3$ のときのインダクタの励磁電流のシミュレーション結果を示した図である。

【図6】本発明の他の実施形態に係るDC-DCコンバータの構成を示す回路図である。

【符号の説明】

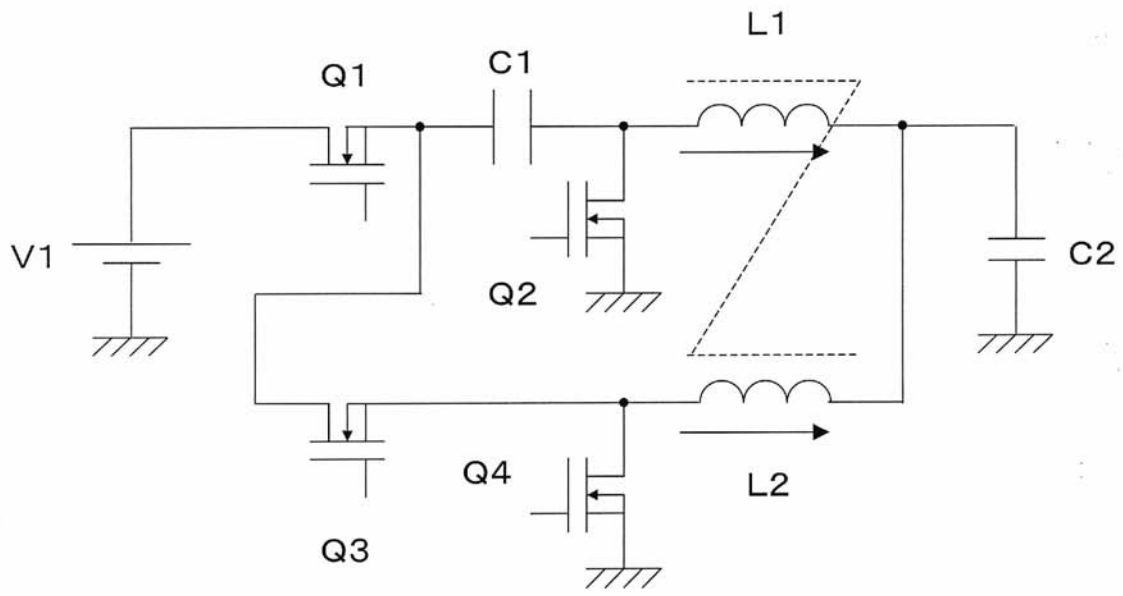
【0037】

|             |              |
|-------------|--------------|
| V1          | 直流電源         |
| Q1、Q2、Q3、Q4 | スイッチングトランジスタ |
| C1、C2       | コンデンサ        |
| L1、L2       | カップルドインダクタ   |

10

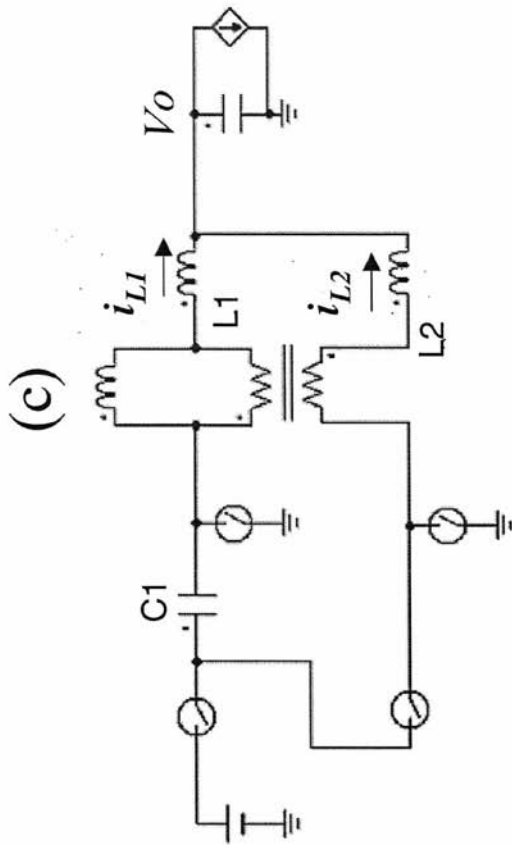
20

【 図 1 】

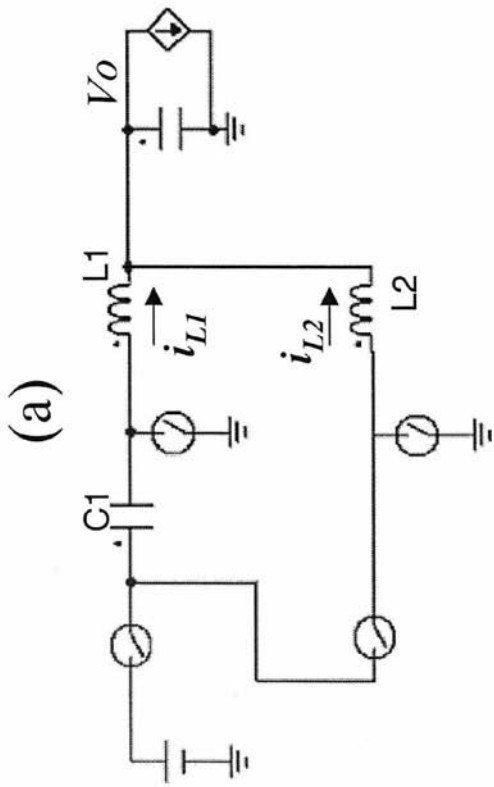
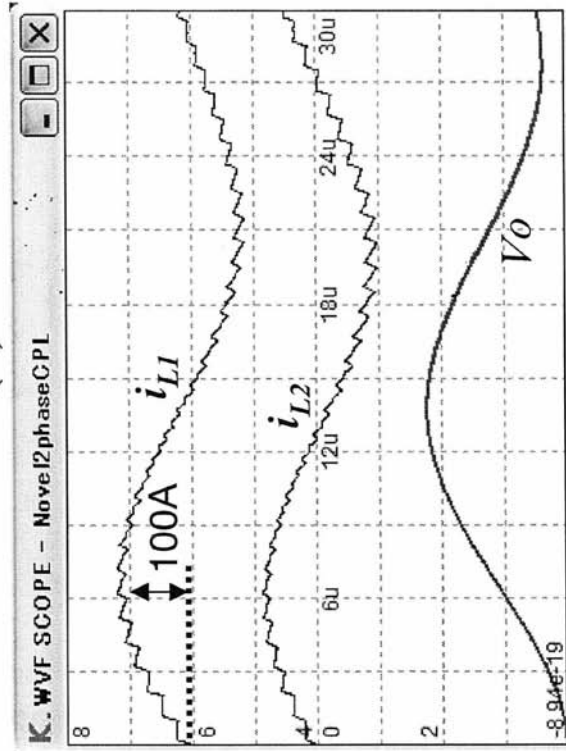




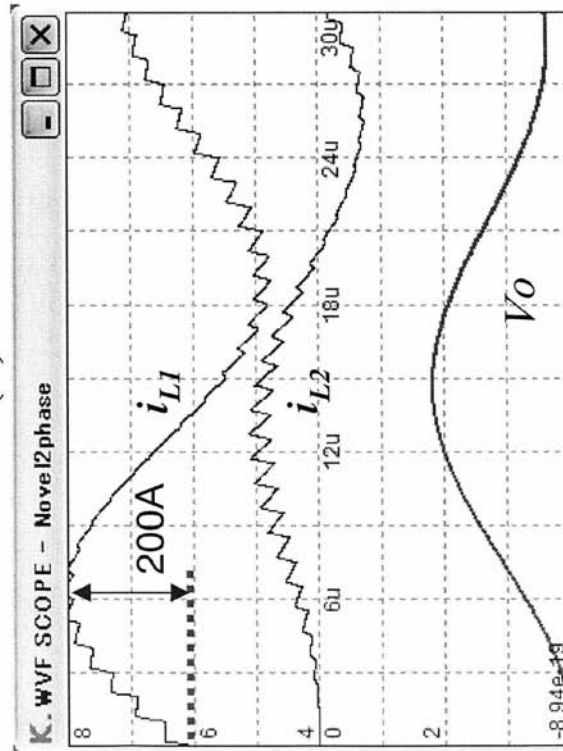
【 図 2 】



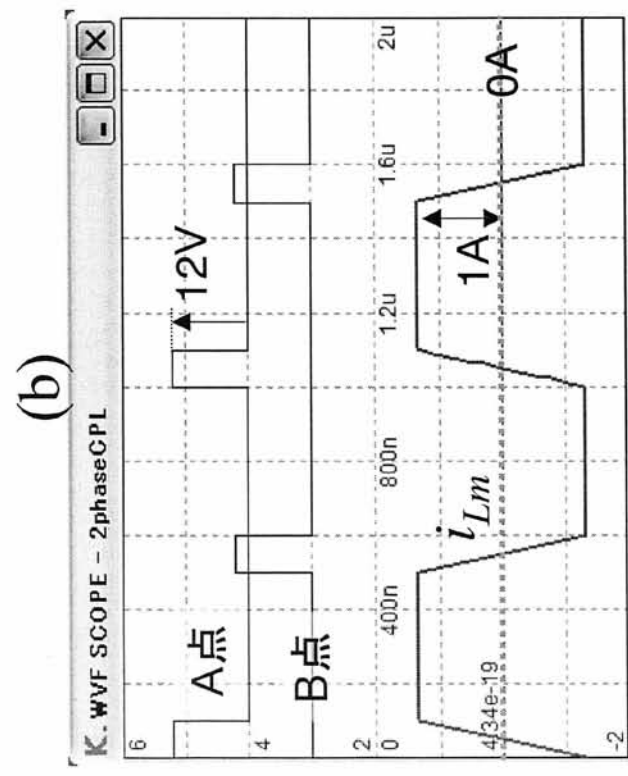
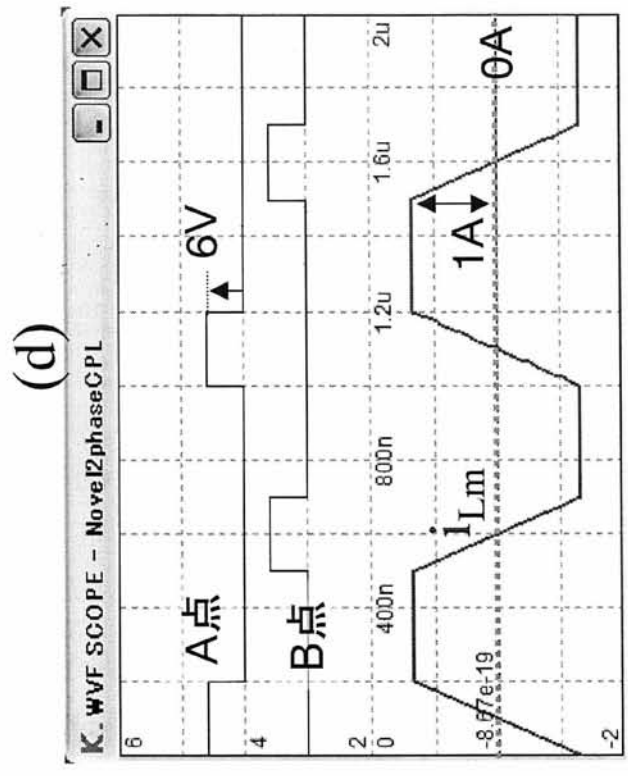
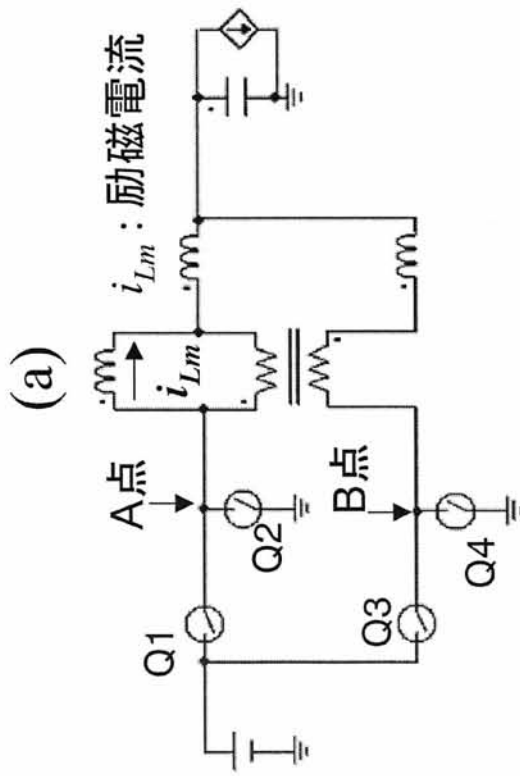
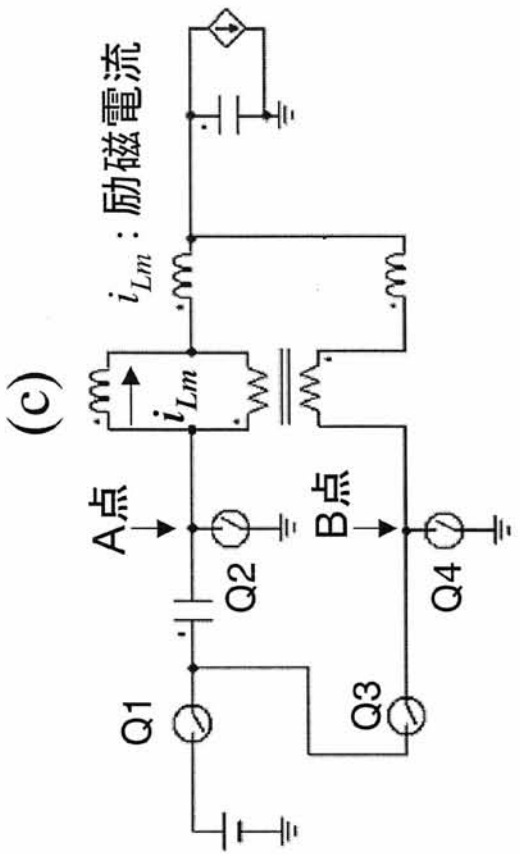
(d)



(b)

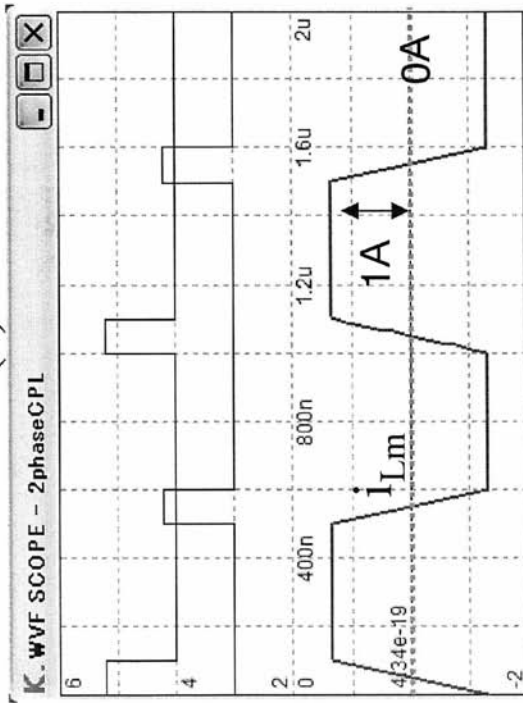


【图 3】

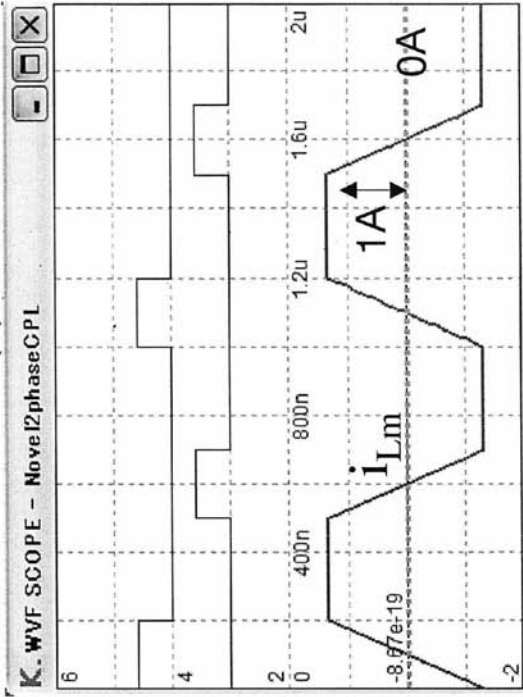


【 図 4 】

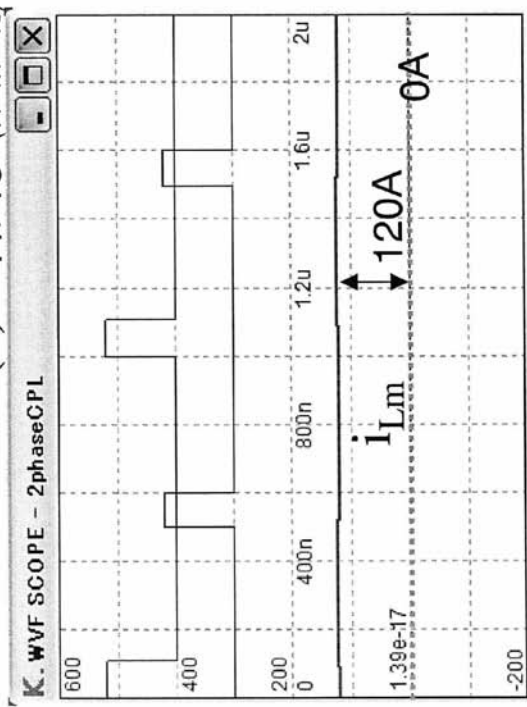
(a)  $T1=T3$



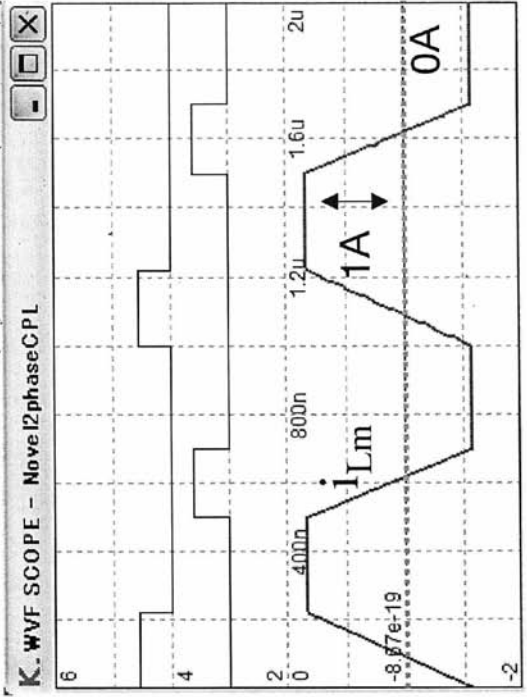
(c)  $T1=T3$



(b)  $T1>T3$

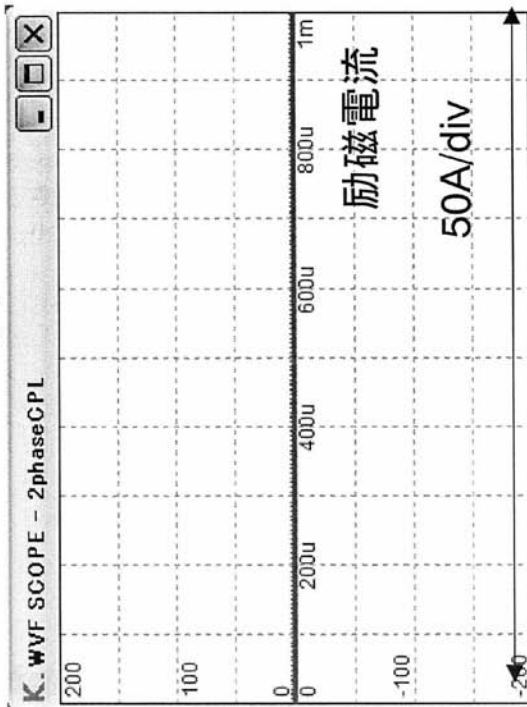


(d)  $T1>T3$  ( $T1=1.1 \times T3$ )

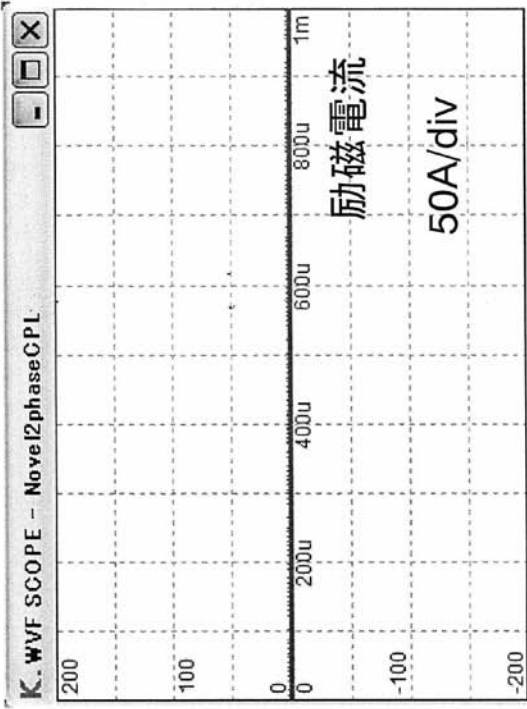


【 図 5 】

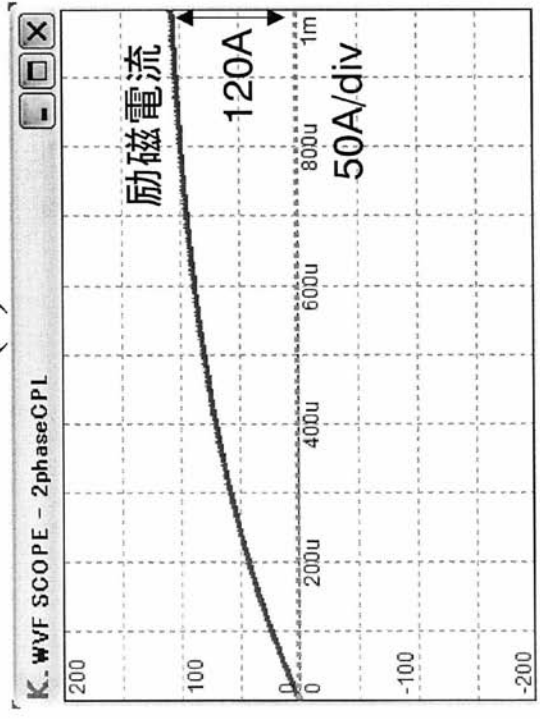
(a) T1=T3



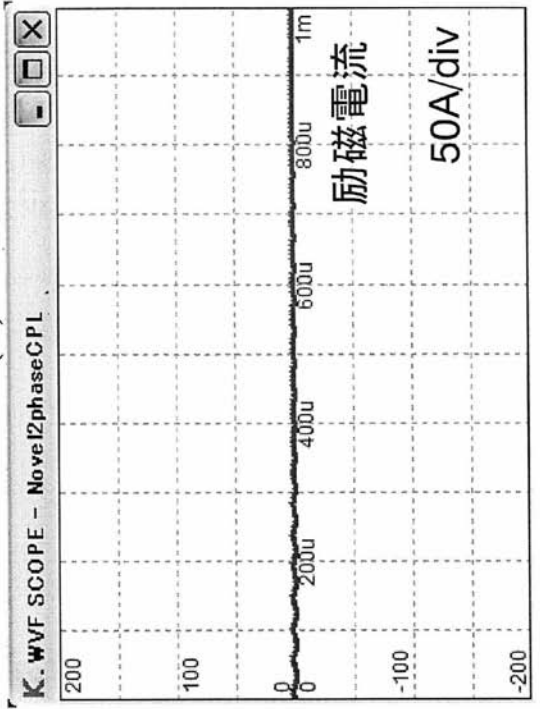
(c) T1=T3



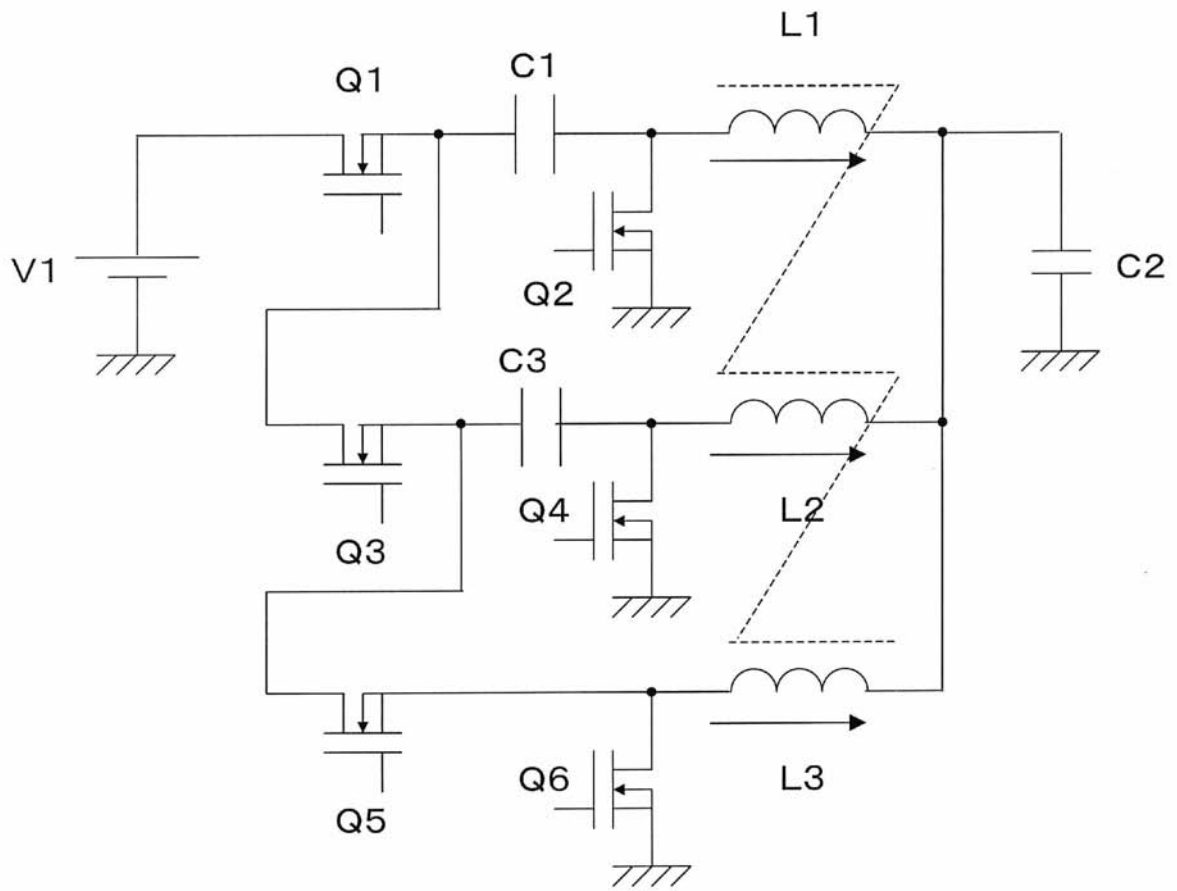
(b) T1>T3 (T1=1.1 x T3)



(d) T1>T3 (T1=1.1 x T3)



【 図 6 】



---

フロントページの続き

(72)発明者 阿部 孔介

神奈川県足柄上郡中井町境7 8 1 番地 日立コンピュータ機器株式会社内

Fターム(参考) 5H730 AA16 AA19 AS01 BB13 BB62 BB83 BB88 DD04 EE47 XC01  
XX18