

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-25389
(P2016-25389A)

(43) 公開日 平成28年2月8日(2016.2.8)

| | | |
|-----------------------------|------------|-------------|
| (51) Int.Cl. | F I | テーマコード (参考) |
| H04L 27/20 (2006.01) | H04L 27/20 | Z 5J043 |
| H03K 3/03 (2006.01) | H03K 3/03 | 5K004 |

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号 特願2014-146233 (P2014-146233)
 (22) 出願日 平成26年7月16日 (2014.7.16)
 (出願人による申告) 国等の委託研究の成果に係る特許出願 (平成25年度総務省委託研究SCOPE、産業技術力強化法19条の適用を受ける特許出願)

(71) 出願人 504136568
 国立大学法人広島大学
 広島県東広島市鏡山1丁目3番2号
 (74) 代理人 110001427
 特許業務法人前田特許事務所
 (72) 発明者 高野 恭弥
 広島県東広島市鏡山一丁目3番1号 国立
 大学法人広島大学大学院 先端物質科学研究科内
 Fターム(参考) 5J043 DD00 LL01
 5K004 AA05 FA05 FF00

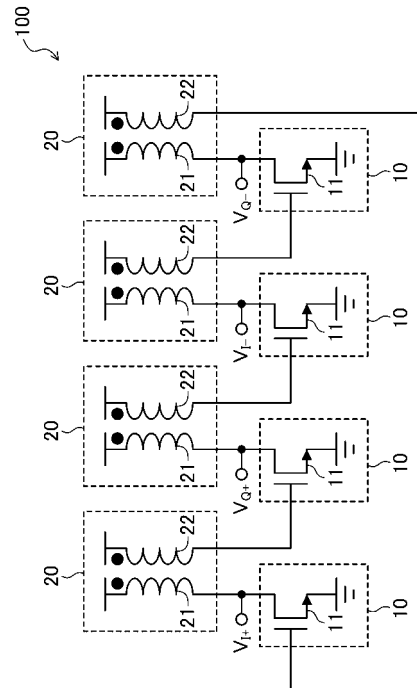
(54) 【発明の名称】 高周波発振器

(57) 【要約】

【課題】 100GHz以上の高周波の多相信号を生成する高周波発振器を提供する。

【解決手段】 複数の増幅器(10)がループ状に接続されてなる高周波発振器(100)であって、増幅器(10)は、ソースが接地され、ゲートに信号が入力され、ドレインから信号を出力するトランジスタ(11)を有するものであり、二つの増幅器(10)の段間に整合回路(20)が設けられている。整合回路(20)は、増幅器(10)におけるトランジスタ(11)が同時共役整合の条件を満たすときの該トランジスタのドレイン側およびゲート側から見た各インピーダンスを基準インピーダンスとして、一般化散乱行列を用いて記述されたものである。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

複数の増幅器がループ状に接続されてなる高周波発振器であって、

前記増幅器は、ソースが接地され、ゲートに信号が入力され、ドレインから信号を出力するトランジスタを有するものであり、

前記増幅器の段間に整合回路が設けられており、

前記整合回路が、前記増幅器における前記トランジスタが同時共役整合の条件を満たすときの該トランジスタのドレイン側およびゲート側から見た各インピーダンスを基準インピーダンスとして、次の一般化散乱行列 S_{MN} を用いて記述されたものである

$$S_{MN} = \begin{bmatrix} 0 & e^{-j\theta_{MN}} \\ e^{-j\theta_{MN}} & 0 \end{bmatrix}$$

$$\theta_{MN} = 2\pi \frac{n}{m} - \theta_{m21}$$

10

(ただし、 m は前記増幅器の段数、 n は整数、 θ_{m21} は前記トランジスタの位相変化量である。)

ことを特徴とする高周波発振器。

20

【請求項 2】

前記整合回路がトランスで構成されている

ことを特徴とする請求項 1 に記載の高周波発振器。

【請求項 3】

入力信号または出力信号が互いに逆位相の関係にある二つの前記増幅器が差動増幅対をなしている

ことを特徴とする請求項 1 または請求項 2 に記載の高周波発振器。

【請求項 4】

前記整合回路がトランスで構成されており、

入力信号または出力信号が互いに逆位相の関係にある二つの前記増幅器が差動増幅対をなしており、

30

前記トランスの一次巻き線および二次巻き線がいずれも一回巻きの空芯コイルで構成されており、

前記差動増幅対の一方のトランジスタのドレインが前記コイルの一端に接続され、他方のトランジスタのドレインが前記コイルの他端に接続されている

ことを特徴とする請求項 1 に記載の高周波発振器。

【請求項 5】

前記トランスの一次巻き線および二次巻き線の各センタータップに電源電圧が接続される

ことを特徴とする請求項 4 に記載の高周波発振器。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、高周波発振器に関し、特に、100GHz 以上の高周波の多相信号を生成する高周波発振器に関する。

【背景技術】

【0002】

地上デジタル放送や携帯電話通信などにおけるデジタル変調方式として QPSK (Quadrature Phase Shift Keying) が広く用いられている。QPSK 変調では、位相が $\pi/4$ ずつずれた 4 相の局部発振器からの信号によって伝送信号がデジタル変調される。

50

【 0 0 0 3 】

従来、Q P S K変調に用いられる4相信号を生成する発振器として、ゲートとドレインがクロスカップルされたトランジスタ対を含むクロスカップル型発振器対において、各クロスカップル型発振器における各トランジスタに並列に別のトランジスタを接続し、これら別のトランジスタのゲートに他方のクロスカップル型発振器の出力をクロスカップルした4相発振器が知られている（例えば、特許文献1を参照）。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 4 】

【 特許文献1 】 特開平7 - 4 6 2 7 9号公報

10

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 5 】

近年、無線通信の高速化・広帯域化の要請からQ P S K変調に用いられる4相信号について高周波化が求められる。上記の従来4相発振器のトポロジでは、各クロスカップル型発振器における各トランジスタに注入同期用のトランジスタが並列接続されているため、その部分の寄生容量が増大して高い発振周波数を実現するのが困難である。

【 0 0 0 6 】

一方、リング発振器のトポロジだと注入同期用のトランジスタを用いる必要がないため高周波の多相発振器を実現することができる。しかし、リング発振器は、奇数段の増幅器で構成されるのが通常であり、増幅器が偶数段のリング発振器は安定状態になりやすい。このため、リング発振器は、Q P S Kや8相P S Kなどの偶數位相が必要な無線通信システムの局部発信器としては用いられない。

20

【 0 0 0 7 】

一般的な発振器の設計法では、まず始めにトポロジを決定し、次に発振周波数から共振器を決定し、共振器の抵抗からトランジスタのサイズを決定していた。また、ミリ波帯のような高い周波数ではトランジスタの寄生成分の影響が無視できないため、共振器とトランジスタのパラメータをスイープすることによって所望の性能を実現していた。しかし、このような方法ではトポロジが最適かどうか、各素子の値が最適かどうか分からないという問題がある。

30

【 0 0 0 8 】

上記問題に鑑み、本発明は、理論的に最適な回路構成を導出する系統的な設計法を明らかにし、そのような設計法で設計した高周波発振器を提供することを課題とする。

【 課題を解決するための手段 】

【 0 0 0 9 】

本発明の一局面に従った高周波発振器は、複数の増幅器がループ状に接続されてなる高周波発振器であって、前記増幅器は、ソースが接地され、ゲートに信号が入力され、ドレインから信号を出力するトランジスタを有するものであり、前記増幅器の段間に整合回路が設けられており、前記整合回路が、前記増幅器における前記トランジスタが同時共役整合の条件を満たすときの該トランジスタのドレイン側およびゲート側から見た各インピーダンスを基準インピーダンスとして、次の一般化散乱行列 S_{MN} を用いて記述されたものである。

40

$$S_{MN} = \begin{bmatrix} 0 & e^{-j\theta_{MN}} \\ e^{-j\theta_{MN}} & 0 \end{bmatrix}$$

$$\theta_{MN} = 2\pi \frac{n}{m} - \theta_{m21}$$

50

ただし、 m は前記増幅器の段数、 n は整数、 $m \cdot 2 \cdot 1$ は前記トランジスタの位相変化量である。

【0010】

これによると、増幅器におけるトランジスタの特性に合わせて理論的に最適の無損失の整合回路を実現することができ、デバイスの極限の性能を引き出した高周波発振器を実現することができる。

【0011】

上記の高周波発振器において、前記整合回路をトランスで構成してもよい。

【0012】

これによると、増幅器におけるトランジスタのゲートバイアスとドレインバイアスを個別に調節することができる。

【0013】

上記の高周波発振器において、入力信号または出力信号が互いに逆位相の関係にある二つの前記増幅器を差動増幅対にしてもよい。

【0014】

これによると、高周波発振器の出力位相の精度をより向上させることができる。

【0015】

上記の高周波発振器において、前記整合回路がトランスを構成し、入力信号または出力信号が互いに逆位相の関係にある二つの前記増幅器を差動増幅対にし、前記トランスの一次巻き線および二次巻き線をいずれも一回巻きの空芯コイルで構成し、前記差動増幅対の一方のトランジスタのドレインを前記コイルの一端に接続し、他方のトランジスタのドレインを前記コイルの他端に接続してもよい。

【0016】

これによると、整合回路の回路レイアウトが容易になる。また、空芯コイルのサイズや線幅を変更することで、整合回路の位相変化量を調節することができる。

【0017】

さらに、上記の高周波発振器において、前記トランスの一次巻き線および二次巻き線の各センタータップに電源電圧を接続してもよい。

【0018】

これによると、コモンモードリジェクションを向上させることができる。

【発明の効果】

【0019】

本発明によると、高周波発信器の回路構成を理論的に最適なものにしてデバイスの極限の性能を引き出して100GHz以上の高周波の多相出力を実現することができる。また、増幅器の段数に応じて偶数の出力位相数はもちろん、任意の出力位相数を実現することができる。

【図面の簡単な説明】

【0020】

【図1】発振器の一般形のトポロジを表す模式図である。

【図2】発振器を無限段増幅器として表した模式図である。

【図3】一例に係る整合回路のトポロジを表す模式図である。

【図4】本発明の第1の実施形態に係る高周波発振器の回路構成図である。

【図5】図4の高周波発振器の4相出力波形図である。

【図6】図4の高周波発振器の出力信号のスペクトル図である。

【図7】図4と同じトポロジの高周波発振器の回路構成図である。

【図8】図7の高周波発振器においてトランスの各巻き線を一回巻きの空芯コイルで構成した例を示す図である。

【図9】本発明の第2の実施形態に係る高周波発振器の回路構成図である。

【発明を実施するための形態】

【0021】

10

20

30

40

50

以下、図面を参照しながら本発明を実施するための形態について説明する。

【0022】

理論的に最適な回路構成を導出する系統的な設計法

まず、本発明の実施形態を説明する前に、理論的に最適な回路構成を導出する系統的な設計法について説明する。

【0023】

例えば、クロスカップル型発振器は増幅器を2段、リング発振器は増幅器を奇数段用いて、それらがループを形成した構造をしている。したがって、発振器の一般形は、図1に示したように、複数の増幅器がループ状に接続され、増幅器の段間に整合回路(MN)が接続された構造をしている。整合回路のトポロジは任意である。

10

【0024】

整合回路と増幅器1段を合わせた回路要素の伝達関数をHとし、発振器の発振周波数を f_0 とすると、発振条件は式(1)、(2)のように表される。

【0025】

【数1】

$$|H(f_0)| \geq 1 \quad \dots (1)$$

【0026】

【数2】

$$\angle H(f_0) = 360^\circ \times \frac{n}{m} \quad \dots (2)$$

20

ただし、mは増幅器の段数、nは整数である。このとき、発振器は、式(1)、(2)を満たす周波数 f_0 で発振する。

【0027】

ここで、整合回路の損失が無視できる理想的な発振器について考える。このとき、発振器を構成する増幅器の利得が最大有能利得(MAG)に等しくなるような整合回路が最適な整合回路であると考えられる。増幅器がソース接地のトランジスタ(具体的には、NMOSFET: N-channel Metal Oxide Semiconductor Field Effect Transistor)で構成されているとすると、発振器は増幅器がループした構造をしているので、図2に示したように、NMOSFETと整合回路が無限に連なった構造であると考えることができる。

30

【0028】

ソースが接地されたNMOSFETのSパラメータ(scattering parameters: 散乱パラメータ)を式(3)のように表すと、NMOSFETのドレイン側の反射係数 s_d 、およびゲート側の反射係数 s_g は、NMOSFETの同時共役整合の条件から式(4)、(5)のように表すことができる。

【0029】

【数3】

$$S_{MOS} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \quad \dots (3)$$

40

【0030】

【数 4】

$$\Gamma_d = \frac{B_1 - 2|S_{12}S_{21}|\sqrt{K^2 - 1}}{2C_1} \quad \dots (4)$$

【0031】

【数 5】

$$\Gamma_g = \frac{B_2 - 2|S_{12}S_{21}|\sqrt{K^2 - 1}}{2C_2} \quad \dots (5) \quad 10$$

【0032】

ただし、

【数 6】

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} \quad \dots (6) \quad 20$$

【0033】

【数 7】

$$B_1 = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2 \quad \dots (7)$$

【0034】

【数 8】

$$B_2 = 1 - |S_{11}|^2 + |S_{22}|^2 - |\Delta|^2 \quad \dots (8) \quad 30$$

【0035】

【数 9】

$$\Delta = S_{11}S_{22} - S_{12}S_{21} \quad \dots (9)$$

【0036】

【数 10】

$$C_1 = S_{11} - \Delta S_{22}^* \quad \dots (10) \quad 40$$

【0037】

【数 11】

$$C_2 = S_{22} - \Delta S_{11}^* \quad \dots (11)$$

【0038】

また、NMOSFETのドレイン側から見たインピーダンス Z_d と、ゲート側から見たインピーダンス Z_g は、式(4)、(5)から、式(12)、(13)のように表される。

【 0 0 3 9 】

【 数 1 2 】

$$Z_d = Z_0 \frac{1 + \Gamma_d}{1 - \Gamma_d} \quad \dots (12)$$

【 0 0 4 0 】

【 数 1 3 】

$$Z_g = Z_0 \frac{1 + \Gamma_g}{1 - \Gamma_g} \quad \dots (13) \quad 10$$

ただし、 Z_0 は基準インピーダンスである。

【 0 0 4 1 】

さらに、N M O S F E T の S 行列 (scattering matrix : 散乱行列) を $S_{M O S}$ とすると、 Z_g^* 、 Z_d^* を基準インピーダンスとした $S_{M O S}$ は式 (1 4) のように表される。

【 0 0 4 2 】

【 数 1 4 】

$$S_{MOS} = \begin{bmatrix} 0 & A_{12}e^{-j\theta_{m12}} \\ A_{21}e^{-j\theta_{m21}} & 0 \end{bmatrix} \quad \dots (14) \quad 20$$

【 0 0 4 3 】

また、無損失の整合回路の S 行列を $S_{M N}$ とすると、上記の Z_d 、 Z_g を基準インピーダンスとした $S_{M N}$ は式 (1 5)、(1 6) のように表される。

【 0 0 4 4 】

【 数 1 5 】

$$S_{MN} = \begin{bmatrix} 0 & e^{-j\theta_{MN}} \\ e^{-j\theta_{MN}} & 0 \end{bmatrix} \quad \dots (15) \quad 30$$

【 0 0 4 5 】

【 数 1 6 】

$$\theta_{MN} = 2\pi \frac{n}{m} - \theta_{m21} \quad \dots (16) \quad 40$$

ただし、 m は増幅器の段数、 n は整数、 $S_{M N}$ および $S_{m 2 1}$ はそれぞれ N M O S F E T が同時共役整合の条件を満たすときの整合回路および N M O S F E T の位相変化量である。

【 0 0 4 6 】

式 (1 4)、(1 5) で表される $S_{M O S}$ 、 $S_{M N}$ は、K u r o k a w a の一般化 S 行列である。そして、 $S_{M N}$ が得られれば、 $S_{M N}$ を Y パラメータや Z パラメータに変換することによって、図 3 (a) に示したような T 型の整合回路や、図 3 (a) に示したような T 型の整合回路を得ることができる。なお、図中の「 $Y_{1 1}$ 」、「 $Z_{1 1}$ 」などは Y パラメータや Z パラメータである。これら以外に、例えば、L 型の整合回路も構成可能である。図 3 に示した整合回路中の各素子は、素子値の周波数特性によってトポロジが決定さ

れる。

【0047】

上記の設計法によれば、発振器のトポロジをあらかじめ決定することなく、理論的に最適な回路構成を系統的に導出することができる。

【0048】

以下、上記の設計法に基づいて設計した高周波発振器のいくつかの例を説明する。

【0049】

第1の実施形態

図4は、本発明の第1の実施形態に係る高周波発振器の回路構成を示す。本実施形態に係る高周波発振器100は、4個の増幅器10がループ状に接続された4段リング発振器である。各増幅器10は、ソースが接地され、ゲートに信号が入力され、ドレインから信号を出力するNMOSFET11で構成されている。4つのNMOSFET11のドレインから出力される信号 V_{I+} 、 V_{Q+} 、 V_{I-} 、 V_{Q-} が高周波発振器100の4相出力信号となる。なお、高周波発振器100の発振周波数は、NMOSFET11のバックゲートバイアスを変化させることなどで調節することができる。

10

【0050】

なお、実際には、各NMOSFET11のドレインにバッファ回路を接続して高周波発振器100の出力信号を取り出すが、図4ではそのようなバッファ回路を割愛している。

【0051】

各増幅器10は、整合回路20を介して互いに接続されている。整合回路20は、トランスで構成されている。前段の増幅器10におけるNMOSFET11のドレインはトランスの一次巻き線21の一端に接続され、次段の増幅器10におけるNMOSFET11のゲートはトランスの二次巻き線22の一端に接続されている。トランスの一次巻き線21の他端および二次巻き線22の他端は電源電圧（バイアス電圧）に接続されている。

20

【0052】

ここで、整合回路20は、増幅器10を構成するNMOSFET11が同時共役整合の条件を満たすときのNMOSFET11のドレイン側およびゲート側から見た各インピーダンスを基準インピーダンスとして、式(15)、(16)の一般化S行列を用いて記述されたものである。すなわち、整合回路20を構成するトランスの一次巻き線21および二次巻き線22のインダクタンスや結合係数などは、式(15)、(16)の一般化S行列に基づいて決定される。

30

【0053】

このように、整合回路20をトランスで構成することで、NMOSFET11のゲートバイアスとドレインバイアスを個別に調節することが可能となる。また、整合回路20をトランスで構成することで、インダクタで構成する場合に比べてQ値を高くすることができる。これにより、位相雑音を低くすることができる。

【0054】

図5は、高周波発振器100の4相出力波形を示す。図6は、高周波発振器100の出力信号のスペクトルを示す。いずれも、65nmのCMOSプロセスを用いて高周波発振器100を設計した場合のシミュレーション結果である。これら図からわかるように、高周波発振器100は、140GHz以上の非常に高い発振周波数で $\pi/2$ ずつ位相がずれた4相信号を出力することができる。

40

【0055】

以上のように、本実施形態によれば、4段リング発振器を用いて4相発振器を実現することができ、概ね140GHz以上の非常に高い周波数の4相出力を実現することができる。

【0056】

4相出力のうち信号 V_{I+} および V_{I-} は互いに逆位相（位相差 π ）の関係にあり、信号 V_{Q+} および V_{Q-} も互いに逆位相の関係にある。そこで、図7に示すように、入力信号または出力信号が互いに逆位相の関係にある二つの増幅器10を差動増幅対にしてもよ

50

い。この場合、差動増幅対の入力および出力に接続されるトランスの一次巻き線 2 1 および二次巻き線 2 2 の各センタータップに電源電圧を接続する。

【0057】

図 7 のような回路構成によると、高周波発振器 1 0 0 の出力位相の精度をより向上させることができる。

【0058】

なお、各 N M O S F E T 1 1 のソース側にテール電流源を挿入してもよい。これにより、コモンモードリジェクションを向上させることができる。

【0059】

また、インダクタや抵抗素子などを介してトランスの各巻き線のセンタータップを電源電圧に接続するようにしてもよい。これにより、コモンモードリジェクションを向上させることができる。

10

【0060】

さらに、図 7 に示したような差動増幅対を含む高周波発振器 1 0 0 において、整合回路 2 0 を構成するトランスの一次巻き線 2 1 および二次巻き線 2 2 をいずれも一回巻きの空芯コイルで構成してもよい。図 8 は、高周波発振器 1 0 0 においてトランスの各巻き線を一回巻きの空芯コイルで構成した例を示す。各空芯コイルのセンタータップに電源電圧が接続されている。

【0061】

図 8 のような回路構成によると、整合回路 2 0 の回路レイアウトが容易になる。また、空芯コイルのサイズや線幅を変更することで、整合回路 2 0 の位相変化量を調節することができる。

20

【0062】

第 2 の実施形態

図 9 は、本発明の第 2 の実施形態に係る高周波発振器の回路構成を示す。本実施形態に係る高周波発振器 1 0 0 A は、8 個の増幅器 1 0 がループ状に接続された 8 段リング発振器である。上記と同様に、各増幅器 1 0 は N M O S F E T 1 1 で構成されており、増幅器 1 0 の段間の整合回路 2 0 はトランスで構成されている。

【0063】

高周波発振器 1 0 0 A は、 45° ($\pi/4$) ずつ位相がずれた 8 相信号を出力する。上記と同様に、入力信号または出力信号が互いに逆位相の関係にある二つの増幅器 1 0 は差動増幅対をなしており、整合回路 2 0 を構成するトランスの一次巻き線 2 1 および二次巻き線 2 2 はいずれも一回巻きの空芯コイルで構成されている。

30

【0064】

以上のように、本実施形態によれば、8 段リング発振器を用いて 8 相発振器を実現することができ、概ね 1 4 0 G H z 以上の非常に高い周波数で 8 相出力を実現することができる。

【0065】

以上、本発明の実施形態について説明したが、本発明は上記の実施形態の構成に限られず種々の変形が可能である。例えば、増幅器 1 0 を P M O S F E T (P-channel Metal Oxide Semiconductor Field Effect Transistor) で構成してもよい。あるいは、増幅器 1 0 をエミッタ接地のバイポーラトランジスタで構成してもよい。

40

【0066】

また、上記実施形態により示した構成は、本発明の一実施形態に過ぎず、本発明を当該構成に限定する趣旨ではない。

【産業上の利用可能性】

【0067】

本発明に係る高周波発信器は、1 0 0 G H z 以上の高周波の任意の位相数の多相出力を実現することができるため、テラヘルツセンサや 3 0 0 G H z 帯の無線通信システムなどの局部発信器として有用である。

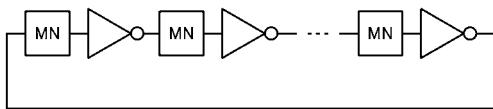
50

【符号の説明】

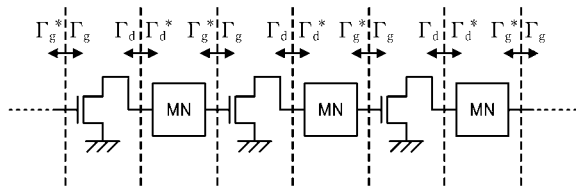
【0068】

- 100 高周波発振器
- 100A 高周波発振器
- 10 増幅器
- 11 NMOSFET (トランジスタ)
- 20 整合回路 (トランス)
- 21 一次巻き線
- 22 二次巻き線

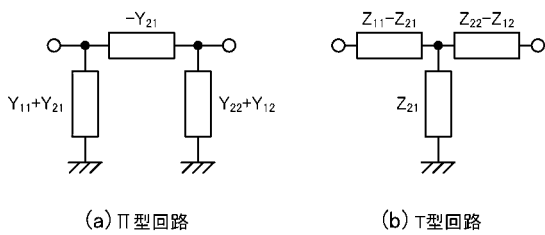
【図1】



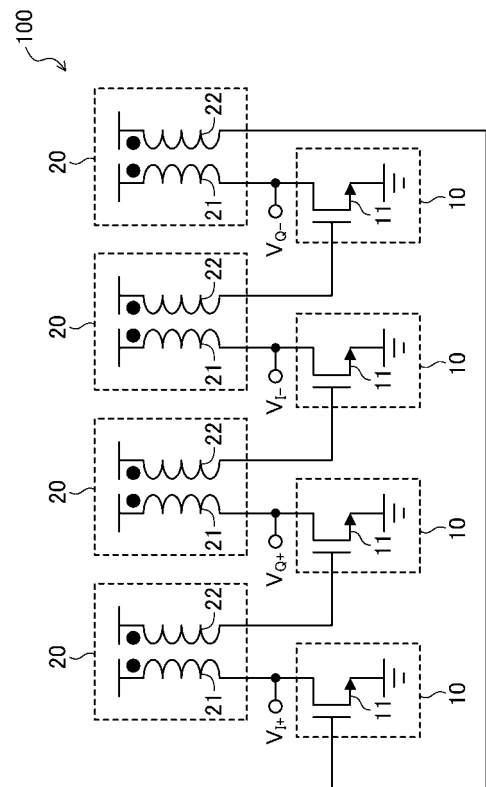
【図2】



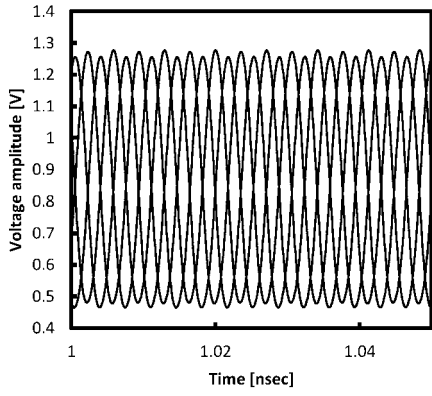
【図3】



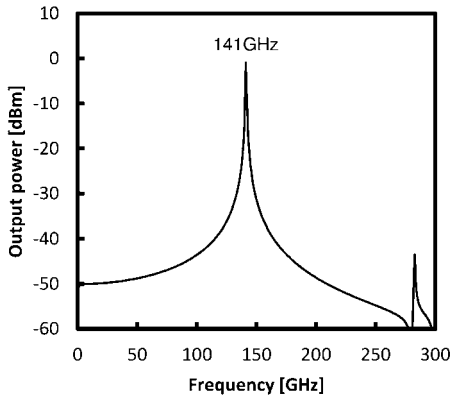
【図4】



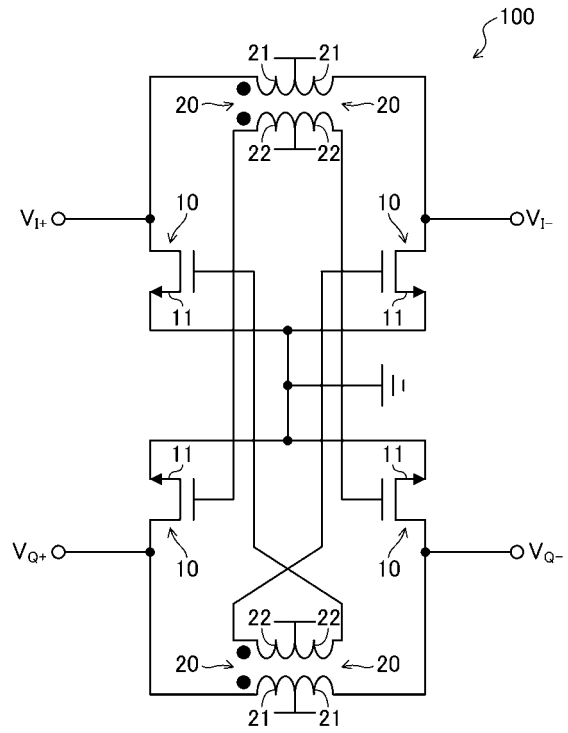
【 図 5 】



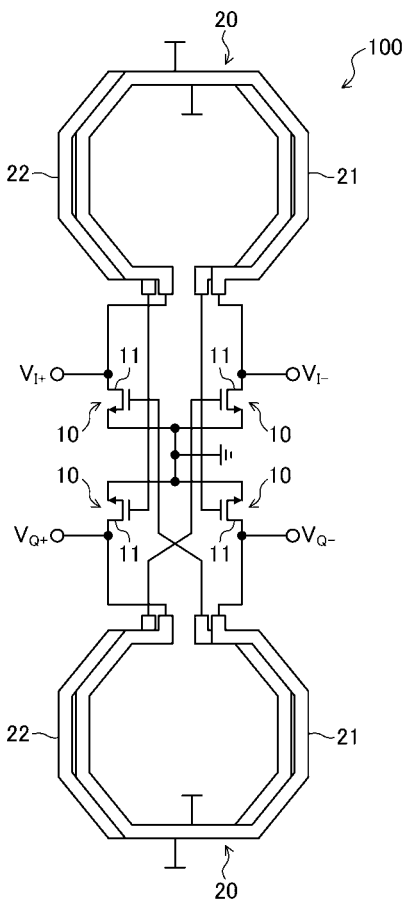
【 図 6 】



【 図 7 】



【 図 8 】



【 図 9 】

