

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-184504

(P2007-184504A)

(43) 公開日 平成19年7月19日(2007.7.19)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 21/205 (2006.01)	HO 1 L 21/205	4 K O 3 O
C 2 3 C 16/34 (2006.01)	C 2 3 C 16/34	5 F O 4 1
HO 1 L 33/00 (2006.01)	HO 1 L 33/00 C	5 F O 4 5
HO 1 S 5/343 (2006.01)	HO 1 S 5/343 6 1 O	5 F 1 7 3

審査請求 未請求 請求項の数 16 O L (全 20 頁)

(21) 出願番号 特願2006-2972 (P2006-2972)
 (22) 出願日 平成18年1月10日 (2006.1.10)

(71) 出願人 000005968
 三菱化学株式会社
 東京都港区芝4丁目14番1号
 (71) 出願人 304020177
 国立大学法人山口大学
 山口県山口市吉田1677-1
 (74) 代理人 100076428
 弁理士 大塚 康德
 (74) 代理人 100112508
 弁理士 高柳 司郎
 (74) 代理人 100115071
 弁理士 大塚 康弘
 (74) 代理人 100116894
 弁理士 木村 秀二

最終頁に続く

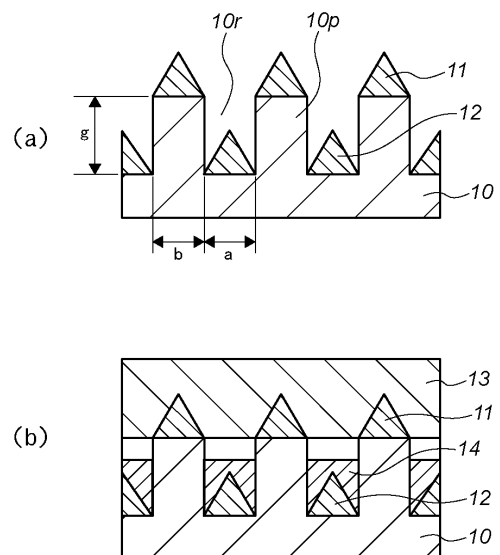
(54) 【発明の名称】 半導体部材及びその製造方法

(57) 【要約】

【課題】凹凸を有する基板の凸部からの結晶の成長と凹部からの結晶の成長とが交差することを防止して、表面の転位密度が低い半導体部材を得る。

【解決手段】この製造方法は、凹部10r及び凸部10pを有する基板10を準備する準備工程と、凸部10pの上に第1半導体11を成長させる第1成長工程と、第1半導体11から少なくとも横方向に第2半導体13を成長させる第2成長工程とを含む。凹部10rの底面から凸部10pの上表面までの距離gは、凹部10rの幅aと等しいかそれより大きい。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

半導体部材の製造方法であって、
 凹部及び凸部を有する基板を準備する準備工程と、
 前記凸部の上に第 1 半導体を成長させる第 1 成長工程と、
 前記第 1 半導体から少なくとも横方向に第 2 半導体を成長させる第 2 成長工程と、
 を含み、前記凹部の底面から前記凸部の上面までの距離が前記凹部の幅と等しいかそれより大きいことを特徴とする半導体部材の製造方法。

【請求項 2】

前記第 1 成長工程で成長させる前記第 1 半導体がファセット形状を有することを特徴とする請求項 1 に記載の半導体部材の製造方法。 10

【請求項 3】

前記第 1 成長工程では、前記凹部にも半導体が成長することを特徴とする請求項 2 に記載の半導体部材の製造方法。

【請求項 4】

前記第 1 成長工程で成長させる前記第 1 半導体の断面がほぼ矩形形状を有することを特徴とする請求項 1 に記載の半導体部材の製造方法。

【請求項 5】

前記第 1 成長工程では、前記凹部にも半導体が成長することを特徴とする請求項 2 に記載の半導体部材の製造方法。 20

【請求項 6】

前記第 2 半導体の表面に凹部及び凸部を含む凹凸を形成する加工工程と、
 前記第 2 半導体の凸部から少なくとも横方向に第 3 半導体を成長させる第 3 成長工程と、
 を更に含むことを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の半導体部材の製造方法。

【請求項 7】

前記加工工程では、前記基板の凸部の上に前記第 2 半導体の凹部を形成することを特徴とする請求項 6 に記載の半導体部材の製造方法。

【請求項 8】

前記第 1、第 2 半導体は、III 族窒化物半導体を含むことを特徴とする請求項 1 乃至 7 のいずれか 1 項に記載の半導体部材の製造方法。 30

【請求項 9】

前記第 1、第 2 半導体は、Al を含む III 族窒化物半導体を含むことを特徴とする請求項 1 乃至 7 のいずれか 1 項に記載の半導体部材の製造方法。

【請求項 10】

発光デバイスを形成する工程を更に含むことを特徴とする請求項 1 乃至 9 のいずれか 1 項に記載の半導体部材の製造方法。

【請求項 11】

複数の凹部及び複数の凸部を有し前記凹部の底面から前記凸部の上面までの距離が前記凹部の幅と等しいかそれより大きい基板と、
 前記複数の凸部を覆うように配置された半導体層と、
 を備えることを特徴とする半導体部材。 40

【請求項 12】

前記凹部の一部が半導体材料で埋められ、前記凹部の他の部分が空間になっていることを特徴とする請求項 11 に記載の半導体部材。

【請求項 13】

前記半導体層は、前記凸部からファセット成長した第 1 部分と、前記第 1 部分から成長した第 2 部分とを含むことを特徴とする請求項 11 又は 12 に記載の半導体部材。

【請求項 14】

前記半導体層は、前記凸部から断面においてほぼ矩形形状に成長した第1部分と、前記第1部分から成長した第2部分とを含むことを特徴とする請求項11又は請求項12に記載の半導体部材。

【請求項15】

前記複数の半導体部分及び前記半導体層は、III族窒化物半導体を含むことを特徴とする請求項11乃至14のいずれか1項に記載の半導体部材。

【請求項16】

前記複数の半導体部分及び前記半導体層は、Alを含むIII族窒化物半導体を含むことを特徴とする請求項11乃至14のいずれか1項に記載の半導体部材。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、半導体部材及びその製造方法に関する。

【背景技術】

【0002】

現在、III族窒化物半導体デバイスの多くは、サファイア基板又は炭化珪素(SiC)基板等の基板上にIII族窒化物をヘテロエピタキシャル成長させることによって実現されている。しかし、III族窒化物の結晶とサファイア基板又は炭化珪素(SiC)基板等の基板との間には、大きな格子定数差、熱膨張係数差がある。このために、基板界面に非常に高密度の転位(dislocation)が発生し、この転位が貫通転位(threading dislocation)となって半導体表面にまで達する。したがって、例えば、LEDのような発光素子を作製した場合において、発光素子の重要部分である活性層中に高密度の貫通転位が残存することになる。特に、短波長LEDにおいては、貫通転位が非発光中心として働くため、発光効率向上のためには、この転位の低減が不可欠である。

20

【0003】

基板面に沿った横方向成長を利用して、結晶欠陥の少ないIII族窒化物半導体を形成する方法が報告されている。例えば、非特許文献1、特許文献1、特許文献2、特許文献3に開示されている方法では、基板、又は基板上に成長させたIII族窒化物半導体層の上に、窓部を有するストライプ状のマスク層を形成し、気相成長条件を調整することで窓部にファセット構造を形成し、転位の伝播方向を横方向に曲げる。次に、成長条件を変更して、隣接する半導体層と会合するまで横方向成長を継続する。会合部分の下には空隙が形成され、横方向に伝播した転位は、この空隙で終端される。したがって、III族窒化物半導体の表面には転位が伝播しにくく、低転位密度の表面が得られる。

30

【0004】

基板上にマスクを形成し、マスクの間の窓部にAlを含むIII族窒化物半導体、例えば、AlGaNを選択的に成長させようとしても、非特許文献2に開示されているように、AlGaNは、窓部からは単結晶構造として成長するが、マスク上には多結晶構造として堆積してしまう。この多結晶構造のAlGaNは、窓部から結晶性の良いAlGaNが横方向に成長することを妨げる。また、非特許文献3によると、マスクレスペンデオエピタキシーによる半導体の成長においても、サファイア基板上に半導体の多結晶が堆積し、結晶性の良い半導体の横方向成長が阻害される。III族窒化物半導体において、Al濃度が高くなると、このような問題が顕在化する。

40

【0005】

特許文献5、特許文献6、特許文献7、非特許文献4には、凹凸基板の凸部の幅を1μmより小さくし、凸部上方から専ら横方向に半導体を成長させることによって表面を平坦化する方法が開示されている。この方法では、凹部への原料供給が抑制されるため、凹部内では殆ど半導体が成長しない。更に、この方法は、マスクレスの方法であるため、Alを含んだ窒化物半導体の成長におけるマスク上への多結晶構造の成長の問題がないしかしながら、この方法では、凸部上にはファセットを形成しないため、凸部上には多数の貫通

50

転位が残存する。たとえ凸部幅を1 μm より小さくしても、半導体表面には高密度欠陥部と低密度欠陥部が周期的に存在する。

【特許文献1】特開2002-170778号公報

【特許文献2】特開2003-77847号公報

【特許文献3】特開2003-124124号公報

【特許文献4】特許第3556916号公報

【特許文献5】特許第3441415号公報

【特許文献6】特許第3471700号公報

【特許文献7】特開2004-6931号公報

【非特許文献1】Y. Honda et al., Jpn. J. Appl. Phys. 40 (2001) L309 10

【非特許文献2】T. Detchprohm et al., Phys. Stat. Sol. A 188 (2001) 799

【非特許文献3】T. M. Katona et al., Appl. Phys. Lett. 84 (2004) 5025

【非特許文献4】S. Heikman et al., Jpn. J. Appl. Phys. 44 (2005) L405

【非特許文献5】C. Chen et al., Jpn. J. Appl. Phys. 42 (2003) L818

【非特許文献6】B. A. Haskell et al., Appl. Phys. Lett. 86 (2005) 11917 20

【発明の開示】

【発明が解決しようとする課題】

【0006】

特許文献4には、表面に凹凸面を有する基板上に半導体を成長させる際に、まず凸部及び凹部にファセットが形成され、その後に凸部から成長する結晶と凹部から成長する結晶とが繋がって平坦な表面が得られることが開示されている。

【0007】

しかしながら、特許文献4に記載された方法では、凸部からの結晶の成長と凹部からの結晶の成長とが交錯するために、その会合部分が複雑になるとともに空間的に広範囲に及ぶことになる。したがって、このような会合部分から、半導体基板表面に伝播する新たな転位が多数発生する可能性がある。 30

【0008】

本発明は、上記の背景に鑑みてなされたものであり、例えば、凹凸を有する基板の凸部からの結晶の成長と凹部からの結晶の成長とが交差することを防止して、表面の転位密度が低い半導体部材を得ることを目的とする。

【課題を解決するための手段】

【0009】

本発明の第1の側面は、半導体部材の製造方法に関するものである。前記製造方法は、凹部及び凸部を有する基板を準備する準備工程と、前記凸部の上に第1半導体を成長させる第1成長工程と、前記第1半導体から少なくとも横方向に第2半導体を成長させる第2成長工程とを含む。前記凹部の底面から前記凸部の上面までの距離は、前記凹部の幅と等しいかそれより大きい。 40

【0010】

本発明の好適な実施形態によれば、前記第1成長工程で成長させる前記第1半導体は、ファセット形状を有しうる。ここで、このような条件において、前記第1成長工程では、前記凹部にも半導体が成長しうる。

【0011】

本発明の好適な実施形態によれば、前記第1成長工程で成長させる前記第1半導体の断面は、例えば、ほぼ矩形形状を有しうる。ここで、このような条件において、前記第1成 50

長工程では、前記凹部にも半導体が成長しうる。

【0012】

本発明の好適な実施形態によれば、前記製造方法は、前記第2半導体の表面に凹部及び凸部を含む凹凸を形成する加工工程と、前記第2半導体の凸部から少なくとも横方向に第3半導体を成長させる第3成長工程とを更に含むことが好ましい。

【0013】

本発明の好適な実施形態によれば、前記加工工程では、前記基板の凸部の上に前記第2半導体の凹部を形成することが好ましい。

【0014】

本発明の好適な実施形態によれば、前記第1、第2半導体は、例えば、III族窒化物半導体を含みうる。 10

【0015】

本発明の好適な実施形態によれば、前記第1、第2半導体は、例えば、Alを含むIII族窒化物半導体を含むことが好ましい。

【0016】

本発明の好適な実施形態によれば、前記製造方法は、例えば、発光デバイスを形成する工程を更に含むうる。

【0017】

本発明の第2の側面は、半導体部材に係り、前記半導体部材は、複数の凹部及び複数の凸部を有し前記凹部の底面から前記凸部の上面までの距離が前記凹部の幅と等しいかそれより大きい基板と、前記複数の凸部を覆うように配置された半導体層とを備える。 20

【0018】

本発明の好適な実施形態によれば、前記凹部の一部が半導体材料で埋められ、前記凹部の他の部分が空間になっていることが好ましい。

【0019】

本発明の好適な実施形態によれば、前記半導体層は、例えば、前記凸部からファセット成長した第1部分と、前記第1部分から成長した第2部分とを含みうる。

【0020】

本発明の好適な実施形態によれば、前記半導体層は、例えば、前記凸部から断面においてほぼ矩形形状に成長した第1部分と、前記第1部分から成長した第2部分とを含みうる。 30

【0021】

本発明の好適な実施形態によれば、前記複数の半導体部分及び前記半導体層は、例えば、III族窒化物半導体を含みうる。

【0022】

本発明の好適な実施形態によれば、前記複数の半導体部分及び前記半導体層は、例えば、Alを含むIII族窒化物半導体を含みうる。

【発明の効果】

【0023】

本発明によれば、例えば、凹凸を有する基板の凸部からの結晶の成長と凹部からの結晶の成長とが交差することが防止され、表面の転位密度が低い半導体部材が得られる。 40

【発明を実施するための最良の形態】

【0024】

本発明は、特許請求の範囲に記載されている範囲においてあらゆる半導体部材及びその製造方法に適用可能であるが、例えば、III族窒化物半導体、特にAl含有窒化物半導体を含む半導体部材及びその製造方法に好適である。

【0025】

本発明の好適な実施形態によれば、例えば、選択成長のためのマスク（例えば、酸化シリコン膜、窒化シリコン膜、高融点金属膜、金属酸化膜等）を使用することなく、表面の転位密度が低いIII族窒化物半導体を得ることができる。より具体的には、本発明の好 50

適な実施形態によれば、表面に凹凸を有する基板の凸部上にⅢⅢⅢ族窒化物半導体を成長させ、引き続き、その半導体を横方向成長させることで貫通転位を曲げることによって、ⅢⅢⅢ族窒化物半導体基板の表面の転位密度を低減することができる。ここで、凸部からの結晶の成長と凹部からの結晶の成長とが交差することによる転移密度の増加は、凹部を十分に深くすることによって防止することができる。

【0026】

本明細書において、「A層の上に形成されたB層」または「Aの上に形成されたB層」という表現は、A層またはAの上面にB層の底面が接するようにB層が形成されている場合と、A層またはAの上面に1以上の層が形成され、さらにその層の上にB層が形成されている場合の両方を含むものである。また、A層またはAの上面とB層の底面が部分的に接していて、その他の部分ではA層またはAとB層の間に1以上の層が存在している場合も、上記表現に含まれる。また、「~」は、その前後に記載される数値をそれぞれ最小値及び最大値として含む範囲を意味する。

10

【0027】

本明細書では、サファイア基板を利用してⅢⅢⅢ族窒化物半導体を成長させることを本発明の例示的实施形態として説明するが、サファイア基板に代えて、例えば、シリコン、砒化ガリウム、炭化珪素、酸化亜鉛又は窒化ガリウム基板等の基板を利用することもできる。基板の面方位は、特に限定されず、また、ジャスト基板を利用することもできるし、オフ角が付与された基板を利用することもできる。

【0028】

基板上にⅢⅢⅢ族窒化物半導体を成長させる際には、基板上にバッファ層を形成した後、そのバッファ層の上にⅢⅢⅢ族窒化物半導体を成長させることが好ましい。

20

【0029】

バッファ層は、例えば、低温又は高温の成長温度で基板上に成長した微結晶又はアモルファス窒化物半導体であって、燐や砒素を含んでいても構わない。

【0030】

基板は、その上に半導体積層構造が形成された後にその半導体積層構造から剥離されてもよい。剥離は、例えば、レーザーリフトオフを利用してなされうる。或いは、剥離は、酸を含む液体によるエッチングによって行うこともできる。

【0031】

半導体又は半導体層は、単層であってもよいし、組成又はキャリア濃度が異なる多層構造であってもよいし、超格子構造であってもよい。組成又はキャリア濃度は、厚さ方向にグラジュアル又は階段状に変化させうる。

30

【0032】

半導体又は半導体層は、不純物を添加することによりn型又はp型とすることができる。p型の不純物としては、例えば、マグネシウム、亜鉛、カルシウム等が挙げることができる。n型不純物としては、例えば、シリコン、硫黄、セレン、テルル、ゲルマニウム等を挙げることができる。

【0033】

発光デバイスを作製する場合には、以下で説明する半導体部材の上に、発光デバイスを構成する積層構造を更に成長させてもよいし、以下で説明する半導体部材の全部又は一部を発光デバイスのn型コンタクト層、n型クラッド層、p型コンタクト層又はp型クラッド層として利用してもよい。

40

【0034】

以下、添付図面を参照しながら本発明の好適な実施形態を説明する。

【0035】

図1は、本発明の第1実施形態における半導体部材(半導体積層構造)の製造方法を模式的に示す図である。まず、図1(a)に模式的に示すように、表面に凹凸を有する基板の準備工程、及び、第1エピタキシャル成長工程を実施する。

【0036】

50

基板の準備工程では、表面に凹凸を有する基板 30 を準備する。凹凸は、複数の凹部 30 r 及び複数の凸部 30 p を含み、例えば、凹部 30 r 又は凸部 30 p が、離散した島、ストライプ、又は、格子等の形状を有するように形成されうる。

【0037】

具体的な例を挙げると、基板 30 として、例えば、C 面サファイア基板を採用し、その表面をストライプ状に凹凸加工することができる。凹部 30 r の幅 a は、 $0.2 \mu\text{m} \sim 40 \mu\text{m}$ であることが好ましく、 $1 \mu\text{m} \sim 10 \mu\text{m}$ であることが更に好ましい。凸部 30 p の幅 b は、 $0.2 \mu\text{m} \sim 40 \mu\text{m}$ であることが好ましく、 $1 \mu\text{m} \sim 10 \mu\text{m}$ であることが更に好ましい。ストライプの方向は、基板 30 上に成長させる III 族窒化物半導体の $\langle 11-20 \rangle$ 方向又は $\langle 1-100 \rangle$ 方向と平行であることが好ましい。

10

【0038】

このような基板 30 は、例えば、平坦な材料基板の上に、MBE 法又は気相成長法により、III 族窒化物半導体層を成長させてテンプレート基板を作製した後に、フォトリソグラフィとドライエッチングにより、そのテンプレート基板の表面から材料基板の表面まで又は材料基板の表面よりも深い位置までエッチングを実施することで得ることができる。ここで、材料基板上に III 族窒化物半導体層を成長させる前にバッファ層を形成してもよい。

【0039】

他の具体的な例を挙げると、無極性平坦面を得るために、基板 30 として、例えば、r 面サファイア基板を採用することができる。ここでは、ファセット成長を容易にしつつ、それに続いて行われる横方向成長を C 面サファイア基板を採用した場合と同程度に均一に進行させるための条件を例示する。凹部 30 r の幅 a は、 $0.2 \mu\text{m} \sim 40 \mu\text{m}$ であることが好ましく、 $1 \mu\text{m} \sim 10 \mu\text{m}$ であることが好ましい。凸部 30 p の幅 b は、 $0.2 \mu\text{m} \sim 40 \mu\text{m}$ であることが好ましく、 $1 \mu\text{m} \sim 10 \mu\text{m}$ であることが好ましい。また、ストライプの方向は、基板 30 上に成長させる III 族窒化物半導体の $\langle 0001 \rangle$ 方向と平行であることが好ましい。

20

【0040】

次に、必要に応じて基板 30 を前処理した後に、基板 30 を MOCVD や HVPE 等の気相成長装置のチャンバー内に入れる。ここで、前処理とは、例えば、酸、アルカリ、又は、有機溶剤による処理を含みうる。

30

【0041】

基板 30 を気相成長装置のチャンバー内に入れた後に、チャンバー内に水素及び窒素の混合ガスを供給し、温度を $1100 \sim 1200$ にする。その後、温度を下げて、トリメチルガリウムとアンモニアをチャンバー内に供給し、基板 30 の表面に窒化ガリウムバッファ層（図示せず）を成長させる。

【0042】

次に、第 1 エピタキシャル成長工程を実施する。具体的には、温度を上げて、トリメチルガリウム、トリメチルアルミニウム及びアンモニアをチャンバー内に供給して、基板 30 の凸部 30 p から Al 含有 III 族窒化物半導体からなる第 1 半導体層 31 を主に横方向成長させる。ここで、成長温度は、 $1000 \sim 1300$ であることが好ましい。ここで、基板 30 の凸部 30 p から Al 含有 III 族窒化物半導体からなる第 1 半導体層 31 を主に横方向成長させる際には、基板 30 の凹部 30 r からは半導体層がほとんど成長しない。

40

【0043】

基板 30 の凹部の底面から第 1 半導体層 31 の上面までの距離（溝深さ）f が十分でない、後続の工程で第 1 半導体層 31 から第 2 半導体層 32 をファセット成長させた後に、そのファセットから第 3 半導体層 33 を成長させて隣接する第 3 半導体層 33 同士を会合させる際に、基板 30 の凹部 30 r から成長した半導体層がその会合を阻害する。そこで、第 1 半導体層 31 は、隣接する第 1 半導体層 31 の間隙 e と溝深さ f とが $e = f$ を満たすように形成されることが好ましく、 $1.2e = f$ を満たすように形成されることが更

50

に好ましい。凸部 30 p から半導体層が主に横方向成長する条件（この条件では、凹部 30 r からは殆ど半導体層が成長しない）で第 1 半導体層 31 を形成することによって、半導体基板 30 に深い凹部（a f）を形成した場合と同様に、隣接する半導体層の会合が凹部から成長する半導体層によって妨げられることがない。

【0044】

第 1 エピタキシャル成長工程では第 1 半導体層 31 は主に横方向に成長させるので、この成長によって、隣接する第 1 半導体層 31 の間隙 e は、 $a > e$ の関係を満たすようになる。

【0045】

半導体層 31 の成長は、隣接する半導体層 31 同士が会合する前に停止させる。換言すると、半導体層 31 の成長は、隣接する半導体層 31 の間に間隙が存在する状態で停止させる。凹部 30 r 上における会合は、第 1 半導体層 31 から第 2 半導体層 32 をファセット成長させた後にそのファセットから成長させる第 3 半導体層 33 によって行う。

10

【0046】

隣接する凸部 30 p から成長する第 1 半導体層 31 の間隙と凹部 30 r とによって、断面において凸形の溝が形成される。

【0047】

次に、図 1（b）に模式的に示すように、第 2 エピタキシャル成長工程を実施する。第 2 エピタキシャル成長工程では、成長温度及び成長圧力等の成長条件を変更して、第 1 半導体層 31 上に Al 含有 III 族窒化物半導体からなる第 2 半導体層 32 をファセット成長させてファセットを形成する。第 2 エピタキシャル成長工程における成長温度は、例えば、900 ~ 1200 であることが好ましい。この際に、第 1 半導体層 31 が存在することによって基板 30 の凹部 30 r への原料の供給が制限され、凹部 30 r からのファセットの成長が抑制される。つまり、隣接する第 1 半導体層 32 の間隙 e が小さいことは、凹部 30 r からのファセット或いは半導体層の成長の抑制に寄与する。一方で、間隙 e が小さすぎると、隣接する第 1 半導体層 31 から成長する第 2 半導体層 32（ファセット）が会合してしまうので、間隙 e は、隣接する第 2 半導体層 32 が会合しないように決定されるべきである。

20

【0048】

次に、図 1（c）に模式的に示すように、第 3 エピタキシャル成長工程を実施する。第 3 エピタキシャル成長工程では、成長温度及び成長圧力等の成長条件を更に変更して、ファセットをなす第 2 半導体層 32 を核として Al 含有 III 族窒化物半導体からなる第 3 半導体層 33 を横方向成長させる。第 3 エピタキシャル成長工程における成長温度は、例えば、1000 ~ 1300 であることが好ましい。横方向成長を続けた第 3 半導体層 33 は、やがて隣接する半導体層 33 と会合する。

30

【0049】

第 3 半導体層 33 の成長を更に続けると、横方向だけではなく縦方向にも成長し、第 3 半導体層 33 の表面が平坦化する。基板 30 と第 1 半導体層 31 との界面付近から繋がった転位は、ファセットをなす第 2 半導体層 32 により横方向に曲げられ、半導体層 33 の横方向成長に伴って基板面に平行な方向に進行する。したがって、表面の転位密度が低い Al 含有 III 族窒化物半導体部材が得られる。

40

【0050】

このようにして得られる Al 含有 III 族窒化物半導体部材において、隣接する凸部 30 p から成長する第 1 半導体層 31 の間隙と凹部 30 r とによって構成される空間の断面は、凸形を有する。

【0051】

第 1、第 2、第 3 エピタキシャル成長工程は、基板を気相成長装置のチャンバー内に入れてから出すまでにおいて、成長条件を変更して連続的に実施されてもよいし、異なる成長装置を使って実施されてもよい。

【0052】

50

半導体層 31、32、33は、上記のように、例えば、Al含有III族窒化物半導体とすることができる。半導体層 31、32、33の組成（例えば、Al濃度）は同一であってもよいし、互いに異なってよい。

【0053】

第1エピタキシャル成長工程を実施することによって、凹部からの結晶の成長による凸部からの結晶の成長の阻害を防止するように機能する深い凸形の溝を形成することができる。このような凸形の溝は、その入口が狭いので、溝内に半導体が成長することを効果的に抑制することができる。

【0054】

また、第1エピタキシャル成長工程を実施することによって、その実施前よりも、溝のアスペクト比（溝の深さ（ f ）/溝の入口の幅（ e ））を大きくすることができる。基板の加工によって急峻な断面形状で十分に深い溝を形成しようとする、高価なICP（誘導結合プラズマ）型のRIE（反応性イオンエッチング）装置を必要とするが、第1エピタキシャル成長工程を実施する場合には、安価なRIE装置で比較的浅い溝を形成すれば十分である。

10

【0055】

図2は、本発明の第2実施形態における半導体部材（半導体積層構造）の製造方法を模式的に示す図である。まず、図2（a）に模式的に示すように、表面に凹凸を有する基板の準備工程、及び、第1エピタキシャル成長工程を実施する。

【0056】

基板の準備工程では、表面に凹凸を有する基板10を準備する。凹凸は、複数の凹部10r及び複数の凸部10pを含み、例えば、凹部10r又は凸部10pが、離散した島、ストライプ、又は、格子等の形状を有するように形成されうる。

20

【0057】

具体的な例を挙げると、基板10として、例えば、C面サファイア基板を採用し、その表面をストライプ状に凹凸加工することができる。凹部10rの幅 a は、 $0.2\mu\text{m} \sim 40\mu\text{m}$ であることが好ましく、 $1\mu\text{m} \sim 10\mu\text{m}$ であることが更に好ましい。凸部10pの幅 b は、 $0.2\mu\text{m} \sim 40\mu\text{m}$ であることが好ましく、 $1\mu\text{m} \sim 10\mu\text{m}$ であることが更に好ましい。ストライプの方向は、基板10上に成長させるAl含有III族窒化物半導体の $\langle 11-20 \rangle$ 方向又は $\langle 1-100 \rangle$ 方向と平行であることが好ましい。

30

【0058】

このような基板10は、例えば、平坦な材料基板の上に、MBE法又は気相成長法により、III族窒化物半導体層を成長させてテンプレート基板を作製した後に、フォトリソグラフィとドライエッチングにより、そのテンプレート基板の表面から材料基板の表面まで又は材料基板の表面をよりも深い位置までエッチングを実施することで得ることができる。ここで、材料基板上にIII族窒化物半導体層を成長させる前にバッファ層を形成してもよい。

【0059】

他の具体的な例を挙げると、無極性平坦面を得るために、基板30として、例えば、r面サファイア基板を採用することができる。ここでは、ファセット成長を容易にしつつ、それに引き続いて行われる横方向成長をC面サファイア基板を採用した場合と同程度に均一に進行させるための条件を例示する。凹部10rの幅 a は、 $0.2\mu\text{m} \sim 40\mu\text{m}$ であることが好ましく、 $1\mu\text{m} \sim 10\mu\text{m}$ であることが好ましい。凸部10pの幅 b は、 $0.2\mu\text{m} \sim 40\mu\text{m}$ であることが好ましく、 $1\mu\text{m} \sim 10\mu\text{m}$ であることが好ましい。また、ストライプの方向は、基板10上に成長させるIII族窒化物半導体の $\langle 0001 \rangle$ 方向と平行であることが好ましい。

40

【0060】

凹部10rの深さ（凹部10rの底面から凸部10pの上面までの距離） g は、凹部10rから成長する半導体層が凸部10pから成長する半導体層に影響を与えないように十分に深いことが好ましく、例えば、 $a < g$ を満たすことが好ましく、 $1.2a < g$ を満た

50

すことが更に好ましい。

【0061】

次に、必要に応じて基板10を前処理した後に、基板10をMOCVDやHVPE等の気相成長装置のチャンパー内に入れる。ここで、前処理とは、例えば、酸、アルカリ、又は、有機溶剤による処理を含みうる。

【0062】

基板10を気相成長装置のチャンパー内に入れた後に、チャンパー内に水素及び窒素の混合ガスを供給し、温度を1100～1200にする。その後、温度を下げて、トリメチルガリウムとアンモニアをチャンパー内に供給し、基板10の表面に窒化ガリウムバッファ層(図示せず)を成長させる。

10

【0063】

次に、第1エピタキシャル成長工程を実施する。第1エピタキシャル成長工程では、トリメチルガリウム、トリメチルアルミニウム、アンモニアをチャンパー内に供給して、基板10の凸部10p上にAl含有III族窒化物半導体からなる第1半導体層11をファセット成長させてファセットを形成する。この際に、基板10の凹部10rには、III族窒化物半導体からなる半導体層12がファセット成長してファセットが形成される。第1エピタキシャル成長工程における成長温度は、例えば、900～1200であることが好ましい。

【0064】

次に、図2(b)に模式的に示すように、第2エピタキシャル成長工程を実施する。第2エピタキシャル成長工程では、成長温度及び成長圧力等の成長条件を変更して、ファセットをなす第1半導体層11を核としてAl含有III族窒化物半導体からなる第2半導体層13を横方向成長させる。第2エピタキシャル成長工程における成長温度は、例えば、1000～1300であることが好ましい。第2半導体層13の成長の際に凹部10rの半導体層12からも半導体層14が横方向成長するが、半導体層14の成長は、第1半導体層11からの半導体層13の横方向成長を邪魔しない。横方向成長を続けた半導体層13は、やがて隣接する半導体層13と会合して、平坦部を形成する。

20

【0065】

基板10と第1半導体層11との界面付近から繋がった転位は、ファセット11により横方向に曲げられ、第2半導体層13の横方向成長に伴って基板面に平行な方向に進行する。したがって、表面の転位密度が低いAl含有III族窒化物半導体部材が得られる。

30

【0066】

第1、第2エピタキシャル成長工程は、基板を気相成長装置に入れてから出すまでにおいて、成長条件を変更して連続的に実施されてもよいし、異なる成長装置を使って実施されてもよい。

【0067】

半導体層11(12)及び半導体層13(14)は、上記のように、例えば、Al含有III族窒化物半導体とすることができる。半導体層11(12)及び半導体層13(14)の組成(例えば、Al濃度)は、同一であってもよいし、互いに異なってもよい。

【0068】

図3は、本発明の第3実施形態における半導体部材(半導体積層構造)の製造方法を模式的に示す図である。この実施形態は、平坦で転位密度の小さい非極性面のIII族窒化物半導体部材を得るために好適である。

40

【0069】

まず、III族窒化物半導体に特有の極性と分極について説明する。C面サファイア基板上にIII族窒化物半導体を成長させると、III族窒化物半導体は、C面を平坦面として維持しながらエピタキシャル成長する。このようなIII族窒化物半導体の上に発光デバイス等を形成する場合を考えると、C軸方向にGa(Al)面とN面が存在することによる自発分極が発生する。更に、活性層に(AI)InGaN量子井戸層を用いる場合は、圧縮歪のため圧電分極が重畳する。これらは量子閉じ込めシュタルク効果に大きく影

50

響し、注入電流密度による発光波長のシフトや発光効率の低下が起こる。

【0070】

この対策として、分極電場効果を受けないⅢⅢⅢ族窒化物半導体の非極性面であるa面又はm面を成長させることが検討されている。しかし、a面又はm面を成長させると、C面に垂直な面が成長することから、転位だけでなく積層欠陥が高密度で発生し、その上に発光デバイスを形成しても高い発光効率は得られない。

【0071】

そこで、a面又はm面のGa₂Nテンプレート基板の上に、開口部を有するマスク層を形成し、Ga₂Nを選択成長させ、C軸方向にGa₂Nを横方向成長させることで、転位密度が低減された平坦なGa₂N表面を得る方法が提案されている。ただし、この場合には、シード部の一方の面がGa(Al)面となり、他方がN面となることから、Ga(Al)面の横方向成長速度が支配的となり、横方向成長同士の会合部分はマスク層中央上ではなく、シード部N面側面付近に存在する。

10

【0072】

非特許文献5によると、Ga₂Nテンプレート基板の上に開口部を有するマスク層を設け、開口部からGa₂Nシード層を成長させ、更にシード層上部もマスク層で覆い、それを核として横方向にC面成長させて、平坦なa面Ga₂Nを得ることができる。非特許文献6は、MBEで形成したm面Ga₂Nテンプレート基板の上にストライプマスクを形成し、HVPEによる開口部からC軸に沿った横方向成長を報告している。しかしながら、Al含有ⅢⅢⅢ族窒化物半導体では、マスク層上に多結晶が堆積するため、これらは適用できない。

20

【0073】

これに対して、表面に凹凸を有する基板の上にⅢⅢⅢ族窒化物半導体を成長させる方法では、マスクが不要であるため、Alを含んだⅢⅢⅢ族窒化物半導体の成長に有利である。

【0074】

以下、図3を参照しながら本発明の第3の実施形態を説明する。まず、図3(a)に模式的に示すように、表面に凹凸を有する基板の準備工程、及び第1エピタキシャル成長工程を実施する。

【0075】

基板の準備工程では、表面に凹凸を有する基板20を準備する。凹凸は、複数の凹部20r及び複数の凸部20pを含み、例えば、凹部20r又は凸部20pが、離散した島、ストライプ、又は、格子等の形状を有するように形成されうる。具体的な例を挙げると、基板20として、例えば、r面サファイア基板を採用することができる。基板20の凹部20rの幅aは、0.2μm~40μmであることが好ましく、1μm~10μmであることが好ましい。基板20の凸部20pの幅bは、0.2μm~40μmであることが好ましく、1μm~10μmであることが好ましい。また、ストライプの方向は、基板20上に成長させるⅢⅢⅢ族窒化物半導体の<11-00>方向と平行であることが好ましい。この場合、基板上に成長するⅢⅢⅢ族窒化物半導体の表面はa面である。

30

【0076】

非極性面のⅢⅢⅢ族窒化物半導体の平坦面を得る方法として、-LiAlO₂等のスピネル(100)基板の上に、m面ⅢⅢⅢ族窒化物半導体を成長させることも可能である。この場合、上記同様、凹部20rの幅は0.2μm~40μmであることが好ましく、1μm~10μmであることが更に好ましい。凸部20pの幅は、0.2μm~40μmであることが好ましく、1μm~10μmであることが好ましい。ただし、ストライプの方向は、基板上に成長させるⅢⅢⅢ族窒化物半導体の<112-0>方向と平行であることが好ましい。

40

【0077】

凹部20rの深さ(凹部20rの底面から凸部20pの上面までの距離)gは、凹部20rから成長する半導体層が凸部20pから成長する半導体層に影響を与えないように十分に深いことが好ましく、例えば、a/gを満たすことが好ましく、1.2a/gを満た

50

すことが更に好ましい。

【0078】

次に、必要に応じて基板20を前処理した後に、基板20をMOCVDやHVPE等の気相成長装置のチャンバー内に入れる。ここで、前処理とは、例えば、酸、アルカリ、又は、有機溶剤による処理を含みうる。

【0079】

基板20を気相成長装置のチャンバー内に入れた後に、チャンバー内に水素及び窒素の混合ガスを供給し、温度を1100～1200にする。その後、温度を下げて、トリメチルガリウムとアンモニアをチャンバー内に供給し、基板10の表面に窒化ガリウムバッファ層(図示せず)を成長させる。

10

【0080】

次に、第1エピタキシャル成長工程を実施する。第1エピタキシャル成長工程では、トリメチルガリウム、トリメチルアルミニウム、アンモニアをチャンバー内に供給して、基板20の凸部20p上にAl含有III族窒化物半導体からなる第1半導体層21を成長させる。この際に、基板20の凹部20rには、III族窒化物半導体からなる半導体層22が成長する。第1エピタキシャル成長工程における成長温度は、例えば、1000～1300であることが好ましい。この実施形態の条件では、ファセットは形成されず、半導体層21、22の断面は、ほぼ矩形となる。

【0081】

同様の断面構造は、他の方法によっても得られうる。例えば、表面加工がされていない平坦なr面サファイア基板、又はLiAlO₂等のスピネル(100)基板を材料基板として、その材料基板の上に、気相成長法又はMBE等の成長法で、バッファ層を介して又はバッファ層を介さずに、III族窒化物半導体層を成長させ、a面又はm面の非極性面III族窒化物半導体テンプレート基板を作製する。このようなテンプレート基板は、気相成長法よりもMBEで作製することが好ましい。次に、フォトリソグラフィとドライエッチングにより、そのテンプレート基板の表面から材料基板の表面まで又は材料基板の表面よりも深い位置までエッチングを実施する。このような方法によって、図3(a)に模式的に示す構造と共通の特徴を有する構造を得ることができる。ただし、この方法では、半導体層22に相当する半導体層が形成されないが、半導体層22は、本来は不要な半導体層である。

20

30

【0082】

次に、図3(b)に模式的に示すように、第2エピタキシャル成長工程を実施する。第2エピタキシャル成長工程では、成長温度及び成長圧力等の成長条件を変更して、第1半導体層21を核としてAl含有III族窒化物半導体からなる第2半導体層23を横方向成長させる。第2エピタキシャル成長工程における成長温度は、例えば、1000～1300であることが好ましい。第2半導体層23の際に凹部20rの半導体層22からも半導体層が若干成長するが、a-gの関係を満たす場合には、半導体層22から成長する半導体層は、半導体層23の成長を邪魔するには至らない。横方向成長を続けた半導体層23は、やがて隣接する半導体層23と会合し、平坦部を形成する。

【0083】

半導体層23の横方向の成長速度は、リッジ側面の一方がGa(Al)面となり、他方がN面となることから、Ga(Al)面の横方向の成長速度が支配的となり、横方向に成長する先端部同士の会合部分は基板溝中央上ではなく、リッジN面側面付近に存在する。

40

【0084】

基板20と半導体層21との界面から発生した転位は、半導体層21上には貫通転位となり半導体表面に残存する。一方、半導体層21を核として横方向成長する半導体層23では、その成長に伴って転位が基板面に平行な方向に進行することから、半導体層23の表面の転位密度が低減される。しかしながら、こうして得られた半導体積層構造の表面には、高密度転位部と低密度転位部が周期的に繰り返される。

【0085】

50

第1、第2エピタキシャル成長工程は、基板を気相成長装置に入れてから出すまでにおいて、成長条件を変更して連続的に実施されてもよいし、異なる成長装置を使って実施されてもよい。

【0086】

半導体層21(22)と半導体層23(24)の組成(例えば、Al濃度)は、同一であってもよいし、互いに異なってもよい。

【0087】

更に表面の転移密度が低い半導体部材を得るためには、図3(c)、図3(d)に模式的に示す工程を、少なくとも1回、追加的に実施してもよい。

【0088】

まず、図3(b)に模式的に示す半導体部材を気相成長装置から取り出して、フォトリソグラフィとドライエッチング技術により、半導体部材の表面(第2半導体層23)に凹凸を形成する。例えば、第2半導体層23の凹部23rの幅 a' は、 $0.2\mu\text{m} \sim 40\mu\text{m}$ であることが好ましく、 $1\mu\text{m} \sim 10\mu\text{m}$ であることが好ましい。第2半導体層23の凸部23pの幅 b' は、 $0.2\mu\text{m} \sim 40\mu\text{m}$ であることが好ましく、 $1\mu\text{m} \sim 10\mu\text{m}$ であることが好ましい。また、a面III族窒化物半導体の場合は、ストライプの方向は、基板上に成長されるIII族窒化物半導体の $\langle 11-00 \rangle$ 方向と平行となるように形成することが好ましい。m面III族窒化物半導体の場合は、ストライプの方向は、 $\langle 112-0 \rangle$ 方向と平行となるように形成することが好ましい。

【0089】

更に、図3(c)に模式的に示すように、第2半導体層23の凹部23rは、基板20の凸部20pの直上に配置されることが好ましい。ここで、基板20の凸部20pの直上部分は、第1半導体層21の高転位密度部である。第2半導体層23の凹部23rは、半導体層21の凸部21pの領域を覆うように配置されることが好ましい。ただし、凹部23rの幅が広すぎると、後に形成される半導体層24が隣接する半導体層24と会合するまで時間がかかり、その間に半導体層23の凹部23rから成長した半導体層が半導体層24の横方向成長の邪魔をする可能性がある。したがって、凹部23rの深さ g' は、半導体層23の厚さ以下であれば深い方が好ましく、 $a' = g'$ を満たすことが好ましい。

【0090】

次に、図3(c)に模式的に示す半導体部材を必要に応じて前処理した後に、図3(d)に模式的に示すように、第3エピタキシャル成長工程を実施する。ここで、前処理とは、例えば、酸、アルカリ、又は、有機溶剤による処理を含みうる。第3エピタキシャル成長工程では、半導体部材を気相成長装置にチャンバー内に入れて、リッジ形状の第2半導体層23を核としてAl含有III族窒化物半導体からなる第3半導体層24を横方向成長させる。

【0091】

この時、第2半導体層23から横方向成長したIII族窒化物半導体からなる第3半導体層24は、隣接する半導体層23から横方向成長させた半導体層24と会合して平坦部を形成する。第3はエピタキシャル成長工程における成長温度は、例えば、 $1000 \sim 1300$ であることが好ましい。

【0092】

半導体層21に存在する貫通転位は、半導体層21上に配置された凹部23内に形成される空隙により上方向への伝播を止められる。更に、リッジ形状の半導体層23から横方向成長した半導体層24によって転位が基板面に平行な方向に進行することから、半導体層24の表面の転位密度が低減される。

【0093】

第1、第2、第3エピタキシャル成長工程は、温度及び圧力等の成長条件を適宜に選択して実施されうる。半導体層21(22)、23、24の組成(例えば、Al濃度)は同じであってもよいし、互いに異なってもよい。

【0094】

10

20

30

40

50

図3(c)及び図3(d)に模式的に示す追加的工工程を更に繰り返すことで、限りなく半導体積層構造の表面の転位密度を削減しうる。このような方法は、第1及び第2実施形態にも適用されうる。

【0095】

以下、上記の第1～第3実施形態に代表される半導体部材を使用してデバイスを製造する方法について例示的に説明する。

【0096】

例示的な実施形態である第1～第3実施形態に代表される製造方法にしたがってAl含有III族窒化物半導体が形成された基板を利用してLEDやLDのような半導体デバイスを形成する際には、その基板を気相成長装置から取り出して保管する場合がある。Al含有III族窒化物半導体の表面が露出した状態で基板を保管すると、たとえ保管庫又は保管容器内が真空、或いは窒素等の不活性ガス雰囲気であっても、Al含有III族窒化物半導体の表面が酸化しうる。表面が低転位密度を有する基板を得ても、その上にデバイスを形成するにあたり、その基板の表面の酸化が原因で新たに転位が発生しては意味がない。

10

【0097】

そこで、基板表面の酸化を抑制するために、表面がAl含有III族窒化物半導体である場合には、そのAl含有III族窒化物半導体よりも低いAl濃度のIII族窒化物半導体、又はAlを含まないIII族窒化物半導体のキャップ層を基板表面に成長させることが好ましい。これにより、半導体基板の作製後に真空チャンバー、窒素パッキング、窒素ボックス内、又は、大気暴露において該半導体基板を保管しても、その表面の自然酸化を抑制することができる。

20

【0098】

しかしながら、Al含有III族窒化物半導体を表面に有する基板を取り扱う際に、その表面及び表面付近の浅い部分の酸化を完全に防ぐことは不可能である。そこで、基板上にデバイスを作製するための再成長前には、酸化膜除去のためのプロセスを実施することが好ましい。

【0099】

表面の酸化膜は、キャップ層の表面から所定深さまでの部分、又は、キャップ層の全部、又は、キャップ層及びその下の層の所定深さまでの部分を除去する酸化膜除去プロセスによって除去され得る。この酸化膜除去プロセスは、基板を気相成長装置に投入する前に、水素、窒素、アンモニア、塩素ガス、塩酸ガス、ハロゲンガス若しくはハロゲン化水素ガス、又はこれらの全部又は一部の混合ガス雰囲気中で熱的又は化学的にドライエッチングを実施する工程、又は、酸若しくはアルカリによってウェットエッチングを実施する工程を含みうる。

30

【0100】

酸化膜除去プロセスの後、速やかに基板を気相成長装置内に入れて、その基板上にIII族窒化物半導体の電子デバイス、及びLEDやLD等の発光デバイスのための層構造が形成されうる。

【0101】

或いは、酸化膜除去プロセスは、気相成長装置内で実施され、それに引き続いて半導体層の成長がなされてもよい。例えば、気相成長装置内において、キャップ層の表面から所定深さまでの部分、又は、キャップ層の全部、又は、キャップ層及びその下の層の所定深さまでの部分を水素、窒素、アンモニア、塩素ガス、塩酸ガス、ハロゲンガス若しくはハロゲン化水素ガス、又はこれらの全部又は一部の混合ガス雰囲気中で、熱的又は化学的にその場エッチングにより除去することができ、それに引き続いて成長工程を実施することができる。

40

【0102】

或いは、酸化膜除去プロセスは、水素、窒素、アンモニア、塩素ガス、塩酸ガス、ハロゲンガス若しくはハロゲン化水素ガス、又はこれらの全部又は一部の混合ガス雰囲気中で

50

放電によって水素ラジカル又は窒素ラジカルを発生させ、このラジカルによって基板表面を物理的又は化学的にアタックすることで実施してもよい。このような酸化膜除去プロセスは、気相成長装置とは別の装置、又は、アノードとカソードに直流又は交流の高電圧を付与する設備を有する気相成長装置において実施されうる。気相成長装置において酸化膜除去プロセスが実施される場合には、それに引き続いて成長工程が実施されうる。

【0103】

図4、図5は、第1実施形態にしたがって作製された半導体部材を利用して形成された半導体発光素子の例を示す模式的な断面図である。なお、図4、5に示す例では、半導体層33の成長に引き続いて、同一気相成長装置内において、半導体層を更に形成されている。

10

【0104】

図4は、AlInGaN半導体層を井戸層とした多重量子井戸構造の発光層を有する近紫外線発光ダイオードの断面構造を示している。以下、図4に示すダイオードの製造方法を例示的に説明する。

【0105】

まず、III族窒化物半導体層33の上に、それを形成した気相成長装置と同一の気相成長装置内で、厚さ5.0 μ mのシリコン添加n型Al0.2GaNコンタクト層121を成長させる。

【0106】

次に、厚さ2.0 μ mのシリコン添加n型Al0.2GaNクラッド層122を成長させる。次に、厚さ20nmのシリコン添加n型Al0.2GaNガイド層123を成長させる。

20

【0107】

次に、成長温度を下げて、厚さ3.5nmのAlInGaN井戸層、厚さ5nmのAlGaN障壁層からなる4周期の多重量子井戸層からなる発光層124を成長させる。AlInGaN井戸層を用いた場合、量子閉じ込めシュタルク効果のため、注入電流密度による発光波長のシフトや発光効率の低下が起こる。このような問題は、窒化ガリウム障壁層にもシリコンを添加して分極電場の一部を遮蔽することによって軽減される。ただし、過度のドーピングは、結晶性を低下させることに留意する必要がある。

【0108】

次に、成長温度を上げて、発光層の上に、厚さ20nmのマグネシウム添加p型Al0.2GaNガイド層125を成長させる。

30

【0109】

次に、厚さ50nmのマグネシウム添加p型Al0.3GaNクラッド(電流ブロック)層126を形成する。p型クラッド(電流ブロック)層は、互いに組成の異なる2層を繰り返して積層した超格子としてもよい。次に、厚さ20nmのマグネシウム添加p型窒化ガリウムコンタクト層127を成長させる。

【0110】

次に、基板を気相成長装置から取り出して、表面に所定の形状のマスクを形成し、ドライエッチング装置においてp型コンタクト層側からエッチングを行い、n型コンタクト層121の一部を露出させる。

40

【0111】

次に、p型コンタクト層上に近紫外～紫外領域において高反射率の材料(例えばAg等)からなるオーミック電極131を形成する。また、ドライエッチングにより露出させたn型コンタクト層121にもTi/Alからなるオーミック電極132を形成する。

【0112】

次に、基板を研磨しシンニングした後、カッター等の刃を用いた機械的又は物理的スクライブや、YAGレーザーやエキシマレーザーなどを用いた光学的または熱的スクライブにより素子分離を行う。

【0113】

50

このようにして得られる発光ダイオードは、フリップチップ実装されることが好ましい。これは、基板30の表面に凹凸が形成されているために、基板30側から光を取り出した方が光の取り出し効率がよいためである。もちろん、発光ダイオードは、フェイスアップでの実装も可能であるが、この場合には、p型電極を透光性とする必要があり、光の取り出し効率が劣る。

【0114】

図5は、AlInGa_N半導体層を井戸層とした多重量子井戸構造の発光層を有する近紫外線レーザーダイオードの断面構造を示している。以下、図5に示すダイオードの製造方法を例示的に説明する。

【0115】

まず、III族窒化物半導体層33の上に、それを形成した気相成長装置と同一の気相成長装置内で、厚さ4.0μmのシリコン添加n型Al_{0.2}GaNコンタクト層221を成長させる。

【0116】

次に、厚さ0.2μmのシリコン添加n型Al_{0.2}GaNクラッド層222を成長させる。次に、厚さ20nmのシリコン添加n型窒化ガリウムガイド層223を成長させる。

【0117】

次に、成長温度を下げて、厚さ3.5nmのアンドープAlInGa_N井戸層、厚さ10nmのシリコン添加n型AlGa_N障壁層からなる3周期の多重量子井戸層からなる発光層224を成長させる。

【0118】

次に、成長温度を上げて、厚さ20nmのマグネシウム添加p型Al_{0.2}GaNガイド層225を成長させる。

【0119】

次に、厚さ0.5μmのマグネシウム添加p型Al_{0.25}GaNクラッド層226を成長させる。次に、厚さ20nmのマグネシウム添加p型窒化ガリウムコンタクト層227を成長させる。

【0120】

次に、基板を気相成長装置から取り出して、最上層のp型窒化ガリウムコンタクト層227の表面に酸化シリコン保護膜を形成し、ドライエッチングによりn側電極を形成するn型窒化ガリウムコンタクト層221の表面を露出させ、その露出部にTi/Alからなるn側電極232を形成する。この時、共振器面とすべき活性層端面を露出させてエッチング端面を共振器端面とする。

【0121】

次に、ストライプ状の導波路領域を形成するために、最上層のp型コンタクト層227の上に酸化シリコン保護膜を形成し、フォトリソグラフィとドライエッチング技術により、p型コンタクト層227及びp型クラッド層226をエッチングし、ストライプ幅2μmのリッジを形成する。大電流を流すことで、リッジ以下では電流が急激に横方向に広がる。そのためリッジを形成するためのエッチング深さはp型ガイド層225までであるのが好ましい。

【0122】

リッジを形成するドライエッチング装置としては、例えば簡便なRIEやICP-RIEを用いることが出来る。この場合、Cl₂やCCl₄、SiCl₄のような塩素系のガスが用いられる。

【0123】

電流狭窄部を形成するには、上記の方法の他に、マスクやフォトレジストによって保護されたp型コンタクト層上から、p型クラッド層にかけて、例えばシリコンをイオン注入する方法を採用することができる。シリコン注入量は、p型層のキャリア濃度よりも高濃度であることが好ましく、シリコンのドーズ量により制御可能である。また、電流狭窄層

10

20

30

40

50

の形成深さは、イオン注入の注入エネルギーによって制御できる。

【0124】

次に、ストライプ状のリッジ導波路を形成した後、リッジ及びp側のエッチング露出面上に、酸化シリコン膜又は金属酸化膜等の保護膜241を形成する。

【0125】

次に、p型コンタクト層表面を、例えばリフトオフやエッチングにより露出させ、p型コンタクト層及び電流ブロック層の上に、例えばNi/Auからなるp側電極231を形成する。更に、側面にも酸化シリコンから成る保護膜(図5には図示せず)を形成する。

【0126】

次に、基板を研磨しシンニングした後、カッター等の刃を用いた機械的または物理的スクライプや、YAGレーザーやエキシマレーザーなどを用いた光学的または熱的スクライプによりウェハーをバー状に割る。

【0127】

次に、このバーをスパッターや蒸着装置において、光反射側の共振器面、又は、光反射側と光出射側に、多層酸化膜からなる反射膜(図5には図示せず)を形成する。次に、このようにして形成された基板を素子分離することによってレーザーダイオードが得られる。

【0128】

ここでは、第1実施形態にしたがって作製された半導体部材を利用して形成された半導体発光素子を製造する例を説明したが、第2又は第3実施形態にしたがって作製された半導体部材を利用して形成された半導体発光素子を製造することも可能である。

【図面の簡単な説明】

【0129】

【図1】本発明の第1実施形態における半導体部材(半導体積層構造)の製造方法を模式的に示す図である。

【図2】本発明の第2実施形態における半導体部材(半導体積層構造)の製造方法を模式的に示す図である。

【図3】本発明の第3実施形態における半導体部材(半導体積層構造)の製造方法を模式的に示す図である。

【図4】AlInGaN半導体層を井戸層とした多重量子井戸構造の発光層を有する近紫外線発光ダイオードの断面構造を示す図である。

【図5】AlInGaN半導体層を井戸層とした多重量子井戸構造の発光層を有する近紫外線レーザーダイオードの断面構造を示す図である。

【符号の説明】

【0130】

- 10 基板
- 10p 凸部
- 10r 凹部
- 11 第1半導体層
- 12 半導体層
- 13 第2半導体層
- 14 半導体層
- 20 基板
- 20p 凸部
- 20r 凹部
- 21 第1半導体層
- 22 半導体層
- 23 第2半導体層
- 24 第3半導体層
- 30 基板

10

20

30

40

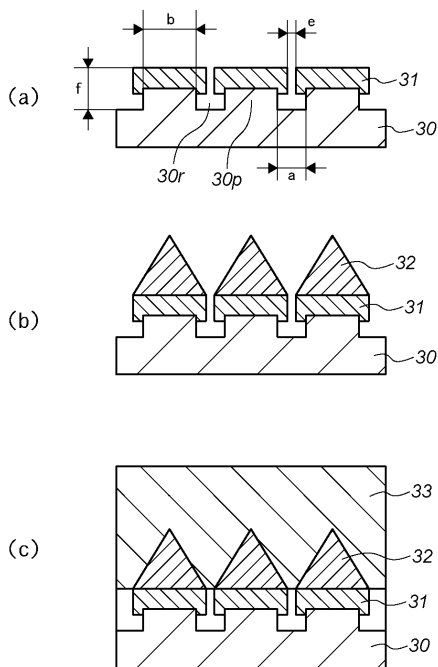
50

- 3 0 p 凸部
- 3 0 r 凹部
- 3 1 第 1 半 導 体 層
- 3 2 第 2 半 導 体 層
- 3 3 第 3 半 導 体 層
- 1 2 1 シリコン添加 n 型 A l O . 2 G a N コ ン タ ク ト 層
- 1 2 2 シリコン添加 n 型 A l O . 2 G a N ク ラ ッ ド 層
- 1 2 3 シリコン添加 n 型 A l O . 2 G a N ガ イ ド 層
- 1 2 4 発 光 層
- 1 2 5 マグネシウム添加 p 型 A l O . 2 G a N ガ イ ド 層
- 1 2 6 マグネシウム添加 p 型 A l O . 3 G a N ク ラ ッ ド 層
- 1 2 7 マグネシウム添加 p 型窒化ガリウムコンタクト層
- 1 3 1 オーミック電極
- 1 3 2 オーミック電極
- 2 2 1 シリコン添加 n 型 A l O . 2 G a N コ ン タ ク ト 層
- 2 2 2 シリコン添加 n 型 A l O . 2 G a N ク ラ ッ ド 層
- 2 2 3 シリコン添加 n 型窒化ガリウムガイド層
- 2 2 4 発 光 層
- 2 2 5 マグネシウム添加 p 型 A l O . 2 G a N ガ イ ド 層
- 2 2 6 マグネシウム添加 p 型 A l O . 2 5 G a N ク ラ ッ ド 層
- 2 2 7 マグネシウム添加 p 型窒化ガリウムコンタクト層
- 2 3 1 p 側 電 極
- 2 3 2 n 側 電 極
- 2 4 1 保 護 膜

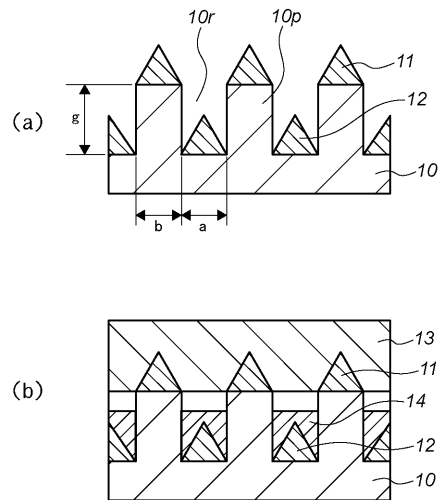
10

20

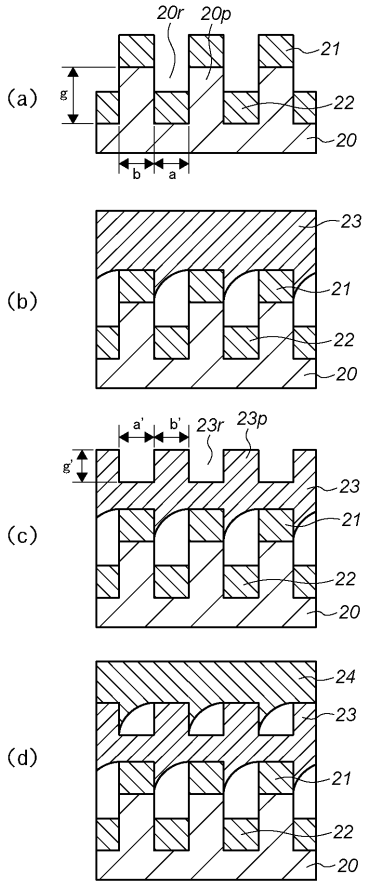
【 図 1 】



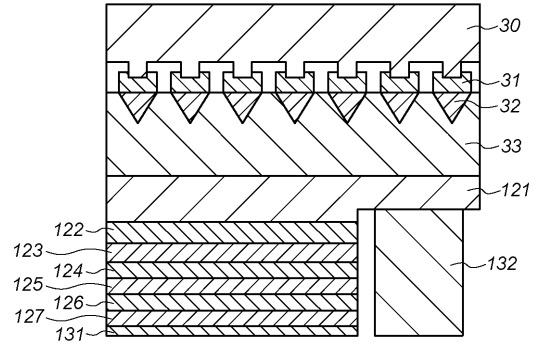
【 図 2 】



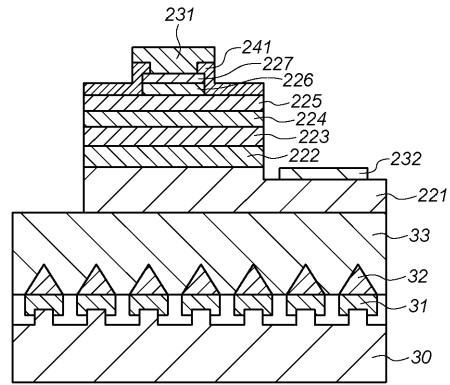
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

(72)発明者 徳満 洋司

茨城県牛久市東端六町1000番地 三菱化学株式会社内

(72)発明者 只友 一行

山口県宇部市常盤台2-16-1 国立大学法人山口大学工学部内

(72)発明者 星野 勝之

山口県宇部市常盤台2-16-1 国立大学法人山口大学工学部内

(72)発明者 田口 常正

山口県宇部市常盤台2-16-1 国立大学法人山口大学工学部内

(72)発明者 久保 秀一

山口県宇部市常盤台2-16-1 国立大学法人山口大学工学部内

Fターム(参考) 4K030 AA11 AA13 BA02 BA08 BA38 BB02 BB12 CA05 CA11 CA12
HA01 LA14
5F041 AA03 AA40 CA04 CA05 CA40 CA64 CA76
5F045 AA02 AA03 AB14 AB17 AC08 AC12 BB12 CA11 DA53 DB09
5F173 AA08 AH22 AP04 AP23 AP33 AP54 AP82 AQ05 AR23 AR82
AR93