

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

特許第3533377号
(P3533377)

(45)発行日 平成16年5月31日(2004.5.31)

(24)登録日 平成16年3月12日(2004.3.12)

(51)Int.Cl. ⁷	識別記号	F I	
H 0 1 L	21/316	H 0 1 L	21/316 U
	21/822		S
	27/04	27/04	C
	29/78	29/78	3 0 1 G
			3 0 1 B

請求項の数10(全 8 頁)

(21)出願番号 特願2001-87230(P2001-87230)
(22)出願日 平成13年3月26日(2001.3.26)
(65)公開番号 特開2002-289612(P2002-289612A)
(43)公開日 平成14年10月4日(2002.10.4)
審査請求日 平成13年3月26日(2001.3.26)

(73)特許権者 503360115
独立行政法人 科学技術振興機構
埼玉県川口市本町4丁目1番8号
(72)発明者 小林 光
京都府京都市東山区本町9丁目106番地
(72)発明者 西山 雅祥
大阪府河内長野市南花台1丁目20番10号
(74)代理人 100085464
弁理士 野口 繁雄

審査官 田中 永一

(56)参考文献 特開 平10-223629 (J P , A)
特開 平6-291112 (J P , A)
特開 平9-45679 (J P , A)
特開 平11-214386 (J P , A)
特開 平5-55197 (J P , A)

最終頁に続く

(54)【発明の名称】 半導体基板表面の酸化膜の形成方法及び半導体装置の製造方法

(57)【特許請求の範囲】

【請求項1】 以下の工程(A)及び(B)を含む酸化膜の形成方法。

(A)加熱した過塩素酸を含む溶液中に半導体基板を浸漬してその半導体基板の表面に酸化膜を形成する工程、及び

(B)酸化膜を形成した前記半導体基板を加熱処理して前記酸化膜中の残留塩素を除去する工程。

【請求項2】 前記工程(A)において、過塩素酸を含む溶液の過塩素酸濃度は10vol.%以上である請求項1に記載の酸化膜の形成方法。

【請求項3】 前記工程(A)において、過塩素酸を含む溶液の温度を170以上で、かつ、その溶液の沸点以下とする請求項1又は請求項2に記載の酸化膜の形成方法。

【請求項4】 以下の工程(A)及び(B)を含む酸化膜の形成方法。

(A)半導体基板を加熱しながら過塩素酸を含む気体に暴露してその半導体基板の表面に酸化膜を形成する工程、及び

(B)酸化膜を形成した前記半導体基板を加熱処理して前記酸化膜中の残留塩素を除去する工程。

【請求項5】 前記工程(A)において、過塩素酸を含む気体が過塩素酸の蒸気である請求項4に記載の酸化膜の形成方法。

【請求項6】 前記工程(B)において、前記加熱処理の温度が600から1,100の範囲である請求項1～5のいずれか1つに記載の酸化膜の形成方法。

【請求項7】 前記加熱処理の雰囲気塩素を含まないガスである請求項1～6のいずれか1つに記載の酸化膜

の形成方法。

【請求項8】 前記加熱処理の雰囲気が窒素、アルゴン及び水素からなる群から選ばれた少なくとも1種類のガスである請求項7に記載の酸化膜の形成方法。

【請求項9】 前記半導体基板が、単結晶シリコン、多結晶シリコン、非晶質シリコン、砒化ガリウム、燐化インジウム、シリコンカーバイド、シリコンゲルマニウムカーバイド及びシリコンゲルマニウムからなる群から選ばれた請求項1～8のいずれか1つに記載の酸化膜の形成方法。

【請求項10】 請求項1～9のいずれか1つに記載の方法により形成された酸化膜上に導電層を形成する工程を含む半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体集積回路などに用いられる金属 酸化物 半導体(MOS)トランジスタやMOS容量などの素子においてゲート酸化膜や容量酸化膜などに応用することのできる半導体基板表面の酸化膜の形成方法と、その酸化膜を利用した半導体装置の製造方法に関する。

【0002】

【従来の技術】半導体デバイス、とりわけMOSトランジスタのゲート酸化膜やMOS容量の容量酸化膜としては、通常、酸化膜が用いられている。これらの酸化膜には、高い絶縁破壊耐圧、高い絶縁破壊電荷量、低い固定電荷密度、低い可動イオン密度、低い界面準位密度が要求される。

【0003】シリコンデバイスの場合、従来、MOSトランジスタのゲート酸化膜は、600以上の高温で、半導体基板を乾燥酸素や水蒸気などの酸化性雰囲気に暴露することによって形成されていた(例えば、VLSIテクノロジー(VLSI Technology)、S.M.Sze編集、1984年、131～168ページ参照)。良質の酸化膜を形成するためには、高温での酸化が必要とされており、一般には900以上の高温で形成されている。

【0004】シリコンカーバイドを基板として高電流、高電圧下で動作するデバイス、例えばパワーデバイス、高周波デバイス、又は高温下で動作するデバイスのゲート酸化膜や容量酸化膜としても、通常、酸化膜が用いられている。シリコンカーバイド基板に形成されるMOSトランジスタのゲート酸化膜は、1050～1150の高温で、シリコンカーバイド基板を乾燥酸素や水蒸気などの酸化性雰囲気に暴露することによって形成されていた。

【0005】また、低温で酸化膜を形成する方法として、モノシランやクロロシランを400～900で熱分解させ、酸素と反応させることにより、基板表面に酸化膜を堆積させる化学的気相成長法(CVD法)なども用いられていた。このほかにも、低温で酸化膜を形成す

る方法として、プラズマ中で酸化を行なう方法がある。しかし、低温で酸化膜を形成する方法では、いずれの方法を用いた場合にも、高品質の酸化膜を制御性よく、かつ再現性よく形成するのは困難な状況にある。

【0006】現在、実用的に使用されている酸化膜形成方法は高温の熱酸化による方法である。熱酸化法では、高温になるほど酸化膜の膜質が良くなる傾向があるが、一方では酸化膜/シリコン界面や酸化膜/シリコンカーバイド界面がラフになり、MOSトランジスタのチャンネル移動度が低下するという問題が生じる。

【0007】さらに、シリコンカーバイド基板の場合には、高温熱酸化では酸化膜/シリコンカーバイド界面にグラファイトが形成され、界面準位密度が高いこと、及び固定電荷密度が高いことなどの問題も生じる。

【0008】そこで、本発明者らは、高温加熱を用いることなく、半導体基板の表面に高品質の酸化膜を制御性よく形成することのできる半導体表面の酸化膜形成方法を提案した(特開平10-223629号公報参照)。ここでは、加熱した過塩素酸を含む溶液中に半導体基板を浸漬することにより、又は半導体基板を加熱しながら過塩素酸を含む気体に暴露することにより、その半導体基板の表面に酸化膜を形成する。

【0009】

【発明が解決しようとする課題】過塩素酸によって半導体基板表面を酸化して形成した酸化膜は、従来高温加熱による方法に比べて、低温で酸化膜を形成することができるため、界面特性の優れた酸化膜となり、安価に形成することができるという利点を備えている。しかし、その酸化膜を使用してデバイスを構成すると、リーク電流密度が高くなることがわかった。

【0010】そこで、本発明は、半導体基板の表面に高品質の酸化膜を制御性よく形成するとともに、デバイスに適用した場合にリーク電流密度を下げることのできる酸化膜の形成方法と、その酸化膜を利用した半導体装置の製造方法を提供することを目的とするものである。

【0011】

【課題を解決するための手段】半導体基板表面に酸化膜を形成する本発明の第1の方法は、以下の工程(A)及び(B)を含んでいる。

(A)加熱した過塩素酸を含む溶液中に半導体基板を浸漬してその半導体基板の表面に酸化膜を形成する工程、及び

(B)酸化膜を形成した前記半導体基板を加熱処理して前記酸化膜中の残留塩素を除去する工程。

【0012】この方法において、工程(A)では、過塩素酸を含む溶液の過塩素酸濃度は10Vol.(体積)%以上であることが好ましい。それより低濃度の過塩素酸溶液では酸化膜の成長速度が低下するからである。もっとも好ましい過塩素酸溶液は、濃度が72.4Vol.%の過塩素酸水溶液であり、この過塩素酸水溶液は沸点が20

3の水との共沸混合物である。

【0013】また、工程(A)において、酸化膜の成長速度を高く維持するためには、過塩素酸を含む溶液の温度を170以上で、かつ、その溶液の沸点以下とするのが好ましい。

【0014】半導体基板表面に酸化膜を形成する本発明の第2の方法は、以下の工程(A)及び(B)を含んでいる。

(A)半導体基板を加熱しながら過塩素酸を含む気体に暴露してその半導体基板の表面に酸化膜を形成する工程、及び

(B)酸化膜を形成した前記半導体基板を加熱処理して前記酸化膜中の残留塩素を除去する工程。

【0015】この第2の方法において、工程(A)では、過塩素酸を含む気体が過塩素酸の蒸気であることが好ましい。この第2の方法の場合には、酸化力を高めるために、さらにオゾンを追加してもよい。また、この第2の方法において、工程(A)での基板加熱温度は170以上500以下であることが好ましい。

【0016】工程(B)は第1と第2の方法で共通である。そして、その工程(B)における加熱処理の温度は、600から1,100の範囲であることが好ましい。加熱処理温度が600より低い場合は、酸化膜中に塩素成分が残存し、リーク電流密度が高くなる。一方、加熱処理温度が1,100を越えると、界面準位密度が高くなる。また、工程(B)における加熱処理は酸化膜中の塩素成分を除去するのが目的であるので、その雰囲気ガスは塩素を含んでいないことが必要である。そのような雰囲気ガスとしては、窒素、アルゴン、酸素、水蒸気及び水素からなる群から選ばれた1種類のガス又はそれらの2種類以上の混合ガス、例えば空気、であることが好ましい。

【0017】この工程(B)を施すことにより、酸化膜中に取り込まれていた塩素及び塩素化合物が脱離し、それによってデバイスを構成したときのリーク電流密度が低下するものと考えられる。本発明で酸化膜を形成する半導体基板は単結晶シリコン、多結晶シリコン、非晶質シリコン、砒化ガリウム、燐化インジウム、シリコンカーバイド、シリコンゲルマニウムカーバイド及びシリコンゲルマニウムからなる群から選ばれたものである。

【0018】本発明の酸化膜形成方法によれば、半導体基板の表面に膜厚1~100nmの酸化膜を形成することができる。この酸化膜は、酸化剤として過塩素酸を用いることにより、酸化膜中の金属不純物の含有量が極めて少なくなり、また特に、半導体基板としてシリコンカーバイド基板を使用する場合には、酸化膜/シリコンカーバイド基板界面のグラファイトの量が極めて少なくなる。そのため、この方法により形成した酸化膜は、界面準位密度、固定電荷密度の低い界面特性に優れた酸化膜となる。

【0019】さらに、半導体基板としてシリコンカーバイド基板を使用する場合には、平坦な酸化膜/シリコンカーバイド界面を形成できるため、MOSトランジスタとした場合、大きなチャンネル移動度が達成できる。また、過塩素酸を含む溶液中への浸漬時間、又は過塩素酸を含む気体への暴露時間を調整することにより、酸化膜の膜厚の制御を簡単に行なうことができる。そして、工程(B)における加熱処理を経ることにより、デバイスを構成したときのリーク電流を低減することができる。

【0020】本発明の半導体装置の製造方法は、本発明の酸化膜形成方法により形成された酸化膜を利用するものである。すなわち、本発明の酸化膜形成方法により半導体基板の表面にMOSトランジスタのゲート酸化膜やMOS容量の容量酸化膜となる膜厚1~200nmの酸化膜を形成した後、その酸化膜上に絶縁層もしくは導電層、又はその両方を形成する工程を経ることにより、MOSトランジスタなどの半導体装置を製造する。このようにして製造された半導体装置では、そのゲート酸化膜などの酸化膜は界面準位密度、固定電荷密度の低い界面特性に優れ、リーク電流も低いものとなるので、高性能なMOSトランジスタ等の半導体装置を実現することができる。

【0021】

【発明の実施の形態】以下、実施の形態を用いて本発明をさらに具体的に説明する。

<第1の実施の形態>まず、本発明によりシリコンカーバイド基板上に酸化膜である二酸化シリコン膜を形成する第1の実施の形態を図1を用いて説明する。本実施の形態においては、MOS容量を作成する場合について説明する。

【0022】(a)シリコンカーバイド基板1としては、比抵抗10~15 Ω cmのn型導電性(0001)シリコン面単結晶基板ウエハ上に、6 \times 10¹⁵/cm³のドナー密度で10 μ mの膜厚を持つエピタキシャル層を用いた。まず、このシリコンカーバイド基板1上に公知の選択酸化技術により、分離領域2と活性領域4を形成した。この状態で、活性領域4の表面には自然酸化膜3が存在している。

【0023】(b)次に、公知のRCA洗浄法(W. Kern, D. A. Plutien: RCAレビュー、31巻、187頁、1970年参考)によって、シリコンカーバイド基板1を洗浄した後、希HF溶液(0.5vol.%HF水溶液)に5分間浸漬し、シリコンカーバイド基板表面の自然酸化膜3を除去した。

【0024】(c)次に、シリコンカーバイド基板を超純水で5分間洗浄した後、203に加熱した濃度72.4vol.%の過塩素酸水溶液に25分間浸漬することによって、シリコンカーバイド基板1の表面に二酸化シリコン膜5を形成した。その後、電気炉で窒素中900で2時間加熱した。

【0025】(d)次に電極を形成するために、スパッタ法によりアルミニウム膜6を1 μ mの厚さに堆積した。

(e)公知のフォトリソグラフィ技術よりアルミニウム膜6上にゲート電極形状のレジストパターンを形成した後、そのレジストパターンをマスクとして公知のドライエッチング技術によりアルミニウム膜6をエッチングしゲート電極7を形成した。

【0026】図2に、上の実施の形態で示したのと同様に、RCA洗浄法による洗浄、希HF溶液による自然酸化膜の除去、及び超純水による洗浄を行なったシリコンカーバイド基板を、203に加熱した濃度72.4vol.%の過塩素酸水溶液に120分間浸漬した後に観測したX線光電子スペクトルを実線により示す。横軸は結合エネルギー(Binding Energy)、縦軸は任意の単位で示した強度(Intensity(arb.Units))である。X線光電子スペクトルはVG SCIENTIFIC社製ESCALAB220i-XL装置を用いて観測した。光電子は表面垂直方向で観測した。図2中、ピーク(1)はシリコンカーバイド基板のSiの2p軌道からの光電子によるものであり、ピーク(2)は二酸化シリコン膜のSiの2p軌道からの光電子によるものである。ピーク(2)とピーク(1)の面積強度比から、二酸化シリコン膜の膜厚が3.0nmと計算された。破線のスペクトルは、実測されたスペクトルからバックグラウンドを除去した後、Si 2p_{3/2}とSi 2p_{1/2}成分にピーク分離したのものについてSi 2p_{3/2}成分のみを表したものである。

【0027】ピーク(1)とピーク(2)の間にはSi⁺に起因する一本のサブオキシドのピークのみが存在して、Si²⁺やSi³⁺に起因するピークは存在しない。これは過塩素酸の酸化力が強いいため、サブオキシドが生成しないことを示している。サブオキシドはトラップ準位となる可能性があり、デバイスの電気特性を劣化させる。過塩素酸による酸化では、一般の熱酸化に比較してサブオキシドの生成量が少ないことも、電気特性が良好である一要因であると考えられる。

【0028】図3は、上の実施の形態で示したのと同様に、RCA洗浄法による洗浄、希HF溶液による自然酸化膜の除去、及び超純水による洗浄を行なったシリコンカーバイド基板を、203に加熱した濃度72.4vol.%の過塩素酸水溶液に1,200分間浸漬して二酸化シリコン膜を形成した後、その断面を観測した走査型顕微鏡写真である。図中、上端の黒い部分は空間であるが、下部の色の濃い領域はシリコンカーバイド基板、その上のやや白い領域は二酸化シリコン膜である。図3から、二酸化シリコン膜の膜厚を80nmと見積もることができる。また同二酸化シリコン膜の膜厚は、エリブソメータを用いても80nmと見積もられた。図3から、二酸化シリコン膜の膜厚は均一であり、シリコンカーバイド基板との界面が平坦であることがわかる。

【0029】以上のように、本実施の形態によれば、過塩素酸水溶液を用いてシリコンカーバイド基板の表面を酸化することによって、200程度の低温で二酸化シリコン膜を形成することが可能であることが確認された。また、このように過塩素酸水溶液を用いることによって、二酸化シリコン膜/シリコンカーバイド基板界面に析出するグラファイトの量が極めて少なくなるため、界面準位密度、固定電荷密度の低い界面特性に優れた二酸化シリコン膜を形成することができる。

【0030】図4は、形成される二酸化シリコン膜の膜厚を、203に加熱した濃度72.4vol.%の過塩素酸水溶液に浸漬する時間に対してプロットしたものである。横軸は分で表した浸漬時間(Immersion Time(min))、縦軸は膜厚(Thickness(nm))である。二酸化シリコン膜を形成するために、シリコンカーバイド基板を洗浄し、濃度1.0vol.%のフッ化水素酸(HF)水溶液によって自然酸化膜を除去した後、203に加熱した濃度72.4vol.%の過塩素酸水溶液に浸漬した。二酸化シリコン膜の膜厚は、膜厚5nm以下の二酸化シリコン膜についてはX線光電子スペクトルから求め、膜厚5nmより厚い二酸化シリコン膜についてはエリブソメーターにより求めた。図4に示すように、二酸化シリコン膜の膜厚は時間とともに直線的に増加しており、過塩素酸水溶液中への浸漬時間を調整することにより、二酸化シリコン膜の膜厚の制御を簡単に行なうことができることが分かる。

【0031】図5に、RCA洗浄法による洗浄、希HF溶液による自然酸化膜の除去、及び超純水による洗浄を行なったシリコンカーバイド基板を、203に加熱した濃度72.4vol.%の過塩素酸水溶液に1,200分浸漬して形成した二酸化シリコン膜上に、アルミニウム電極を作成してMOS構造とした試料の電流-電圧曲線を示す。横軸はアルミニウム電極に印加したゲート電圧(Gate Voltage)、縦軸は電流密度(Current Density)である。(a)は二酸化シリコン膜の形成後、加熱処理を施さずに二酸化シリコン膜上にアルミニウム電極を作成した試料であり、リーク電流密度が高い。一方、(b)は二酸化シリコン膜の形成後、窒素中900で2時間加熱処理を施した後に二酸化シリコン膜上にアルミニウム電極を作成した試料であり、リーク電流密度は、ゲート電圧が2Vの時10⁻¹⁰A/cm²と十分低い。

【0032】この実験結果から、過塩素酸水溶液を用いて203で形成された二酸化シリコン膜は、加熱処理を経ることにより、MOS容量やMOSトランジスタのゲート絶縁膜として有効なものになることがわかる。

【0033】<第2の実施の形態>本発明によりシリコン基板上に酸化膜である二酸化シリコン膜を形成する第2の実施の形態を説明する。本実施の形態においては、MOS容量を作成する場合について説明する。工程は第

1の実施の形態を示した図1と同じである。この実施例では基板1をシリコン基板と読み替えるものとする。シリコン基板1としては、(100)面方位をもつp型導電性で比抵抗約1 cmの単結晶シリコンウエハを用いた。

【0034】第1の実施の形態と同様にして二酸化シリコン膜5を形成し、その二酸化シリコン膜5上にアルミニウムゲート電極7を形成した。すなわち、シリコン基板1上に公知の選択酸化技術により、分離領域2と活性領域4を形成した後、公知のRCA洗浄法によってシリコン基板1を洗浄し、希HF溶液によって自然酸化膜を除去し、さらに超純水で洗浄した。その後、このシリコン基板1を203に加熱した濃度72.4 vol.%の過塩素酸水溶液に浸漬することによって、シリコン基板1の表面に二酸化シリコン膜5を形成した。その後、電気炉を用いて窒素中で加熱した。

【0035】MOS容量とするためには、二酸化シリコン膜5上にスパッタ法によりアルミニウム膜6を堆積し、そのアルミニウム膜6をフォトリソグラフィ技術ドライエッチング技術によりエッチングしてゲート電極7を形成した。

【0036】第2の実施の形態において形成した二酸化シリコン膜について、図2と同様に測定したC1の2p軌道からの光電子によるX線光電子スペクトルを図6に示す。(a)は過塩素酸水溶液に浸漬して形成したままの二酸化シリコン膜についてのもの、(b)はその後窒素中800で加熱した後のものである。加熱処理前の二酸化シリコン膜(a)には208.5 eVと201.5 eVにピークが見られる。208.5 eVのピークはC1O₄⁻イオン中のC1の2p軌道からの光電子によるもの、201.5 eVのピークはC1-イオンの2p軌道からの光電子によるものである。エッチバックにより二酸化シリコン膜の膜厚を減少させながら測定した結果、C1O₄⁻イオンとC1-イオンの濃度は二酸化シリコン膜の全膜厚を通してほぼ一定であった。それに対し、(b)に示されるように、窒素中800での加熱処理を経ることにより、これらのピークは消失した。

【0037】図7に、上の実施の形態で、過塩素酸水溶液にシリコン基板を浸漬する時間を90分間として形成した二酸化シリコン膜について、図2と同様に測定したX線光電子スペクトルを実線により示す。図中、ピーク(1)はシリコン基板のSiの2p軌道からの光電子によるものであり、2p_{3/2}レベルと2p_{1/2}レベルの2つのピークに分かれている。ブロードなピーク(2)は二酸化シリコン膜のSiの2p軌道からの光電子によるものである。破線のスペクトルは、実測されたスペクトルからバックグラウンドを除去した後、Si 2p_{3/2}とSi 2p_{1/2}成分にピーク分離したのについてSi 2p_{3/2}成分のみを表したものである。ピーク(1)とピーク(2)の間にサブオキサイドによるピークは存在せず、

以下の図8や図9に示す良好な電気特性の一要因であると考えられる。

【0038】シリコン基板に過塩素酸により二酸化シリコン膜を形成した場合にも、二酸化シリコン膜の膜厚は均一であり、シリコン基板との界面が平坦であった。また、形成される二酸化シリコン膜の膜厚は過塩素酸水溶液に浸漬する時間により制御できることもわかった。

【0039】図8に、この実施の形態において、二酸化シリコン膜を18 nm形成し、その上にアルミニウム電極を形成してMOS構造とした試料の電流-電圧曲線を示す。(b)は二酸化シリコン膜の形成後、加熱処理を施さずに二酸化シリコン膜上にアルミニウム電極を作成した試料であり、リーク電流密度が高い。一方、(a)は二酸化シリコン膜の形成後、窒素中900で2時間加熱処理を施した後に二酸化シリコン膜上にアルミニウム電極を作成した試料であり、リーク電流密度は、ゲート電圧が-1V~1Vの範囲で10⁻⁹A/cm²と十分低い。

【0040】この実験結果から、過塩素酸水溶液を用いて203でシリコン基板に形成された二酸化シリコン膜も、加熱処理を経ることにより、MOS容量やMOSトランジスタのゲート絶縁膜として有効なものになることがわかる。

【0041】図9に、図8の電流-電圧曲線の測定に用いたのと同じMOS構造試料を用いて測定した容量-電圧曲線を示す。横軸はアルミニウム電極に印加したゲート電圧(Gate Voltage)、縦軸は容量(Capacitance)である。太線は高周波を用いて測定した容量-電圧曲線、細線は低周波を用いて測定した容量-電圧曲線である。これら二つの曲線の比較から、ミッドギャップでの界面準位密度が1.5×10¹⁰cm⁻²eV⁻¹と見積もられた。この界面準位密度は、水素処理を施していないMOS容量としては非常に低いものである。

【0042】上記の実施の形態においては、濃度72.4 vol.%の過塩素酸水溶液を用いた場合を例に挙げて説明したが、必ずしもこの濃度の過塩素酸溶液に限定されるものではなく、過塩素酸の濃度が10 vol.%以上であれば、所期の目的を達成することができる。

【0043】また、上記の実施の形態においては、酸化膜を形成するために、過塩素酸水溶液を用いているが、過塩素酸は必ずしも溶液に限定されるものではなく、気体の過塩素酸とシリコンカーバイドやシリコンなどの半導体基板を反応させることによって同様の酸化膜を形成することができる。

【0044】気体の過塩素酸により酸化膜を形成する方法では、反応装置として、横長のチャンバーを備えたものを使用する。チャンバー内には半導体基板を水平状態で支持することができ、チャンバーの外側からハロゲンランプや抵抗加熱によって半導体基板を加熱でき、チャンバー内を減圧にして一端から所定のガスを供給して他

端から排出できるようにしておく。

【0045】チャンパー内に半導体基板を支持しておき、チャンパー内にまず無水HFガスを供給して半導体基板表面の自然酸化膜を除去する。次に、半導体基板の表面温度が170～500、例えば300になるように加熱しながら、チャンパー内に過塩素酸の蒸気を導入して半導体基板表面にシリコン酸化膜を形成する。

【0046】シリコン酸化膜を形成するためのガスとしては、過塩素酸の濃度が10vol.%以上であればよく、また酸化力を高めるために過塩素酸の蒸気にオゾンガスを加えておいてもよい。本発明では、このように、液体又は気体の過塩素酸により形成した酸化膜を600から1,100の範囲で加熱することにより、デバイスに適用した場合のリーク電流密度を下げる。

【0047】

【発明の効果】以上説明したように、本発明によれば、過塩素酸を用いてシリコンカーバイド基板やシリコン基板などの半導体基板表面を酸化することにより、界面特性に優れた高品質の酸化膜を形成することができる。さらに加熱処理を施すことによりデバイスに利用した場合のリーク電流密度を下げるので、これらの酸化膜をゲート酸化膜として用いることにより高性能なMOSデバイスを実現することができる。

【図面の簡単な説明】

【図1】 本発明の製造方法を説明するための工程断面図である。

【図2】 本発明の第1の実施の形態において二酸化シリコン膜を形成したシリコンカーバイド基板によるSi 2p領域のX線光電子スペクトルである。

【図3】 本発明の第1の実施の形態において二酸化シリコン膜を形成したシリコンカーバイド基板の断面走査顕微鏡写真である。

【図4】 本発明の第1の実施の形態における過塩素酸水溶液中へのシリコンカーバイド基板の浸漬時間と形成させる二酸化シリコン膜の膜厚との関係を示す図である。

【図5】本発明の第1の実施の形態によりシリコンカーバイド基板に二酸化シリコン膜を形成し、さらにその上にアルミニウム電極を作成したMOS構造についての電流 - 電圧曲線であり、曲線(a)は二酸化シリコン膜の形成後加熱処理を施していない場合、曲線(b)は窒素中900で2時間加熱処理を施した場合である。

【図6】 本発明の第2の実施の形態において二酸化シリコン膜を形成したシリコン基板によるC 1s領域のX線光電子スペクトルである。

【図7】 本発明の第2の実施の形態において二酸化シリコン膜を形成したシリコン基板によるSi 2p領域のX線光電子スペクトルである。

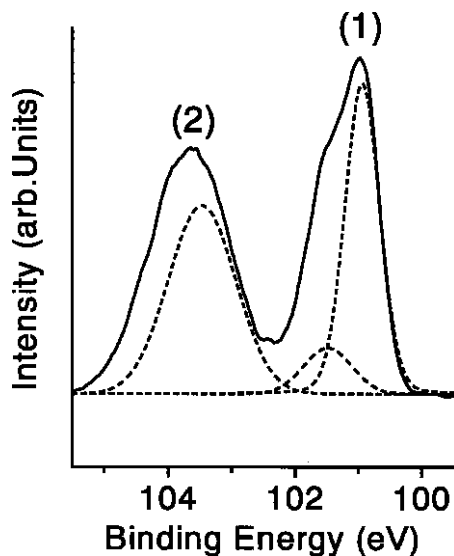
【図8】 本発明の第2の実施の形態によりシリコン基板に二酸化シリコン膜を形成し、さらにその上にアルミニウム電極を作成したMOS構造についての電流 - 電圧曲線であり、曲線(a)は二酸化シリコン膜の形成後加熱処理を施していない場合、曲線(b)は窒素中900で2時間加熱処理を施した場合である。

【図9】 図8の電流 - 電圧曲線の測定に用いたのと同じMOS構造試料を用いて測定した容量 - 電圧曲線を示す図である。

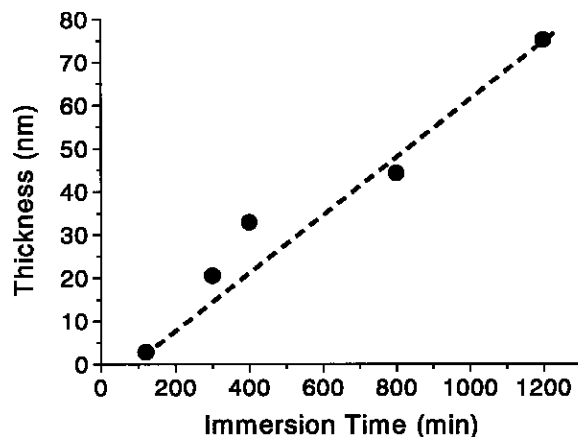
【符号の説明】

- 1 シリコンカーバイド基板（シリコン基板）
- 2 分離領域
- 4 活性領域
- 5 二酸化シリコン膜
- 7 アルミニウム電極

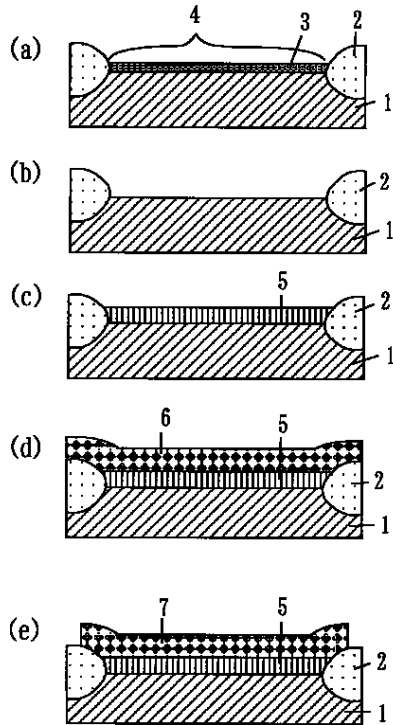
【図2】



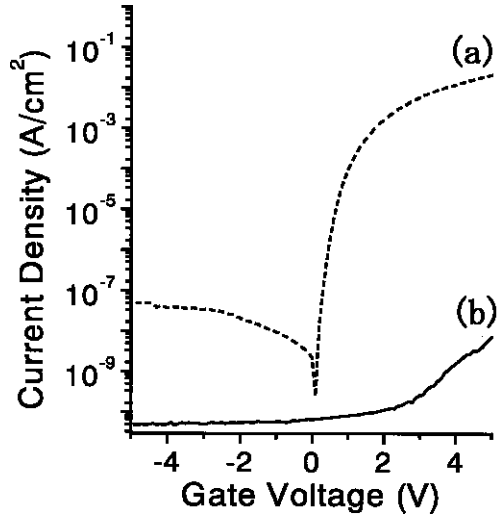
【図4】



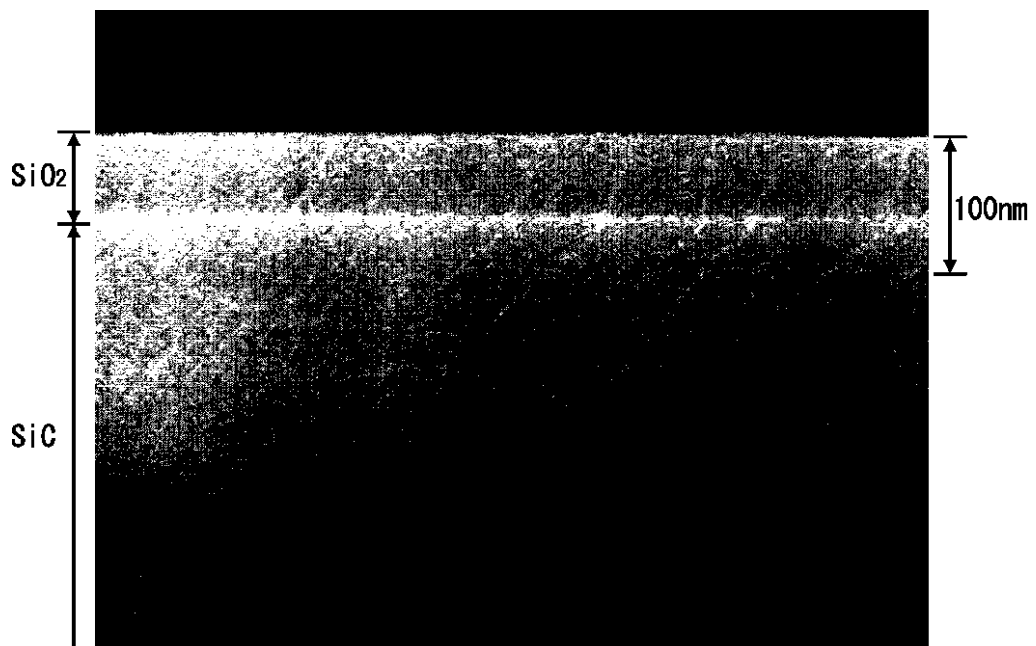
【図1】



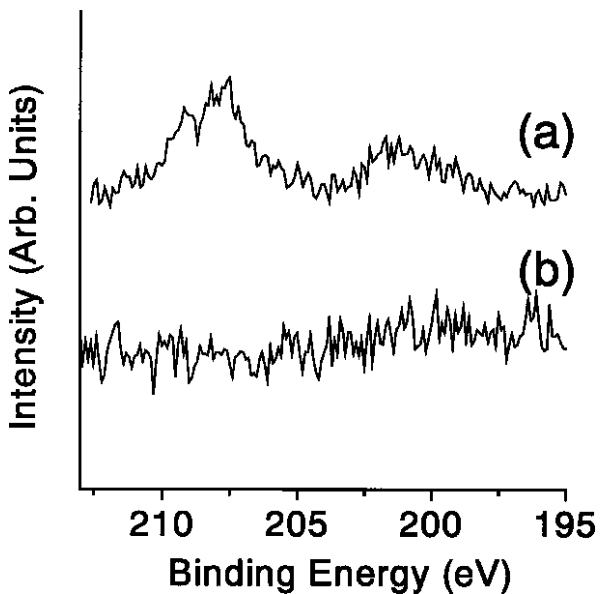
【図5】



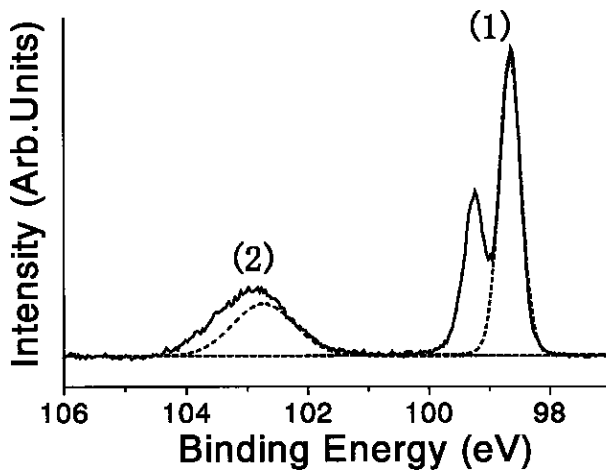
【図3】



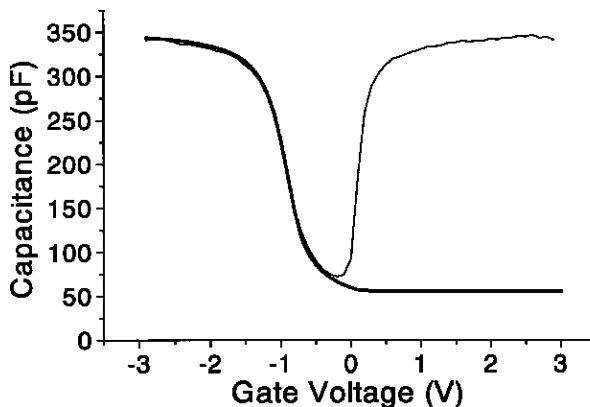
【図6】



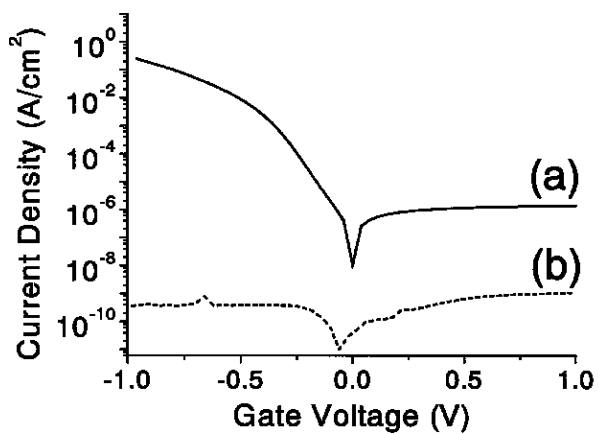
【図7】



【図9】



【図8】



フロントページの続き

(58)調査した分野(Int.Cl.7, D B名)

- H01L 21/312
- H01L 21/314
- H01L 21/316
- H01L 21/318
- H01L 21/822
- H01L 27/04
- H01L 29/78