

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-152628

(P2017-152628A)

(43) 公開日 平成29年8月31日(2017.8.31)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/285 (2006.01)	HO 1 L 21/285 C	4 K O 2 9
HO 1 L 21/28 (2006.01)	HO 1 L 21/28 3 O 1 R	4 M 1 0 4
HO 1 L 23/532 (2006.01)	HO 1 L 21/88 M	5 F O 3 3
HO 1 L 21/768 (2006.01)	HO 1 L 21/90 A	
HO 1 L 21/3205 (2006.01)	C 2 3 C 14/14 D	

審査請求 未請求 請求項の数 14 O L (全 13 頁) 最終頁に続く

(21) 出願番号 特願2016-35760 (P2016-35760)
 (22) 出願日 平成28年2月26日 (2016. 2. 26)

(71) 出願人 504203572
 国立大学法人茨城大学
 茨城県水戸市文京二丁目1番1号
 (74) 代理人 100097113
 弁理士 堀 城之
 (74) 代理人 100162363
 弁理士 前島 幸彦
 (74) 代理人 100194146
 弁理士 長谷川 明
 (74) 代理人 100194283
 弁理士 村上 大勇
 (74) 代理人 100141324
 弁理士 小河 卓

最終頁に続く

(54) 【発明の名称】 銅の成膜装置、銅の成膜方法、銅配線形成方法、銅配線

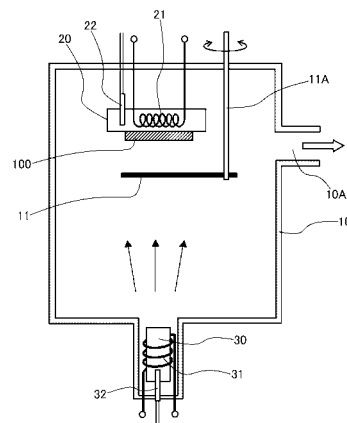
(57) 【要約】

【課題】 銅配線を用いた半導体装置を安価に得る。

【解決手段】

成膜チャンバ10の下側において基板100と対向する箇所には、坩堝(CuI蒸気発生手段)30が設けられている。坩堝30には原料加熱ヒータ(CuI蒸気発生手段)31及び熱電対32が装着されており、坩堝30の温度を測定し、その制御をすることができる。ここで、坩堝30内には、銅の成膜の原料となる粒子が充填されている。この粒子は、CuIで構成される。真空中で坩堝30を加熱することによって、CuI蒸気が生成され、基板100はこのCuI蒸気に曝される。基板100の温度 T_{sub} を300程度とすることによって、絶縁体の上には何も堆積させず、導電性の金属材料の上においてのみCuを堆積させることができる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

基板上に銅を成膜する銅の成膜装置であって、
前記基板を減圧雰囲気下で内部に收容する成膜チャンバと、
前記基板の温度を 250 ~ 350 の範囲とする基板加熱手段と、
CuI (ヨウ化銅 (I)) 蒸気を前記成膜チャンバ中で前記基板に照射する CuI 蒸気発生手段と、
を具備することを特徴とする銅の成膜装置。

【請求項 2】

前記 CuI 蒸気発生手段は、固体状の CuI (ヨウ化銅 (I)) を含む原料を加熱して
酸化させて前記 CuI 蒸気を生成することを特徴とする請求項 1 に記載の銅の成膜装置。

10

【請求項 3】

前記 CuI 蒸気発生手段において、前記原料を 300 ~ 400 の温度に加熱することを
特徴とする請求項 2 に記載の銅の成膜装置。

【請求項 4】

前記成膜チャンバ内の圧力は 1×10^{-3} Torr 以下とされることを特徴とする請求
項 1 から請求項 3 までのいずれか 1 項に記載の銅の成膜装置。

【請求項 5】

前記成膜チャンバの内面は絶縁体で構成され、かつその温度が 200 以上とされたこ
とを特徴とする請求項 1 から請求項 4 までのいずれか 1 項に記載の銅の成膜装置。

20

【請求項 6】

基板における少なくとも部分的に導電性とされた表面上に銅を成膜する銅の成膜方法で
あって、

前記基板の温度を 250 ~ 350 の温度とし、減圧雰囲気下で CuI (ヨウ化銅 (I))
蒸気を前記表面に照射することを特徴とする銅の成膜方法。

【請求項 7】

CuI (ヨウ化銅 (I)) を含む固体の原料を減圧雰囲気下で 300 ~ 400 の温度
に加熱することによって前記 CuI 蒸気を生成することを特徴とする請求項 6 に記載の銅
の成膜方法。

【請求項 8】

前記原料及び前記基板の雰囲気の圧力を 1×10^{-3} Torr 以下とすることを特徴と
する請求項 6 又は 7 に記載の銅の成膜方法。

30

【請求項 9】

絶縁層中に埋め込まれた銅配線を形成する銅配線形成方法であって、
前記銅配線に対応する凹部を前記絶縁層に形成する凹部形成工程と、
前記凹部の底面において露出する下地金属層の上において、請求項 6 から請求項 8 ま
でのいずれか 1 項に記載の銅の成膜方法によって選択的に銅を成膜する銅層形成工程と、
を具備することを特徴とする銅配線形成方法。

【請求項 10】

前記凹部形成工程と前記銅層形成工程の間に、前記下地金属層を前記底面上に形成する
下地金属層形成工程を具備することを特徴とする請求項 9 に記載の銅配線形成方法。

40

【請求項 11】

前記銅配線は前記絶縁層の下の下層配線と接続するように形成され、前記下地金属層を
前記下層配線の表面に形成することを特徴とする請求項 9 に記載の銅配線形成方法。

【請求項 12】

基板上に形成された絶縁層中に埋め込まれて形成された銅配線であって、前記基板の表
面に対して垂直方向に延伸する柱状結晶構造を具備することを特徴とする銅配線。

【請求項 13】

前記柱状結晶構造の延伸する方向は銅の (111) 方向であることを特徴とする請求項
12 に記載の銅配線。

50

【請求項 14】

前記銅配線の(111)配向の配向度は90%以上であることを特徴とする請求項13に記載の銅配線。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、銅の成膜装置、成膜方法に関する。また、この成膜方法を用いて層間絶縁層上に銅配線を形成する銅配線形成方法、及びこの銅配線に関する。

【背景技術】

【0002】

近年、LSI(半導体集積回路)における配線の構造としては、複数の配線層が層間絶縁層を介して積層された多層配線構造が広く用いられている。ここでは、特に配線の低抵抗化が要求されるため、配線層を構成する材料として、電気抵抗率の低い銅が用いられている。銅配線を形成する方法としては、一般的に、銅自身のドライエッチングを行わないダマシン法が用いられている。図7は、ダマシン法によって銅の多層配線を形成する場合の工程について示す。ここで、この多層配線においては、下側の第1配線層と上側の第2配線層とがビアで接続されているものとする。第1配線層、ビア、第2配線層とそれぞれ主に銅から構成された銅配線であり、これらが各々所望の形状とされて接続されるように形成される。

【0003】

図7(a)に示されるように、ここでは、半導体(Si)で構成されたウェハ上において、SiO₂等で構成された層間絶縁層(絶縁層)70中に、図中紙面垂直方向に延伸する第1配線層71が形成されている。第1配線層71も銅で形成されているものとする。次に、図7(b)に示されるように、これらを覆って層間絶縁層(絶縁層)72を形成する。その後、図7(c)に示されるように、第1配線層71上の層間絶縁層72に、第1配線層71の表面を露出させるように、ドライエッチングによって開口(凹部)72Aを形成する(凹部形成工程)。ここで、この開口72Aの形状は、第1配線層71とその上に形成される第2配線層との間の接続に用いられるビアの形状に対応する。

【0004】

その後、図7(d)に示されるように、開口72Aの内部を含む全面に薄くバリアメタル層(下地金属層)73を形成する(下地金属層形成工程)。バリアメタル層73は例えばTiN等で構成される。その後、図7(e)に示されるように、開口72Aを埋め込むように、銅層300を充分厚く全面に形成する(銅層形成工程)。その後、銅層300に対してCMP(化学機械研磨)を行うことにより、層間絶縁層72上の銅層300及びバリアメタル層73を除去する(CMP工程)。CMPにおいては、銅を化学反応させかつ機械的研磨を同時に行うために、銅層300は除去されるが層間絶縁層72は除去されない条件でCMPを行うことができる。また、バリアメタル層73は充分薄く、このCMPの際に除去されるため、結局、図7(f)に示されるように、開口72A中においてのみ銅層300及びバリアメタル層73を残存させることができ、これ以外の銅層300及びバリアメタル層73は全て除去される。このため、開口72A中の銅層300及びバリアメタル層73(主体は銅層300)がビア74となる。図7(f)に示されるように、この際の表面は平坦となる。なお、上記のバリアメタル層73としては、銅層300を電解めっきを用いて形成する場合には、その際のシード層となるものを用いる、あるいはこのシード層とバリアメタル層との積層構造を上記のバリアメタル層73とすることができる。

【0005】

その後、図7(g)に示されるように、上記の平坦な表面上に再び層間絶縁層75を形成し(絶縁層形成工程)、図7(h)に示されるように、層間絶縁層75中に、前記の開口72Aよりも大きな溝(凹部)75Aを形成する(凹部形成工程)。溝75Aの形状は、第2配線層の形状に対応し、溝75A(第2配線層)も第1配線層71と同様に図中紙

10

20

30

40

50

面垂直方向に延伸している。その後、図7(i)に示されるように、図7(d)と同様にバリアメタル層73を形成(下地金属層形成工程)した後に、図7(j)に示されるように、図7(e)と同様に溝75Aを埋め込むように、銅層300を充分厚く全面に形成する(銅層形成工程)。その後、前記と同様にCMPを行うこと(CMP工程)により、図7(k)に示されるように、溝75A中においてのみ残存した銅層300及びバリアメタル層73が第2配線層76となる。なお、第1配線層71についても、第2配線層76と同様の構造、製造方法とすることができる。

【0006】

上記の製造方法においては、ビア74、第2配線層76等の銅配線を形成するために、(1)下層配線上への層間絶縁層の形成及び凹部形成工程、(2)下地金属層形成工程、(3)銅層形成工程、(4)CMP工程、の各工程を、ビア74を形成するに際しては第1配線層71を上記の下層配線として、第2配線層76を形成するに際してはビア74を上記の下層配線として、繰り返し行っている。このように、これらをビアの形成と配線層の形成毎に行う方法はシングルダマシン法と称される。これに対して、第1配線層上においてビアに対応した開口と第2配線層に対応した溝とを連続して層間絶縁層中に形成した後に、これらの開口と溝とを一括して埋め込む銅層を形成し、その後でCMPを行うことによってビアと第2配線層とを一括して形成するデュアルダマシン法も行われている。

10

【0007】

ドライエッチングを用いて銅の微細加工を行うことは、銅よりも抵抗率の高いアルミニウム等と比べて、一般的には困難である。上記の製造方法においては、銅(銅層300)の加工はCMPのみによって行われ、銅のドライエッチングは不要であるため、銅を用いた微細配線を形成する上ではこうした製造方法は特に好ましい。また、CMP工程直後(図7(f)、図7(k))においては、表面が平坦化されているために、ビアや配線層を多数積層させる多層配線構造を形成する上では、上記の製造方法は特に好ましい。図7においては2つの配線層に関わる構造(第1配線層71から第2配線層76に至る構造)の製造方法が記載されたが、上記の工程を繰り返すことによってより多層の構造を製造することもできる。

20

【0008】

ここで、配線抵抗を充分低く、かつ配線の信頼性を高めるためには、銅層形成工程(図7(e)(j))において、後にビア74、第2配線層76となる銅層300を、開口72Aや溝75A中を充分緻密に埋め込んで形成することが必要である。こうした要求が満たされる銅層300の成膜方法としては、主に電解めっき(例えば特許文献1)が用いられている。また、CVD(化学気相成長)法も用いられている(例えば特許文献2)。また、これらの方法と比べて埋め込み性に劣るスパッタリング法を用いた場合でも、成膜後に400程度の熱処理を行いリフローを起こすことによって、同様の銅層300を形成することも知られている(例えば特許文献3)。

30

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開平11-45887号公報

40

【特許文献2】特開2000-299296号公報

【特許文献3】特開平8-264535号公報

【発明の概要】

【発明が解決しようとする課題】

【0010】

銅層300の成膜方法として上記のいずれを用いた場合であっても、ビアや配線層を形成するためには、銅層300の成膜後に上記のようにCMPを用いることが必要である。この際、CMPの直後においては、CMPにおいて使用されたスラリーに起因する汚染(微細粒子等)がウェハ上で発生した。この汚染は、LSIの欠陥の原因となるため、この汚染の除去のために、十分な洗浄工程がCMP後に必要となった。また、実際には上記の

50

工程は大面積（300mm以上）のウェハ上で行われ、この際にCMPの面内均一性を確保することは困難であった。このため、実際にはビアや配線層としてのパターンだけでなく、CMPの面内均一性を確保するためだけに設けられ製造後のデバイスにおいては全く機能することのないダミーパターンも同時に設ける必要があり、デバイス設計上において制限が発生した。このため、上記の製造方法における製造コストを低減することは困難であった。

【0011】

このため、上記の製造方法（銅配線形成方法）によって、安価な半導体装置を得ることは困難であった。

【0012】

本発明は、かかる問題点を鑑みてなされたものであり、上記問題点を解決する発明を提供することを目的とする。

【課題を解決するための手段】

【0013】

本発明は、上記課題を解決すべく、以下に掲げる構成とした。

本発明の銅の成膜装置は、基板上に銅を成膜する銅の成膜装置であって、前記基板を減圧雰囲気下で内部に收容する成膜チャンバと、前記基板の温度を250～350の範囲とする基板加熱手段と、CuI（ヨウ化銅（I））蒸気を前記成膜チャンバ中で前記基板に照射するCuI蒸気発生手段と、を具備することを特徴とする。

本発明の銅の成膜装置において、前記CuI蒸気発生手段は、固体状のCuI（ヨウ化銅（I））を含む原料を加熱して気化させて前記CuI蒸気を生成することを特徴とする。

本発明の銅の成膜装置は、前記CuI蒸気発生手段において、前記原料を300～400の温度に加熱することを特徴とする。

本発明の銅の成膜装置において、前記成膜チャンバ内の圧力は 1×10^{-3} Torr以下とされることを特徴とする。

本発明の銅の成膜装置において、前記成膜チャンバの内面は絶縁体で構成され、かつその温度が200以上とされたことを特徴とする。

本発明の銅の成膜方法は、基板における少なくとも部分的に導電性とされた表面上に銅を成膜する銅の成膜方法であって、前記基板の温度を250～350の温度とし、減圧雰囲気下でCuI（ヨウ化銅（I））蒸気を前記表面に照射することを特徴とする。

本発明の銅の成膜方法は、CuI（ヨウ化銅（I））を含む固体の原料を減圧雰囲気下で300～400の温度に加熱することによって前記CuI蒸気を生成することを特徴とする。

本発明の銅の成膜方法は、前記原料及び前記基板の雰囲気の圧力を 1×10^{-3} Torr以下とすることを特徴とする。

本発明の銅配線形成方法は、絶縁層中に埋め込まれた銅配線を形成する銅配線形成方法であって、前記銅配線に対応する凹部を前記絶縁層に形成する凹部形成工程と、前記凹部の底面において露出する下地金属層の上において、前記銅の成膜方法によって選択的に銅を成膜する銅層形成工程と、を具備することを特徴とする。

本発明の銅配線形成方法は、前記凹部形成工程と前記銅層形成工程の間に、前記下地金属層を前記底面上に形成する下地金属層形成工程を具備することを特徴とする。

本発明の銅配線形成方法において、前記銅配線は前記絶縁層の下の下層配線と接続するように形成され、前記下地金属層を前記下層配線の表面に形成することを特徴とする。

本発明の銅配線は、基板上に形成された絶縁層中に埋め込まれて形成された銅配線であって、前記基板の表面に対して垂直方向に延伸する柱状結晶構造を具備することを特徴とする。

本発明の銅配線において、前記柱状結晶構造の延伸する方向は銅の（111）方向であることを特徴とする。

本発明の銅配線において、前記銅配線の（111）配向の配向度は90%以上であるこ

10

20

30

40

50

とを特徴とする。

【発明の効果】

【0014】

本発明は以上のように構成されているので、銅配線を用いた半導体装置を安価に得ることができる。

【図面の簡単な説明】

【0015】

【図1】本発明の実施の形態に係る銅の成膜装置の構成を示す図である。

【図2】CuIの蒸発速度の温度依存性を、大気圧下(a)、減圧雰囲気下(b)で測定した結果、及び両者を比較した結果(c)である。

10

【図3】本発明の実施の形態に係る銅の成膜方法において、導電性の基板上における銅の成膜速度と基板温度 $T_{s,u,b}$ との間の関係を調べた結果である。

【図4】本発明の実施の形態に係る銅の成膜方法によってTiN上に成長したCuのX線回折結果である。

【図5】本発明の実施の形態に係る銅の成膜方法における銅の成膜速度のアレニウスプロットである。

【図6】本発明の銅配線形成方法の一例を示す工程断面図である。

【図7】従来の銅配線形成方法の一例を示す工程断面図である。

【発明を実施するための形態】

【0016】

20

まず、本発明の実施の形態に係る銅の成膜装置、成膜方法について説明する。図1は、この成膜装置1の構成を模式的に示す構成図である。この成膜装置1は、通常知られる真空蒸着装置と類似しているが、使用されるソース及びその成膜条件に特徴を有する。

【0017】

図1において、銅薄膜が成膜されるべき基板100は、成膜チャンバ10中において、基板載置部20において図中下向き(銅が成膜されるべき面が下向き)に設置される。このため、基板100は、その周辺部において基板保持具(図示せず)を用いて係止される。基板載置部20中には電熱式の基板加熱ヒータ(基板加熱手段)21及び熱電対22が埋め込まれ、基板加熱ヒータ21に通電をすることによって、基板100の温度を室温以上に上げることができ、かつこの温度を熱電対22を用いて測定することによって、基板100の温度を所望の値に制御することができる。この制御は、パーソナルコンピュータ(図示せず)等を用いて行うことができる。

30

【0018】

成膜チャンバ10内は、排気ポート10Aを介して図示の範囲外にある真空ポンプ(油回転ポンプ、油拡散ポンプ、ドライポンプ等)によって減圧(真空排気)される。この際、真空ゲージ(図示せず)も成膜チャンバ10に設けられているため、前記の基板100の温度と同様に、成膜チャンバ10内の真空度(圧力)も測定することができ、この圧力を所望の値にすることができる。

【0019】

成膜チャンバ10の下側において基板100と対向する箇所には、坩堝(CuI蒸気発生手段)30が設けられている。坩堝30には原料加熱ヒータ(CuI蒸気発生手段)31及び熱電対32が装着されており、前記の基板載置部20と同様に、坩堝30の温度を測定し、その制御をすることができる。

40

【0020】

また、基板100と坩堝30の間には、シャッタ11が設けられており、シャッタ11は、シャッタ軸11Aの周りで成膜チャンバ10の外側から回動させることが可能とされる。これにより、基板100に対する銅薄膜の成膜のオン・オフを制御することができる。

【0021】

ここで、坩堝30内には、銅の成膜の原料となる粒子が充填されている。この粒子は、

50

ヨウ化銅(I) (CuI) で構成され、その純度は例えば99.999%以上とされる。上記の構成においては、真空中で坩堝30を加熱することによって、気体状のCuI (CuI蒸気) が生成され、基板100はこのCuI蒸気に曝される。これによって、基板100にCuIではなくCu (銅) を成膜させることができる。以下に、この点について説明する。

【0022】

まず、CuIの加熱に際しての蒸発特性について説明する。加熱に際して、CuIは溶解せずに昇華し、CuI蒸気が発生する。図2は、CuIの温度と蒸発速度との関係を大気圧下(a)、圧力を 10^{-5} Torrとした場合(b)、において測定した結果であり、図2(c)は両者を比較して同時に示した図である。この結果より、成膜チャンバ10

10

【0023】

上記の成膜装置1においてこのような条件でCuI蒸気が発生させ、基板100の温度 T_{sub} を300程度としたところ、基板100としてノンドープ(高抵抗)のSiの表面に窒化チタン(TiN)を成膜したものをを用いた場合には、基板100(TiN)上にはCuIではなくCu(銅薄膜)を形成させることができた。また、同条件で基板100としてノンドープのSiが露出したものをを用いた場合には、基板100上には何も成膜されなかった。図3は、この際のCuの成膜速度と基板100の温度 T_{sub} との間の関係を調べた結果である。ここでは成膜速度はCuIの蒸発量当たりの成長膜厚としている

20

【0024】

ここで、CuIにおいて、Cuの電気陰性度は1.9、Iの電気陰性度は2.5程度であり、両者の差は0.6程度であり大きくない。このため、CuI分子では大きな分極は発生しにくく、絶縁体表面にCuI分子は付着しにくい。更に、図2(b)の結果より、仮にCuI分子が基板100に付着しても T_{sub} が300程度ではCuI分子は基板100から蒸発しやすい。このため、少なくとも T_{sub} が300程度の場合にCuIが基板100上に堆積することはない。このため、上記の結果は、TiN上ではCuIが解離することによって発生したCuが堆積し、ノンドープのSi上ではCuIの解離が起

30

【0025】

図4(a)は、上記の成膜方法によってTiN上に成長したCuのX線回折結果であり、図4(b)はその一部の詳細である。ここでは、(200)配向したTiNが形成された(100)Si基板が用いられているため、これらに対応したピークも観測されている。この結果より、ここで成長しているのは主に(111)配向したCuであることがわかる。(111)配向の割合(配向度)は95%と高く、Cuは柱状結晶で構成されている。すなわち、このCuは、基板100の表面と垂直に延伸する柱状結晶構造を具備し、柱状結晶の延伸方向は(111)方向となっている。ここで、(111)配向度は、 $2 \cdot X$ 線回折パターンでのCuの全ての回折ピークの積分強度に対する(111)に対応した全ての回折ピークの積分強度の比として定義される。

40

【0026】

図5は、図3に示した成膜速度のアレニウスプロットである。この結果より、その活性化エネルギーは85 kJ/molである。一方、CuIの解離エネルギーは、 289 ± 63 kJ/mol (Yu-Ran Luo, Comprehensive Handbook of Chemical Bond Energies, CRC Press, 2007)であり、図5から得られた活性化エネルギーよりも明らかに大きい。

【0027】

このため、TiN上で特に容易にCuI分子が解離するメカニズムが存在すると考えられる。なお、TiNと同様に、導電性のあるTa₂NやRu上においても、TiNと同様に

50

上記の構成によってCuを成膜させることができた。また、上記のようなノンドープのSiの他に、絶縁性のSiO₂やSiN上においても、ノンドープのSi上と同様に、Cuを成膜させることはできなかった。

【0028】

この結果より、上記の構成においては、CuI分子は導電性の金属材料の表面では300程度の温度で容易に解離し、絶縁体の表面ではこうした現象は起こらないために、Cuは成膜しないと考えられる。このため、詳細は定かではないが、この分解反応には、基板100中の伝導電子とCuI分子との間での電子交換が寄与していると考えられる。

【0029】

このため、基板100の温度T_{sub}を300程度とすることによって、絶縁体の上には何も堆積させず、導電性の金属材料の上においてのみCuを堆積させることができる。このため、基板100の表面において選択的に金属層(下地金属層)を露出させ、金属層以外の領域を絶縁層で形成した場合には、金属層の上のみに選択的に銅層を形成することができる。こうした特性は、後述するように、多層配線を形成する上では、特に好ましく用いることができる。

【0030】

このように銅の選択的な成膜を行うためには、図3の結果より、T_{sub}は250~350の範囲とすることが好ましい。また、図2に示されるように減圧雰囲気下でCuI蒸気を発生させるためには、坩堝30の温度を300~400の範囲とすることが好ましく、成膜チャンバ10内の圧力は1×10⁻³Torr以下とすることが好ましい。

【0031】

また、成膜チャンバ10内における基板100以外の箇所にCuやCuIが堆積した場合には、堆積層の剥離等によって微細粒子が発生し基板100等の汚染の原因となる。こうした不要なCuやCuIの堆積を抑制するためには、成膜チャンバ100内における基板100以外の箇所を上記の絶縁性の基板100と同様とすることが有効である。このために、成膜チャンバ10の内壁を絶縁体で構成し、かつその温度を200以上とすることが好ましい。また、例えば基板載置部20において基板100を係止して保持する基板保持具も、絶縁体で構成することが好ましい。

【0032】

次に上記の銅の成膜方法(銅の成膜装置1)を用いて多層配線構造を形成する方法(銅配線形成方法)について説明する。図6は、この銅配線形成方法を示す工程断面図であり、図7に対応する。ここで、開口(凹部)72Aを形成するまでの図7(c)以前の工程については共通であるため、これよりも後の工程についてのみ記載する。

【0033】

まず、図6(a)に示されるように、例えばTiNで構成されたバリアメタル(下地金属層)50を開口72Aの底部においてのみ形成する(下地金属層形成工程)。このためには、例えばバリアメタル層50を全面に形成した後に、開口72Aの底部以外のバリアメタル層50をドライエッチングによって除去すればよい。あるいは、第1配線層71の上面全面にバリアメタル層50を予め形成していてもよく、この場合においても、開口72Aの底部においてのみバリアメタル層50が露出する。

【0034】

その後、図6(b)に示されるように、上記の成膜方法により、銅層200をバリアメタル50の上側のみに選択的に形成することができる(銅層形成工程)。このため、上記の成膜方法における成長時間を制御することにより、図6(c)に示されるように、CMPを用いずに、銅層200で構成されたビア51を開口72A中に形成することができる。すなわち、CMPを用いずに、図7(f)と同様の形態としてビア51を形成することができる。この際、ビア51が形成された状態での表面を平坦とすることもできる。

【0035】

その後、図6(d)に示されるように、図7(g)と同様に層間絶縁層(絶縁層)75を形成し(絶縁層形成工程)、図6(e)に示されるように、その底部においてビア51

10

20

30

40

50

を露出させるように溝（凹部）75Aを層間絶縁層75中に形成する（凹部形成工程）。その後、図6（f）に示されるように、図6（a）と同様に、溝75Aの底部においてのみバリアメタル層50を形成する（下地金属層形成工程）。この際、例えば層間絶縁層75を形成する前に図6（f）に示されるようにバリアメタル層50をパターンングして形成し、その後に層間絶縁層75及び溝75Aを形成してもよい。すなわち、溝75Aの底部においてのみバリアメタル層50が露出する構成を実現すればよい。

【0036】

その後、図6（g）に示されるように、図6（b）と同様に上記の成膜方法により、銅層200をバリアメタル層50の上のみに選択的に形成することができる（銅層形成工程）。このため、上記の成膜方法における成長時間を制御することにより、図6（h）に示されるように、CMPを用いずに、銅層200で構成された第2配線層52を溝75A中に形成することができる。この際、第2配線層52が形成された状態での表面を平坦とすることもできる。

10

【0037】

この銅配線形成方法によれば、従来の製造方法（図7）と同様に、第1配線層71上にビア51、第2配線層52を順次形成することができる。この際、図6の製造方法においては、ビア51、第2配線層52を形成するために、（1）下層配線上への層間絶縁層の形成及び凹部形成工程、（2）下地金属層形成工程、（3）銅層形成工程、の各工程を、ビア51を形成するに際しては第1配線層71を上記の下層配線として、第2配線層52を形成するに際してはビア51を下層配線として、繰り返し行っている。図7の製造方法と同様に、上記の各工程を繰り返すことにより、更なる多層構造の配線を形成することも明らかである。ただし、図7の製造方法とは異なり、この場合にCMP工程は不要である。

20

【0038】

このため、CMPに起因する汚染を除去するための工程が不要となる。また、銅の成膜速度の均一性は、例えば図1の構成においてCuI源となる坩堝（CuI蒸気発生手段）30を大型化する、あるいはこれを並列に複数設ける、等の構成によって高めることができる。また、坩堝30と基板100との間の間隔を小さくすることにより、成膜速度を高め、スループットを高めることができる。図1の構成においては、坩堝30の構成は単純であるため、こうした改良は容易である。また、CMPのように、均一性を高めるためにダミーパターンを設けることも不要である。このため、銅配線が用いられた半導体装置を安価に得ることができる。

30

【0039】

前記の通り、上記の銅の成膜装置1によって導電性の基板100上に成長した銅層200は（111）配向の割合（配向度）が高い柱状結晶で構成されている。図6に示された製造方法においては、銅層200の形成時（図6（b）、図6（g））においては表面が図中上向きとされたバリアメタル層50のみが存在するため、銅成膜時の状況は、前記の導電性の基板100が用いられた場合と同様である。このため、図4において測定された銅層と同様に、ビア51、第2配線層52は、基板面に垂直な方向に延伸する柱状の構造を具備する柱状結晶で構成される。ビア51に対応した開口72A、第2配線層52に対応した溝75Aは、基板面に対して垂直な方向に掘り下げられた凹部であるため、上記の銅成膜方法によれば、開口72A、溝75Aの形状に適合して銅層200を成長させることができ、開口72A、溝75A内で銅層200を緻密な構造とすることができる。

40

【0040】

この場合、前記の通り、バリアメタル層（下地金属層）50を（200）配向したTiNで構成した場合には、銅配線となるビア51中の銅層200、第2配線層52中における銅層200は（111）配向した柱状結晶で構成される。この際の（111）配向の配向度は90%以上となる。銅結晶の（111）面は最緻密面であるため、こうした（111）配向した銅結晶は、配線の低抵抗化、高信頼性化のためには特に好ましい。

【0041】

50

これに対して、前記の通り、図7に示される銅層300の形成方法としては、電解めっき、CVD法、スパッタリング法（及びスパッタリング後のリフロー）等があるが、これらの形成方法においては、いずれも特定の方向性がない成膜方法で銅が堆積する。このため、この銅層300は上記の銅層200のような柱状構造を具備せず、この銅層300（ビア74、第2配線層76）を緻密な構造とすることは困難である。

【0042】

すなわち、上記の銅配線形成方法により、緻密であるために低抵抗であり信頼性の高い銅配線を、安価に得ることができる。

【0043】

なお、上記の例において、図1の坩堝30内の原料は高純度CuIであるものとしたが、同様にCuI蒸気を発生できる限りにおいて、高純度CuIを原料として用いる必要はない。また、上記の例では、坩堝30と原料加熱ヒータ31とが組み合わされ、固体状のCuIを加熱してCuI蒸気を発生するCuI蒸気発生手段が用いられたが、CuI蒸気発生手段の形態は、原料の形状や銅成膜を行う対象の基板の形態、大きさ等に応じて、他の構成のものを用いることができる。しかしながら、固体状のCuIを加熱してCuI蒸気を生成するCuI蒸気発生手段は、その構造が単純であり銅の成膜装置を安価とすることができるため、特に好ましい。

【0044】

また、基板加熱手段としても、基板の温度を上記の適正な範囲に設定することができる限りにおいて上記の基板加熱ヒータ21以外の構成のものを用いることができるが、上記の電熱式の基板加熱ヒータ21は特に安価であるため、好ましい。

【0045】

また、図6の銅配線形成方法以外においても、上記の銅の成膜方法によれば、部分的に露出した金属層（下地金属層）の上に銅配線を形成することができる。このため、本発明の銅配線形成方法によって形成される銅配線の形態は、図6におけるビア51、第2配線層52のような形態に限定されない。

【符号の説明】

【0046】

- 1 成膜装置（銅の成膜装置）
- 10 成膜チャンバ
- 10A 排気ポート
- 11 シャッタ
- 11A シャッタ軸
- 20 基板載置部
- 21 基板加熱ヒータ（基板加熱手段）
- 22、32 熱電対
- 30 坩堝（CuI蒸気発生手段）
- 31 原料加熱ヒータ（CuI蒸気発生手段）
- 50、73 バリアメタル層（下地金属層）
- 51、74 ビア
- 52、76 第2配線層
- 70、72、75 層間絶縁層（絶縁層）
- 71 第1配線層
- 72A 開口（凹部）
- 75A 溝（凹部）
- 100 基板
- 200、300 銅層

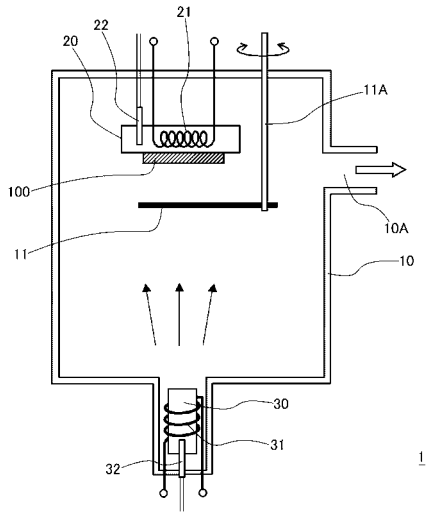
10

20

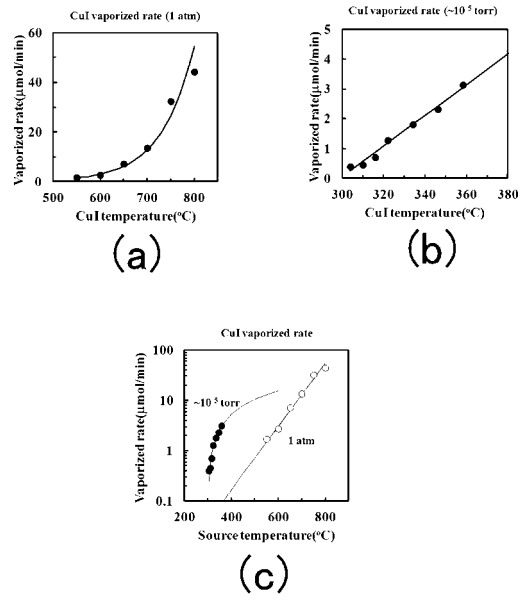
30

40

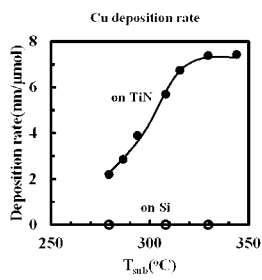
【 図 1 】



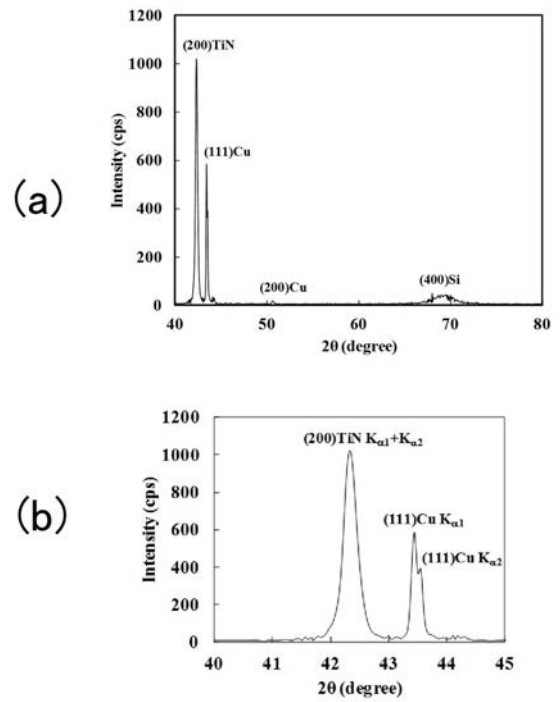
【 図 2 】



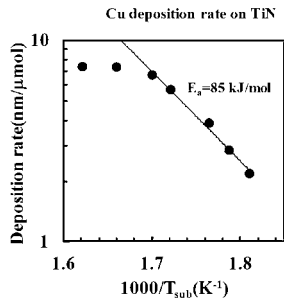
【 図 3 】



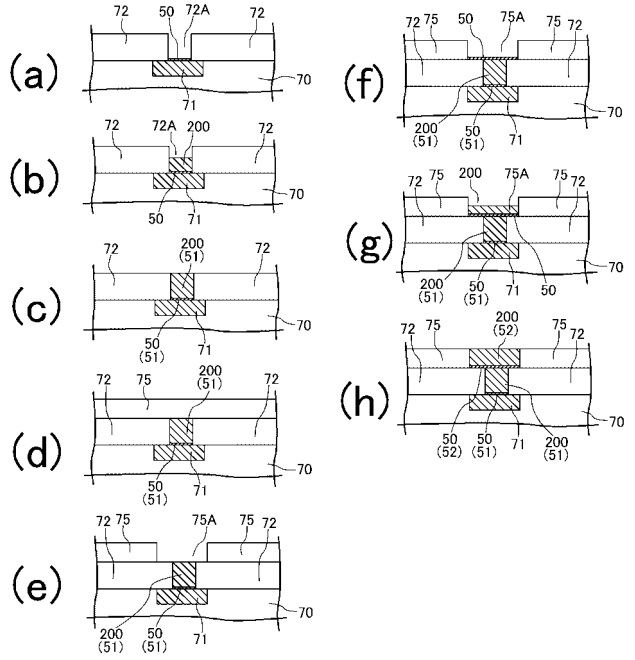
【 図 4 】



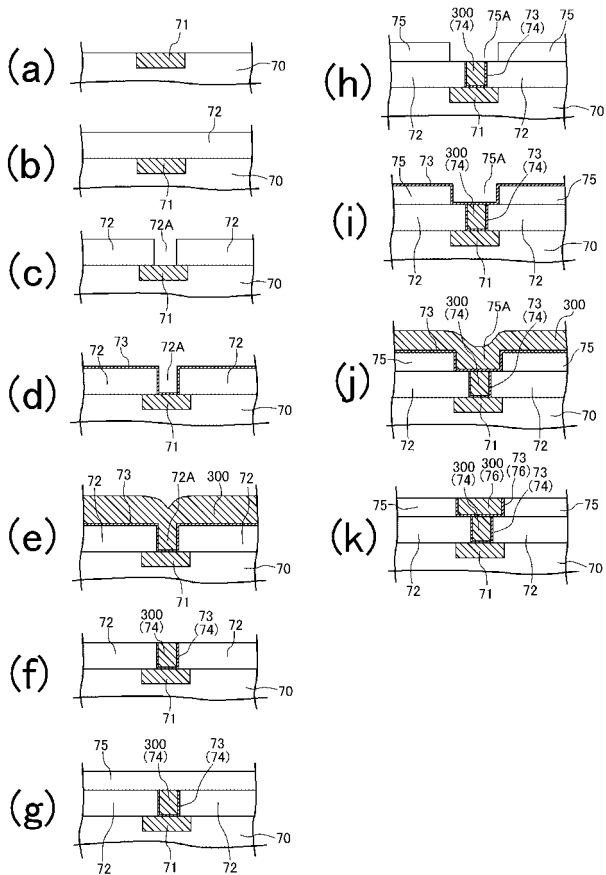
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

(51) Int.Cl. F I テーマコード(参考)
C 2 3 C 14/14 (2006.01) C 2 3 C 14/04 Z
C 2 3 C 14/04 (2006.01)

(72) 発明者 山内 智

茨城県日立市中成沢町四丁目 1 2 番 1 号 国立大学法人茨城大学 工学部内

F ターム(参考) 4K029 AA02 BA08 BB03 BB07 BC03 BD02 CA01 DA01 DA08 DB05
EA03 EA08
4M104 BB04 BB37 DD44 DD45 DD47 FF17 FF18 FF22 HH20
5F033 HH07 HH11 HH32 HH33 JJ07 JJ11 JJ32 JJ33 KK11 LL07
MM01 MM05 MM13 NN03 NN07 PP08 QQ08 WW00 WW03 WW05
XX34