

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-158013

(P2017-158013A)

(43) 公開日 平成29年9月7日(2017.9.7)

(51) Int.Cl.	F I	テーマコード (参考)
H03K 17/16 (2006.01)	H03K 17/16	H 5H740
H02M 1/08 (2006.01)	H02M 1/08	A 5J055
H03K 17/687 (2006.01)	H03K 17/687	F
	H03K 17/687	D
	H03K 17/687	A

審査請求 未請求 請求項の数 8 O L (全 9 頁)

(21) 出願番号 特願2016-39041 (P2016-39041)
 (22) 出願日 平成28年3月1日 (2016.3.1)

特許法第30条第2項適用申請有り 平成27年電気学会産業応用部門大会 (J I A S C 2 0 1 5) プログラム、1V-139~140 発行所: 一般社団法人電気学会 発行日: 平成27年9月2日 [刊行物等] 崇城大学 エネルギーエレクトロニクス研究所 第21回公開セミナー 発表日: 平成27年11月19日 [刊行物等] 企業向け人材育成講座 技術者塾 開催日: 平成27年12月7日

(71) 出願人 304028726
 国立大学法人 大分大学
 大分県大分市大字旦野原700番地
 (74) 代理人 100099759
 弁理士 青木 篤
 (74) 代理人 100092624
 弁理士 鶴田 準一
 (74) 代理人 100114018
 弁理士 南山 知広
 (74) 代理人 100165191
 弁理士 河合 章
 (74) 代理人 100119987
 弁理士 伊坪 公一

最終頁に続く

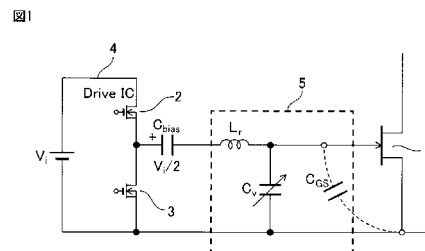
(54) 【発明の名称】 半導体スイッチ素子の駆動回路

(57) 【要約】

【課題】 LC共振回路によって生成した正弦波によって半導体スイッチ素子を駆動するための回路において、共振条件を可変することが可能な駆動回路を提供する。

【解決手段】 半導体スイッチ素子の駆動回路は、少なくとも2個のスイッチ素子を直列に接続し、その両端を直流電源の正極及び負極に接続したハーフブリッジ回路と、前記ハーフブリッジ回路における中点電位を形成するための直流バイアスコンデンサと、前記ハーフブリッジ回路及び直流バイアスコンデンサによって形成された矩形波電圧を正弦波電圧に変換するためのLC共振回路であって、インダクタと可変容量コンデンサを含むLC共振回路と、前記LC共振回路によって形成された正弦波電圧によって駆動される半導体スイッチ素子と、を備え、前記LC共振回路は、前記可変容量コンデンサと前記半導体スイッチ素子の寄生容量との合成容量と、インダクタで形成されている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

少なくとも 2 個のスイッチ素子を直列に接続し、その両端を直流電源の正極及び負極に接続したハーフブリッジ回路と、

前記ハーフブリッジ回路における中点電位を形成するための直流バイアスコンデンサと、

前記ハーフブリッジ回路及び直流バイアスコンデンサによって形成された矩形波電圧を正弦波電圧に変換するための LC 共振回路であって、インダクタと可変容量コンデンサを含む LC 共振回路と、

前記 LC 共振回路によって形成された正弦波電圧によって駆動される半導体スイッチ素子と、を備え、

前記 LC 共振回路は、前記可変容量コンデンサと前記半導体スイッチ素子の寄生容量との合成容量と、前記インダクタで形成されている、半導体スイッチ素子の駆動回路。

【請求項 2】

請求項 1 に記載の半導体スイッチ素子の駆動回路において、前記半導体スイッチ素子のゲート端子は、前記 LC 共振回路のインダクタンスと可変容量コンデンサの接続点に接続される、半導体スイッチ素子の駆動回路。

【請求項 3】

請求項 1 または 2 に記載の半導体スイッチ素子の駆動回路において、前記可変容量素子は、電圧の印加によって静電容量を変化させるものである、半導体スイッチ素子の駆動回路。

【請求項 4】

請求項 1 乃至 3 の何れか 1 項に記載の半導体スイッチ素子の駆動回路において、前記半導体スイッチ素子は GaN パワーデバイスである、半導体スイッチ素子の駆動回路。

【請求項 5】

少なくとも 2 個のスイッチ素子を直列に接続し、その両端を直流電源の正極及び負極に接続したハーフブリッジ回路と、

前記ハーフブリッジ回路における中点電位を形成するための直流バイアスコンデンサと、

前記直流バイアスコンデンサと前記直流電源の一方の端子間に接続されたインダクタと可変容量コンデンサからなる直列回路と、

半導体スイッチ素子と、

前記可変容量コンデンサの両端に接続された 1 次巻線と前記半導体スイッチ素子のゲート・ソース間に接続された 2 次巻線とを有するトランスと、を備え、

前記可変容量コンデンサと前記トランスの巻線比で変換された前記半導体スイッチ素子のゲート・ソース間容量との合成容量と、前記インダクタとによって、前記半導体スイッチ素子のゲートを駆動する正弦波電圧を生成する LC 共振回路が形成されている、半導体スイッチ素子の駆動回路。

【請求項 6】

請求項 5 に記載の半導体スイッチ素子の駆動回路において、前記トランスはパルストラランスである、半導体スイッチ素子の駆動回路。

【請求項 7】

請求項 5 または 6 に記載の半導体スイッチ素子の駆動回路において、前記可変容量コンデンサは、電圧の印加によって静電容量を変化させるものである、半導体スイッチ素子の駆動回路。

【請求項 8】

請求項 5 乃至 7 の何れか 1 項に記載の半導体スイッチ素子の駆動回路において、前記半導体スイッチ素子は GaN パワーデバイスである、半導体スイッチ素子の駆動回路。

【発明の詳細な説明】**【技術分野】**

10

20

30

40

50

【0001】

本発明は、半導体スイッチ素子の駆動回路に関し、特に、GaNパワーデバイスのような高速応答可能なスイッチデバイスを効率的に且つ安定して駆動することが可能な半導体スイッチ素子の駆動回路に関する。

【背景技術】

【0002】

近年、電力変換回路におけるスイッチング周波数の高周波化が求められている。この背景としてまず、受動部品の小型化があげられる。電圧の平滑を行うチョークコイルとキャパシタの大きさは電源内において大きな比重を示すため、回路の小型化という点で大きな意味を持つ。次に、電源の負荷変動に対する高速応答化という点があげられる。高周波によるスイッチングにより、負荷変動に対して良好な過渡応答を得ることができる。

10

【0003】

次世代のパワーデバイスとして注目されているGaNデバイスの登場によって、MHz帯のスイッチング周波数で動作するスイッチング電源の開発が進んでいる。このようなスイッチ素子を駆動する場合は矩形波電圧を用いるのが一般的である。しかしながら矩形波で高周波スイッチングする場合、スイッチング損失の増大を引き起こすだけでなく、ゲート電圧のリングングが生じ、スイッチの誤動作や放射ノイズ等の問題の要因となる。

【0004】

これに対し、正弦波電圧を用いた駆動回路は、ゲート電圧のリングングが発生することがなく、また、ゲートの充放電エネルギーを回生できるといった利点を有している。しかしながら、正弦波をLC共振回路によって生成しているため、半導体スイッチ素子の駆動周波数と共振周波数を一致させて動作させる必要がある。共振現象を利用した従来の駆動回路では、インダクタとコンデンサの共振周波数が固定値であるため、半導体スイッチ素子の駆動周波数を可変することが難しかった。駆動周波数を可変しようとする、共振電圧波形の増減により、駆動対象となる半導体スイッチ素子の駆動端子の耐圧を超え、或いは、駆動するための閾値以下となるなどの問題が生じる。

20

【0005】

本発明に係る分野の一般的技術水準を示すものとして、特許文献1がある。

【先行技術文献】

【特許文献】

30

【0006】

【特許文献1】特開2015-228760号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

本発明では、従来の半導体スイッチ素子のゲート駆動回路における上記の問題点を解決するためになされたものであり、LC共振回路によって生成した正弦波によって半導体スイッチ素子を駆動するための回路において、駆動波形の共振条件や実効電圧値を可変することが可能な駆動回路を提供することを課題とする。

【課題を解決するための手段】

40

【0008】

上記課題を解決するために、本発明の第1の態様では、少なくとも2個のスイッチ素子を直列に接続し、その両端を直流電源の正極及び負極に接続したハーフブリッジ回路と、前記ハーフブリッジ回路における中点電位を形成するための直流バイアスコンデンサと、前記ハーフブリッジ回路及び直流バイアスコンデンサによって形成された矩形波電圧を正弦波電圧に変換するためのLC共振回路であって、インダクタと可変容量コンデンサを含むLC共振回路と、前記LC共振回路によって形成された正弦波電圧によって駆動される半導体スイッチ素子と、を備え、前記LC共振回路は、前記可変容量コンデンサと前記半導体スイッチ素子の寄生容量との合成容量と、インダクタで形成されている、半導体スイッチ素子の駆動回路を提供する。

50

【0009】

第1の態様の駆動回路において、前記半導体スイッチ素子のゲート端子は、前記LC共振回路のインダクタンスと可変容量コンデンサの接続点に接続されていても良い。また、前記可変容量素子は、電圧の印加によって静電容量を変化させるものであって良い。更に、前記半導体スイッチ素子はGaNパワーデバイスであっても良い。

【0010】

本発明の第2の態様では、少なくとも2個のスイッチ素子を直列に接続し、その両端を直流電源の正極及び負極に接続したハーフブリッジ回路と、前記ハーフブリッジ回路における中点電位を形成するための直流バイアスコンデンサと、前記直流バイアスコンデンサと前記直流電源の一方の端子間に接続されたインダクタと可変容量コンデンサからなる直列回路と、半導体スイッチ素子と、前記可変容量コンデンサの両端に接続された1次巻線と前記半導体スイッチ素子のゲート・ソース間に接続された2次巻線とを有するトランスと、を備え、前記可変容量コンデンサと前記トランスの巻線比で変換された前記半導体スイッチ素子のゲート・ソース間容量との合成容量と、前記インダクタとによって、前記半導体スイッチ素子のゲートを駆動する正弦波電圧を生成するLC共振回路が形成されている、半導体スイッチ素子の駆動回路を提供する。

10

【0011】

第2の態様の駆動回路において、前記トランスはパルストランスであっても良い。また、前記可変容量コンデンサは、電圧の印加によって静電容量を変化させるものであって良い。更に、前記半導体スイッチ素子をGaNパワーデバイスで構成しても良い。

20

【発明の効果】

【0012】

本発明の半導体スイッチ素子の駆動回路では、ハーフブリッジ回路を構成する各スイッチ素子及び/またはスイッチング駆動対象の半導体スイッチ素子に製造上のバラツキが生じ、それらの発振周波数がずれた場合でも、LC共振回路における可変容量コンデンサの容量を調整することにより、共振周波数と半導体スイッチ素子の駆動周波数とを一致させること、あるいは両者を特定の関係で動作させること、が可能となる。その結果、機器の信頼性の向上や製造上の歩留まりの向上が期待できる。

【0013】

また、可変容量コンデンサの容量を調整することにより、駆動対象である半導体スイッチ素子のON時間を制御することができるので、これにより、LLCコンバータのような周波数制御方式のコンバータに対しても適用が可能となる。また、LC共振回路における可変容量コンデンサの容量を調整することにより、駆動対象となる半導体スイッチ素子に印加する駆動電圧波形の実効値を一定値に保つ、あるいは、所望の値に可変させることが出来るので、駆動対象となる半導体スイッチ素子の駆動端子の耐圧を超え、或いは、駆動するための閾値以下となるなどの問題を抑制できる。

30

【図面の簡単な説明】

【0014】

【図1】本発明の第1の実施形態に係る、半導体スイッチ素子の駆動回路を示す図。

【図2】本発明の第2の実施形態に係る、半導体スイッチ素子の駆動回路を示す図。

40

【図3】図2に示す回路の等価回路図。

【図4】可変容量コンデンサの等価回路図。

【図5】可変容量コンデンサの印加電圧対容量特性を示すグラフ。

【図6】本発明の第2の実施形態に係る半導体スイッチ素子の駆動回路の試作機の仕様を示す図。

【図7】図6に示す仕様の試作機におけるGaNデバイスのドレイン・ソース間電圧とゲート・ソース間電圧波形を示す図。

【発明を実施するための形態】

【0015】

図1に、本発明の第1の実施形態に係る半導体スイッチ素子の駆動回路を示す。図1に

50

において、1は駆動対象である半導体スイッチ素子であり、例えば、GaNを材料とするスイッチ素子、いわゆるGaNパワーデバイスである。2、3は、例えばSiのMOSFETで形成され互いに直列に接続された第1、第2のスイッチ素子であり、直列接続の両端に直流電源 V_i が接続される。第1、第2のスイッチ素子2、3は、固定磁比率50%で互いにON/OFF動作するように構成されており、これによって、ハーフブリッジ回路4が形成される。通常、第1、第2のスイッチ素子2、3はドライブICとして一体に形成される。 C_{bias} は、第1、第2のスイッチ素子2、3の接続点と直流電源 V_i の一端（正極または負極）間に接続された直流バイアスコンデンサであり、中点電位 $V_i/2$ を形成している。これにより直流バイアスコンデンサ C_{bias} の後段には、電圧が交流分のみの矩形波電圧が形成される。

10

【0016】

直流バイアスコンデンサ C_{bias} で形成された矩形波電圧は、LC共振回路5によって正弦波電圧に変換され、半導体スイッチ素子1のゲート端子に入力される。LC共振回路5は、インダクタ L_r と駆動対象である半導体スイッチ素子1の寄生容量（ゲート・ソース間容量） C_{GS} 、更に、可変容量コンデンサ C_v で構成される。可変容量コンデンサ C_v は、インダクタ L_r と直流電源 V_i の一端間に挿入されている。

【0017】

図1の回路において、直流バイアスコンデンサ C_{bias} から出力される矩形波電圧を正弦波電圧に変換する共振回路5の共振周波数 f_r は、以下の式(1)に従って算出することができる。

20

【数1】

$$f_r = \frac{1}{2\pi\sqrt{L_r(C_v + C_{GS})}} \quad (1)$$

【0018】

式(1)において、分母は共振点を示す。

【0019】

上記式(1)によって決定される共振周波数 f_r を、ハーフブリッジ回路4の駆動周波数 f_0 とほぼ一致させる（ $f_r \approx f_0$ ）ことによって、図1の回路により、半導体スイッチ素子1のゲートに共振周波数 f_r の正弦波電圧を供給することができる。従って、例えば製造上のバラツキなどにより、ドライブICの駆動周波数や、駆動対象である半導体スイッチ素子の共振周波数が変化した場合でも、可変容量コンデンサ C_v の容量を調節することにより、共振周波数を補正することが可能となる。

30

【0020】

図2は、本発明の第2の実施形態に係る半導体スイッチ素子の駆動回路を示す。この実施形態の回路は、駆動対象である半導体スイッチ素子1を、トランスTによって、直流電源 V_i を含む駆動回路側から絶縁した（isolated）構成を有する。

40

【0021】

図3は、図2に示す回路の等価回路を示す。図3の V_p は、図2の回路における直流バイアスコンデンサ C_{bias} の方形波出力電圧を示し、コンデンサ C_i は、半導体スイッチ素子1のゲート・ソース間容量 C_{GS} をトランスTの巻線比によって変換したものを示す。トランスTにパルストランスを用いた場合は、巻数比によってゲート容量が変換されるので、コンデンサ C_i は、

【数 2】

$$C_i = \left(\frac{N_1}{N_2} \right)^2 C_{GS} \quad (2)$$

で示される容量を有する。ここで、 N_1 はトランス T の 1 次側巻数を、 N_2 は 2 次側巻数を示す。従って、図 2 に示す駆動回路における共振回路 5' の共振周波数 f_r は、以下の式 (3) によって与えられる。

10

【数 3】

$$f_r = \frac{1}{2\pi \sqrt{L_r \left(C_v + \left(\frac{N_1}{N_2} \right)^2 C_{GS} \right)}} \cong f_0 \quad (3)$$

20

【0022】

この実施形態の場合も、第 1 の実施形態の場合と同様に、可変容量コンデンサ C_v の容量を可変することによって、共振条件を変更することが可能となる。

【0023】

可変容量コンデンサ C_v として、例えば、太陽誘電 (株) 社製のものが使用可能である。図 4 に、このような可変容量コンデンサ C_v の等価回路を示す。可変容量コンデンサ C_v は、図 4 に示す様に 4 つの端子を持っており、Power 端子と GND 端子間に印加する電圧によって、SIG+ 端子と SIG- 端子の間の静電容量が変化するという特性を持っている。本来、無線通信の共振周波数マッチング等の用途に使われるものなので、一素子当たりの容量は 130 [pF] 前後と小さく、サイズも 1mm x 0.5mm と小型である。そのため、本実施形態では、この可変容量素子を 8 並列に並べたものを可変容量コンデンサ C_v として用いた。

30

【0024】

図 5 に、この可変容量コンデンサ C_v の静電容量可変特性の一例を示す。横軸にコンデンサ C_v の Power 端子と GND 端子間への印加電圧 (Applied voltage) V_t を、縦軸に印加電圧 0 時の容量 C_0 に対する電圧印加時の容量 C の割合 (C/C_0 [%]) を示す。図 5 に示すように、印加電圧が 0 V の時の容量 C_0 は 1000 [pF] であるが、印加電圧 $V_t = 5$ V の場合は容量が約 50%、印加電圧 $V_t = 10$ V の場合は約 70% の減少となる。

40

【0025】

なお、図 4 及び図 5 に示す可変容量コンデンサ C_v は、図 2 に示す第 2 の実施形態の駆動回路のみならず、図 1 に示す第 1 の実施形態の駆動回路に適用されることは勿論である。

【0026】

図 6 に、第 2 の実施形態に係る駆動回路の試作機の一例を示す。この試作機では、ハーフブリッジ回路 4 を構成するドライブ IC (Drive IC) に、TI 社の LM5113 を用いた。インダクタ L_r を 700 nH、直流電源 V_i を 7 V としている。半導体スイッチ素子 1 として、EPC 社製の GaN スイッチ素子 (EPC2001) の駆動を試みた。このスイッチ素子 1 は、100 V 耐圧、オン抵抗 7 mΩ の素子で、ゲート・ソース間容量

50

(入力容量) C_{GS} は 850 pF である。パルストランス T の巻数比を $2 : 1$ としているので、式 (2) より約 213 nF に 1 次側等価変換され、可変容量コンデンサ C_v と並列接続される。可変容量コンデンサ C_v は $1000\text{ pF} \sim 300\text{ pF}$ に可変できるものを用いた。これらの値を式 (3) に代入すると、理論上は、半導体スイッチ素子 1 のゲート駆動周波数即ち共振周波数 f_r を、 $5.5\text{ MHz} \sim 8.4\text{ MHz}$ に可変できることになる。

【0027】

図 7 に、図 6 に示す駆動回路における、GaN スwitch 素子 1 のドレイン・ソース間電圧 V_{out} とゲート・ソース間電圧 V_{GS} の各波形を示す。可変容量コンデンサ C_v に電圧を印可してその容量を変化させることで、スイッチング周波数 f_r を 5.8 MHz (図 7 (a))、 6.7 MHz (図 7 (b))、 8 MHz (図 7 (c)) に可変することが出来た。スイッチング周波数 f_r を可変しても、GaN スwitch 素子 1 の出力電圧はほぼ 3 V に保たれていることが分かる。

10

【符号の説明】

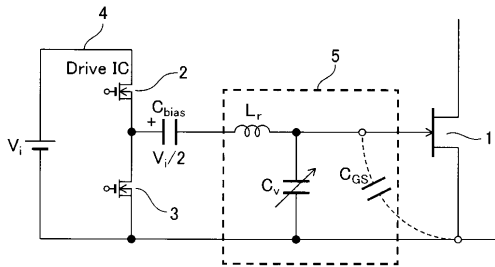
【0028】

- 1 半導体スイッチ素子
- 2、3 第 1、第 2 のスイッチ素子
- 4 ハーフブリッジ回路
- 5、5' LC 共振回路
- V_i 直流電源
- C_{bias} 直流バイアスコンデンサ
- C_v 可変容量コンデンサ
- C_{GS} 半導体スイッチ素子のゲート・ソース間容量
- T トランス

20

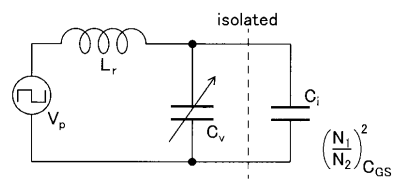
【図 1】

図1



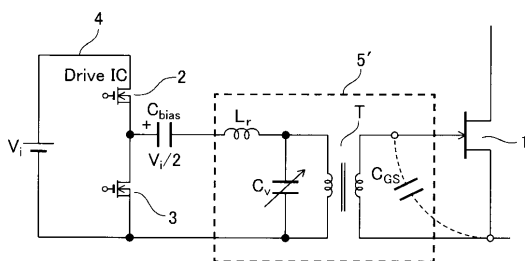
【図 3】

図3



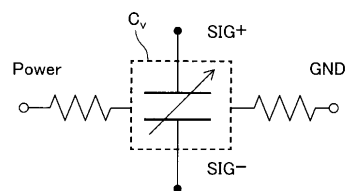
【図 2】

図2



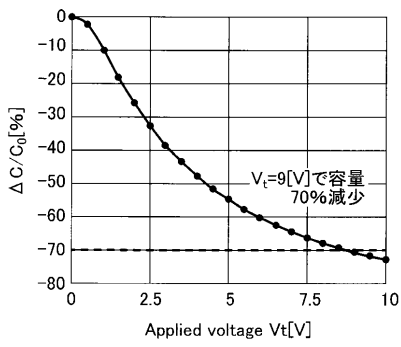
【図 4】

図4



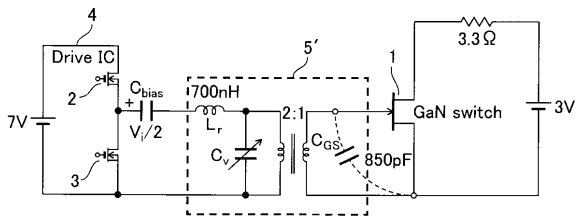
【 図 5 】

図5



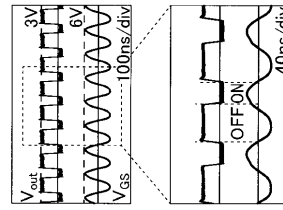
【 図 6 】

図6

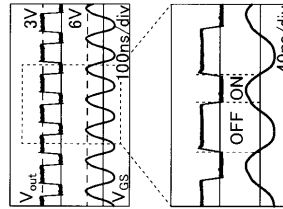


【 図 7 】

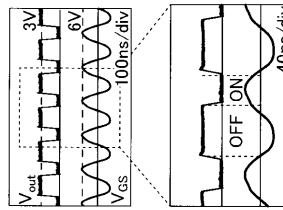
図7



(c) $f_r=8.0$ MHz



(b) $f_r=6.7$ MHz



(a) $f_r=5.8$ MHz

フロントページの続き

(72)発明者 西嶋 仁浩

大分県大分市大字旦野原700番地 国立大学法人大分大学工学部内

Fターム(参考) 5H740 AA04 BA12 BC01 BC02 GG04 HH07 KK01 KK03 LL02
5J055 AX00 AX25 BX16 CX19 DX22 DX62 DX72 DX83 EX01 EX07
EX29 EY05 EY07 EY10 EY11 EY21 EZ14 FX05 FX12 FX19
FX31 GX01 GX06