

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-72192

(P2005-72192A)

(43) 公開日 平成17年3月17日(2005.3.17)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
HO 1 L 31/04	HO 1 L 31/04 Z N M X	5 F 0 5 1
HO 1 L 21/203	HO 1 L 21/203 M	5 F 1 0 3

審査請求 有 請求項の数 27 O L (全 9 頁)

(21) 出願番号 特願2003-298784 (P2003-298784)	(71) 出願人 504157024 国立大学法人東北大学 宮城県仙台市青葉区片平2丁目1番1号
(22) 出願日 平成15年8月22日(2003.8.22)	(72) 発明者 宇佐美 徳隆 宮城県仙台市泉区南光台7-8-21
特許法第30条第1項適用申請有り	(72) 発明者 中嶋 一雄 宮城県黒川郡大和町もみじヶ丘1-35-6
	(72) 発明者 宇治原 徹 宮城県多賀城市丸山1-16-14-34
	(72) 発明者 藤原 航三 宮城県仙台市太白区萩ヶ丘4-6-V307
	Fターム(参考) 5F051 AA02 CB02 CB29 CB30 DA04 DA13
	最終頁に続く

(54) 【発明の名称】 光起電力素子、太陽電池、及び光起電力素子の製造方法

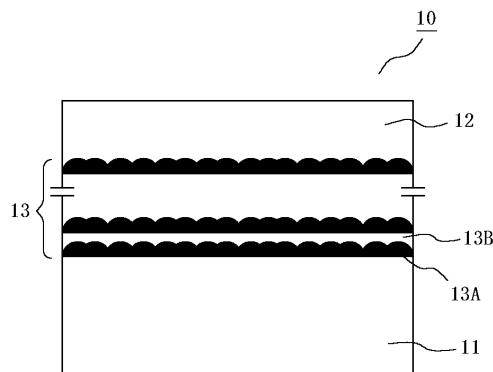
(57) 【要約】

【課題】 広範囲の光スペクトルを利用し、高効率で起電力を生ぜしめることができる

新規な光起電力素子を提供する。

【解決手段】 p型半導体基板11を準備し、このp型半導体基板11と対向するようにしてn型半導体層12を形成する。次いで、p型半導体基板11及びn型半導体層12間に平面内に配列されるとともに、厚さ方向に積層された複数の島状部13Aを有する真性層13を形成する。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

p 型半導体部と、  
前記 p 型半導体部と対向するようにして設けられた n 型半導体部と、  
前記 p 型半導体部及び前記 n 型半導体部間に設けられた島状構造の真性層と、  
を具えることを特徴とする、光起電力素子。

## 【請求項 2】

前記真性層は、複数の島状部が平面的に配列されるとともに、厚さ方向に積層されてなることを特徴とする、請求項 1 に記載の光起電力素子。

## 【請求項 3】

前記複数の島状部は、厚さ方向において、上方の前記島状部が下方の前記島状部の直上に位置するようにして積層されたことを特徴とする、請求項 2 に記載の光起電力素子。

## 【請求項 4】

前記島状部の高さが 5 nm ~ 50 nm であることを特徴とする、請求項 2 又は 3 に記載の光起電力素子。

## 【請求項 5】

前記島状部の幅が 5 nm ~ 200 nm であることを特徴とする、請求項 2 ~ 4 のいずれか一に記載の光起電力素子。

## 【請求項 6】

前記複数の島状部は、厚さ方向において、50 層 ~ 300 層に積層されたことを特徴とする、請求項 2 ~ 5 のいずれか一に記載の光起電力素子。

## 【請求項 7】

前記 p 型半導体部及び前記 n 型半導体部の一方は、p 型半導体基板又は n 型半導体基板からなり、前記 p 型半導体部及び前記 n 型半導体部の他方は、p 型半導体層又は n 型半導体層からなることを特徴とする、請求項 1 ~ 6 のいずれか一に記載の光起電力素子。

## 【請求項 8】

前記真性層における前記複数の島状部と、前記真性層に対し下方に位置する前記 p 型半導体部又は前記 n 型半導体部とは、互いに格子不整合系の半導体材料から構成されたことを特徴とする、請求項 1 ~ 7 のいずれか一に記載の光起電力素子。

## 【請求項 9】

前記真性層における前記複数の島状部は Ge からなり、前記真性層に対し下方に位置する前記 p 型半導体部又は前記 n 型半導体部は Si からなることを特徴とする、請求項 8 に記載の光起電力素子。

## 【請求項 10】

前記真性層は、前記複数の島状部を、厚さ方向において各層毎に分断する複数の介在層を有することを特徴とする、請求項 2 ~ 9 のいずれか一に記載の光起電力素子。

## 【請求項 11】

前記真性層における前記複数の島状部と前記介在層とは、互いに格子不整合系の半導体材料から構成されたことを特徴とする、請求項 10 に記載の光起電力素子。

## 【請求項 12】

前記複数の島状部が Ge からなり、前記介在層は Si からなることを特徴とする、請求項 11 に記載の光起電力素子。

## 【請求項 13】

光吸収波長領域の上限が約 1400 nm であることを特徴とする、請求項 1 ~ 12 のいずれか一に記載の光起電力素子。

## 【請求項 14】

請求項 1 ~ 13 のいずれか一に記載された光起電力素子を含むことを特徴とする、太陽電池。

## 【請求項 15】

p 型半導体部を形成する工程と、

10

20

30

40

50

前記 p 型半導体部と対向するようにして n 型半導体部を形成する工程と、  
前記 p 型半導体部及び前記 n 型半導体部間に島状構造の真性層を形成する工程と、  
を具えることを特徴とする、光起電力素子の製造方法。

【請求項 16】

前記真性層は、複数の島状部を平面的に配列するとともに、厚さ方向に積層することによって形成することを特徴とする、請求項 15 に記載の光起電力素子の製造方法。

【請求項 17】

前記複数の島状部は、厚さ方向において、上方の前記島状部が下方の前記島状部の直上に位置するようにして積層することを特徴とする、請求項 16 に記載の光起電力素子の製造方法。

【請求項 18】

前記島状部の高さを 5 nm ~ 50 nm にすることを特徴とする、請求項 16 又は 17 に記載の光起電力素子の製造方法。

【請求項 19】

前記島状部の幅を 5 nm ~ 200 nm にすることを特徴とする、請求項 16 ~ 18 のいずれか一に記載の光起電力素子。

【請求項 20】

前記複数の島状部は、厚さ方向において、50 層 ~ 300 層に積層することを特徴とする、請求項 16 ~ 19 のいずれか一に記載の光起電力素子の製造方法。

【請求項 21】

前記 p 型半導体部及び前記 n 型半導体部の一方は、p 型半導体基板又は n 型半導体基板から構成し、前記 p 型半導体部及び前記 n 型半導体部の他方は、p 型半導体層又は n 型半導体層から構成することを特徴とする、請求項 16 ~ 20 のいずれか一に記載の光起電力素子の製造方法。

【請求項 22】

前記真性層における前記複数の島状部と、前記真性層に対し下方に位置する前記 p 型半導体部又は前記 n 型半導体部とは、互いに格子不整合系の半導体材料から構成することを特徴とする、請求項 16 ~ 21 のいずれか一に記載の光起電力素子の製造方法。

【請求項 23】

前記真性層における前記複数の島状部は Ge から構成し、前記真性層に対し下方に位置する前記 p 型半導体部又は前記 n 型半導体部は Si から構成することを特徴とする、請求項 22 に記載の光起電力素子の製造方法。

【請求項 24】

前記真性層内において、前記複数の島状部を、厚さ方向において各層毎に分断する複数の介在層を形成することを特徴とする、請求項 16 ~ 23 のいずれか一に記載の光起電力素子の製造方法。

【請求項 25】

前記真性層における前記複数の島状部と前記介在層とは、互いに格子不整合系の半導体材料から構成することを特徴とする、請求項 24 に記載の光起電力素子の製造方法。

【請求項 26】

前記複数の島状部が Ge から構成し、前記介在層は Si から構成することを特徴とする、請求項 25 に記載の光起電力素子の製造方法。

【請求項 27】

前記真性層は MBE 法によって形成することを特徴とする、請求項 15 ~ 26 のいずれか一に記載の光起電力素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光起電力素子、太陽電池、及び光起電力素子の製造方法に関する。

【背景技術】

10

20

30

40

50

## 【0002】

量子井戸を利用したpin接合型太陽電池が提案されることによって、太陽電池における変換効率が著しく改善され、従来のタンデム型の太陽電池に取って代わるようになった。量子井戸型の太陽電池においては、井戸の幅及び深さを制御することによって吸収端及びスペクトル特性を改善できることから、短絡電流及び開放端電圧を独立に制御することができる。

## 【0003】

しかしながら、このような量子井戸型の太陽電池において、量子井戸で光吸収によって生成した電子正孔対が発電に寄与するためには、電子及び正孔が再結合する以前に、これら電子及び正孔を量子井戸から障壁層へ脱離させ、さらに隣接する量子井戸への捕獲及び脱離を繰り返して電極に到達することが要求される。したがって、このような従来の量子井戸型の太陽電池においても、電子及び正孔の輸送過程では電子及び正孔の再結合が優先となり、吸収された光が有効に発電に寄与しない場合があった。

10

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0004】

本発明は、広範囲の光スペクトルを利用し、高効率で起電力を生ぜしめることができる新規な光起電力素子を提供することを目的とする。

## 【課題を解決するための手段】

## 【0005】

上記目的を達成すべく、本発明は、  
p型半導体部と、  
前記p型半導体部と対向するようにして設けられたn型半導体部と、  
前記p型半導体部及び前記n型半導体部間に設けられた島状構造の真性層と、  
を具えることを特徴とする、光起電力素子に関する。

20

## 【0006】

本発明の光起電力素子においては、発電に寄与する真性層が島状構造を呈するため、前記真性層は、その構造に起因して比較的大きな内部電界を有するようになる。したがって、光吸収によって前記真性層内に生じた電子正孔対は、前記内部電界によって分離され、再結合することなく前記真性層内を伝播し、光電流に寄与するようになる。したがって、広範な光スペクトルを利用した高効率の発電を行うことができるようになる。

30

## 【0007】

なお、本発明の好ましい態様においては、前記真性層を複数の島状部から構成することができる。この場合、前記複数の島状部を平面上及び厚さ方向に積層させることによって、前記島状構造の真性層を簡易に形成することができる。また、前記真性層をこのような複数の島状部から構成するようになれば、各島状部の大きさや積層数などを適宜に制御するいことによって、前記内部電界の大きさを制御することができ、さらに、光吸収波長領域の上限を増大させて、より広範囲の光スペクトルを利用して高効率の発電を行うこともできるようになる。

## 【0008】

この場合、前記真性層内に、その厚さ方向に積層された前記複数の島状部を各層毎に分断するような複数の介在層を設けるようにすると、上記光起電力素子の製造方法に起因して、各層毎の前記島状部は前記介在層を基層（基部）として形成されるようになるので、前記島状部の大きさなどを各層毎に任意に設定できるようになる。したがって、前記複数の島状部の積層状態、すなわち前記真性層の設計自由度を増大させることができ、前記真性層内に生じる内部電界及び光吸収波長域を自在に設定できるようになる。したがって、前記光起電力素子の発電効率の設計自由度を増大させることができる。

40

## 【発明の効果】

## 【0009】

以上説明したように、本発明によれば、広範囲の光スペクトルを利用し、高効率で起電

50

力を生ぜしめることができる

新規な光起電力素子を提供することができる。

【発明を実施するための最良の形態】

【0010】

以下、本発明のその他の特徴及び利点について詳述する。

図1は、本発明の光起電力素子の一例を示す構成図であり、図2は、図1に示す光起電力素子のバンド構造を示す図である。

【0011】

図1に示す光起電力素子10は、p型半導体部としてのp型Si半導体基板11と、この上方に形成された、n型半導体部としてのn型Si半導体層12と、これらの間に設けられた真性層13とを具えている。真性層13は、Geからなる複数の島状部13Aが平面上に配列されるとともに、厚さ方向に積層されることにより島状構造を呈する。また、真性層13内には複数の介在層13Bが形成されており、厚さ方向に積層された島状部13Aを各層毎に分断している。

【0012】

なお、光起電力素子10を実際に機能させるためには、p型Si半導体基板11の裏面及びn型Si半導体層12の上面に電極層を形成するが、本例においては省略している。

【0013】

上述したように、真性層13は複数の島状部13Aから構成されているので、真性層13は、その構造に起因して比較的大きな内部電界を有するようになる。したがって、光起電力素子10の真性層13内に光照射によって生じた電子正孔対は、前記内部電界によって分離され、再結合することなく真性層13内を伝播し、p型Si半導体基板11及びn型Si半導体層12を介して図示しない電極層に流れ込み、光電流に寄与するようになる。したがって、広範な光スペクトルを利用した高効率の発電を行うことができるようになる。さらに、光吸収波長領域の上限を増大させて、より広範囲の光スペクトルを利用して高効率の発電を行うこともできるようになる。

【0014】

図1に示す例では、p型Si半導体基板11及びn型Si半導体層12との間にGeからなる島状部13Aを有する真性層13を設けているので、光吸収波長領域の上限を従来の1200nm程度から約1400nmまで増大させることができる。すなわち、約1400nmまでの広範な光スペクトルを利用して高効率の発電を行うことができる。

【0015】

また、真性層13の厚さ方向において、複数の島状部13Aは各層毎に介在層13Bによって分断された構造を呈しているが、これによって複数の島状部13Aを真性層13の厚さ方向において、介在層13を基層(基部)として各層毎に形成することができるようになるので、各層に位置する島状部の大きさなどを下層に位置する島状部の状態などに依存することなく、任意に設定することができるようになる。したがって、複数の島状部13Aの積層状態を任意に制御することができ、真性層13の設計の自由度を増大させることができる。この結果、真性層13内に生じる内部電界の大きさや光吸収波長域を自在に変化させることができ、発電効率を自在に制御できるようになる。

【0016】

以下に示す光起電力素子10の製造方法に起因して、島状部13AがGeから構成される場合、介在層13BはSiから構成することが好ましい。

【0017】

島状部13Aの高さは特に限定されるものではないが、5nm~50nmであることが好ましい。また、島状部13Aの幅も特に限定されるものではないが、5nm~200nmであることが好ましい。これによって、真性層13内に十分大きな内部電界を生ぜしめることができ、光吸収によって生じた電子正孔対の分離を増大せしめ、発電効率を増大させることができるようになる。

【0018】

10

20

30

40

50

さらに、島状部 13A の積層数は 50 層から 300 層であることが好ましい。これによって、量子効率が增大して光吸収波長領域の長波長側の光スペクトルでも真性層 13 内に電子正孔対を生成できるようになり、光吸収波長領域の上限を従来の約 1200 nm よりも十分に大きく、例えば約 1400 nm まで大きくすることができ、十分に高い発電効率を呈するようになる。

#### 【0019】

なお、図 1 では、上方に位置する島状部は下方に位置する島状部の直上に形成されているが、この状態は以下に示す光起電力素子の製造方法などに起因して、島状部 13A さらには真性層 13 の全体がエネルギー的に安定となるため、得られる光起電力素子 10 の安定性及び長期信頼性などが増大する。

10

#### 【0020】

次に図 1 に示す光起電力素子の製造方法について説明する。

最初に、p 型 Si 半導体基板 11 を準備し、硫酸及び過酸化水素水溶液で表面をクリーニングした後、脱イオン水などでリンスし、弗酸溶液中に浸漬することにより、終端を水素化する。次いで、基板 11 を MBE 装置内に設置し、内部を約  $1 \times 10^{-10}$  Torr まで排気するとともに、700 に加熱する。

#### 【0021】

次いで、基板 11 上に必要に応じて Si バッファ層を形成した後、GeH<sub>4</sub> の分子線を照射して、第 1 層目の島状部 13A を形成する。なお、島状部 13A は、基板 11 を構成する材料 (Si) と島状部 13A を構成する材料 (Ge) とが、互いに格子不整合系の半導体材料であって、基板 11 上に GeH<sub>4</sub> の分子線を照射して Ge 層を形成する際の、前記 Ge 層の表面エネルギーの増大と歪エネルギーの減少とがバランスすることによって形成される。但し、前記バランスを実現するため、数原子層の厚さの Ge 層が形成するように前記分子線を照射する。

20

#### 【0022】

次いで、第 1 層目の島状部 13A 上に、Si<sub>2</sub>H<sub>6</sub> の分子線を照射して Si からなる介在層 13B を形成する。次いで、この介在層 13B 上に GeH<sub>4</sub> 分子線を再度照射して、第 2 層目の島状部 13A を形成する。このような操作を繰り返すことによって、島状部 13A と介在層 13B とが交互に積層された真性層 13 を得る。なお、このような MBE 法を用いて真性層 13 を形成することにより、エネルギー的なバランスから、上方に位置する島状部 13A は下方に位置する島状部 13A の直上に形成されるようになる。

30

#### 【0023】

次いで、最上に位置する島状部 13A 上に Si<sub>2</sub>H<sub>6</sub> 分子線を照射して Si 半導体層を形成し、次いで n 型不純物を拡散注入することにより、n 型 Si 半導体層 12 を形成する。その後は、図示しない電極層を p 型 Si 半導体基板 11 の裏面及び n 型半導体層 12 の上面に形成して、光起電力素子 10 を得る。

#### 【0024】

なお、上述した製造方法の例では、MBE 法を用いて真性層 13 及び n 型半導体層 12 を形成したが、その他の方法を用いて形成することもできる。しかしながら、真性層 13 を構成する島状部は極めて微細であって、その制御が制御が困難であるので、原子レベルでの制御が容易な上記 MBE 法を用いることが好ましい。

40

#### 【0025】

また、真性層 13 などを形成するに際しては、上述した好ましい要件を満足するようにして形成する。

#### 【実施例】

#### 【0026】

p 型 Si (100) 半導体基板を準備し、上述した製造方法に従って図 1 に示すような光起電力素子を得た。但し、Ge からなる島状部 13A の高さを約 10 nm とし、幅を約 100 nm とした。島状部 13A の積層数は 50、100 及び 150 とした。また、Si からなる介在層 13B の厚さは 39 nm とし、n 型 Si 半導体層 12 の厚さは 600 nm

50

とした。

【0027】

図3は、各光起電力素子の赤外域での量子効率を示すグラフである。図3から明らかのように、島状部13Aの積層数の増大に伴って赤外域での量子効率が増大し、さらに従来のSi系の光起電力素子と比較して、光吸収周波数域の上限が約1200nmから約1400nmまで増大していることが分かる。したがって、本例で得た光起電力素子は従来の光起電力素子と比較して十分に高い発電効率を呈することが分かる。

【0028】

以上、具体例を挙げながら発明の実施の形態に基づいて本発明を詳細に説明してきたが、本発明は上記内容に限定されるものではなく、本発明の範疇を逸脱しない限りにおいてあらゆる変形や変更が可能である。 10

【0029】

例えば、図1に示す例では、p型Si半導体基板11からp型半導体部を構成し、n型Si半導体層12からn型半導体部を構成するようにしているが、n型Si半導体基板からn型半導体部を構成し、p型Si半導体層からp型半導体部を構成するようにすることもできる。さらに、p型半導体部をp型Si半導体基板11から構成する代わりに、所定の基板上に形成したp型Si半導体層から構成することもできる。

【0030】

また、図1に示す例では、格子不整合系の半導体材料としてSi及びGeを選択しているが、その他の材料、例えばInAs及びGaAsを選択することもできる。 20

【産業上の利用可能性】

【0031】

本発明は、高効率のpin接合型太陽電池などに好適に用いることができる。

【図面の簡単な説明】

【0032】

【図1】本発明の光起電力素子の一例を示す構成図である。

【図2】図1に示す光起電力素子のバンド構造を示す図である。

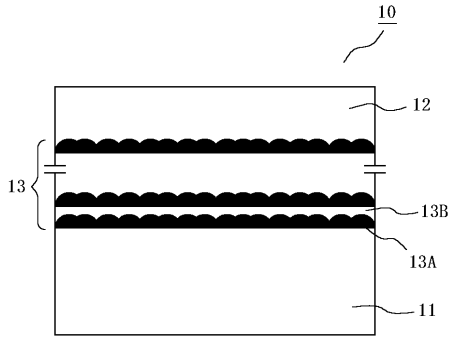
【図3】本発明の光起電力素子の赤外域での量子効率を示すグラフである。

【符号の説明】

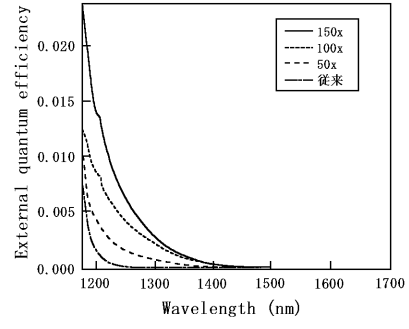
【0033】

- 10 光起電力素子
- 11 p型Si半導体基板
- 12 n型Si半導体層
- 13 真性層
- 13A 島状部
- 13B 介在層

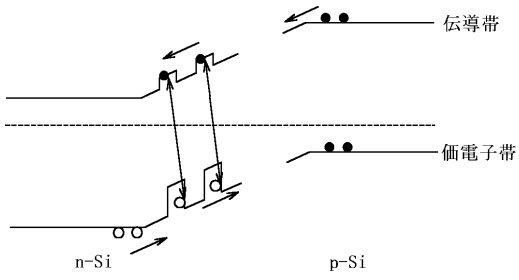
【 図 1 】



【 図 3 】



【 図 2 】





フロントページの続き

Fターム(参考) 5F103 AA04 DD30 GG01 HH03 LL04 RR05