

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010年9月30日(30.09.2010)

PCT

(10) 国際公開番号
WO 2010/110398 A1

- (51) 国際特許分類:
G03H 1/26 (2006.01)
- (21) 国際出願番号: PCT/JP2010/055292
- (22) 国際出願日: 2010年3月25日(25.03.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-074994 2009年3月25日(25.03.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): 国立大学法人静岡大学(NATIONAL UNIVERSITY CORPORATION SHIZUOKA UNIVERSITY) [JP/JP]; 〒4228529 静岡県静岡市駿河区大谷 8 3 6 Shizuoka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 渡邊 実 (WATANABE, Minoru) [JP/JP]; 〒4328561 静岡県浜松市中区城北 3 丁目 5 - 1 国立大学法人静岡大学工学部内 Shizuoka (JP).
- (74) 代理人: 中島 淳, 外(NAKAJIMA, Jun et al.); 〒1600022 東京都新宿区新宿 4 丁目 3 番 1 7 号 H K 新宿ビル 7 階 太陽国際特許事務所 Tokyo (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

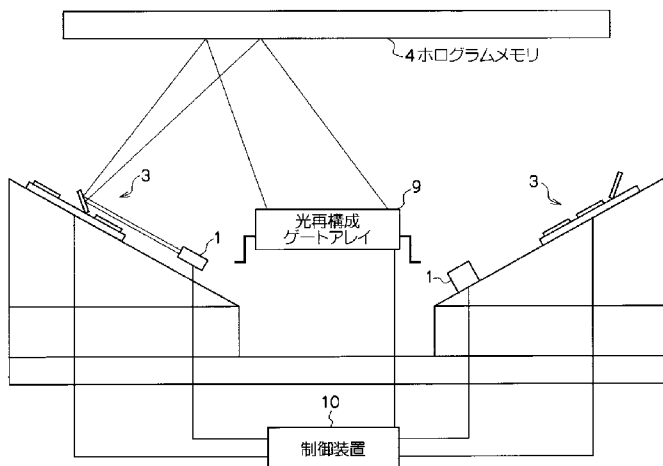
添付公開書類:

- 国際調査報告 (条約第 21 条(3))

(54) Title: RECONFIGURATION CONTROL APPARATUS FOR OPTICALLY RECONFIGURABLE GATE ARRAY AND INFORMATION READ APPARATUS FOR HOLOGRAM MEMORY

(54) 発明の名称: 光再構成型ゲートアレイの再構成制御装置及びホログラムメモリの情報読出装置

[図1]



- 4 HOLOGRAM MEMORY
- 9 OPTICALLY RECONFIGURABLE GATE ARRAY
- 10 CONTROL UNIT

(57) Abstract: A reconfiguration control apparatus for an optically reconfigurable gate array comprises a laser array (1), a micro mirror array device (3) having a plurality of micro mirrors arrayed in a matrix arrangement, a hologram memory (4) upon which the laser beam of the micro mirror array device (3) is irradiated and which outputs an optical pattern on the basis of pre-recorded circuit information, an optically reconfigurable gate array (9) which reconfigures an array of a plurality of logical operation cells into a variety of logical operation circuits, on the basis of the optical pattern output from the hologram memory (4), and a control unit (10) which controls the emission of the laser beam from one or more laser emitting portions of the laser array (1) and controls the angle of any one of the micro mirrors that are arrayed on a column corresponding to the laser emitting portion or portions from which the laser beam is emitted to reflect the laser beam by the micro mirror.

(57) 要約:

[続葉有]

WO 2010/110398 A1

光再構成型ゲートアレイの再構成制御装置は、レーザアレイ（１）と、マトリクス状に配列された複数のマイクロミラーを有するマイクロミラー・アレイ・デバイス（３）と、マイクロミラー・アレイ・デバイス（３）のレーザ光が照射され、予め記録された回路情報に基づく光パターンが出力されるホログラムメモリ（４）と、ホログラムメモリ（４）からの光パターンに基づいて、アレイ状に配列された複数の論理演算セルを各種の論理演算回路に再構成する光再構成型ゲートアレイ（９）と、レーザアレイ（１）のいずれか１つもしくは複数のレーザ出射部からレーザ光を出射させ、レーザ光が出射されたレーザ出射部に対応する行に配列された複数のマイクロミラーのうち、何れか１つのマイクロミラーの角度を調整して、当該マイクロミラーにレーザ光を反射させる制御を行う制御装置（１０）と、を備えている。

明 細 書

発明の名称：

光再構成型ゲートアレイの再構成制御装置及びホログラムメモリの情報読出装置

技術分野

[0001] 本発明は、光再構成型ゲートアレイの再構成制御装置及びホログラムメモリの情報読出装置に関する。

背景技術

[0002] 従来、光が照射されると論理演算セルを各種の論理回路に再構成するデバイスとして光再構成型ゲートアレイ（ORGA：Optically Reconfigurable Gate Array）が提案されている。光再構成型ゲートアレイが再構成を行うためには大容量の回路情報が必要である。そこで、特許第4033818号公報（JP4033818B2）の第32段落や、特許第4121138号公報（JP4121138B2）の第69段落には、この回路情報を記憶する光メモリとして、例えばホログラムメモリを用いることが開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特許第4033818号公報（第32段落）
特許文献2：特許第4121138号公報（第69段落）

発明の概要

発明が解決しようとする課題

[0004] ホログラムメモリは、非常に大容量であり、3Tbit（テラビット）に達する超巨大な回路情報を記憶することが可能である。1Tbitは 10^{12} ビットであり、3Tbitは1兆ゲートの回路規模に相当する。しかし、記憶容量が大きくても、回路情報の転送に時間を要すれば、論理演算セルの再構成に時間がかかってしまうという問題がある。

[0005] ここで、転送速度が1 G b p s（ギガビット/秒）に達する次世代のホログラムメモリを用いたとしても、1 Tビットのデータの読み出しに2時間以上もかかってしまい、ホログラムメモリから大容量の回路情報を読み出すのは実用的ではない。

[0006] 本発明は、上述した課題を解決するために提案されたものであり、ホログラムメモリから高速に回路情報を読み出すホログラムメモリの情報読出装置と、ホログラムメモリから高速に回路情報を読み出して光再構成型ゲートアレイの光再構成を行うことができる光再構成型ゲートアレイの光再構成制御装置と、を提供することを目的とする。

課題を解決するための手段

[0007] 本発明に係る光再構成ゲートアレイの再構成制御装置は、直線状に配列された複数のレーザ出射部を有するレーザ照射部と、前記レーザ出射部の各々がマトリクスの各々の行に対応するように前記マトリクス状に配列された複数のマイクロミラーを有し、各々のマイクロミラーの角度を調整することで、前記レーザ出射部から出射されたレーザ光を走査するレーザ光走査部と、前記レーザ光走査部からのレーザ光が照射され、予め記録された回路情報に基づく光パターンが読み出されるホログラムメモリと、複数の受光素子がアレイ状に配列された単一の受光部として構成され、前記ホログラムメモリから読み出され前記受光部で受光された光パターンに基づいて、アレイ状に配列された複数の論理演算セルを各種の論理演算回路に再構成する光再構成型ゲートアレイと、前記レーザ照射部のいずれか1つもしくは複数のレーザ出射部からレーザ光を出射させ、前記レーザ光が出射されたレーザ出射部に対応する行に配列された複数のマイクロミラーのうち、何れか1つのマイクロミラーの角度を調整して、当該マイクロミラーに前記レーザ光を反射させる制御を行う制御部と、を備えている。

[0008] また、本発明に係るホログラムメモリの情報読出装置は、直線状に配列された複数のレーザ出射部を有するレーザ照射部と、前記レーザ出射部の各々がマトリクスの各々の行に対応するように前記マトリクス状に配列された複

数のマイクロミラーを有し、各々のマイクロミラーの角度を調整することで、前記レーザ出射部から出射されたレーザ光を走査するレーザ光走査部と、前記レーザ光走査部からのレーザ光が照射され、予め記録された情報に基づく光パターンが読み出されるホログラムメモリと、前記レーザ照射部のいずれか1つもしくは複数のレーザ出射部からレーザ光を出射させ、前記レーザ光が出射されたレーザ出射部に対応する行に配列された複数のマイクロミラーのうち、何れか1つのマイクロミラーの角度を調整して、当該マイクロミラーに前記レーザ光を反射させ、レーザ光が出射されていないレーザ出射部に対応する行のマイクロミラーの角度を、前記レーザ出射部からレーザが出射されていない期間内に調整する制御を行う制御部と、複数の受光素子がアレイ状に配列され、前記ホログラムメモリから読み出された光パターンを受光する単一の受光部と、を備えている。

[0009] 上記発明においては、レーザ照射部のいずれか1つもしくは複数のレーザ出射部からレーザ光を出射させ、レーザ光が出射されたレーザ出射部に対応する行に配列された複数のマイクロミラーのうち、何れか1つのマイクロミラーの角度を調整して、前記レーザ光を反射させる制御が行われて、ホログラムメモリから高速に情報が読み出される。

発明の効果

[0010] 本発明の光再構成ゲートアレイの再構成制御装置は、ホログラムメモリから高速に回路情報を読み出して光再構成を行うことができる。また、本発明のホログラムメモリの情報読出装置は、ホログラムメモリから高速に回路情報を読み出すことができる。

図面の簡単な説明

[0011] [図1]本発明の実施の形態に係る光再構成ゲートアレイの再構成制御装置の構成を示す図である。

[図2]レーザアレイとマイクロミラー・アレイ・デバイスの配置を示す平面図である。

[図3A]マイクロミラーが変位していない状態を示す断面図である。

[図3B] マイクロミラーが変位した状態を示す断面図である。

[図4] レーザ光の出射タイミングとマイクロミラーの角度との関係を示す図である。

[図5] レーザ光の出射タイミングとマイクロミラーの角度調整タイミングとを示すタイミングチャートである。

[図6] ホログラムメモリへ回路情報が記録される場合の光再構成型ゲートアレイの回路情報記録装置の構成を示す図である。

[図7A] マイクロミラーの応答特性を示す図である。

[図7B] マイクロミラーの応答特性とレーザ光パルスの点灯タイミングとを示す図である。

[図8] 電極 1 1 B の電位、電極 1 1 C の電位、ミラー角度、レーザ出射のそれぞれのタイミングを示すタイミングチャートである。

[図9A] レーザを常時点灯させて情報を読み出す手法を示す図である。

[図9B] レーザをパルス点灯させて情報を読み出す手法を示す図である。

[図10A] ピエゾ素子タイプのマイクロミラー・アレイ・デバイスの静止時の状態を示す図である。

[図10B] ピエゾ素子タイプのマイクロミラー・アレイ・デバイスの角度調整時の状態を示す図である。

[図11] 光再構成ゲートアレイのフォトダイオードの応答を示す図である。

発明を実施するための形態

[0012] 以下、本発明の好ましい実施の形態について図面を参照しながら詳細に説明する。

[0013] [第 1 の実施形態]

図 1 は、本発明の実施の形態に係る光再構成ゲートアレイの再構成制御装置の構成を示す図である。

[0014] 光再構成ゲートアレイの再構成制御装置は、複数のレーザ出射部を有するレーザアレイ 1 と、各々独立に制御可能なマイクロミラーを有するマイクロミラー・アレイ・デバイス 3 と、回路情報がホログラムとして記憶され、レ

ーザ光が照射されると回路情報を示す光パターンが読み出されるホログラムメモリ4と、を備えている。例えば、体積型ホログラムメモリを、ホログラムメモリ4として用いてもよい。体積型ホログラムメモリは、複数のホログラムを多重記録することで、1ビットオーダの情報を記録することが可能である。また、多重記録方法として「角度多重」を用いた場合には、参照光の角度に応じて読出し光の角度を変えて、多重記録されたホログラムを個別に読み出すことができる。

[0015] また、光再構成ゲートアレイの再構成制御装置は、ホログラムメモリ4からの光パターンが照射されると光再構成を行う光再構成ゲートアレイ9と、レーザアレイ1のレーザ光出射タイミング及びマイクロミラーの角度を制御する制御装置10と、を備えている。

[0016] レーザアレイ1は、直線状に配列された複数のレーザ出射部を有している。各レーザ出射部からのレーザ出射タイミング及び出射期間は、制御装置10により制御されている。なお、レーザアレイ1は、図示しないレーザドライバを介して制御装置10に接続されており、レーザドライバは制御装置10からの制御信号に応じてレーザアレイ1の各レーザを独立に点灯駆動している。

[0017] マイクロミラー・アレイ・デバイス3は、いわゆるMEMS (Micro-Electro-Mechanical Systems) である。マイクロミラー・アレイ・デバイス3は、マトリクス状に配列された複数のマイクロミラーを有している。なお、各マイクロミラーの角度（変位ゼロの場合を基準にした法線方向の角度）及び角度の変位速度は、制御装置10により制御されている。また、レーザアレイ1、マイクロミラー・アレイ・デバイス3等、電氣的に駆動される各部には、図示しない電源から電力が供給されている。

[0018] 図2は、レーザアレイ1とマイクロミラー・アレイ・デバイス3の平面図である。同図に示すように、マトリクス状に配列されたマイクロミラーの行の各々は、レーザアレイ1のレーザ出射部の各々1A、1B、1C、1D・・・に対応している。

- [0019] 例えば、1つのレーザ出射部1Aと1行分の複数のマイクロミラー11、12、13、14・・・とが1セットとなっており、全部で例えば100セットが実装されている。このため、本実施形態では、レーザアレイ1は100個のレーザ出射部を有し、マイクロミラー・アレイ・デバイス3は100行のマトリクス状に構成された複数のマイクロミラーを有している。
- [0020] 図3Aはマイクロミラー11が変位していない状態を示す断面図であり、図3Bはマイクロミラー11が変位した状態を示す断面図である。なお、他のマイクロミラーも図3A及び図3Bと同様に構成されているが、ここではマイクロミラー11を例に挙げて説明する。
- [0021] マイクロミラー・アレイ・デバイス3は、マイクロミラー11と、マイクロミラー11の中心部を支持する支持部11Aと、支持部11Aに対して左右対称に設けられ、マイクロミラー11から所定距離だけ隔てられた電極11B、11Cと、電極11Bの側に設けられたストッパー11Dと、支持部11A、電極11B、11C、ストッパ11Dを保持する基板11Gと、を備えている。マイクロミラー11のミラー角度がゼロの場合、マイクロミラー11の一端側（電極11Bの側）は、ストッパ11Dに接している。
- [0022] そして、電極11B、11Cにそれぞれ所定の電圧が印加されると、マイクロミラー11と電極11B、11Cの電位差による静電力により、マイクロミラー11はストッパ11Dから離れて、マイクロミラー11の角度が調整される。なお、角度の変位時間は、製品によって異なるが、例えば±10度であれば1 μ s（マイクロ秒）以下、±45度であれば30 μ s以下である。
- [0023] ここで、200万画素を有し、200 μ sで応答するマイクロミラー・アレイ・デバイス3が既に商品化されている。また、後述するが、各マイクロミラーの角度は角度制御をすることにより100個程度の角度分解能を持たせることができるため、各マイクロミラーは100個程度のアドレッシングに活用可能である。よって、1つのマイクロミラー・アレイ・デバイス3で操作できる実際のアドレス数は約2億（=100×200万画素）になる。

これは、25 Tビットのアクセス量に相当する。

[0024] 一方、マイクロミラーのスイッチングは機械的に行われるため、スイッチングに200 μ s程度を要してしまうが、この点については、レーザアレイ1のスイッチングを併用することで解決できる。例えば、レーザアレイ1に200個のレーザ光出射部があれば、約1 μ sで定常的な読み出しが可能になる。よって、超高速なアクセスとTビットオーダーの超巨大なホログラムメモリ空間におけるアドレッシングが可能になる。

[0025] そして、レーザアレイ1によるレーザ光の出射タイミングと、マイクロミラー・アレイ・デバイス3のマイクロミラーの角度とは、次のような関係になっている。

[0026] 図4は、レーザ光の出射タイミングとマイクロミラーの角度との関係を示す図である。ここでは、各々のマイクロミラーは、以下のように連続的に任意の角度に調整される。

[0027] 再構成1では、マイクロミラーの各行において、レーザアレイ1から最も遠い位置を基準にして2番目のマイクロミラー12、22、32、42のミラー角度を任意の角度に設定する。そして、レーザ光出射部1Aのみがオン（点灯状態）になり、レーザ光を出射する。これにより、レーザ光出射部1Aから出射されたレーザ光は、マイクロミラー12で反射される。

[0028] 次の再構成2では、レーザ光出射部1Aはオフ（消灯状態）になり、レーザ光出射部1Bのみがオンになる。そして、レーザ光出射部1Aがレーザ光を点灯していない間に、マイクロミラー12の角度が調整され、ミラー角度がゼロになる位置に向かって移動する。

[0029] そして、再構成3及び4でも同様に、レーザ光出射部1Aがレーザ光を点灯していない間に、マイクロミラー12の角度が調整され、ミラー角度がゼロになる位置に向かって移動する。このように、マイクロミラーの角度は、当該マイクロミラーの行に対応するレーザ光出射部からレーザ光が出射されていない期間に調整される。

[0030] ホログラムメモリ4には、光再構成ゲートアレイ9の論理演算セルを再構

成するための回路情報が記録されている。そして、ホログラムメモリ4にマイクロミラー・アレイ・デバイス3からレーザ光が照射されると、ホログラムメモリ4から光パターンが読み出されて光再構成ゲートアレイ9に照射される。

[0031] 光再構成ゲートアレイ9は、複数のフォトダイオードを含む単一の受光部を備え、受光部でホログラムメモリ4からの光パターンを受光して、アレイ状に配列された複数の論理演算セルを各種の論理演算回路に再構成する。即ち、光再構成ゲートアレイ9は、光再構成により回路を実装するLSI部である。LSI部は、論理ブロック構造、スイッチマトリクス構造、及び複数のフォトダイオードを含んで構成されている。LSI部に配置された複数のフォトダイオードが、光パターンの照射により回路情報を並列的に受け取ることで、LSI部において光再構成が行われる。なお、受光部は、光パターンを受光できれば、上述のようなフォトダイオードアレイであってもよいし、イメージセンサであってもよい。即ち、フォトダイオード以外の受光素子で構成されていてもよい。

[0032] 以上のように構成された光再構成ゲートアレイの再構成制御装置において、次のようにレーザ光の出射タイミングが制御される。

[0033] 図5は、レーザ光の出射タイミングとマイクロミラーの角度調整タイミングとを示すタイミングチャートである。ここで、レーザアレイ1のレーザ出射部1A、1B、1Cを例に挙げて説明する。また、各々のマイクロミラーは、連続的に0~30度までの任意の角度に調整される。

[0034] 期間T1では、レーザ光出射部1Aのレーザ光が点灯する。このとき、マイクロミラー11の角度は20度であり、マイクロミラー12、13の角度はゼロ度である。そして、ホログラムメモリ4の領域A1には、20度の角度でレーザ光が照射され、光パターンが読み出される。期間T1が経過すると、期間T3が終了するまでに、マイクロミラー11の角度が20度から10度へと変更される。

[0035] 期間T2では、レーザ光出射部1Bのレーザ光が点灯する。このとき、マ

イクロミラー 21 の角度は 20 度であり、マイクロミラー 22、23 の角度はゼロ度である。そして、ホログラムメモリ 4 の領域 B1 には、20 度の角度でレーザ光が照射され、光パターンが読み出される。期間 T2 が経過すると、期間 T4 が終了するまでに、マイクロミラー 21 の角度が 20 度からゼロ度へと変更され、マイクロミラー 23 の角度がゼロ度から 10 度へと変更される。

[0036] 期間 T3 では、レーザ光出射部 1C のレーザ光が点灯する。このとき、マイクロミラー 31 の角度は 20 度であり、マイクロミラー 32、33 の角度はゼロ度である。そして、ホログラムメモリ 4 の領域 C1 には、20 度の角度でレーザ光が照射され、光パターンが読み出される。なお、マイクロミラー 31、32、33 の角度は、いずれの期間であっても変化しない。

[0037] 期間 T4 では、レーザ光出射部 1A のレーザ光が再び点灯する。このとき、マイクロミラー 11 の角度は 10 度であり、マイクロミラー 12、13 の角度はゼロ度である。そして、ホログラムメモリ 4 の領域 A1 には、10 度の角度でレーザ光が照射され、光パターンが読み出される。期間 T4 が経過すると、期間 T6 が終了するまでに、マイクロミラー 11 の角度が 10 度からゼロ度へと変更され、マイクロミラー 12 の角度がゼロ度から 30 度へと変更される。

[0038] 期間 T5 では、レーザ光出射部 1B のレーザ光が再び点灯する。このとき、マイクロミラー 23 の角度は 10 度であり、マイクロミラー 21、22 の角度はゼロ度である。そして、ホログラムメモリ 4 の領域 B3 には、10 度の角度でレーザ光が照射され、光パターンが読み出される。

[0039] 期間 T6 では、レーザ光出射部 1C のレーザ光が再び点灯する。そして、ホログラムメモリ 4 の領域 C1 には、20 度の角度でレーザ光が照射され、光パターンが読み出される。

[0040] 期間 T7 では、レーザ光出射部 1A のレーザ光が再び点灯する。そして、ホログラムメモリ 4 の領域 A2 には、30 度の角度でレーザ光が照射され、光パターンが読み出される。

[0041] このように、レーザアレイ 1 からレーザ光が出射されるレーザ光出射部が順次切り替えられる。そして、マイクロミラーの角度は、他の行に対応するレーザ光出射部からレーザ光が出射されている間に調整される。これにより、ホログラムメモリ 4 の異なる領域にレーザ光が照射されるか、ホログラムメモリ 4 の同じ領域にレーザ光が異なる角度で照射されて、回路情報を示す光パターンが読み出される。

[0042] 光再構成ゲートアレイ 9 は、このようにホログラムメモリ 4 から読み出された光パターンを受光して、アレイ状に配列された複数の論理演算セルを各種の論理演算回路に再構成する。

[0043] 以上のように、本実施形態に係る光再構成型ゲートアレイの再構成制御装置は、高速スイッチングが得意なレーザアレイ 1 によるレーザ光の切替えと、低速スイッチングであるが大容量のアドレッシングが得意なマイクロミラー・アレイ・デバイス 3 のマイクロミラーの切替えと、を併用することで、ホログラムメモリ 4 から高速かつ連続的に回路情報を読み出し、この回路情報に基づいて、光再構成ゲートアレイ 9 を高速で再構成することができる。

[0044] (ホログラムメモリ 4 への回路情報の記録)

図 6 は、ホログラムメモリ 4 へ回路情報が記録される場合の光再構成型ゲートアレイの回路情報記録装置の構成を示す図である。光再構成型ゲートアレイの回路情報記録装置では、図 1 に示す光再構成ゲートアレイ 9 の位置に、光再構成ゲートアレイ 9 に代えて空間光変調素子 19 が設けられている。空間光変調素子 19 には、回路情報に基づいてイメージパターンが形成される。また、図 1 に示す構成に加えて、レーザアレイ 1 からのレーザ光を透過光（参照光用の光）と反射光（信号光用の光）とに分離するハーフミラー 2 と、ハーフミラー 2 からの反射光を所定方向へ反射するミラー 5 及びミラー 6 と、ミラー 6 からのレーザ光のビーム径を拡大するレンズ 7 及びレンズ 8 と、を備えている。

[0045] ハーフミラー 2 は、レーザアレイ 1 から出射されたレーザ光の一部を透過し、残りのレーザ光を反射する。そして、ハーフミラー 2 を透過したレーザ

光は、参照光としてマイクロミラー・アレイ・デバイス 3 に照射される。また、ハーフミラー 2 で反射されたレーザ光は、信号光用の光としてミラー 5 へ照射される。参照光は、マイクロミラー・アレイ・デバイス 3 で反射された後、ホログラムメモリ 4 に照射される。

[0046] 信号光用の光は、ミラー 5 で反射された後、ミラー 6 を介して、レンズ 7、8 でビーム径が拡大された後、空間光変調素子 19 に照射される。信号光用の光は、空間光変調素子 19 によりイメージパターンに応じて変調されて、回路情報が重畳された信号光が生成される。そして、回路情報が重畳された信号光が、ホログラムメモリ 4 へ照射される。信号光と参照光とはホログラムメモリ 4 の記録層で光干渉を起こし、空間光変調素子 19 で形成されたイメージパターンが干渉縞（即ち、ホログラム）として記録される。この結果、光再構成ゲートアレイ 9 の回路情報がホログラムメモリ 4 に記録される。

[0047] [第 2 の実施形態]

つぎに、本発明の第 2 の実施形態について説明する。なお、第 1 の実施形態と同一の部位には同一の符号を付し、重複する説明は省略する。

[0048] (アナログ的アドレッシング技術)

以下、マイクロミラーとレーザ照射のタイミングを制御して、レーザ光を複数の異なる角度に照射する実施形態の例について説明する。図 7 A はマイクロミラーの応答特性を示す図であり、図 7 B はマイクロミラーの応答特性とレーザ光パルスの点灯タイミングとを示す図である。図 7 A に示すように、図 2 に示す構成のマイクロミラーは、電極への電圧印加後に所定の応答曲線に従って角度変化する。そこで、図 1 に示す制御装置 10 は、この電極に所定のタイミングで電圧が印加されるようにマイクロミラー・アレイ・デバイス 3 を制御し、ある一定時間経過後にレーザ光が照射されるようにレーザアレイ 1 を制御する。これにより、図 7 B に示されるように、アナログ的に任意の角度でレーザ光の照射が可能であり、その角度に対応したホログラムメモリ上の情報の読出しが可能になる。

[0049] 例えば図7Bの場合、マイクロミラーの角度は、時刻 t_1 でレーザ光が照射された場合は -40 度になり、時刻 t_2 でレーザ光が照射された場合は $+10$ 度になる。現在のレーザ技術では、パルス幅は 1 ns 以下でも制御可能であるので、例えば $1\text{ }\mu\text{ s}$ で応答するマイクロミラーを考える場合、そのスイッチング角度分解能は 1000 以上になる。

[0050] 図8は、電極11Bの電位、電極11Cの電位、ミラー角度、及びレーザ出射のそれぞれのタイミングを示すタイミングチャートである。同図に示すように、電極に所定の電圧が印加され、過渡応答を考慮してレーザ光が出射されれば、アナログ変調が実現可能になる。

[0051] (レーザの点灯時間の制御)

続いて、このマイクロミラー・アレイ・デバイス3を用いて、ホログラムメモリ4に角度多重で記録された情報を連続的もしくは選択的に読み出す手法について説明する。

[0052] 図9Aはレーザを常時点灯させて情報を読み出す手法を示す図であり、図9Bはレーザをパルス点灯させて情報を読み出す手法を示す図である。図9A及び図9Bに示す曲線は、図7A及び図7Bと同様に、マイクロミラーの応答特性を表している。レーザアレイ1は、図1の制御装置10によって連続点灯又はパルス駆動される。光再構成ゲートアレイ9(またはイメージセンサ)のフォトセンサの一部の情報は識別子の読出しに使用され、その識別子の情報に基づいて、当該識別子に対応する情報が読み出される。つまり、レーザの照射角度を連続的に変化させていき、レーザの照射角度がホログラムメモリの情報が読み出せる角度と一致するタイミングを識別子の情報により検出し、そのタイミングで情報を読み出すことにより、複数の異なる角度のホログラムメモリ情報を読み出せる。

[0053] (ピエゾ素子タイプの場合)

次に、マイクロミラーによりレーザ照射を複数角度にアドレッシングする別の実施形態について説明する。図10Aはピエゾ素子タイプのマイクロミラー・アレイ・デバイスの静止時の状態を示す図であり、図10Bはその角

度調整時の状態を示す図である。図10Aに示すように、マイクロミラー・アレイ・デバイス3は、マイクロミラー11と、マイクロミラー11を支持する支持部11eと、支持部11eが先端部に固定された piezo素子11fとを備えている。piezo素子11fに電圧が印加されると、piezo素子11fが湾曲し、マイクロミラー11の角度が変化する。なお、マイクロミラー・アレイ・デバイス3のマイクロミラーの角度は、piezo素子の場合、例えば0～7度程度までアナログ的に調整可能であり、応答速度は例えば1度/ μ sである。

[0054] (ホログラムメモリ4からの他の読出し手法)

ホログラムメモリ4の回路情報を読み込む場合、光再構成ゲートアレイ9の受光素子で受信された情報の一部(例えば16ビット:65536通り)はホログラムメモリ4の情報を識別するための識別情報として使用されてもよい。ホログラムメモリ4が体積型ホログラムメモリであって角度多重で記録された場合、レーザ光の照射角度を連続的に変えながら読み出すと、光再構成ゲートアレイ9のフォトダイオードでは、次のような応答が得られる。

[0055] 図11は、光再構成ゲートアレイ9のフォトダイオードの応答を示す図である。コンテキスト識別情報(回路情報の識別情報)の各ビットのコントラスト値(ハイレベルとローレベルの差)がある一定以上であれば、図1に示す制御装置10は、照射角度は正しいと判定し、この情報からどのコンテキスト(回路情報)を読み出しているのか識別可能になる。また、マイクロミラー・アレイ・デバイス3の角度応答がセンシングできない場合でもコンテキストが正確に読み出される。例えば、ホログラムメモリ4に対するレーザ光の照射角度が正しい場合、図11に示すように、情報“1”の場合はハイレベルに、情報“0”の場合はローレベルに落ち着く。図11はハイレベル状態を示している。このように、照射角度が正しい角度と一致すれば、コントラスト値は所定値以上になり、照射角度が正しい角度と一致しなければ、コントラスト値は中間的な値になる。

[0056] なお、マイクロミラーの角度は、piezoタイプの場合、電圧依存性がある

ので印加電圧により類推可能であり、2値タイプの場合、時間依存性があるので時間を計れば類推可能である。但し、温度、電圧変動、劣化他の影響により一意に定められない場合もあり、その場合に、上記ブラインド的な検出方法は有効である。

[0057] (レーザアレイの一部が常時点灯故障した場合の対策)

次に、レーザアレイの一部に「常時点灯故障」した場合の対策について説明する。図1に示す光再構成ゲートアレイの再構成制御装置において、複数のレーザ出射部を有するレーザアレイ1の一部(レーザ)が、トランジスタの熱融解等の不具合に起因して常時点灯モードで故障してしまった場合には、故障したレーザ出射部から出射されるレーザ光により、他のホログラムの読み出しが困難になる。この問題を回避するためには、レーザアレイ1の複数のレーザ出射部を予め複数の組に区分すると共に、組毎に共通の電源で駆動されるように構成しておいて、常時点灯故障が検知された場合には、故障したレーザ出射部と同じ組に属する複数のレーザ出射部の全部をオン(点灯状態)にするようにレーザアレイ1を制御すればよい。

[0058] 共通の電源で駆動される複数のレーザ出射部の全部をオンにすることで、当該組に属する複数のレーザ出射部は、出射されるレーザ光の照射エネルギー(レーザパワー)が大幅に低下するか、駆動電流がレーザのしきい値電流以下となって消灯する。これにより、他の組に属するレーザ出射部から出射されるレーザ光により、他のホログラムの読み出しが可能となる。

[0059] 常時点灯故障の検知は、例えば、回路情報に誤り検出符号を付加する等して、光再構成ゲートアレイ9の受光部で光パターンを受光した場合の「誤り検出」により行うことができる。「誤り検出」は、光再構成ゲートアレイ9の受光部から取得した情報に基づいて、制御装置10によって実行される。

[0060] また、故障したレーザ出射部と同じ組に属する複数のレーザ出射部の全部がオフ(消灯状態)となっても、他の組に属するレーザ出射部によりレーザ光を照射して同じ回路情報が読み出せるように、ホログラムメモリ4に記憶しておく回路情報には冗長性を持たせておくことが好ましい。

- [0061] なお、本発明は、上述した実施の形態に限定されるものではなく、特許請求の範囲に記載された範囲内で設計上の変更をされたものにも適用可能であるのは勿論である。
- [0062] 例えば、上述した実施形態では、レーザ光を照射する手段としてレーザアレイ 1 を用いたが、これに限定されるものではない。例えば、単一のレーザから出射されたレーザ光を回転多面鏡（ポリゴンミラー）が等角度走査して、等角度走査されたレーザ光を $f \theta$ レンズがマイクロミラー・アレイ・デバイス 3 の反射面上で等速度走査してもよい。
- [0063] また、図 4 及び図 5 では示されていないが、レーザアレイ 1 が同時に複数のレーザ光を出射し、マイクロミラー・アレイ・デバイス 3 がレーザアレイ 1 からの複数のレーザ光をそれぞれ所定の方向へ反射してもよい。

請求の範囲

[請求項1]

直線状に配列された複数のレーザ出射部を有するレーザ照射部と、
前記レーザ出射部の各々がマトリクスの各々の行に対応するように
前記マトリクス状に配列された複数のマイクロミラーを有し、各々の
マイクロミラーの角度を調整することで、前記レーザ出射部から出射
されたレーザ光を走査するレーザ光走査部と、

前記レーザ光走査部からのレーザ光が照射され、予め記録された回路
情報に基づく光パターンが読み出されるホログラムメモリと、

複数の受光素子がアレイ状に配列された単一の受光部を有し、前記
ホログラムメモリから読み出され前記受光部で受光された光パターン
に基づいて、アレイ状に配列された複数の論理演算セルを各種の論理
演算回路に再構成する光再構成型ゲートアレイと、

前記レーザ照射部のいずれか1つもしくは複数のレーザ出射部から
レーザ光を出射させ、前記レーザ光が出射されたレーザ出射部に対応
する行に配列された複数のマイクロミラーのうち、何れか1つのマイ
クロミラーの角度を調整して、当該マイクロミラーに前記レーザ光を
反射させる制御を行う制御部と、

を備えた光再構成型ゲートアレイの再構成制御装置。

[請求項2]

前記制御部は、レーザ光が出射されていないレーザ出射部に対応す
る行のマイクロミラーの角度を、前記レーザ出射部からレーザが出射
されていない期間内に調整する

請求項1に記載の光再構成型ゲートアレイの再構成制御装置。

[請求項3]

前記制御部は、前記マイクロミラーの角度を調整しながら、所定の
タイミングでレーザ光を出射するように、前記マイクロミラーが配列さ
れた行に対応するレーザ出射部からレーザ光を出射させる制御を行う

請求項1に記載の光再構成型ゲートアレイの再構成制御装置。

[請求項4]

前記制御部は、前記ホログラムメモリに角度多重で回路情報が記録
されている場合に、前記マイクロミラーの角度を調整しながら、常時

又はパルス状にレーザ光を出射するように、前記マイクロミラーに対応するレーザ出射部からレーザ光を出射させる制御を行う

請求項 1 に記載の光再構成型ゲートアレイの再構成制御装置。

[請求項5]

前記制御部は、前記光再構成型ゲートアレイの前記受光部に入射されるレーザ光の入射角度を変えながら当該光再構成型ゲートアレイの受光レベルを検出し、前記受光レベルに基づいて前記入射角度を決定し、決定した入射角度になるように前記レーザ光走査部の各マイクロミラーの角度を調整する

請求項 1 に記載の光再構成型ゲートアレイの再構成制御装置。

[請求項6]

前記レーザ照射部は、制御信号に応じて前記複数のレーザ出射部の各々を点灯駆動して出射されたレーザ光を照射する

請求項 1 に記載の光再構成型ゲートアレイの再構成制御装置。

[請求項7]

前記レーザ照射部の前記複数のレーザ出射部は複数の組に区分されると共に、組毎に共通の電源で駆動されるように構成されており、

前記制御部は、前記光再構成型ゲートアレイの前記受光部で受光された光パターンから前記複数のレーザ出射部のいずれかについて常時点灯となる故障を有することが検出された場合には、当該故障を有するレーザ出射部が属する組の複数のレーザ出射部の全部を点灯駆動するように前記レーザ照射部を制御する

請求項 6 に記載の光再構成型ゲートアレイの再構成制御装置。

[請求項8]

直線状に配列された複数のレーザ出射部を有するレーザ照射部と、前記レーザ出射部の各々がマトリクスの各々の行に対応するように前記マトリクス状に配列された複数のマイクロミラーを有し、各々のマイクロミラーの角度を調整することで、前記レーザ出射部から出射されたレーザ光を走査するレーザ光走査部と、

前記レーザ光走査部からのレーザ光が照射され、予め記録された情報に基づく光パターンが読み出されるホログラムメモリと、

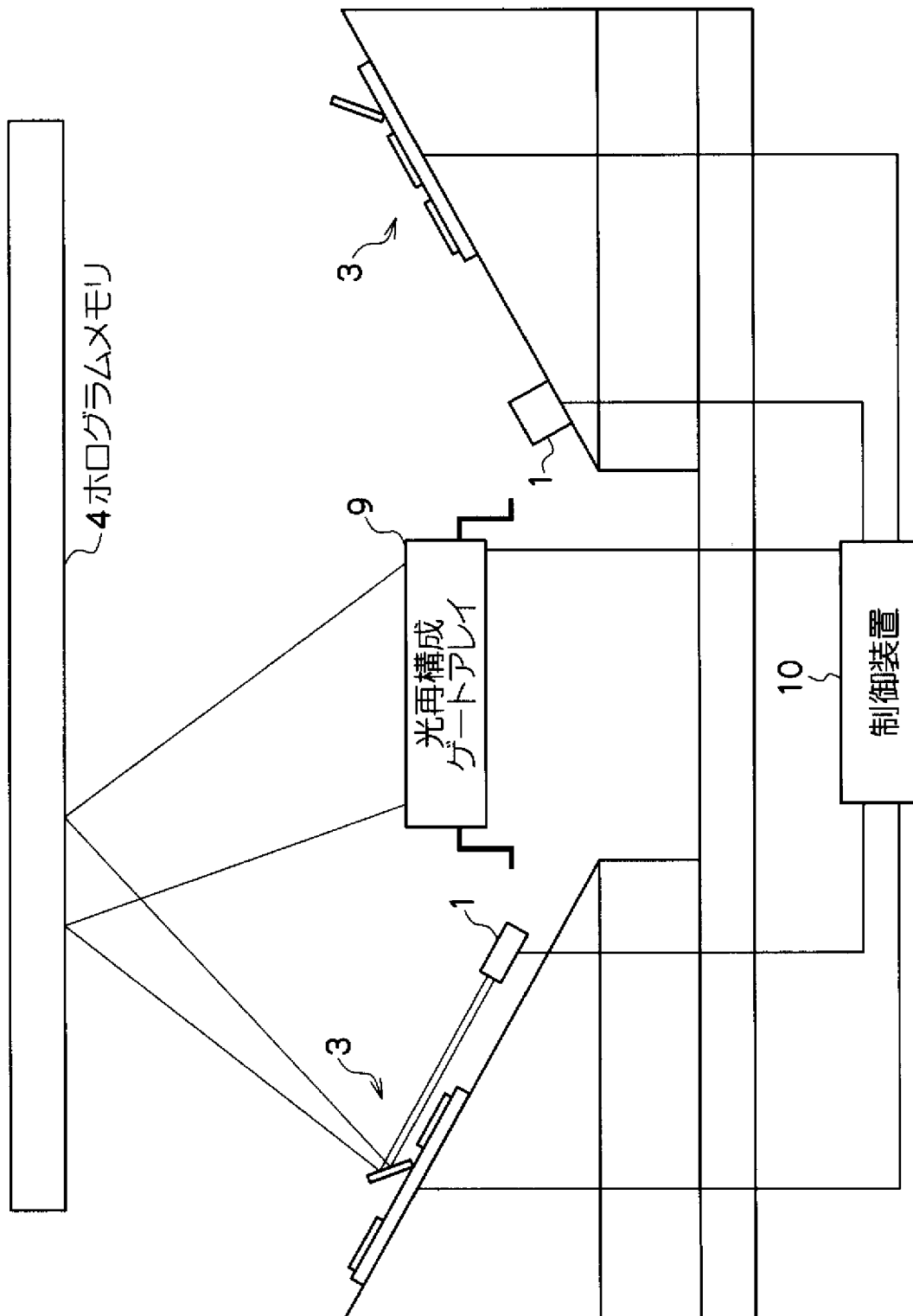
前記レーザ照射部のいずれか 1 つもしくは複数のレーザ出射部から

レーザ光を出射させ、前記レーザ光が出射されたレーザ出射部に対応する行に配列された複数のマイクロミラーのうち、何れか1つのマイクロミラーの角度を調整して、当該マイクロミラーに前記レーザ光を反射させ、レーザ光が出射されていないレーザ出射部に対応する行のマイクロミラーの角度を、前記レーザ出射部からレーザが出射されていない期間内に調整する制御を行う制御部と、

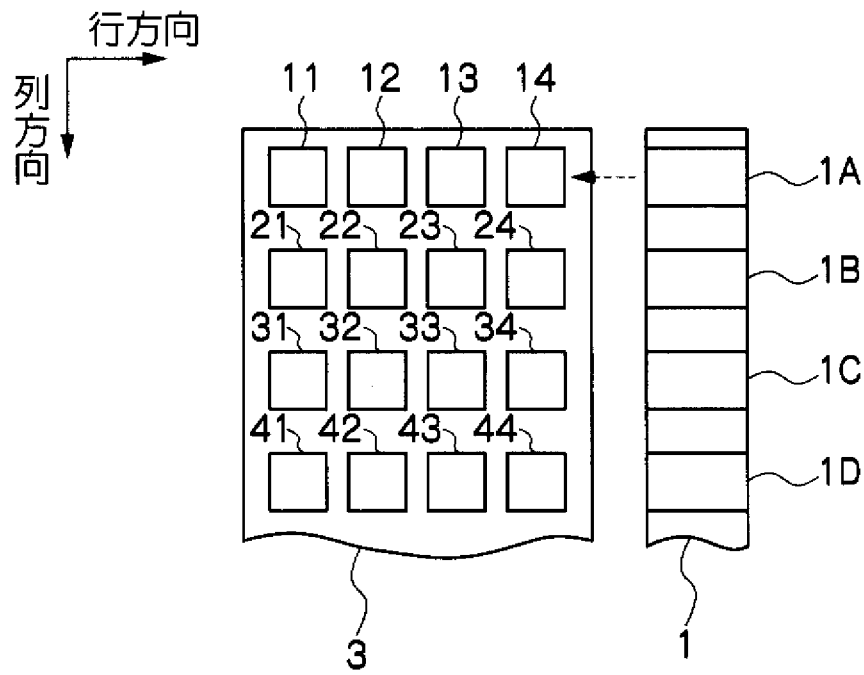
複数の受光素子がアレイ状に配列され、前記ホログラムメモリから読み出された光パターンを受光する単一の受光部と、

を備えたホログラムメモリの情報読出装置。

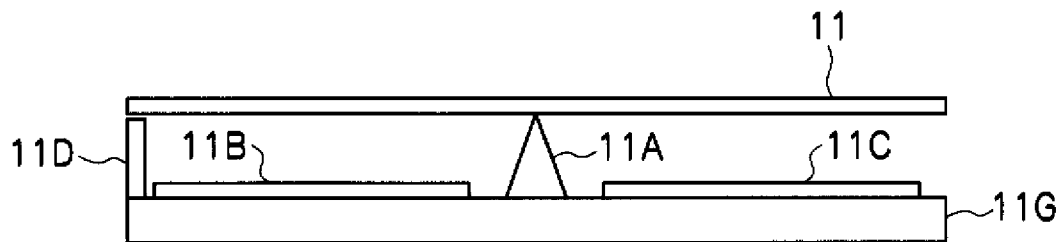
[図1]



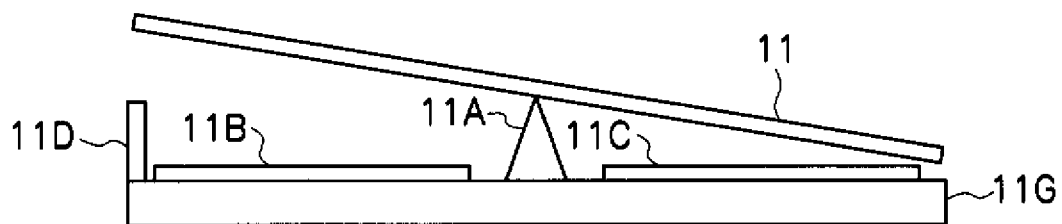
[图2]



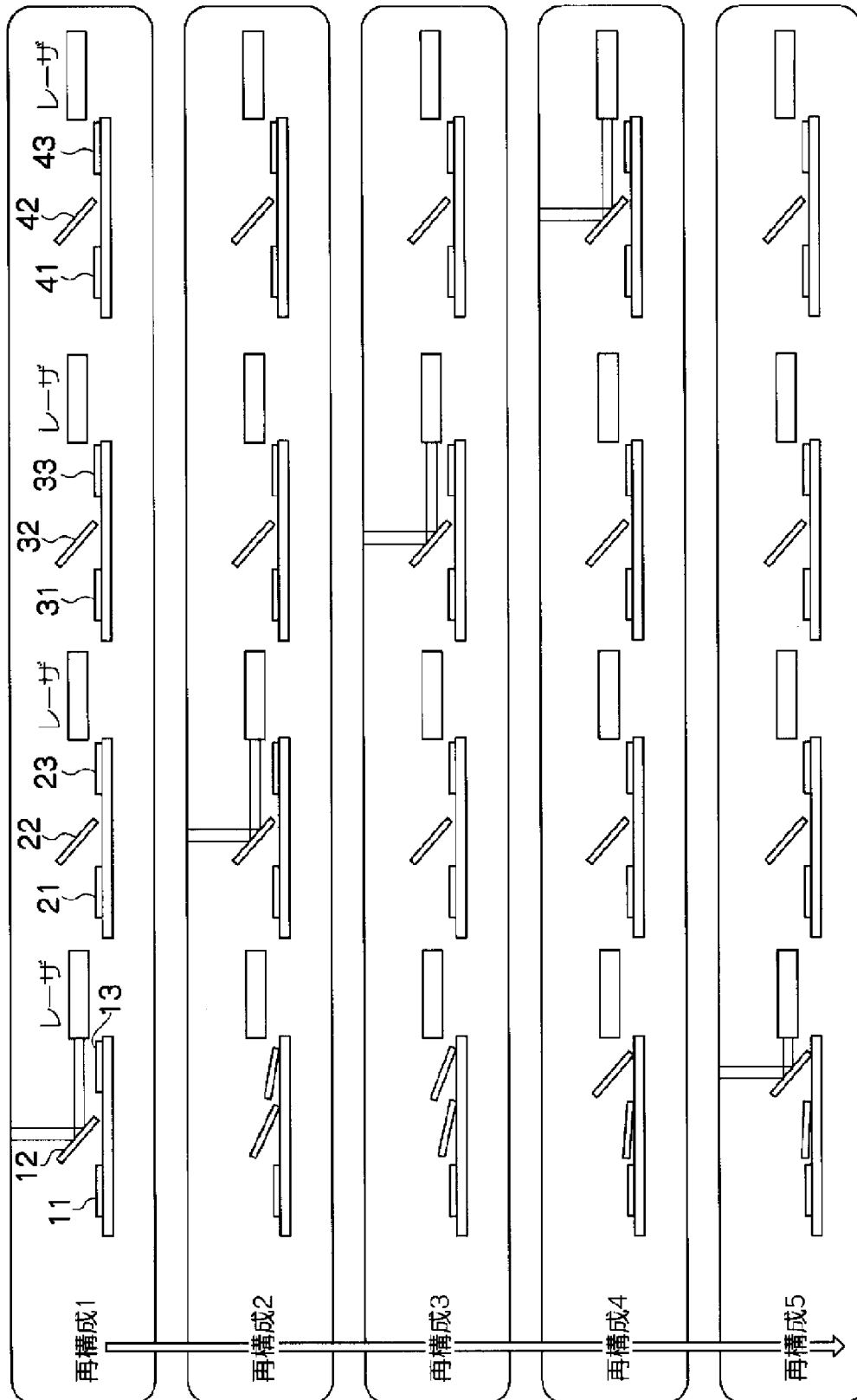
[图3A]



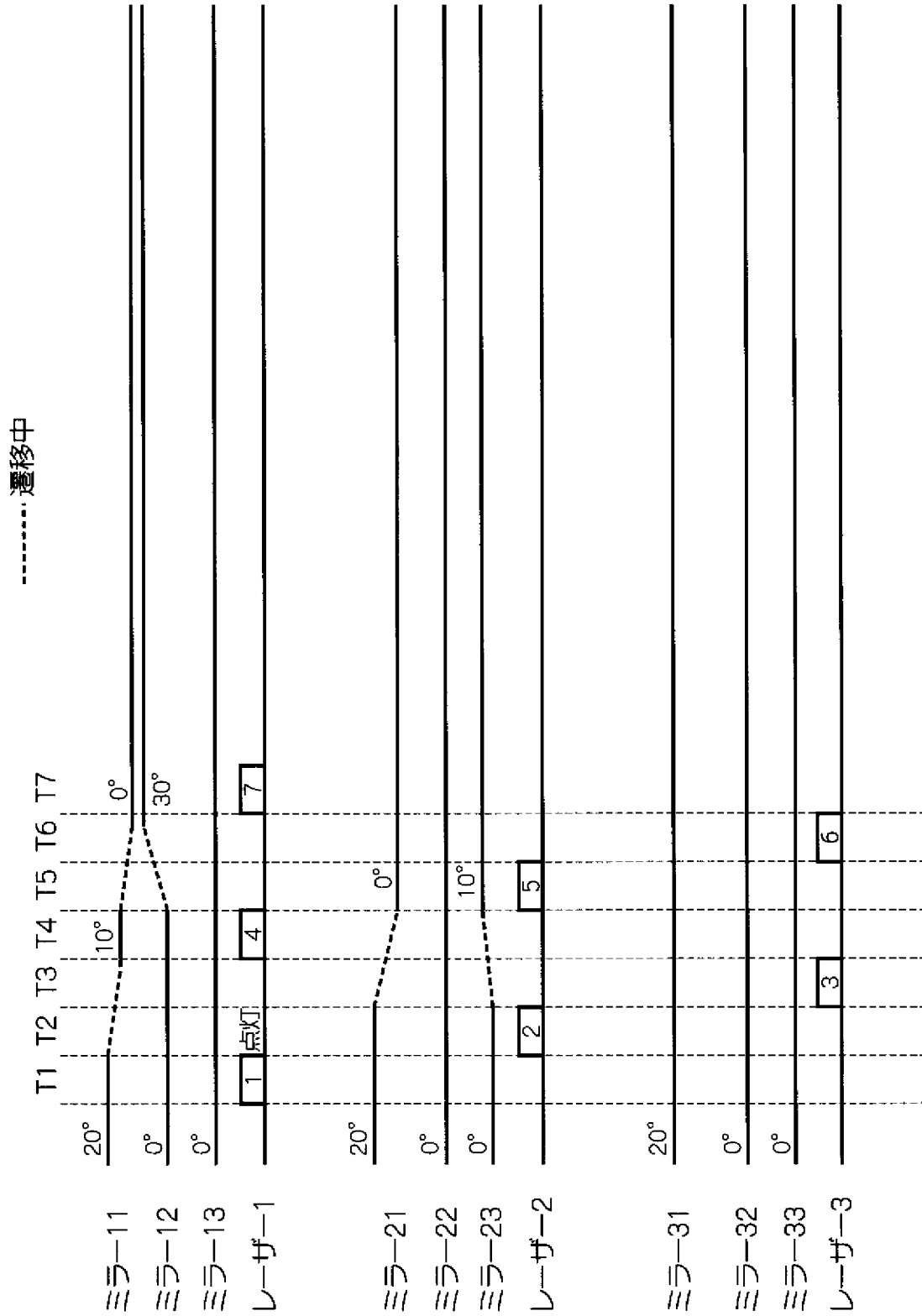
[图3B]



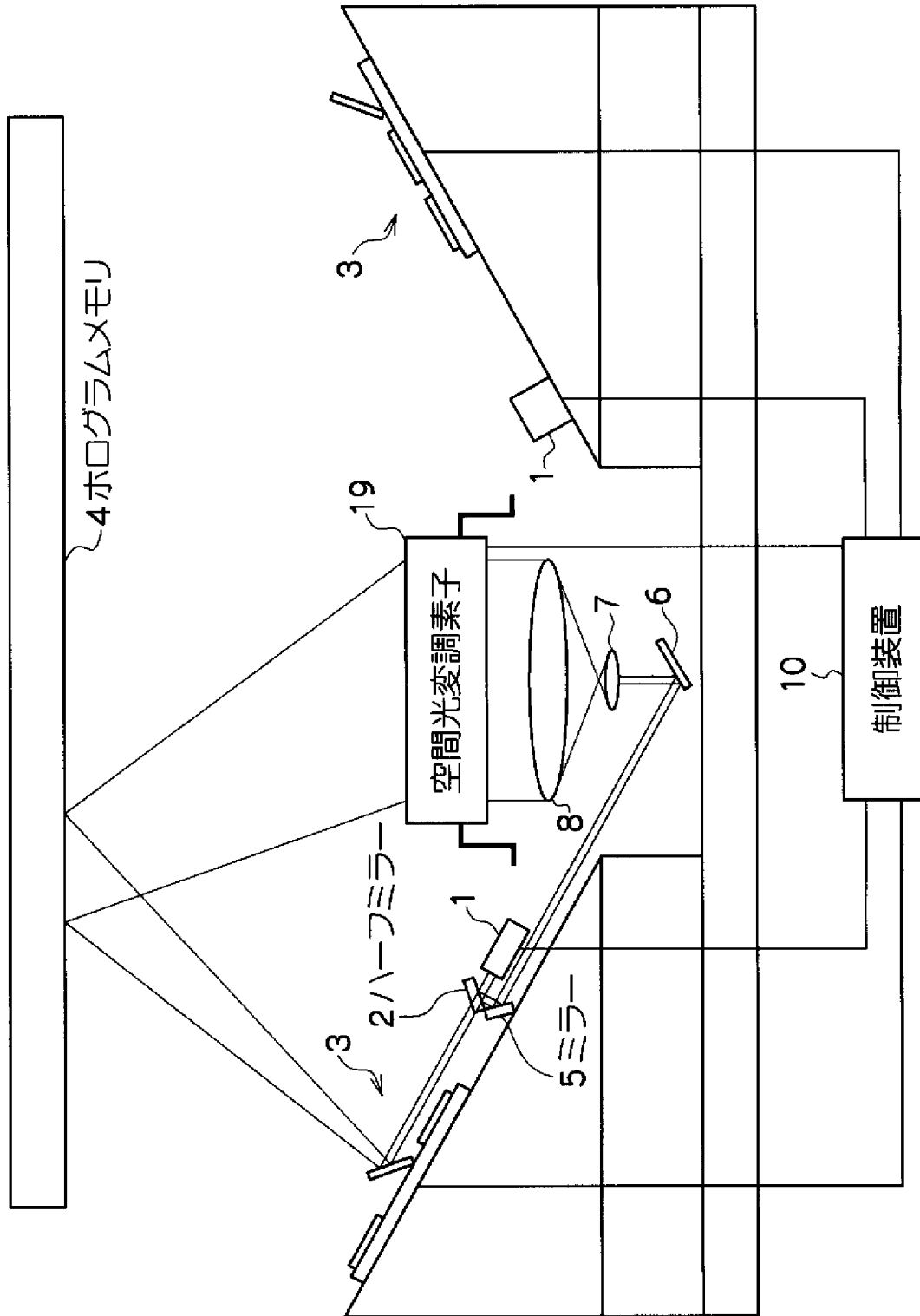
[図4]



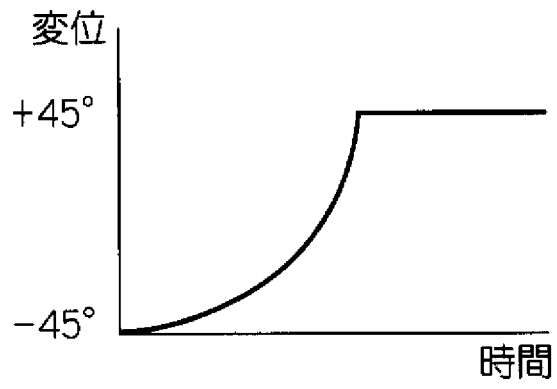
[図5]



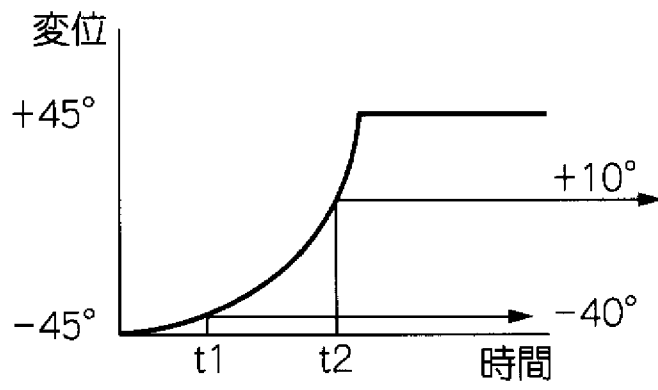
[図6]



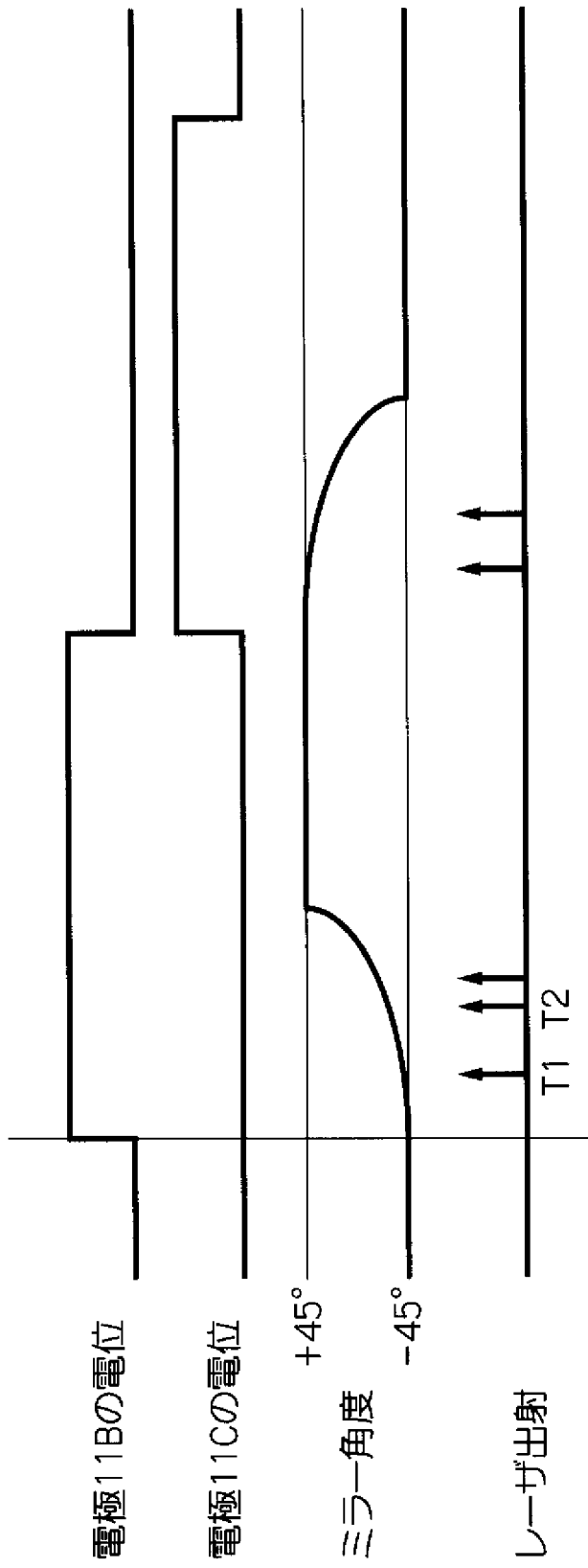
[図7A]



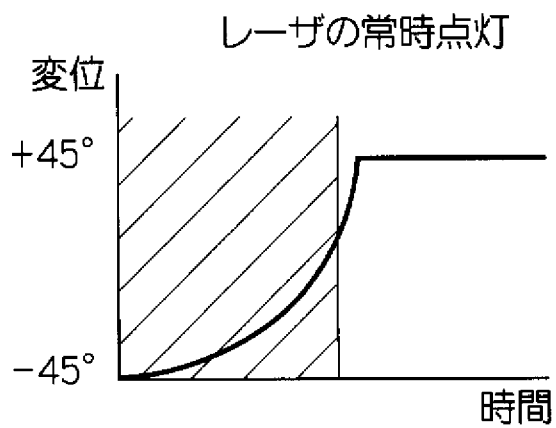
[図7B]



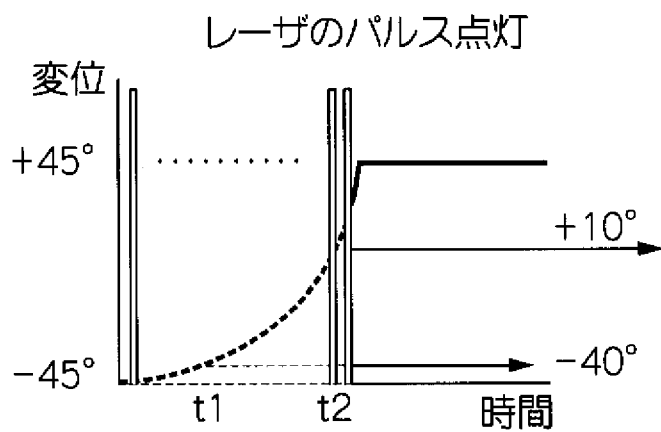
[図8]



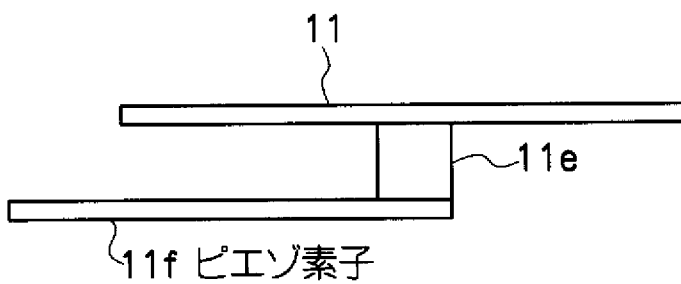
[図9A]



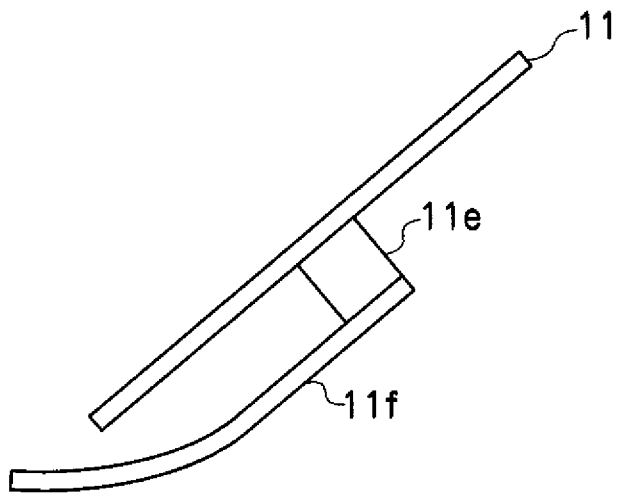
[図9B]



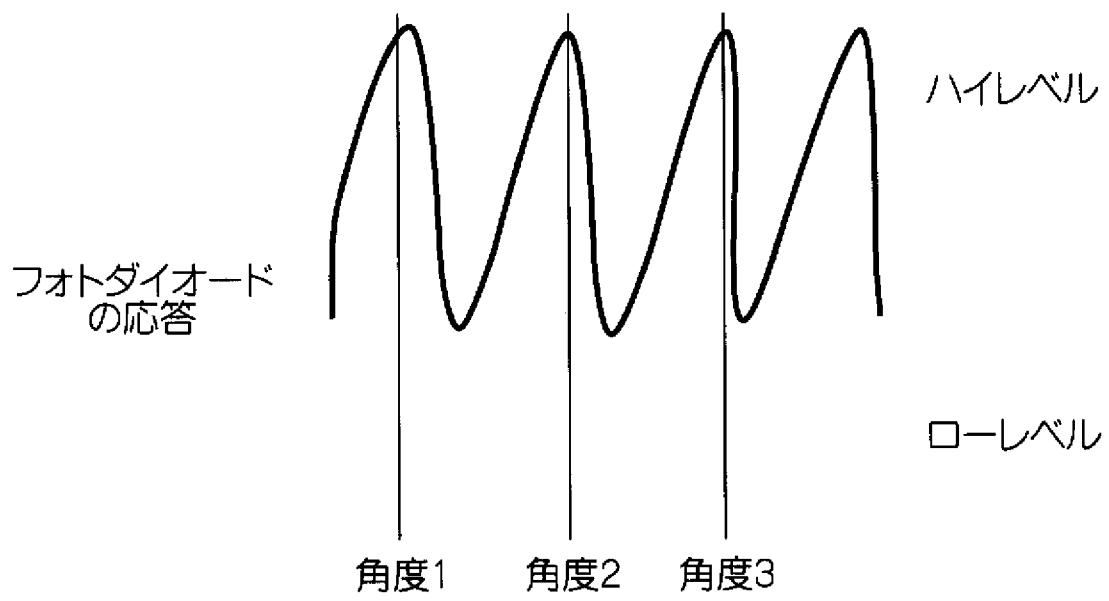
[図10A]



[図10B]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/055292

A. CLASSIFICATION OF SUBJECT MATTER

G03H1/26(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G03H1/26

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2002-353317 A (Japan Science and Technology Corp.), 06 December 2002 (06.12.2002), entire text; all drawings (Family: none)	1-4, 6 5, 7
X Y A	JP 2005-265976 A (TDK Corp.), 29 September 2005 (29.09.2005), paragraphs [0019] to [0059]; fig. 1 to 7 (Family: none)	8 1-4, 6 5, 7
A	JP 2006-3613 A (TDK Corp.), 05 January 2006 (05.01.2006), entire text; all drawings (Family: none)	1-8

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
28 April, 2010 (28.04.10)Date of mailing of the international search report
18 May, 2010 (18.05.10)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. G03H1/26(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. G03H1/26

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2010年
日本国実用新案登録公報	1996-2010年
日本国登録実用新案公報	1994-2010年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2002-353317 A (科学技術振興事業団) 2002. 12. 06, 全文, 全図 (ファミリーなし)	1-4、6 5、7
X Y A	JP 2005-265976 A (TDK株式会社) 2005. 09. 29, 段落【0019】-【0059】, 図1-図7 (ファミリーなし)	8 1-4、6 5、7
A	JP 2006-3613 A (TDK株式会社) 2006. 01. 05, 全文, 全図 (ファミリーなし)	1-8

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

28. 04. 2010

国際調査報告の発送日

18. 05. 2010

国際調査機関の名称及びあて先
 日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)	20	8809
中田 誠		
電話番号 03-3581-1101 内線 3271		