

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2008年2月14日 (14.02.2008)

PCT

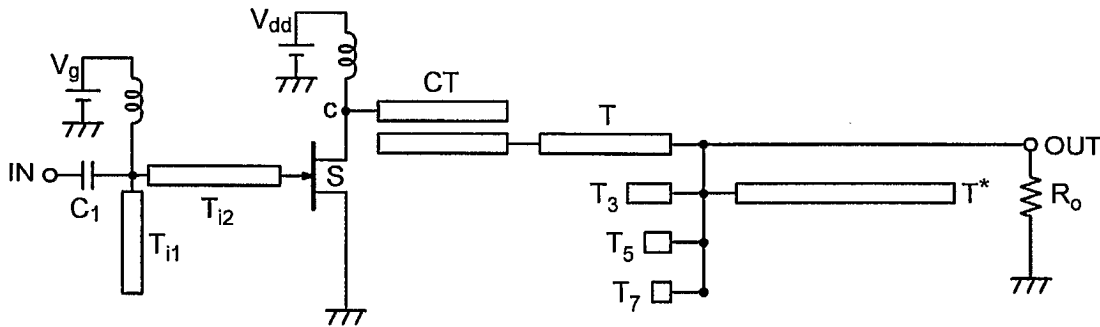
(10) 国際公開番号
WO 2008/018338 A1

- (51) 国際特許分類:
H03F 3/60 (2006.01) H01P 5/18 (2006.01)
H01P 1/212 (2006.01) H03F 3/24 (2006.01)
H01P 5/02 (2006.01)
- (21) 国際出願番号: PCT/JP2007/065057
- (22) 国際出願日: 2007年8月1日 (01.08.2007)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2006-215181 2006年8月8日 (08.08.2006) JP
- (71) 出願人 (米国を除く全ての指定国について): 国立
大学法人 電気通信大学 (NATIONAL UNIVERSITY
CORPORATION THE UNIVERSITY OF ELECTRO-
COMMUNICATIONS) [JP/JP]; 〒1828585 東京都調布
市調布ヶ丘1丁目5番地1 Tokyo (JP).
- (74) 代理人: 成瀬 重雄 (NARUSE, Shigeo); 〒1020093 東
京都千代田区平河町2-3-1 1 花菱イマス平河
町ビル4階 成瀬・稲葉・井波特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が
可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH,
BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,
DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM,
GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP,
KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME,
MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ,
OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK,
SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可
能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,
SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

[続葉有]

(54) Title: HARMONIC PROCESSING CIRCUIT AND AMPLIFYING CIRCUIT USING THE SAME

(54) 発明の名称: 高調波処理回路及びこれを用いた増幅回路



(57) Abstract: Provided are a harmonic processing circuit having a reduce-sized circuit, and an amplifying circuit using such harmonic processing circuit. The harmonic processing circuit is provided with a first impedance adjusting section and a second impedance adjusting section. The first impedance adjusting section is provided with a coupled distributed constant line (CT). Output from an amplifying transistor (S) is inputted to the coupled distributed constant line (CT) which has a length of 1/4 of a wavelength (λ) of a fundamental wave of the output from the amplifying transistor (S). Furthermore, the first impedance adjusting section adjusts input impedance to even-ordered harmonic to substantially infinite or zero. The first impedance adjusting section and the second impedance adjusting section adjust input impedance to odd-ordered harmonic to substantially infinite or zero, opposite to the even-ordered harmonic.

(57) 要約: 本発明は、回路の小型化が可能な高周波処理回路及びこれを用いた増幅回路を提供する。第1インピーダンス調整部と、第2インピーダンス調整部とを備える。第1インピーダンス調整部は、結合分布定数線路CTを備える。結合分布定数線路CTは、増幅用トランジスタSの出力が入力されるものであり、かつ、前記増幅用トランジスタSの出力における基本波の波長 λ の1/4の長さを有している。さらに、第1インピーダンス調整部は、偶数次高調波に対する入力インピーダンスを、実質的に無限大又は零の一方に調整する。第1インピーダンス調整部と第2インピーダンス調整部とは、奇数次高調波に対する入力インピーダンスを、実質的に無限大又は零の他方に調整する。

WO 2008/018338 A1



KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

明 細 書

高調波処理回路及びこれを用いた増幅回路

技術分野

[0001] 本発明は、高調波処理回路、及び、これを用いた増幅回路に関するものである。

背景技術

[0002] 現在、携帯電話に代表される移動体端末が爆発的に普及しており、より長時間のバッテリー動作を可能とするために、構成部品の更なる低消費電力化が求められている。また、衛星・宇宙通信装置も同様に低消費電力動作が必須条件である。その中で、マイクロ波送信部の電力増幅器の消費電力は全体の数割程度を占め、この電力増幅器の高効率化が、装置の更なる長時間動作実現の鍵となる。マイクロ波電力増幅器の高効率化は、高調波処理を行うことによりなされることが知られている。

[0003] 高効率なマイクロ波電力増幅器としては、従来から、F級増幅器が知られている。これは、増幅用トランジスタの出力側に流れ込む電流波形を基本波＋偶数次高調波成分、トランジスタの出力端子に掛かる電圧波形を基本波＋奇数次高調波成分で構成されるようにしている。これにより、トランジスタ内での電流波形と電圧波形の重なりを無くして電力損失を抑えることができる。高周波でも適応可能な分布定数線路を用いたF級増幅回路としては、下記特許文献1及び2に記載のものが存在する。さらに、下記特許文献2では、一定の規則の下で、一部のスタブの設置を省略できる事が示されている。

[0004] しかしながら、これらの技術においては、基本的には、処理すべき高調波の次数に応じてスタブを設ける必要がある。設置すべきスタブの数をさらに削減できれば、回路のさらなる小型化・簡易化が可能となる。

[0005] 一方、近年、前記したF級増幅器とは異なる高調波処理を行う逆F級増幅器が提案されている。逆F級増幅器では、増幅用トランジスタの出力側に流れ込む電流波形を基本波＋奇数次高調波成分、トランジスタの出力端子に掛かる電圧波形を基本波＋偶数次高調波成分で構成されるようにする。これにより、トランジスタ内での電流波形と電圧波形の重なりを無くして電力損失を抑えることができる(下記非特許文献1参

照)。また、逆F級増幅器については、外部チューナを用いて3次高調波まで調整した検証実験がなされている(下記非特許文献2参照)。動作条件にも依存するが、逆F級増幅器を用いることにより、F級よりもさらに高効率な電力増幅が可能になると考えられている(下記非特許文献3参照)。

[0006] 前記した逆F級動作における電圧波形を得るためには、増幅用トランジスタの出力端子において、奇数次高調波に対する負荷インピーダンスを零にすれば良い。また同様に、電流波形を得るためには、偶数次高調波に対する負荷インピーダンスを無限大とすれば良い。

[0007] このような逆F級増幅器を実現するためには、例えば、下記特許文献3に示されているように、フォスターの第1あるいは第2の方法に基づいて極と零点を各高調波に設定した2つのリアクタンス回路網を増幅用トランジスタの出力端子へ直列および並列に接続する方法がある。これによれば、高調波の増加に対して無限大と零を交互に繰り返す負荷インピーダンスが実現される。

[0008] しかし、近年の無線通信の高周波化に伴い、例えば6GHzで動作する増幅器の場合、第7次高調波の周波数は42GHzとなる。この周波数帯で動作する増幅用トランジスタは存在する。ただし、42GHz程度に達すると、リアクタンス素子の自己共振周波数を大きく超えることになる。このため、動作周波数が高い場合は、下記特許文献3の方法で逆F級動作を実現するのは困難である。

[0009] 一方、F級の増幅器に関しては、高周波でも適応可能な分布定数線路を用いることで、所望のインピーダンス条件を得られる回路が提案されている(下記特許文献1及び2参照)。しかし、この手法はF級動作に特化したものであり、この回路を調整しても、逆F級増幅回路を得ることはできない。

[0010] したがって、逆F級増幅器について、分布定数線路を用いた高周波処理回路を提供することができれば、高周波でも動作可能な逆F級増幅器を提供することができる。

特許文献1:特開2001-111362号公報

特許文献2:特開2003-234626号公報

特許文献3:特開2005-117200号公報

非特許文献1:A. Inoue, et al., "Analysis of class-F and inverse class-F amplifiers," IEEE MTT-S Int. Microwave Symp. Dig., Boston, MA Jun. 2000, pp. 775-778.

非特許文献2:C. J. Wei, et al., "Analysis and experimental waveform study on inverse class-F mode of microwave power FETs," IEEE MTT-S Int. Microwave Symp. Dig., Boston, MA Jun. 2000, pp. 525-528.

非特許文献3:Y. Y. Woo, et al., "Analysis and experiments for high-efficiency class-F and inverse class-F power amplifiers," IEEE Trans. Microw. Theory Tech., vol. 54, no. 5, pp. 1969-1974, May 2006.

発明の開示

発明が解決しようとする課題

- [0011] 本発明は、前記のような状況に鑑みてなされたものである。
- [0012] 本発明の第1の目的は、回路の小型化が可能な高周波処理回路及びそれを用いた増幅回路を提供することである。
- [0013] 本発明の第2の目的は、高効率電力増幅器として知られるF級又は逆F級増幅器に関して、原理的に無限次の高調波処理が可能な高周波処理回路及びそれを用いた増幅回路を提供することである。
- [0014] 本発明の第3の目的は、マイクロ波帯やミリ波帯のような高周波領域において動作可能な、逆F級増幅器用の高調波処理回路、及び、それを用いた増幅回路を提供することである。
- [0015] 本発明の第4の目的は、全高調波に対する負荷インピーダンス条件を崩すことなく、基本波に対する負荷インピーダンスの調整が可能である、逆F級増幅器用の高調波処理回路及びそれを用いた増幅回路を提供することである。

課題を解決するための手段

- [0016] 本発明は、以下の項目に記載の内容として表現できる。

(項目1)

項目1に係る高調波処理回路は、増幅器の出力端子と負荷抵抗との間に接続されて、前記増幅器の出力端子に現れる高調波を処理するための回路である。この回路は、第1インピーダンス調整部と、第2インピーダンス調整部とを備えている。前記第1

インピーダンス調整部は、結合分布定数線路を備えている。前記結合分布定数線路は、前記増幅器の出力が入力されるものであり、かつ、前記増幅器の出力における基本波の波長(λ)の $1/4$ の長さを有している。さらに、前記第1インピーダンス調整部は、偶数次高調波に対する入力インピーダンスを、実質的に無限大又は零の一方に調整する構成となっている。前記第1インピーダンス調整部と前記第2インピーダンス調整部とは、奇数次高調波に対する入力インピーダンスを、実質的に無限大又は零の他方に調整する構成となっている。

[0017] (項目2)

項目2に係る高調波処理回路は、項目1に記載のものにおいて、前記第1インピーダンス調整部が、偶数次高調波に対する入力インピーダンスを実質的に無限大に調整する構成となっている。また、前記第1インピーダンス調整部と前記第2インピーダンス調整部とは、奇数次高調波に対する入力インピーダンスを実質的に零に調整する構成となっている。さらに、前記第2インピーダンス調整部は、前記結合分布定数線路の出力端子に接続され、かつ、基本波の波長(λ)の $1/4$ の長さを有する、 $\lambda/2$ 形成用の分布定数線路と、前記 $\lambda/2$ 形成用の分布定数線路の出力端子に互いに並列に接続された複数の終端開放分布定数線路とを有している。前記複数の終端開放分布定数線路は、

$$L = \lambda / (4m) \quad (\text{ただし、}\lambda \text{は基本波の波長、}m \text{は1を除く正の奇数})$$

で表される線路長 L を各々有している。

[0018] (項目3)

項目3に係る高調波処理回路は、項目1に記載のものにおいて、前記第1インピーダンス調整部が、偶数次高調波に対する入力インピーダンスを実質的に零に調整する構成となっている。また、前記第1インピーダンス調整部と前記第2インピーダンス調整部とは、奇数次高調波に対する入力インピーダンスを実質的に無限大に調整する構成となっている。さらに、前記第2インピーダンス調整部は、前記結合分布定数線路の出力端子に互いに並列に接続された複数の終端開放分布定数線路を有している。前記複数の終端開放分布定数線路は、

$$L = \lambda / (4m) \quad (\text{ただし、}\lambda \text{は基本波の波長、}m \text{は1を除く正の奇数})$$

で表される線路長Lを各々有している。

[0019] (項目4)

項目4に係る高調波処理回路は、項目2に記載のものにおいて、さらに、前記 $\lambda/2$ 形成用の分布定数線路の出力端子に接続され、前記増幅器の出力端子での基本波のリアクタンス成分を補償する補償用分布定数線路を有している。

[0020] (項目5)

項目5に係る高調波処理回路は、項目2に記載のものにおいて、さらに、前記 $\lambda/2$ 形成用の分布定数線路の出力端子に接続され、前記増幅器の出力端子での基本波のリアクタンス成分を補償するリアクタンス素子を有している。

[0021] (項目6)

項目6に係る増幅回路は、項目1～5のいずれか1項に記載の高調波処理回路における前記結合分布定数線路の入力端子が、前記増幅器の出力端子に接続されているものとなっている。

[0022] (項目7)

項目7に係る増幅回路は、項目6に記載のものにおいて、前記増幅器として増幅用トランジスタが用いられているものである。

[0023] (項目8)

項目8に係る増幅回路は、項目6に記載のものにおいて、前記増幅器として負性抵抗2端子増幅素子が用いられているものである。

発明の効果

[0024] 項目1に記載の発明によれば、結合分布定数線路によって偶数次高調波を処理することができるので、偶数次高調波を処理するために個別のスタブを設ける必要がない。このため、この発明によれば、F級又は逆F級のための高調波処理回路を小型化することが可能となる。

[0025] 項目2に記載の発明においては、 m 次の高調波(但し m は1を除く正の奇数)を処理するための終端開放分布定数線路を設けることによって、当該 m 次の高調波を処理することができる。したがって、この発明によれば、高効率電力増幅器である逆F級増幅器に関して、原理的に無限次の高調波処理が可能な高周波処理回路を提供す

ることができる。また、この発明によれば、マイクロ波帯やミリ波帯のような高周波領域において動作可能な、逆F級増幅器用の高調波処理回路を提供することができる。さらに、この発明によれば、全高調波に対する負荷インピーダンス条件を崩すことなく、基本波に対する負荷インピーダンスの調整が可能である、逆F級増幅器用の高調波処理回路を提供することができる。

[0026] 項目3に記載の発明によれば、 m 次の高調波(但し m は1を除く正の奇数)を処理するための終端開放分布定数線路を設けることによって、当該 m 次の高調波を処理することができる。したがって、この発明によれば、高効率電力増幅器として知られるF級増幅器に関して、原理的に無限次の高調波処理が可能な高周波処理回路を提供することができる。

[0027] 項目4又は5に記載の発明によれば、高調波の特性に影響を与えることなく、基本波(例えば1.9GHz)に対する負荷インピーダンスのリアクタンス成分の調整ができる。

[0028] 項目6に記載の発明によれば、F級又は逆F級増幅回路の小型化を図ることができる。

発明を実施するための最良の形態

[0029] (第1実施形態の構成:逆F級)

本発明の第1実施形態に係る高調波処理回路(負荷回路)を、図1～図5を参照しながら説明する。先ず、図1に基づいてこの負荷回路の構成を説明する。この負荷回路は、増幅用トランジスタ(後述)の出力端子と負荷抵抗 R との間に接続されるものである。この負荷回路は、結合分布定数線路 CT と、 $\lambda/2$ 形成用の分布定数線路 T と、複数の終端開放分布定数線路 $T_3 \sim T_n$ と、リアクタンス補償用終端開放分布定数線路 T^* とを主要な構成として備えている。

[0030] 結合分布定数線路 CT の入力端子 c は、増幅用トランジスタの出力端子に接続されるものである。結合分布定数線路 CT の長さは増幅用トランジスタの出力における基本波の波長(λ)の $1/4$ の長さを有している。具体的には、この実施形態における結合分布定数線路 CT は、2本の平行な分布定数線路 CT_1 及び CT_2 から構成されており、それぞれの分布定数線路が、 $\lambda/4$ の長さを有している。

- [0031] $\lambda/2$ 形成用の分布定数線路Tの入力側は、結合分布定数線路CTの出力端子bに直列に接続されている。分布定数線路Tの出力側は、負荷抵抗R（この例では $50\ \Omega$ ）に直列に接続されている。分布定数線路Tの長さは、結合分布定数線路CTと同様（すなわち $\lambda/4$ ）とされている。これにより、結合分布定数線路CTと分布定数線路Tとを合わせた長さは、 $\lambda/2$ となっている。
- [0032] 複数の終端開放分布定数線路 $T_3 \sim T_n$ （図では T_7 まで）は、互いに並列に、分布定数線路Tの出力端子aに接続されている。ここで、nは1を除く正の奇数である。これらの終端開放分布定数線路 $T_3 \sim T_n$ （一般的に T_m で表せる）の、各々の線路長Lは、 $L = \lambda / (4m)$ （ただし、 $m = 3, 5, 7, \dots, n$ ）とされている。
- [0033] さらに、本実施形態では、複数の終端開放分布定数線路 $T_3 \sim T_n$ は、連続的にすべて設けられているものではない。すなわち、本実施形態では、「 $m = pk$ （ただし、p及びkは1を除く正の奇数）で表されるmに対応する線路長を有する終端開放分布定数線路 $T_3 \sim T_n$ 」のうち、いずれかまたはすべての配置が省略されたものとなっている。ここで、「省略された」とは、設けられていないことを意味する。例えば、 $p = 3$ でかつ $k = 3$ の場合として、 T_9 が省略できる。また、kは、実際に設けられた T_k におけるkを意味する。従って、 T_3 を設けた場合に、 $p = 3$ とすれば、 T_9 を省略するという意味である。pは、前記条件を満たせば、任意に設定できる。この省略に関しては、前記特許文献2にも、同様の考え方が示されている。しかしながら、本実施形態では、偶数次高調波に対する線路を基本的に全て除くことができる点で、特許文献2の技術とは相違する。なお、原理的に省略できる終端開放分布定数線路（例えば前記した T_9 の線路）を実際に設置することは可能である。すなわち、省略できる線路を実際に省略することは必須ではない。
- [0034] 次に、本実施形態の負荷回路を用いた増幅回路の例を図2に基づき説明する。この例では、増幅用トランジスタSの出力端子に、結合分布定数線路CTの入力端子cが接続されている。また、信号入力端子INの直後には、直流阻止用のカップリングコンデンサC₁が接続されている。さらにトランジスタSには電源電圧V_gおよびV_{dd}が供給されている。また、図2において符号T_{i1}及び符号T_{i2}は、入力整合用の分布定数線路

を示している。

[0035] (第1実施形態の動作)

次に、本実施形態に係る負荷回路の動作(逆F級動作)について説明する。

[0036] 先ず、基本波に対して $\lambda/4$ の長さを有する結合分布定数線路CTでは、両終端が開放の場合、入出力の両接続部において偶数次高調波に対しては開放状態、奇数次高調波に対しては短絡状態になるように定在波が立ち得る。このとき、両線路内での定在波分布が同じである偶数次高調波では、線路間に電位差が無いために結合が生じない。そのため、入力から見て単なる $\lambda/4$ の終端開放分布定数線路となり、トランジスタ出力端子側から負荷側を見たときに、偶数次高調波に対して実質的に無限大の負荷インピーダンスとなる。ここで、「実質的に」とは、「回路の動作に必要な程度において」という意味である。以降においても同様である。

[0037] 一方、両線路内での定在波分布が反転する奇数次高調波では強い結合が生じ、線路の特性インピーダンスに応じて入力から出力への伝送がなされる。このとき、この結合分布定数線路CTは、基本波に対して $\lambda/4$ の長さを有する1つの分布定数線路として働く。

[0038] 結合分布定数線路CTの出力側に接続された、基本波に対して $\lambda/4$ の長さを有する分布定数線路Tは、結合分布定数線路CTと併せて $\lambda/2$ の長さを有する分布定数線路として考えることができる。このとき、分布定数線路Tの出力側に接続された、各奇数次高調波の波長 λ に対して $\lambda/4$ の長さを有する複数の終端開放分布定数線路 $T_3 \sim T_n$ によって、分布定数線路Tの出力点で奇数次高調波に対して短絡状態となる。従って、トランジスタ出力端子側から負荷側を見たときに奇数次高調波に対して実質的に零の負荷インピーダンスとなる。なお、本実施形態の回路についての詳しい動作については、後述する。

[0039] 本実施形態の回路では、結合分布定数線路CTによって偶数次高調波を処理することができるので、偶数次高調波を処理するために個別のスタブを設ける必要がない。このため、この回路によれば、逆F級動作のための高調波処理回路を小型化することが可能となる。

[0040] 本実施形態の回路では、 m 次の高調波(但し m は1を除く正の奇数)を処理するた

めの終端開放分布定数線路 T_m を設けることによって、当該 m 次の高調波を処理することができる。したがって、この回路によれば、高効率電力増幅器である逆F級増幅器に関して、原理的に無限次の高調波処理が可能な高周波処理回路を提供することができる。ただし、当然のことながら、実際には、処理が必要な次数に対応した終端開放分布定数線路 T_m までを設ければよい。つまり、終端開放分布定数線路 T_m を実際にいくつまで設けるかは、高調波処理がどの次数まで必要かによって決定される。本実施形態の回路によれば、処理の必要な次数が高くなっても、原理的には対応が可能であるという利点がある。

[0041] また、この回路によれば、前記した特許文献3に記載されるようなリアクタンス回路網を用いる必要がないので、マイクロ波帯やミリ波帯のような高周波領域において動作可能な、逆F級増幅器用の高調波処理回路を提供することができる。

[0042] また、分布定数線路 T の出力側にリアクタンス補償用の終端開放分布定数線路 T^* を接続することで、高調波の特性に影響を与えることなく、基本波(例えば1.9GHz)に対する負荷インピーダンスのリアクタンス成分の調整ができる。また、結合分布定数線路 CT および分布定数線路 T の特性インピーダンスも併せて調整することで、負荷インピーダンスの最適化が図れる。すなわち、この回路によれば、全高調波に対する負荷インピーダンス条件を崩すことなく、基本波に対する負荷インピーダンスの調整が可能な、逆F級増幅器用の高調波処理回路を提供することができる。

[0043] 本実施形態に係る負荷回路の負荷インピーダンス特性を図3に示す。負荷インピーダンスが、偶数次高調波に対して非常に大きくなり(すなわち実質的に無限大になり)、奇数次高調波に対して零となっている。したがって、本実施形態の回路によって、逆F級の増幅動作を行わせることが可能となっている。図3に示す特性は計算により求めたものであり、その条件は以下の通りである。

(計算条件)

•結合分布定数線路 CT

平衡モード特性インピーダンス:252 Ω

不平衡モード特性インピーダンス:32 Ω

•分布定数線路 T

特性インピーダンス: 30Ω

- ・奇数次高調波処理用-終端開放分布定数線路

特性インピーダンス: 50Ω

- ・基本波リアクタンス調整用-終端開放分布定数線路

特性インピーダンス: 50Ω

電気長(基本波に対して): 120°

- ・負荷抵抗: 50Ω

[0044] 本実施形態の負荷回路を、下記条件の増幅用トランジスタSに適用した。条件は以下の通りである。

飽和ドレイン電流: 60mA 、

しきい値電圧: -0.9V 、

電源電圧: 3.4V 、

最大発振周波数 f_{max} : 70GHz 、

構成: ヘテロ接合FET

[0045] この場合の、ドレイン電流端子における電圧・電流特性を、ハーモニックバランスシミュレータにより計算した。その結果を図4に示す。瞬時電圧と瞬時電流との重なりがほぼ無くなっており、理想的な逆F級動作に近い動作を実現している。このときの付加電力効率(Power-added Efficiency, PAE)を図5に示す。この図から、PAEは90%を越えることがわかる。なお、この図において、 P_{out} は、負荷抵抗において得られる出力電力を示している。

[0046] 第1実施形態においては、前記した動作の説明から明らかなように、結合分布定数線路CTが、偶数次高調波に対する入力インピーダンスを実質的に無限大に調整する第1インピーダンス調整部を構成している。

[0047] また、第1実施形態においては、 $\lambda/2$ 形成用の分布定数線路Tと、複数の終端開放分布定数線路T_mとが、奇数次高調波に対する入力インピーダンスを実質的に零に調整する第2インピーダンス調整部を構成している。なお、前記した動作の説明から明らかなように、第1インピーダンス調整部を構成する結合分布定数線路CTも、奇数次高調波に対する入力インピーダンスを実質的に零に調整する機能を発揮するこ

とに役立っている。したがって、本実施形態では、第1インピーダンス調整部と第2インピーダンス調整部とによって、奇数次高調波を調整していることになる。

[0048] (第2実施形態の構成:F級)

つぎに、本発明の第2実施形態に係る高調波処理回路(負荷回路)を、図6～図10を参照しながら説明する。本実施形態の説明においては、前記した第1実施形態における構成要素と基本的に共通する要素については同じ符号を用いて説明を簡略化する。

[0049] 先ず、図6に基づいてこの負荷回路の構成を説明する。この負荷回路は、増幅用トランジスタ(後述)の出力端子と負荷抵抗 R_o との間に接続されるものである。この負荷回路は、結合分布定数線路CTと、複数の終端開放分布定数線路 $T_3 \sim T_n$ と、リアクタンス補償用終端開放分布定数線路 T^* とを主要な構成として備えている。

[0050] 結合分布定数線路CTの入力端子cは、増幅用トランジスタの出力端子に接続されている。結合分布定数線路CTの長さは増幅用トランジスタの出力における基本波の波長(λ)の $1/4$ の長さを有している。この構成は、第1実施形態と同様である。ただし、第2実施形態では、結合分布定数線路CTを構成する分布定数線路 CT_1 及び CT_2 の各々が、終端短絡とされている(図6参照)。

[0051] 複数の終端開放分布定数線路 $T_3 \sim T_n$ (図では T_7 まで)は、互いに並列に、結合分布定数線路CTの出力端子dに接続されている。ここで、nは1を除く正の奇数である。これらの終端開放分布定数線路 $T_3 \sim T_n$ (一般的に T_m で表せる)の、各々の線路長Lは、

$$L = \lambda / (4m) \quad (\text{ただし、} m = 3, 5, 7, \dots, n)$$

とされている。

[0052] さらに、本実施形態では、複数の終端開放分布定数線路 $T_3 \sim T_n$ は、連続的にすべて設けられているものではない。すなわち、本実施形態では、「 $m = pk$ (ただし、p及びkは1を除く正の奇数)で表されるmに対応する線路長を有する終端開放分布定数線路 $T_3 \sim T_n$ 」のうち、いずれかまたはすべての配置が省略されたものとなっている。ここで、「省略された」とは、設けられていないことを意味する。例えば、 $p = 3$ でかつ $k = 3$ の場合として、 T_9 が省略できる。また、kは、実際に設けられた T_k におけるkを意

味する。従って、 T_3 を設けた場合に、 $p=3$ とすれば、 T_9 を省略するという意味である。 p は、前記の条件を満足する限り、任意に選択することができる。この省略に関しては、前記特許文献2にも、同様の考え方が示されている。しかしながら、本実施形態では、偶数次高調波に対する線路を基本的に全て除くことができる点で、特許文献2の技術とは相違する。なお、原理的に省略できる終端開放分布定数線路(例えば前記した T_9 の線路)を実際に設置することは可能である。すなわち、省略できる線路を実際に省略することは必須ではない。

[0053] 次に、本実施形態の負荷回路を用いた増幅回路の例を図7に基づき説明する。この例では、増幅用トランジスタSの出力端子に、結合分布定数線路CTの入力端子cが接続されている。また、信号入力端子INの直後には、直流阻止用のカップリングコンデンサ C_1 が接続されている。さらに、結合分布定数線路CTにおける入力側の分布定数線路CT₁の終端側には、直流阻止用のカップリングコンデンサ C_2 が接続されている。また、トランジスタSには電源電圧 V_g および V_{dd} が供給されている。図7において符号 T_{i1} 及び符号 T_{i2} は、入力整合用分布定数線路を示している。

[0054] (第2実施形態の動作)

次に、本実施形態に係る負荷回路の動作(F級動作)について説明する。

[0055] 先ず、基本波に対して $\lambda/4$ の長さを有する結合分布定数線路CTでは、両終端が短絡の場合、入出力の両接続部において偶数次高調波に対しては短絡状態、奇数次高調波に対しては開放状態になるように定在波が立ち得る。このとき、両線路内での定在波分布が同じである偶数次高調波では、線路間に電位差が無いために結合が生じない。そのため、入力から見て単なる $\lambda/4$ の終端短絡分布定数線路となり、トランジスタ出力端子側から負荷側を見たときに、偶数次高調波に対して実質的に零の負荷インピーダンスとなる。

[0056] 一方、両線路内での定在波分布が反転する奇数次高調波では強い結合が生じ、線路の特性インピーダンスに応じて入力から出力への伝送がなされる。このとき、この結合分布定数線路CTは、基本波に対して $\lambda/4$ の長さを有する分布定数線路と同等の動作をする。

[0057] このとき、結合分布定数線路CTの出力側に接続された、各奇数次高調波の波長

λ に対して $\lambda/4$ の長さを有する複数の終端開放分布定数線路 $T_3 \sim T_n$ によって、結合分布定数線路 CT の出力点で奇数次高調波に対して短絡状態となる。従って、トランジスタ出力端子側から負荷側を見たときに奇数次高調波に対して実質的に無限大の負荷インピーダンスとなる。

[0058] 本実施形態の回路では、結合分布定数線路 CT によって偶数次高調波を処理することができるので、偶数次高調波を処理するために個別のスタブを設ける必要がない。このため、この回路によれば、F 級動作のための高調波処理回路を小型化することが可能となる。

[0059] 本実施形態の回路では、 m 次の高調波 (但し m は 1 を除く正の奇数) を処理するための終端開放分布定数線路 T_m を設けることによって、当該 m 次の高調波を処理することができる。したがって、この回路によれば、高効率電力増幅器である F 級増幅器に関して、原理的に無限次の高調波処理が可能な高周波処理回路を提供することができる。ただし、当然のことながら、実際には、処理が必要な次数に対応した終端開放分布定数線路 T_m までを設ければよい。つまり、終端開放分布定数線路 T_m を実際にいくつまで設けるかは、高調波処理がどの次数まで必要かによって決定される。本実施形態の回路によれば、処理の必要な次数が高くなっても、原理的には対応が可能であるという利点がある。

[0060] また、分布定数線路 T の出力側にリアクタンス補償用終端開放分布定数線路 T^* を接続することで、高調波の特性に影響を与えることなく、基本波 (例えば 1.9GHz) に対する負荷インピーダンスのリアクタンス成分の調整ができる。また、結合分布定数線路 CT および分布定数線路 T の特性インピーダンスも併せて調整することで、負荷インピーダンスの最適化が図れる。

[0061] 本実施形態に係る負荷回路の負荷インピーダンス特性を図 8 に示す。負荷インピーダンスが、奇数次高調波に対して非常に大きくなり、偶数次高調波に対して零となっている。したがって、本実施形態の回路によって、F 級の動作を行わせることが可能となっている。

[0062] 図 8 に示す特性は計算により求めたものであり、その条件は以下の通りである。
(計算条件)

- ・結合分布定数線路CT
 - 平衡モード特性インピーダンス:252 Ω
 - 不平衡モード特性インピーダンス:53 Ω
- ・奇数次高調波処理用-終端開放分布定数線路
 - 特性インピーダンス:50 Ω
- ・基本波リアクタンス調整用-終端開放分布定数線路
 - 特性インピーダンス:50 Ω
 - 電気長(基本波に対して):153°
- ・負荷抵抗:50 Ω

[0063] 本実施形態の負荷回路を、下記条件の増幅用トランジスタSに適用した。条件は以下の通りである。

飽和ドレイン電流:60mA、

しきい値電圧:-0.9V、

電源電圧:3.4V、

最大発振周波数 f_{\max} :70GHz、

構成:ヘテロ接合FET

[0064] この場合の、ドレイン電流端子における電圧・電流特性を、ハーモニックバランスシミュレータにより計算した。その結果を図9に示す。瞬時電圧と瞬時電流との重なりがほぼ無くなっており、理想的なF級動作に近い動作を実現している。このときの付加電力効率(Power-added Efficiency, PAE)を図10に示す。この図から、PAEは90%を越えることがわかる。なお、この図において、 P_{out} は、負荷抵抗において得られる出力電力を示している。

[0065] 第2実施形態においては、前記した動作の説明から明らかなように、結合分布定数線路CTが、偶数次高調波に対する入力インピーダンスを実質的に零に調整する第1インピーダンス調整部を構成している。

[0066] また、第2実施形態においては、複数の終端開放分布定数線路 T_m が第2インピーダンス調整部を構成している。本実施形態では、前記したとおり、第1インピーダンス調整部と第2インピーダンス調整部とが、奇数次高調波に対する入力インピーダンス

を実質的に無限大に調整する機能を発揮している。

[0067] なお、前記各実施形態の記載は単なる一例に過ぎず、本発明に必須の構成を示したのではない。各部の構成は、本発明の趣旨を達成できるものであれば、上記に限らない。例えば、前記各実施形態では、増幅器としてトランジスタを用いたが、これに代えて、負性抵抗の2端子増幅素子を用いることもできる。そのような素子の例として、インパットダイオード、ガンダイオード、共鳴トンネルダイオードなどがある。前記した各実施形態においては、増幅器の一例として、単一の増幅素子(例えばトランジスタや負性抵抗2端子増幅素子)を用いているが、回路により構成された増幅器を用いることも可能であると考えられる。

[0068] また、前記した各実施形態では、リアクタンス成分を補償する補償用分布定数線路 T^* を設ける構成としたが、これに代えて、増幅器Sの出力端子cでの基本波のリアクタンス成分を補償するリアクタンス素子(図示せず)を設けても良い。

[0069] なお、本発明の装置は、上記した各実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲内において種々の変更を加えることができる。

[0070] (動作原理の補足説明)

以下、前記した各実施形態に係る回路の動作原理を補足して説明する。

[0071] (F級増幅器及び逆F級増幅器の動作原理)

電力増幅器の一つであるF級増幅器では、2倍、3倍、…の周波数の高調波を適切に処理することでトランジスタ(増幅器)内での電流・電圧波形を調整し、高効率動作を実現している。具体的には、偶数次高調波が短絡、奇数次高調波が開放となる負荷を増幅用トランジスタの出力端子に接続することで、トランジスタの出力側から内部に流れ込む電流波形を半波整流波形、トランジスタの出力端子にかかる電圧を方形波形としている(図11a参照)。

[0072] この場合、電流波形と電圧波形の重なりが無いためにトランジスタ内での電力消費が無く、高効率動作となる。一方、この高調波処理で短絡と開放を入れ替えると電流波形と電圧波形の関係が逆転するが、この場合も波形の重なりは無く、同様に高効率化が図れる(図11b)。この方法を用いた増幅器を逆F級増幅器と呼ぶ。どちらも理想的には100%の効率(コレクタ効率、ドレイン効率)を実現できる。

[0073] このような高調波処理を分布定数線路で実現する方法を述べる。先ず、基本周波数の波長に対して1/4の長さを有する分布定数線路の終端(図12中において右側)を、短絡または開放とした場合を考える(図12参照)。図12には基本波、2倍波、3倍波に対する定在波の様子を併せて示している。終端を短絡した場合(図12(a)参照)、基本波に対しては入力端で電流定在波が零、電圧定在波が最大となり、インピーダンスが無限大になる。2倍波に対しては逆に電圧定在波が零、電流定在波が最大となり、インピーダンスが零になる。3倍波以上ではこれらを交互に繰り返すことになる。なお、終端開放の場合(図12(b)参照)はその逆の特性となる。入力端でのインピーダンス—周波数特性の計算例を図13に示す。図より、2倍波以上の高調波に対して、終端短絡(図13a参照)の場合はF級の負荷条件を満たしており、終端開放(図13b参照)の場合は逆F級の負荷条件を満たしていることがわかる。つまり、2倍波以上の高調波に対してのみ短絡、あるいは開放が実現できれば、原理上、任意の高調波まで処理可能なF級あるいは逆F級の増幅器が実現できる。

[0074] 既存のF級用高調波処理回路(図14参照)では、 $\lambda_0/4$ の長さを有する分布定数線路の図12の終端部で各高調波を短絡するために、各々の高調波に対して1/4波長となる終端開放分布定数線路を処理する高調波の数だけ接続している(但し一部省略可)。ここで λ_0 は基本波の波長、 λ_m はm次高調波の波長である。また、出力された基本波を取り出すための線路も同じ点に接続される。このとき、終端部でのインピーダンスは各々のインピーダンスの並列合成値となる。並列回路では、いずれか一つの線路のインピーダンスが零であれば合成インピーダンスが零となるため、任意の高調波短絡用分布定数線路による、その高調波周波数での短絡状態は、他の線路のインピーダンス値に影響を受けることなく、零インピーダンスに保たれる。

[0075] 一方、逆F級では図12(b)に示されるように、分布定数線路の終端部を開放とする必要がある。しかし、上記F級と同様の構成を考えた場合では、各高調波に対して開放となる各々の分布定数線路を終端部へ接続したとしても、開放インピーダンスが他の線路のインピーダンスの影響を受けてしまうために、所望の負荷条件が得られない。また、分布定数線路のインピーダンスを直列に接続するということは構造上不可能である。従って、逆F級の負荷状態を実現するためには、上記F級とは異なる回路構

成を考える必要がある。

[0076] (結合分布定数線路を用いた高調波処理回路の動作原理)

前記した各実施形態に係る高調波処理回路では、新たに結合分布定数伝送線路を導入している。これは、平行に近接した2つの分布定数線路が電氣的に結合したものであり、平衡モードでの伝送線路および帯域通過フィルタなどに利用される。

[0077] 図15に、片一方の線路の一端を入力とし、もう片一方の線路の逆端を出力とした場合の結合分布定数伝送線路の概略図を示す。各線路は基本波長 λ_0 の1/4の長さを有している。また、図では、各々の分布定数線路の端子がない方(終端)を開放(図a)あるいは短絡(図b)とした2つの場合を示している。

[0078] 図16に、図15に示した結合分布定数線路の透過特性の計算例を示す(図中実線)。また、比較として基本波長の1/4の長さを有する分布定数線路の計算例も併せて示す(図中破線)。図16aおよびbの透過強度特性によれば、2倍、4倍、…、の偶数次高調波に対して両方の結合分布定数線路ともに透過が零であることがわかる。これは、偶数次高調波では結合が起こらず、各終端での全反射により入力側に全て戻されていることを表す。一方、図16cおよびdの遅延特性において、基本波を含む3倍、5倍、…、の奇数次高調波に注目すると、図16cの場合は、比較の分布定数線路と同じ位相差を有しており、また、図16dの場合は、比較の分布定数線路の値から180度の遅れを保っている。この遅延特性は、後に説明する奇数次高調波処理において重要な特性となる。

[0079] 次に、図15に示す線路の出力が50Ωに終端されている場合(図17参照)の入力インピーダンス周波数特性の計算例を図18に示す。偶数次高調波に対して、図18aの場合は理想上無限大のインピーダンス値となり、図18bの場合は零となる。これは、偶数次高調波のみに対して、図12に示す分布定数線路と同じ状態が得られるためである。従って、この結合分布定数線路を利用することで、逆F級あるいはF級の、偶数次高調波に対する負荷条件を満足させることができる。

[0080] (逆F級での奇数次高調波処理について)

奇数次高調波処理を行う方法に関して、まず、逆F級の場合について述べる。逆F級の負荷条件を満たすためには、偶数次高調波処理に対して、図15aの線路を用い

ることになる。前述の通り、この線路は、奇数次高調波に対して、基本波長の1/4の長さを有する分布定数線路と等価である。

[0081] ここで、基本波長の1/2の長さを有する分布定数線路の終端を短絡した場合の特性を考えると、図13aで f を $f_0/2$ と置き換えれば良いので、入力インピーダンスが基本波を含む全ての高調波に対して零となる。

[0082] そこで先ず、図15aの結合分布定数線路の出力端子に、更に基本波長の1/4の長さを有する分布定数線路を接続し、奇数次高調波に対して等価的に基本波長の1/2の長さを有する分布定数線路とする。そして、その終端部を各奇数次高調波に対してのみ短絡状態とするために、奇数次高調波の各波長に対して1/4波長となる終端開放分布定数線路を処理する高調波の数だけ接続(但し一部省略可)する(図19a参照)。このことにより、線路全体の入力インピーダンス特性において、奇数次高調波に対して零インピーダンスという逆F級の負荷条件が満たされる(図20a参照)。なお、図19aは、図1中において高調波処理部分を抜き出したものに相当する。

[0083] (F級での奇数次高調波処理について)

次にF級の場合について説明する。F級の場合も、前記と同様に図15bの線路を用いることで偶数次高調波処理がなされる。

[0084] 一方、図16dに示すこの結合分布定数線路の奇数次高調波に対する特性では、基本波長の1/4の長さを有する分布定数線路の特性に対してどの奇数次高調波でも180度の遅れを有している。180度の電気長は定在波の周期に相当するので、180度の整数倍の位相差ずれを有する分布定数線路毎の、入力端でのインピーダンス特性は、互いに同じとなる。従って、図15bに示す結合分布定数線路の出力端子を短絡したときの奇数次高調波に対する入力インピーダンスは、図13aと同じく、理想上無限大となる。

[0085] そこで、その出力端子を各奇数次高調波に対してのみ短絡状態とするために、基本波長の1/4波長となる終端開放分布定数線路を、処理する高調波の数だけ接続(但し一部省略可)する(図19b参照)。このことにより、線路全体の入力インピーダンス特性において、奇数次高調波に対して理想上無限大インピーダンスというF級の負荷条件が満たされる(図20b参照)。なお、図19bは、図6中において高調波処理部

分を抜き出したものに相当する。

[0086] (F級増幅器との比較における、逆F級増幅器の利点について)

マイクロ波電力増幅器の高効率化に関して、偶数次高調波を短絡、奇数次高調波を開放とするF級増幅器がよく知られており、前述した、任意の次数まで処理可能な、分布定数線路による回路構成(図14参照)が既に報告されている。近年、前述した逆F級の高調波処理による高効率増幅器が提案されており(前記非特許文献1)、さらに、外部チューナを用いて3次高調波まで調整した検証実験の報告(前記非特許文献2)、そして、終端開放分布定数線路をいくつか組み合わせて3次高調波まで調整した検証実験の報告(前記非特許文献3)がなされている。これらの文献では、逆F級の方がF級よりも高い効率を得られることが示されている。

[0087] 具体的には、図21に示すトランジスタの直流電流電圧特性において、立ち上がりの傾きを決めるオン抵抗が効率に大きく影響している。そして、同じ基本波出力を得る場合、図11に示すように方形波形と半波整流波形の違いから、逆F級の方が電圧振幅が大きくなり、トランジスタ内での直流電力消費量がF級と比較して小さくなる。この傾向はオン抵抗が大きいほど顕著化することが解析により示されている。

[0088] この逆F級動作ではトランジスタに加わる電圧が高くなることから、近年盛んに実用化が進められている高耐圧高出力GaN系トランジスタへの適用が適していると考えられ、より高出力かつ高効率な増幅器の実現が可能になると予測される。

(実験例)

図1に示した負荷回路の負荷インピーダンスの実測値を図22に示す。図3は、計算によって得られたものであるが、図22は、実測によって得られたものである。図22より、偶数次高調波に対して $1k\Omega$ 以上、奇数次高調波に対して十数 Ω 以下という負荷インピーダンス特性を得られることがわかる。すなわち、実測によっても、図3に示した例と同様に、逆F級の動作に必要な負荷インピーダンス特性が得られることを確認できる。

この実験例の実験条件は以下の通りである。

(実験条件)

・線路基板:低損失樹脂基板(基板厚:1.2 mm、比誘電率 ϵ_r :3.5、誘電正接 $\tan \delta$:0

.002)

・導体:銅(厚さ18ミクロン以上)

・分布定数線路T:ストリップ線路(トリプレート線路)

(信号線-接地面間隔:0.4 mm、0.8 mm(上下非対称))

・分布定数線路CT:ブロードサイド結合線路

(信号線CT₁とCT₂との間隔:0.2 mm、信号線CT₂と接地面G₂との間隔:0.4 mm、信号線CT₁と接地面G₁との間隔:0.6 mm(上下非対称))

・分布定数線路CT

(線路幅:0.7 mm、線路の物理長:20.7 mm)

・分布定数線路T

(線路幅:4 mm、線路の物理長:20.7 mm)

・奇数次高調波処理用-終端開放分布定数線路

(線路幅:0.6 mm、線路の物理長 T₃:6.4 mm、T₅:3.4 mm、T₇:2.7 mm)

・基本波リアクタンス調整用-終端開放分布定数線路T*

(線路幅:0.6 mm、線路の物理長:28.6 mm)

・負荷抵抗:50 Ω

図22に示す実験例で用いた負荷回路の概略的構成を図23と図24に示す。この負荷回路における基本的な構成は、図1に示す回路と同様である。ただし、図23に示すように、実験例の回路における結合分布定数線路CTは、S字状に形成されている。これにより、信号線路CT₁及びCT₂のいずれにおいても、左右側面(幅方向における両端面)の長さ(線路の長さ方向における長さ)を同じとすることができる。これにより、結合分布定数線路CTにおける特性のばらつきを減少させることができるという利点がある。

図面の簡単な説明

[0089] [図1]本発明の第1実施形態に係る高調波処理回路を示す図である。

[図2]図1の高調波処理回路を用いた逆F級の増幅回路を示す図である。

[図3]図1の高調波処理回路の負荷インピーダンス特性を示すグラフである。

[図4]図1の高調波処理回路を用いた増幅回路の特性を示すグラフである。図におい

て縦軸は、ドレイン電流端子における電流特性(mA)及び電圧特性(V)を示している。

[図5]図4に示された逆F級動作における出力電圧(dBm)と付加電力効率すなわちPAE(%)とを示すグラフである。

[図6]本発明の第2実施形態に係る高調波処理回路を示す図である。

[図7]図6の高調波処理回路を用いたF級の増幅回路を示す図である。

[図8]図6の高調波処理回路の負荷インピーダンス特性を示すグラフである。

[図9]図6の高調波処理回路を用いた増幅回路の特性を示すグラフである。図において縦軸は、ドレイン電流端子における電流特性(mA)及び電圧特性(V)を示している。

[図10]図9に示されたF級動作における出力電圧(dBm)と付加電力効率すなわちPAE(%)とを示すグラフである。

[図11]図a及び図bは、理想的なF級および逆F級増幅器におけるトランジスタ内の電流波形および電圧波形の概略図であり、図(c)は、トランジスタにおける電流及び電圧の取り方を説明する説明図である。

[図12]基本波の1/4波長の長さを有する分布定数線路の終端を、短絡または開放としたときの、基本波、2倍波、3倍波の定在波の様子を示す説明図であって、図(a)は、分布定数線路の終端が短絡の場合、図(b)は、終端が開放の場合である。

[図13]図12(a)及び(b)に示す各線路の入力端におけるインピーダンス一周波数特性を示すグラフである。

[図14]従来のF級増幅器用高調波処理回路(高調波処理部分のみ)を示す回路図である。

[図15]結合分布定数線路の概略図である。

[図16]図15に示す結合分布定数線路の透過特性を示すグラフである。

[図17]出力側が50Ωの負荷抵抗で終端された結合分布定数線路を示す回路図である。

[図18]図17に示す結合分布定数線路の入力インピーダンス周波数特性を示すグラフである。

[図19]逆F級(図a)およびF級(図b)増幅器用高調波処理回路の構成を示す図である。

[図20]図19に示す回路の出力に50Ωの負荷抵抗を接続したときの入力インピーダンス周波数特性を示すグラフである。

[図21]トランジスタの直流電流電圧特性を示すグラフである。

[図22]図1に示した負荷回路の負荷インピーダンスの実測値を示すグラフである。

[図23]図22に示す実験例で用いた負荷回路の概略的構成を示す斜視図である。

[図24]図23のX-X線に沿う、要部の拡大断面図である。

符号の説明

- [0090] CT 結合分布定数線路
- $C_1 \cdot C_2$ 直流阻止用コンデンサ
- T $\lambda/2$ 形成用の分布定数線路
- T_m m次高調波処理用の終端開放分布定数線路(ただしmは3以上の奇数)
- T^* 基本波リアクタンス調整用の終端開放分布定数線路
- $T_{i1} \cdot T_{i2}$ 入力整合用の分布定数線路
- R_o 負荷抵抗
- S 増幅器(増幅用トランジスタ)
- $V_g \cdot V_{dd}$ 電源電圧

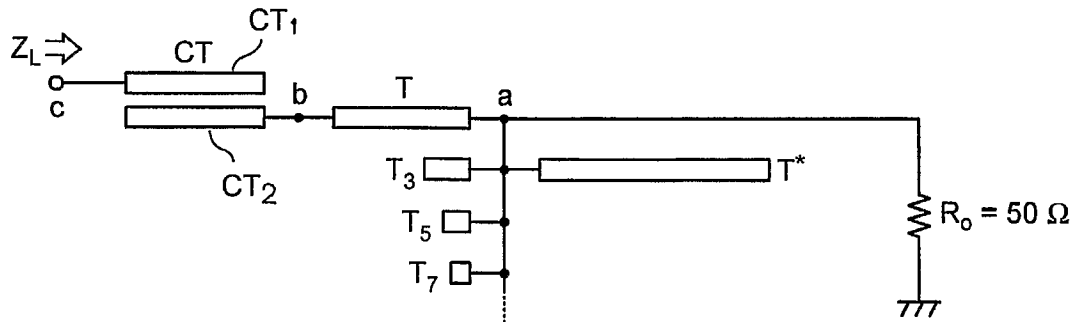
請求の範囲

- [1] 増幅器の出力端子と負荷抵抗との間に接続されて、前記増幅器の出力端子に現れる高調波を処理するための回路であって、
第1インピーダンス調整部と、第2インピーダンス調整部とを備えており、
前記第1インピーダンス調整部は、結合分布定数線路を備えており、
前記結合分布定数線路は、前記増幅器の出力が入力されるものであり、かつ、前記増幅器の出力における基本波の波長(λ)の $1/4$ の長さを有しており、
さらに、前記第1インピーダンス調整部は、偶数次高調波に対する入力インピーダンスを、実質的に無限大又は零の一方に調整する構成となっており、
前記第1インピーダンス調整部と前記第2インピーダンス調整部とは、奇数次高調波に対する入力インピーダンスを、実質的に無限大又は零の他方に調整する構成となっている
ことを特徴とする高調波処理回路。
- [2] 前記第1インピーダンス調整部は、偶数次高調波に対する入力インピーダンスを実質的に無限大に調整する構成となっており、
前記第1インピーダンス調整部と前記第2インピーダンス調整部とは、奇数次高調波に対する入力インピーダンスを実質的に零に調整する構成となっており、
さらに、前記第2インピーダンス調整部は、
前記結合分布定数線路の出力端子に接続され、かつ、基本波の波長(λ)の $1/4$ の長さを有する、 $\lambda/2$ 形成用の分布定数線路と、
前記 $\lambda/2$ 形成用の分布定数線路の出力端子に互いに並列に接続された複数の終端開放分布定数線路とを有しており、
前記複数の終端開放分布定数線路は、
 $L = \lambda / (4m)$ (ただし、 λ は基本波の波長、 m は1を除く正の奇数)
で表される線路長 L を各々有している
ことを特徴とする請求項1記載の高調波処理回路。
- [3] 前記第1インピーダンス調整部は、偶数次高調波に対する入力インピーダンスを実質的に零に調整する構成となっており、

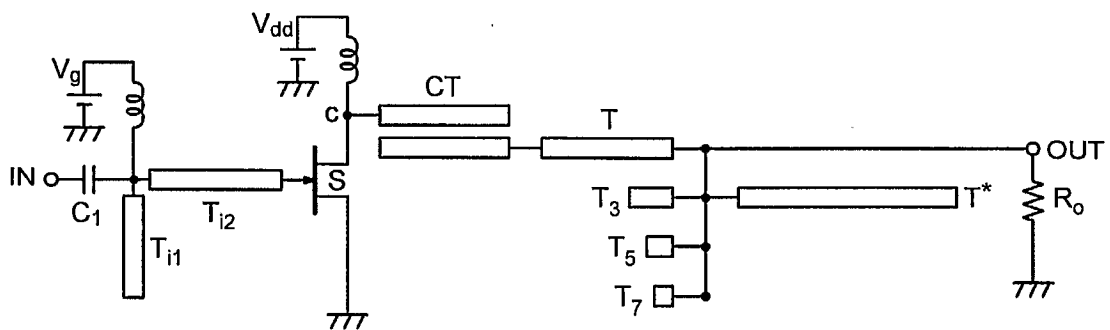
前記第1インピーダンス調整部と前記第2インピーダンス調整部とは、奇数次高調波に対する入力インピーダンスを実質的に無限大に調整する構成となっており、さらに、前記第2インピーダンス調整部は、前記結合分布定数線路の出力端子に互いに並列に接続された複数の終端開放分布定数線路を有しており、前記複数の終端開放分布定数線路は、 $L = \lambda / (4m)$ （ただし、 λ は基本波の波長、 m は1を除く正の奇数）で表される線路長 L を各々有していることを特徴とする請求項1記載の高調波処理回路。

- [4] さらに、前記 $\lambda / 2$ 形成用の分布定数線路の出力端子に接続され、前記増幅器の出力端子での基本波のリアクタンス成分を補償する補償用分布定数線路を有することを特徴とする請求項2に記載の高調波処理回路。
- [5] さらに、前記 $\lambda / 2$ 形成用の分布定数線路の出力端子に接続され、前記増幅器の出力端子での基本波のリアクタンス成分を補償するリアクタンス素子を有することを特徴とする請求項2に記載の高調波処理回路。
- [6] 請求項1～5のいずれか1項に記載の高調波処理回路における前記結合分布定数線路の入力端子が、前記増幅器の出力端子に接続されていることを特徴とする増幅回路。
- [7] 前記増幅器として増幅用トランジスタが用いられている請求項6に記載の増幅回路。
- [8] 前記増幅器として負性抵抗2端子増幅素子が用いられている請求項6に記載の増幅回路。

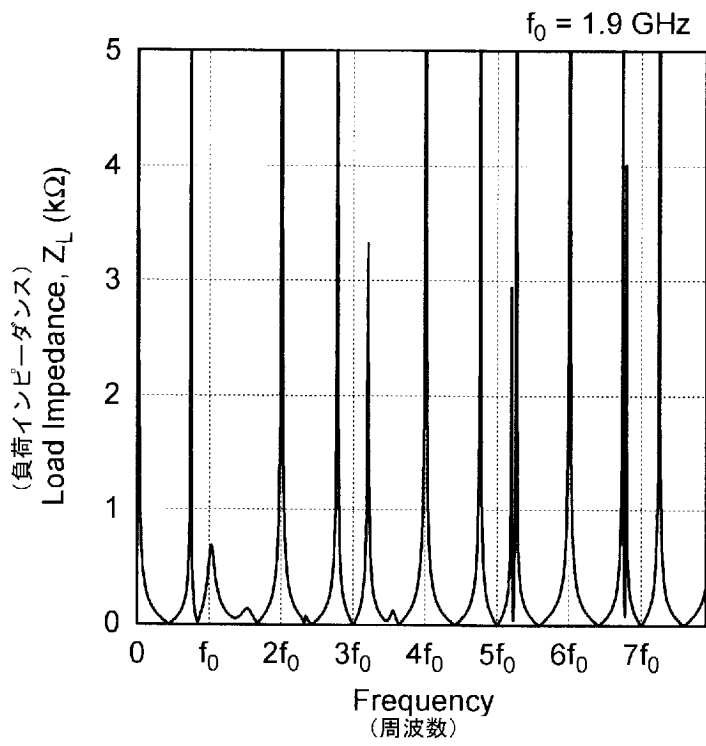
【図 1】



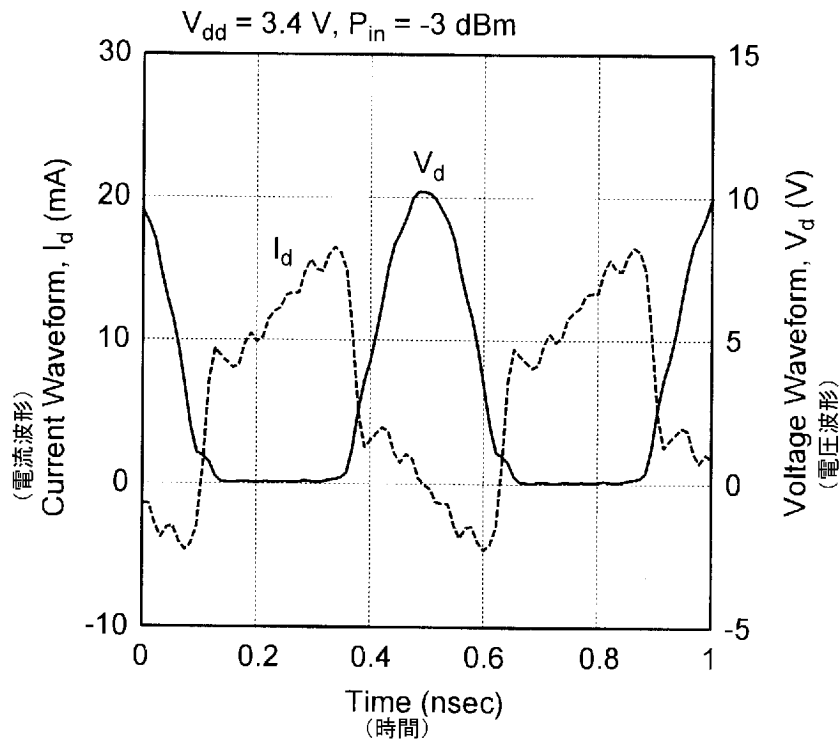
【図 2】



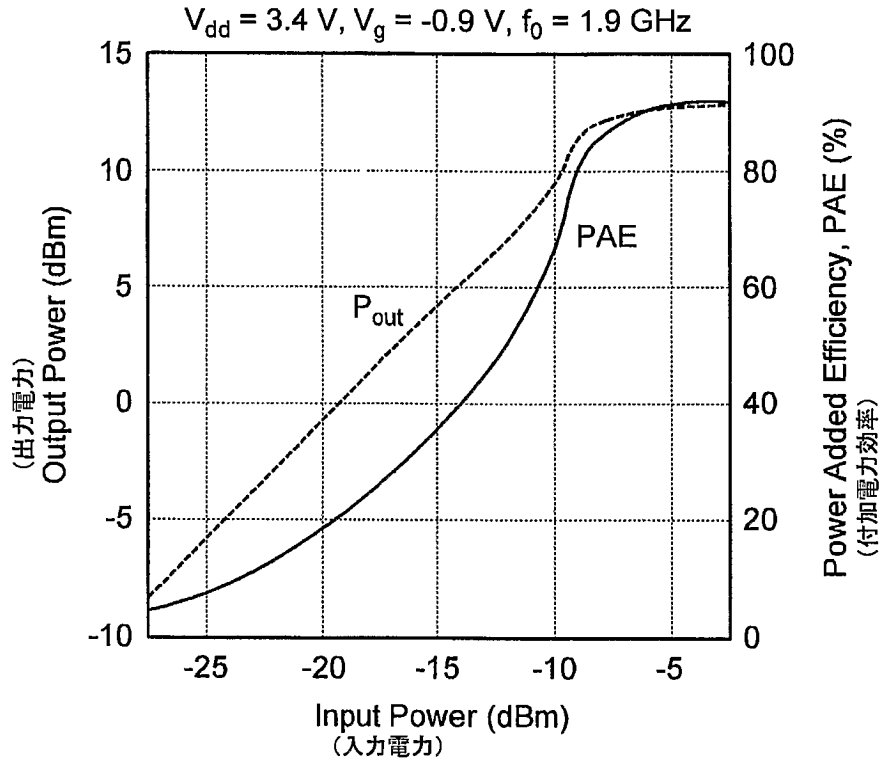
[[図3]



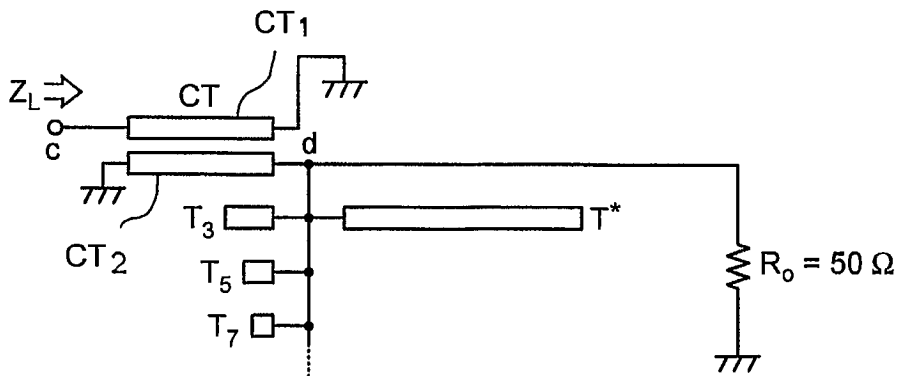
[[図4]



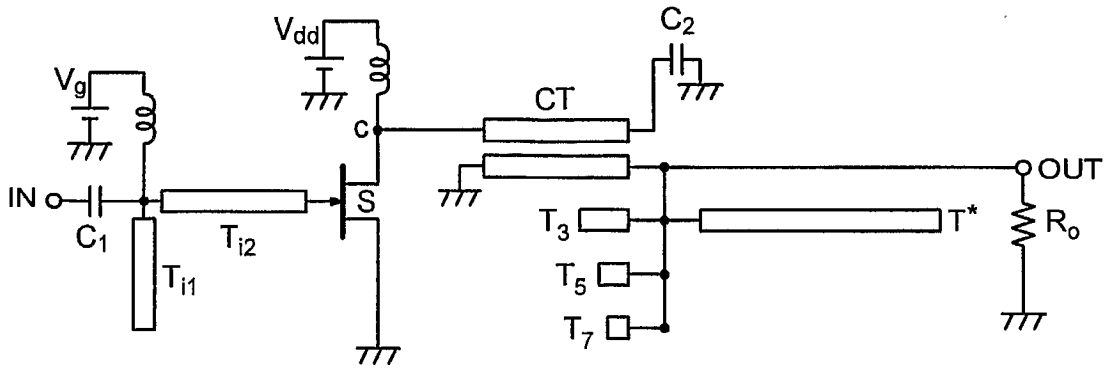
【図 5】



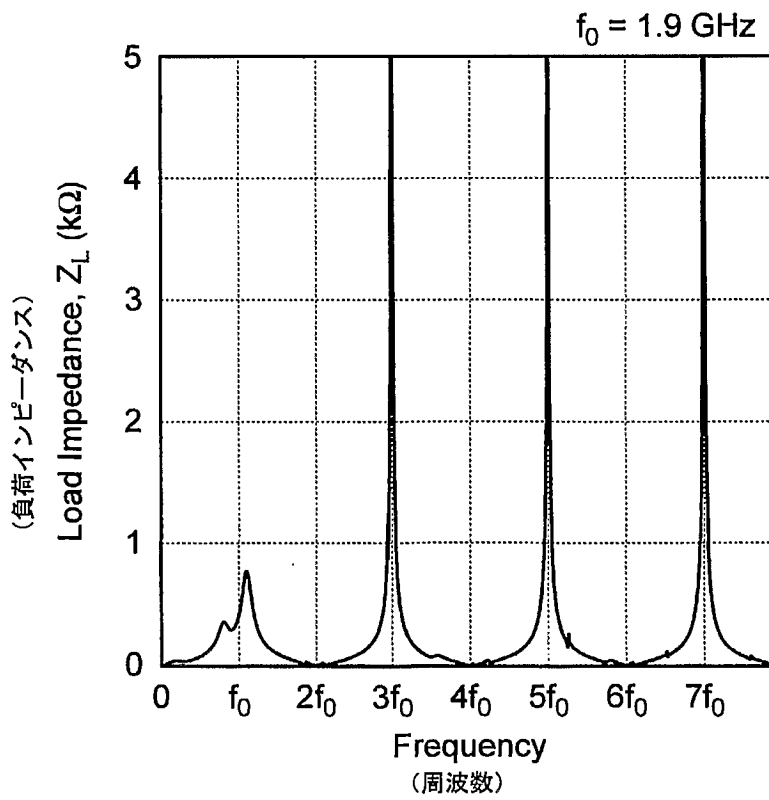
【図 6】



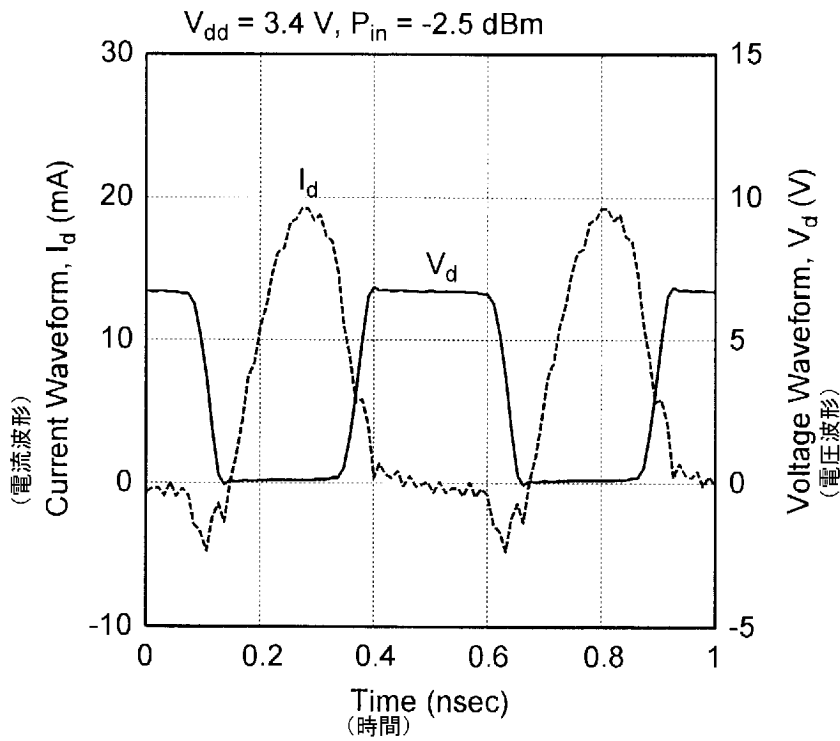
【図 7】



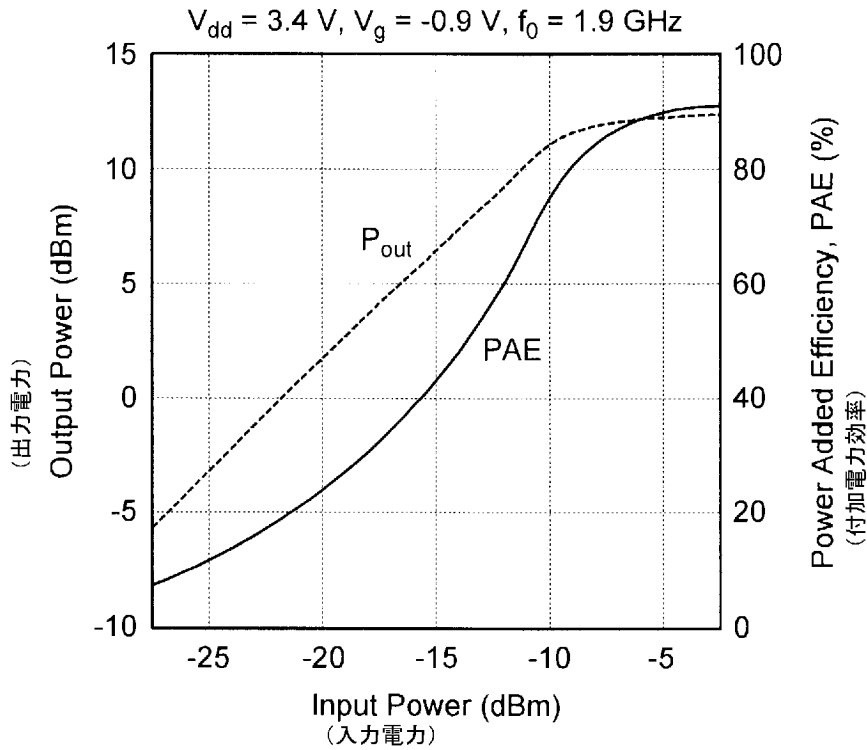
【図 8】



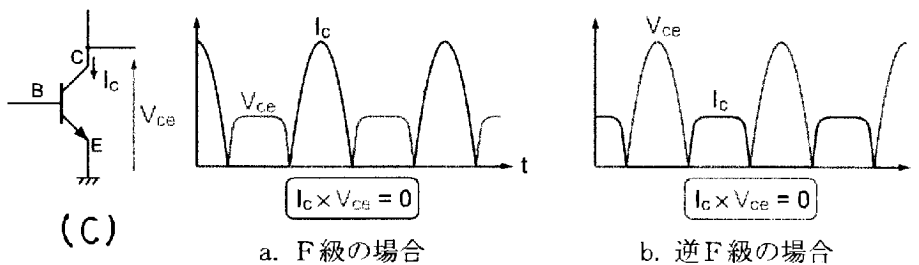
[図9]



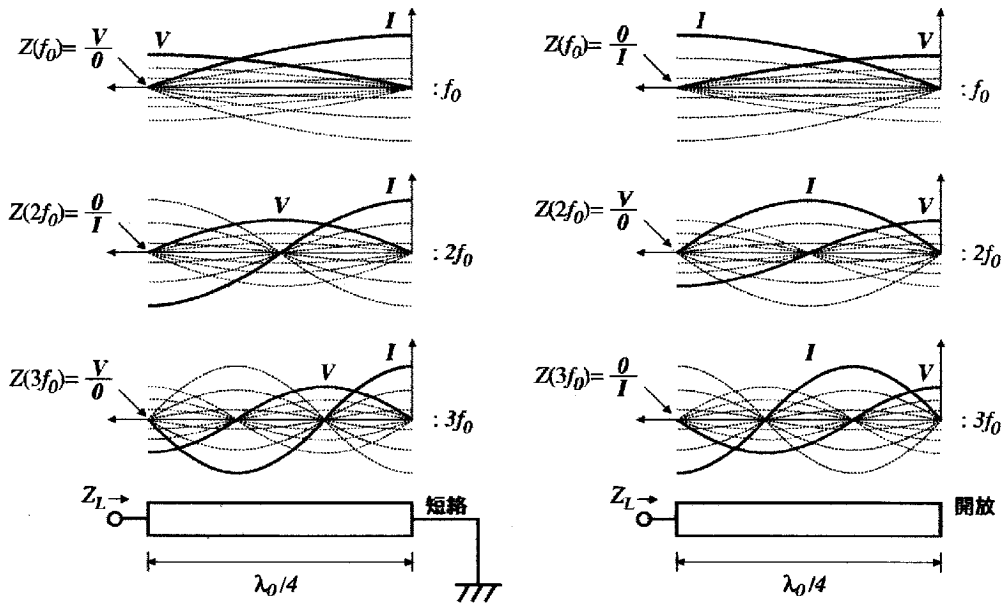
[図10]



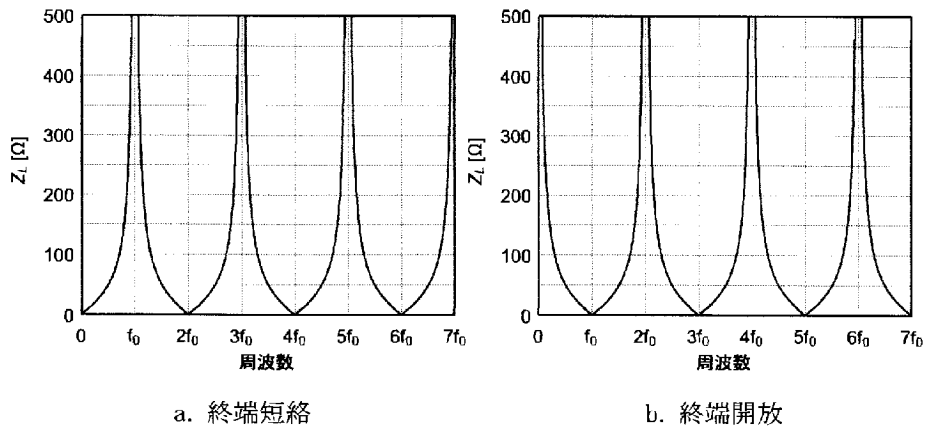
[図11]



[図12]



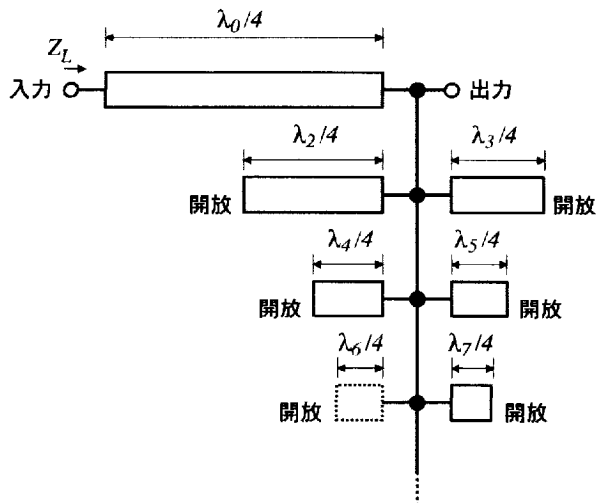
[図13]



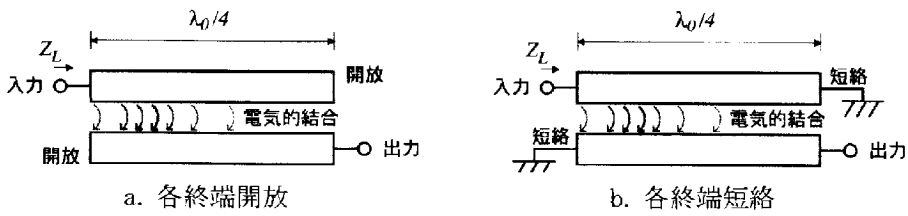
a. 終端短絡

b. 終端開放

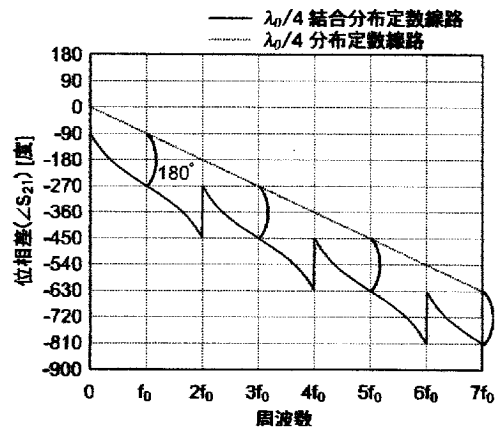
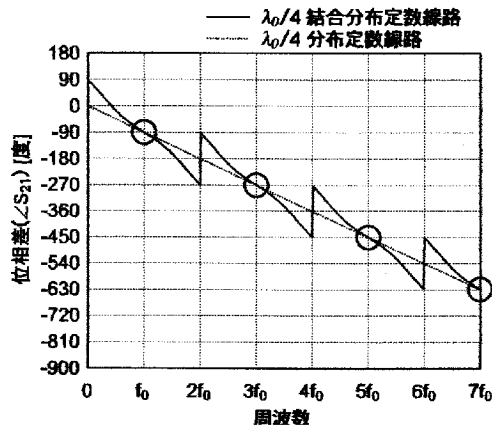
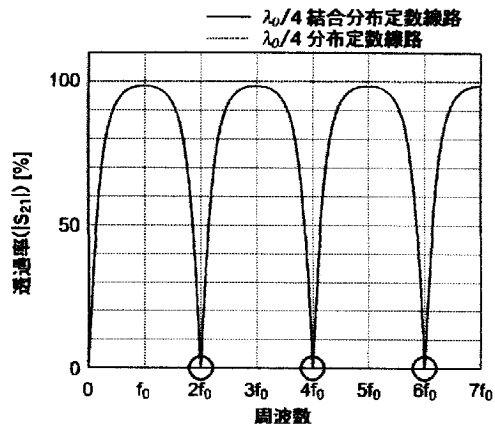
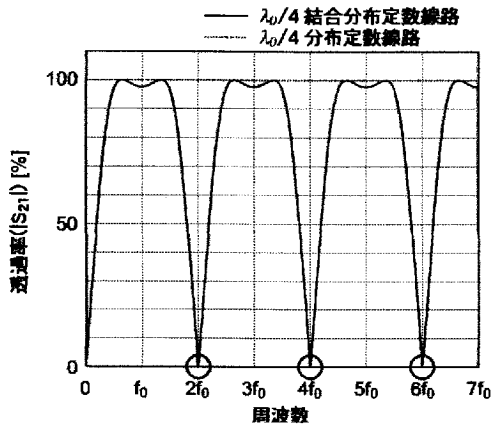
[図14]



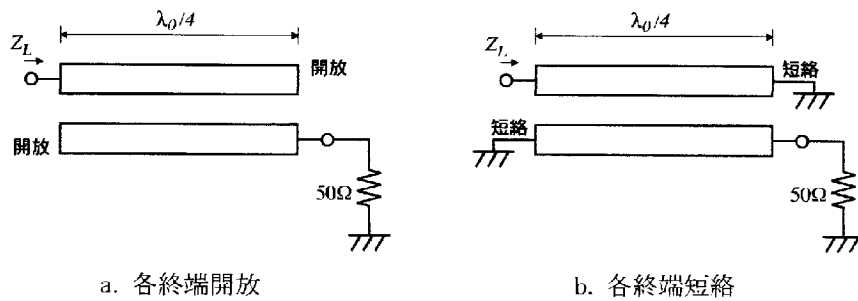
[圖15]



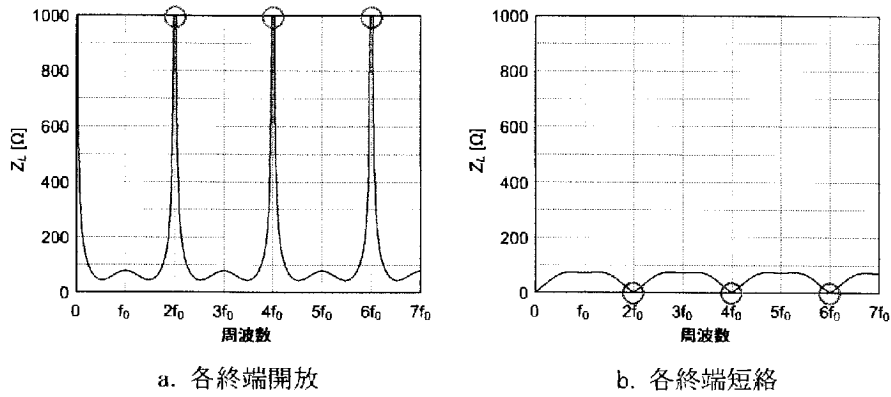
[圖16]



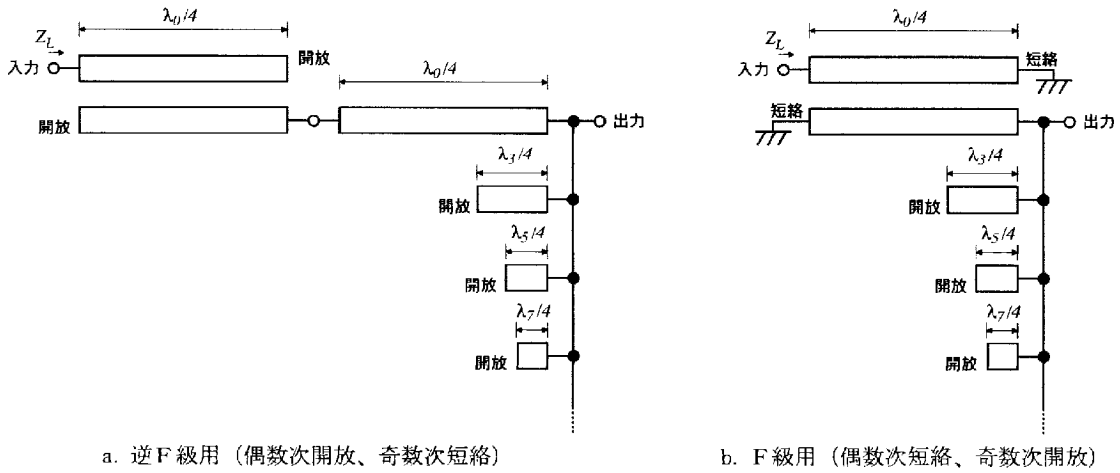
[圖17]



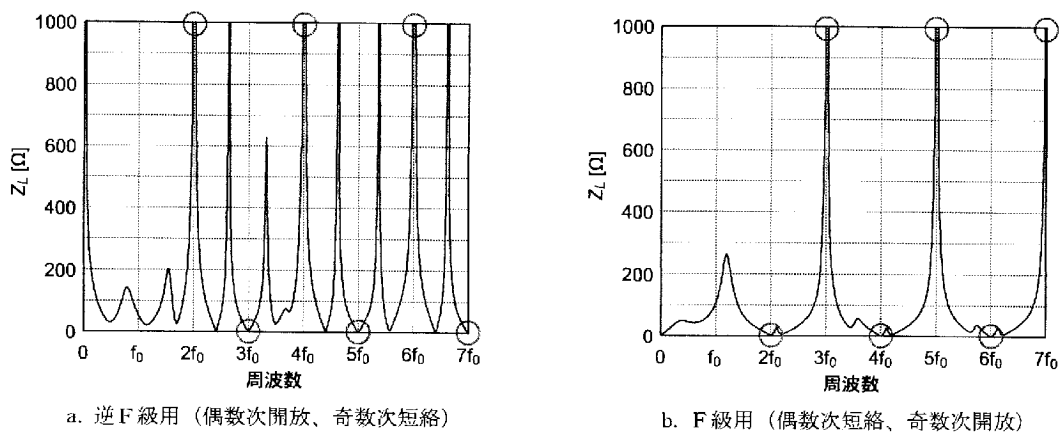
[図18]



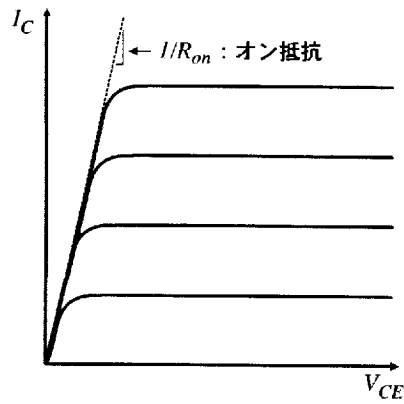
[図19]



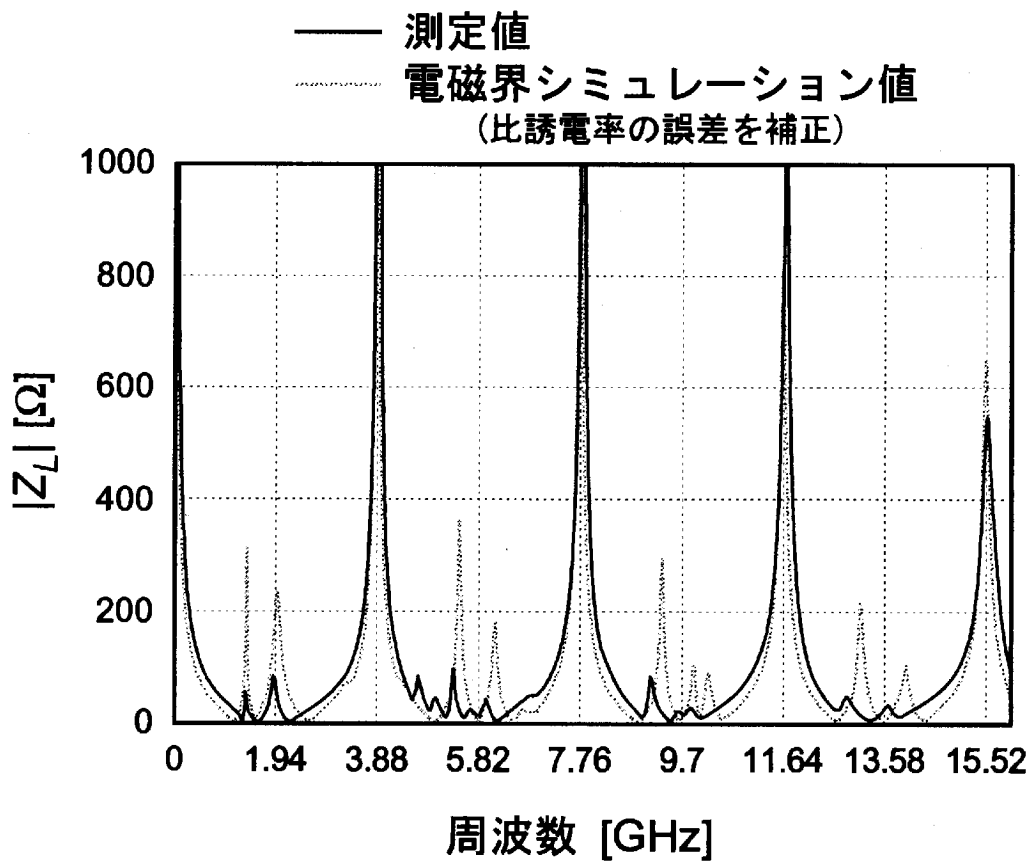
[図20]



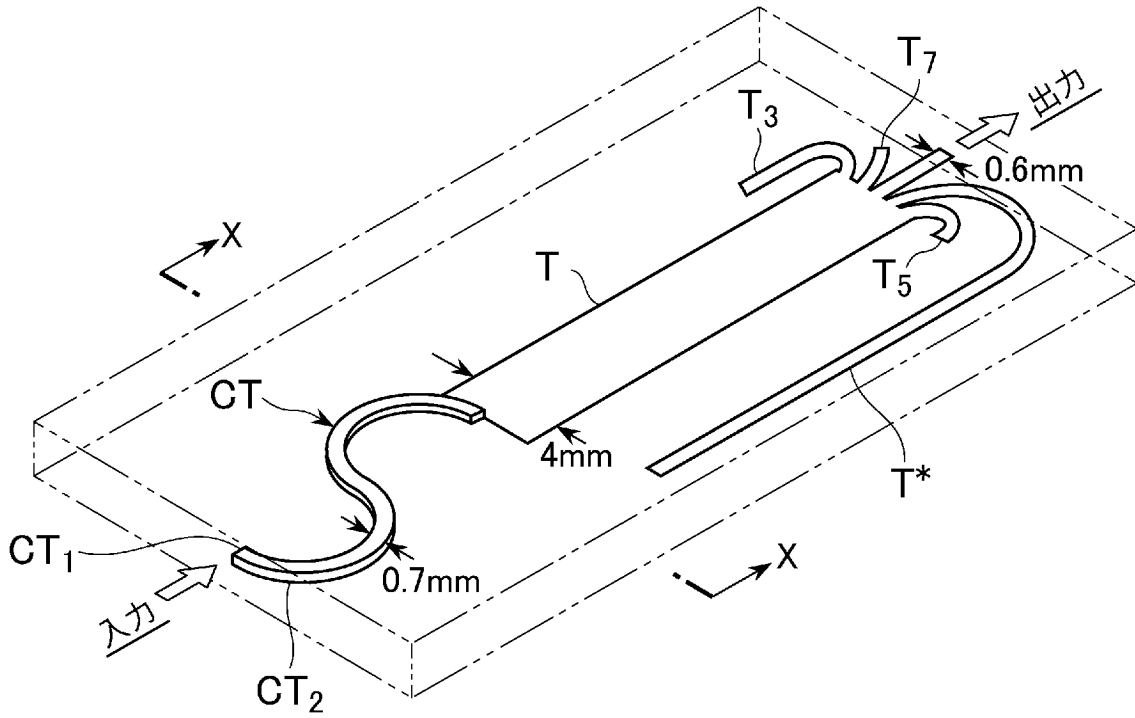
[図21]



[図22]

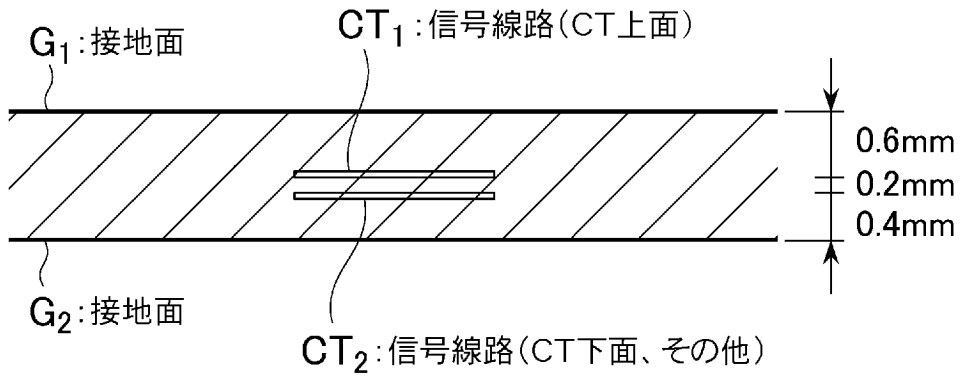


[図23]



[図24]

断面構造



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/065057

A. CLASSIFICATION OF SUBJECT MATTER H03F3/60(2006.01)i, H01P1/212(2006.01)i, H01P5/02(2006.01)i, H01P5/18(2006.01)i, H03F3/24(2006.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H03F3/60, H01P1/212, H01P5/02, H01P5/18, H03F3/24		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2007 Kokai Jitsuyo Shinan Koho 1971-2007 Toroku Jitsuyo Shinan Koho 1994-2007		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 08-148949 A (Fujitsu Ltd.), 07 June, 1996 (07.06.96), Par. Nos. [0010] to [0020]; Fig. 1 (Family: none)	1, 3, 6-8 2, 4, 5
Y A	JP 05-259763 A (Nippon Telegraph And Telephone Corp.), 08 October, 1993 (08.10.93), Par. Nos. [0010] to [0020]; Fig. 1 (Family: none)	1, 3, 6-8 2, 4, 5
Y	JP 2003-234626 A (Campus Create Co., Ltd.), 22 August, 2003 (22.08.03), Par. Nos. [0020] to [0040], [0043]; Figs. 3, 4 (Family: none)	3, 6-8
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 30 October, 2007 (30.10.07)		Date of mailing of the international search report 13 November, 2007 (13.11.07)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl. H03F3/60(2006.01)i, H01P1/212(2006.01)i, H01P5/02(2006.01)i, H01P5/18(2006.01)i, H03F3/24(2006.01)i

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl. H03F3/60, H01P1/212, H01P5/02, H01P5/18, H03F3/24

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2007年
 日本国実用新案登録公報 1996-2007年
 日本国登録実用新案公報 1994-2007年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	JP 08-148949 A (富士通株式会社) 1996.06.07, 【0010】 - 【0020】 及び図1 (ファミリーなし)	1, 3, 6-8 2, 4, 5
Y A	JP 05-259763 A (日本電信電話株式会社) 1993.10.08, 【0010】 - 【0020】 及び図1 (ファミリーなし)	1, 3, 6-8 2, 4, 5

C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 30. 10. 2007	国際調査報告の発送日 13. 11. 2007
----------------------------	----------------------------

国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 石原 由晴 電話番号 03-3581-1101 内線 3574	5W	3782
---	--	----	------

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2003-234626 A (株式会社キャンパスクリエイト) 2003.08.22, 【0020】 - 【0040】、【0043】、図3及び図 4 (ファミリーなし)	3, 6-8