

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010年11月18日(18.11.2010)

PCT

(10) 国際公開番号
WO 2010/131639 A1

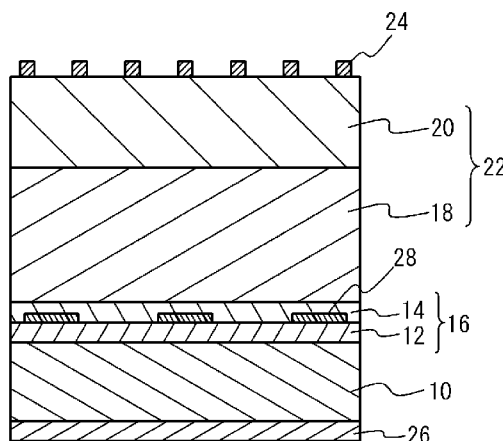
- (51) 国際特許分類:
H01L 31/042 (2006.01) H01L 31/04 (2006.01)
H01L 21/203 (2006.01)
- (21) 国際出願番号: PCT/JP2010/057936
- (22) 国際出願日: 2010年5月11日(11.05.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-115337 2009年5月12日(12.05.2009) JP
特願 2009-185666 2009年8月10日(10.08.2009) JP
- (71) 出願人(米国を除く全ての指定国について): 国立大学法人筑波大学 (UNIVERSITY OF TSUKUBA) [JP/JP]; 〒3058577 茨城県つくば市天王台一丁目1番1号 Ibaraki (JP). 国立大学法人東北大学 (TOHOKU UNIVERSITY) [JP/JP]; 〒9808577 宮城県仙台市青葉区片平二丁目1番1号 Miyagi (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 末益崇(SUEMASU, Takashi) [JP/JP]; 〒3058577 茨城県つくば市天王台一丁目1番1号 国立大学法人筑波大
- 学内 Ibaraki (JP). 宇佐美徳隆 (USAMI, Noritaka) [JP/JP]; 〒9808577 宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内 Miyagi (JP).
- (74) 代理人: 片山修平 (KATAYAMA, Shuhei); 〒1040031 東京都中央区京橋1-6-1 三井住友海上テプコビル Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE, MANUFACTURING METHOD THEREFOR, AND SOLAR CELL

(54) 発明の名称: 半導体装置およびその製造方法並びに太陽電池

[図12]



(57) Abstract: Disclosed is a semiconductor device that includes: a silicon layer (12); a middle silicide layer (28) that is provided on top of the aforementioned silicon layer (12), has an opening, and contains barium silicide; and an upper silicide layer (14) that covers the middle silicide layer (28), contacts the silicon layer (12) through the aforementioned opening, contains barium silicide, and has a higher dopant concentration than the middle silicide layer (28).

(57) 要約: シリコン層12と、前記シリコン層12上に設けられ、開口を有し、バリウムシリサイドを含む中間シリサイド層28と、中間シリサイド層28を覆い、前記開口を介しシリコン層12に接するように設けられ、前記中間シリサイド層28よりドーパント濃度が高くバリウムシリサイドを含む上部シリサイド層14と、を含む半導体装置。

WO 2010/131639 A1

GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG). 添付公開書類:
— 國際調查報告 (條約第 21 條(3))

明 細 書

発明の名称：半導体装置およびその製造方法並びに太陽電池

技術分野

[0001] 本発明は、半導体装置およびその製造方法並びに太陽電池に関し、特にシリコン層およびバリウムシリサイドを含む層を有する半導体装置およびその製造方法並びに太陽電池に関する。

背景技術

[0002] Ba（バリウム）およびSi（シリコン）を含むBaSi層を用いた太陽電池が開発されている（特許文献1および2）。BaSiはSiよりバンドギャップが大きく、BaSi層にSr（ストロンチウム）を加えることにより、バンドギャップを太陽電池に適した1.4eVとすることができる。よって、エネルギー変換効率をより高めることができる。また、低コスト化や薄膜化のためには、ガラス基板等の絶縁基板上のBaSi層が形成されることが好ましい。ガラス基板上にBaSi層を形成する方法として、非特許文献1には、ガラス基板上に(111)配向したSiを形成することが記載されている。特許文献1、2および非特許文献2には、(111)配向したSi上にBaSi層を形成する技術が記載されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2008-66719号公報
特許文献2：国際公開第2009/028560号パンフレット

非特許文献

[0004] 非特許文献1：J. Appl. Phys. Vol. 88, 124 (2000)
非特許文献2：Jpn. J. Appl. Phys., Vol. 43, No. 4A, L478 (2004)

発明の概要

発明が解決しようとする課題

[0005] 例えば、pn接合を有するBaSi層を用いた太陽電池が実現できれば太

陽電池の性能をより向上させることができる。しかしながら、Si層上にpn接合を有するBaSi層を形成しようとする、Si層とBaSi層との間に良好な電氣的接触を得ることが難しい。このように、シリコン層とバリウムシリサイドを含むシリサイド層との間において良好な電氣的接触を得ることは難しい。

[0006] 本発明は、上記課題に鑑みなされたものであり、シリコン層とバリウムシリサイドを含むシリサイド層との間に良好な電氣的接触を得ることが可能な半導体装置およびその製造方法並びに太陽電池を提供することを目的とする。

課題を解決するための手段

[0007] 本発明は、シリコン層と、前記シリコン層上に設けられ、開口を有し、バリウムシリサイドを含む中間シリサイド層と、中間シリサイド層を覆い、前記開口を介しシリコン層に接するように設けられ、前記中間シリサイド層よりドーパント濃度が高くバリウムシリサイドを含む上部シリサイド層と、を含む半導体装置である。本発明によれば、シリコン層とシリサイド層との間に良好な電氣的接触を得ることができる。

[0008] 上記構成において、前記開口の開口率は、0.5以上1未満である構成とすることができる。この構成によれば、シリコン層とシリサイド層との接触抵抗をより低減することができる。

[0009] 上記構成において、前記シリコン層は、前記中間シリサイド層よりドーパント濃度が高い構成とすることができる。

[0010] 上記構成において、前記シリコン層と前記上部シリサイド層とは、異なる導電型である構成とすることができる。

[0011] 上記構成において、前記シリコン層と前記上部シリサイド層とはトンネル接合を形成する構成とすることができる。

[0012] 上記構成に置いて、前記中間シリサイド層および前記上部シリサイド層は、バリウムシリサイドからなる構成とすることができる。

[0013] 本発明は、シリコン層上に、前記シリコン層の表面が露出するような開口

を有し、バリウムシリサイドを含む中間シリサイド層を形成する工程と、中間シリサイド層を覆い、前記開口を介しシリコン層に接するように、前記中間シリサイド層よりドーパント濃度が高くバリウムシリサイドを含む上部シリサイド層を形成する工程と、を含み、前記中間シリサイド層を形成する工程は、前記シリコン層上にバリウムを堆積させ、前記バリウムを前記シリコン層と反応させることにより前記中間シリサイド層を形成する工程である半導体装置の製造方法である。本発明によれば、シリコン層とシリサイド層との間に良好な電氣的接触を得ることができる。

[0014] 上記構成において、前記上部シリサイド層を形成する工程は、前記中間シリサイド層上および前記シリコン層上にドーパント、シリコンおよびバリウムを同時に蒸着することにより前記上部シリサイド層を形成する工程である構成とすることができる。

[0015] 本発明は、シリコン層と、前記シリコン層上に形成されたトンネル接合層と、前記トンネル接合層上に形成され、バリウムシリサイドを含むシリサイド層からなるpn接合と、前記シリコン層からキャリアが供給される第1電極と、前記シリサイド層からキャリアが供給される第2電極と、を具備する太陽電池である。本発明によれば、シリコン層とシリサイド層との間に良好な電氣的接触を得ることができる。

[0016] 上記構成において、前記シリコン層は第1導電型であり、前記トンネル接合層は、前記シリコン層上に形成された前記シリコン層よりドーパント濃度の高い前記第1導電型であるトンネルシリコン層と、前記トンネルシリコン層上に形成され前記第1導電型の反対の導電型である第2導電型でありバリウムシリサイドを含むトンネルシリサイド層と、を含み、前記シリサイド層は、前記トンネル接合層上に形成され前記トンネルシリサイド層よりドーパント濃度が低い前記第2導電型でありバリウムシリサイドを含む第2シリサイド層と、前記第2シリサイド層上に形成され前記第1導電型でありバリウムシリサイドを含む第1シリサイド層と、を含む構成とることができる。この構成によれば、簡単な層構成で、シリサイド層内にpn接合を設けること

ができる。

[0017] 上記構成において、前記トンネルシリコン層と前記トンネルシリサイド層との界面に形成され、前記トンネルシリコン層と前記トンネルシリサイド層とが直接接するような開口を有し、前記トンネルシリサイド層よりドーパント濃度の低く、バリウムシリサイドを含む中間シリサイド層を具備する構成とすることができる。この構成によれば、トンネルシリコン層とトンネルシリサイド層との間の接触抵抗をより低減することができる。

[0018] 上記構成において、前記開口の開口率は、0.5以上1未満である構成とすることができる。この構成によれば、シリコン層とシリサイド層との接触抵抗をより低減することができる。

[0019] 上記構成において、前記シリサイド層は、バリウムシリサイドからなる構成とすることができる。

[0020] 上記構成において、前記シリサイド層は、ストロンチウムバリウムシリサイドからなる構成とすることができる。この構成によれば、太陽電池の変換効率を向上させることができる。

発明の効果

[0021] 本発明によれば、シリコン層とバリウムシリサイドを含むシリサイド層との間に良好な電氣的接触を得ることが可能な半導体装置およびその製造方法並びに太陽電池を提供することができる。

図面の簡単な説明

[0022] [図1] 図1は、実施例1に係る太陽電池の断面図である。

[図2] 図2は、実施例1に係る太陽電池内の半導体層のエネルギーバンド図である。

[図3] 図3(a)および図3(b)は、比較例1の成膜方法を示す断面図である。

[図4] 図4(a)および図4(b)は、比較例2の成膜方法を示す断面図である。

[図5] 図5(a)は、比較例2の図4(a)でのテンプレートBaSi層30

のXRD回折パターンを示す図である。図5(b)は、比較例2の図4(b)での導電性BaSi層32のXRD回折パターンを示す図である。

[図6]図6(a)は、比較例3の成膜方法を示す断面図である。図6(b)は、比較例3の方法で成膜した試料のXRD回折パターンを示す図である。

[図7]図7(a)および図7(b)は、実施例2の成膜方法を示す図である。

[図8]図8は、実施例2の方法で成膜した導電性BaSi層32のXRD回折パターンを示す図である。

[図9]図9(a)は、実施例2の方法で成膜した試料の断面図、図9(b)は、比較例4の方法で成膜した試料の断面図である。

[図10]図10は、実施例2の方法で成膜した試料と比較例4の方法で成膜した試料とのSi層10aと導電性BaSi層32との間の電流電圧特性を示した図である。

[図11]図11(a)は、実施例2の方法で成膜した試料の断面図である。図11(b)は、実施例2の方法で成膜した第2BaSi層18のXRD回折パターンを示す図である。

[図12]図12は、実施例2の方法を用い製造した太陽電池の断面図である。

[図13]図13は、実施例3に係る太陽電池の断面図である。

[図14]図14(a)から図14(c)は、実施例3に係る太陽電池の製造方法を示す断面図(その1)である。

[図15]図15(a)から図15(c)は、実施例3に係る太陽電池の製造方法を示す断面図(その2)である。

[図16]図16は、サンプルAからCのSi層と導電性BaSi層との間の電流電圧特性を示した図である。

[図17]図17(a)から図17(c)は、それぞれサンプルAからCの中間BsSi層を成膜した後の表面のAFM画像である。

[図18]図18(a)から図18(c)は、それぞれ図17(a)から図17(c)の断面と想定される図である。

[図19]図19(a)および図19(b)は実施例5に係る太陽電池の断面図

である。

[図20]図20(a)および図20(b)は、それぞれ中間BaSi層の膜厚に対する抵抗および開口率を示した図である。

[図21]図21は、太陽電池における直列抵抗に対する変換効率およびFill Factorを示した図である。

発明を実施するための形態

[0023] 以下、図面を参照に本発明の実施例について説明する。

実施例 1

[0024] 図1は、実施例1に係る太陽電池の断面図である。第1導電型（例えばp型）を有するSi層10上にトンネル接合層16が形成されている。Si層10は、例えばB（ボロン）、Al（アルミニウム）、Ga（ガリウム）等のドーパントを有する。Si層10のドーパント濃度は例えば $1 \times 10^{16} \sim 1 \times 10^{18} \text{ cm}^{-3}$ であることが好ましい。Si層10としては、例えば膜厚が数100 μm のSi基板を用いることもできる。また、ガラス基板等上に形成された膜厚が例えば50~500nmのSi薄膜を用いることもできる。

[0025] トンネル接合層16は、トンネルSi層12とトンネルBaSi層14とを含んでいる。トンネルSi層12とトンネルBaSi層14とはトンネル接合を形成している。トンネルSi層12は、Si層10上に形成され、Si層10よりドーパント濃度の高い第1導電型（例えばp型）である。トンネルSi層12は、例えばB、Al等のドーパントを有し、膜厚が例えば10~50nm、ドーパント濃度が例えば $1 \times 10^{19} \sim 1 \times 10^{20} \text{ cm}^{-3}$ であることが好ましい。トンネルBaSi層14は、トンネルSi層12上に形成され、後述する第2BaSi層18よりドーパント濃度が高い第2導電型（例えばn型）である。トンネルBaSi層14は、例えばSb（アンチモン）、As（砒素）等のドーパントを有し、膜厚が例えば10~50nm、ドーパント濃度が例えば $1 \times 10^{19} \sim 1 \times 10^{20} \text{ cm}^{-3}$ であることが好ましい。

- [0026] トンネル接合層16上にpn接合を有するBaSi層22が形成されている。BaSi層22は、トンネル接合層16上に形成された第2導電型（例えばn型）の第2BaSi層18と、第2BaSi層18上に形成された第1導電型（例えばp型）の第1BaSi層20と、を含んでいる。第1BaSi層20と第2BaSi層18とはpn接合を形成している。第2BaSi層18は、例えばSb、As等のドーパントを有し、膜厚が例えば500~1000nm、ドーパント濃度が例えば $1 \times 10^{16} \sim 5 \times 10^{16} \text{ cm}^{-3}$ であることが好ましい。第1BaSi層20は、例えばAl等のドーパントを有し、膜厚が例えば50~100nm、ドーパント濃度が例えば $5 \times 10^{17} \sim 5 \times 10^{18} \text{ cm}^{-3}$ であることが好ましい。
- [0027] BaSi層22上には、BaSi層22の第1BaSi層20にキャリアを供給する第2電極24が形成されている。第2電極24は、例えばAl等の金属からなり、光50が透過するように開口を有することが好ましい。Si層10下には、Si層10にキャリアを供給する第1電極26が形成されている。第1電極26は、例えばAl等の金属からなることが好ましい。
- [0028] トンネルBaSi層14、第2BaSi層18、第1BaSi層20および実施例2で説明する中間BaSi層は、BaおよびSiを含み、例えばバリウムシリサイド層である。バリウムシリサイドの化学量論的な組成はBaSi₂であるが、化学量論的な組成と異なってもよい。トンネルBaSi層14、第2BaSi層18、第1BaSi層20および中間BaSi層としてはバリウムシリサイド層以外に、例えばSrを含んでいてもよい。つまり、バリウムシリサイドとストロンチウムシリサイドの混晶でもよい。特に、トンネルBaSi層14、第2BaSi層18、第1BaSi層20および中間BaSi層を、例えばBa_{0.5}Sr_{0.5}Si₂層とすることにより、エネルギーバンドギャップE_gを1.4eVとすることができる。これにより、より高効率でかつ薄膜化可能な太陽電池を提供することができる。さらに、ストロンチウムシリサイド以外のシリサイド物とバリウムシリサイドとの混晶でもよい。例えば、トンネルBaSi層14、第2BaSi層18、第

1 BaSi層20および中間BaSi層は、Mg（マグネシウム）またはCa（カルシウム）等のII族の元素（すなわちアルカリ土類金属元素）を含んでもよく、マグネシウムシリサイドまたはカルシウムシリサイドとバリウムシリサイドとの混晶でもよい。例えば、少なくともバリウムシリサイドを含むアルカリ土類金属シリサイドでもよい。トンネルBaSi層14、第2BaSi層18、第1BaSi層20および中間BaSi層は、太陽電池に適した1.4~1.7eVのエネルギーバンドギャップとなるように、上記にて例示した元素を適宜含むことが好ましい。

[0029] 図2は、実施例1に係る太陽電池内の半導体層のエネルギーバンド図である。EFはフェルミ準位を示している。Si層10はエネルギーバンドギャップ E_g1 を有し、BaSi層22はエネルギーバンドギャップ E_g2 を有している。バンドギャップの大きいBaSi層22でpn接合を形成しているため、高効率でかつ薄膜化可能な太陽電池を提供することができる。

[0030] トンネルSi層12はSi層10よりドーパント濃度が高い。また、トンネルBaSi層14は第2BaSi層18よりドーパント濃度が高い。これにより、トンネルSi層12とトンネルBaSi層14とでトンネル接合層16を形成することができる。キャリアは、トンネル接合層16をトンネル伝導することができる。よって、Si層10と第2BaSi層18とのオーミック接触が可能となる。

[0031] 特許文献1および2のように、例えば(111)配向のSi層上にBaSi層を形成することにより、高品質なBaSi層を得ることができる。しかしながら、Si層10上に直接pn接合を有するBaSi層22を形成すると、Si層10とBaSi層22との間の接触抵抗が大きくなってしまったことがわかった。これは、Si層10の電子親和力が4.0eVに対しBaSi層22の電子親和力が3.3eVと小さく、Si層10とBaSi層22との間にキャリアに対する障壁が形成されるためである。

[0032] 実施例1によれば、Si層10とpn接合を有するBaSi層22との間にトンネル接合層が形成されている。これにより、Si層10とBaSi層

22との間の電氣的接触特性を向上させることができる。このように、Si層10とBaSi層22との間の接触抵抗を低減することができる。

[0033] また、トンネル接合を形成するためには、Si層10とトンネルSi層12との導電型は同じ（第1導電型）であり、トンネルSi層12のドーパント濃度がSi層10より高いことが好ましい。また、第2BaSi層18とトンネルBaSi層14との導電型（第2導電型）は同じであり、トンネルBaSi層14のドーパント濃度は第2BaSi層18より高いことが好ましい。Si層10上にトンネル接合層16を設けると、トンネルSi層12の導電型はSi層10と同じとなり、トンネルBaSi層14は、Si層10とは異なる導電型となる。よって、トンネルBaSi層14上をSi層10と異なる導電型の第2BaSi層18とし、第1BaSi層20をSi層10と同じ導電型とすることにより、簡単な層構成で、BaSi層22内にpn接合を設けることができる。

[0034] 上記例では、第1導電型としてp型、第1導電型の反対の導電型である第2導電型としてn型を例に説明したが、第1導電型がp型、第2導電型がn型でもよい。しかしながら、例えば、非特許文献1の方法でSi層10を形成すると、Si層10はp型となってしまう。そこで、Si層10とpn接合を有するBaSi層22とをトンネル接合を用い接触させる場合、Si層10側の第2BaSi層18をn型、表面側の第1BaSi層22をp型とすることが好ましい。よって、第1導電型としてp型、第2導電型としてn型であることが好ましい。

実施例 2

[0035] 実施例2は、実施例1におけるトンネル接合の構造およびその製造方法の例である。実施例1のようにトンネル接合を形成する場合、トンネルSi層12とトンネルBaSi層14との膜厚を各々例えば50nm程度またはそれ以下で形成することとなる。しかしながら、Si層上にドーパント濃度が高く膜厚が薄く高品質なBaSi層を形成することは難しい。実施例2は、Si層上に薄く高品質なBaSi層を形成する例である。

[0036] まず、Si層10a上に高品質なBaSi層32を形成する比較例1に係る成膜方法について説明する。図3(a)および図3(b)は、比較例1の成膜方法を示す断面図である。図3(a)のように、(111)配向したSi層10a上にBa層を蒸着法等を用い形成する。このとき基板温度を、SiとBaとが反応しバリウムシリサイドが形成される温度とする。例えば、基板温度を450~700℃とする。Ba層33とSi層10aとが反応しテンプレートBaSi層30が形成される。このように、RDE(Reactive Deposition Epitaxy)法を用いテンプレートBaSi層30を形成する。テンプレートBaSi層30上にMBE(Molecular Beam Epitaxy)法を用い、ドーパントを導入した導電性BaSi層32を形成する。

[0037] 比較例1では、テンプレートBaSi層30をテンプレートとして導電性BaSi層32を形成するため、高品質な導電性BaSi層32が形成できる。しかしながら、テンプレートBaSi層30はドーパントが添加されておらず、膜厚が20nm程度である。このため、導電性BaSi層32とSi層10aとの接触抵抗が大きくなってしまふ。また、より高品質な導電性BaSi層32を形成するため、テンプレートBaSi層30上にMBE法を用いアンドープBaSi層を形成し、アンドープBaSi層上に導電性BaSi層32を形成する場合もある。この場合は、導電性BaSi層32とSi層10aとの接触抵抗はさらに高くなってしまふ。そこで、比較例2として、RDE法を用いテンプレートBaSi層30を形成する際にドーパントを導入することを検討した。

[0038] 図4(a)および図4(b)は、比較例2の成膜方法を示す断面図である。Si層10aとして、(111)を主面とするBをドーパしたp型Siウエハを用いた。Si層10aのホール濃度は約 $6 \times 10^{17} \text{ cm}^{-3}$ である。図4(a)のように、Si層10a上にBaとドーパントとしてSbを蒸着する。このとき、基板温度を、BaがSiと反応する温度とする。これにより、テンプレートBaSi層30が形成される。テンプレートBaSi層30の成膜条件は以下である。

成膜方法：RDE法

基板温度：550℃

Baの成膜速度：1.55nm/分

Sbセル温度：250℃

成膜時間：約5分

[0039] 図4(b)のように、MBE法を用いテンプレートBaSi層30上に、Sb、BaおよびSiを蒸着し、Sbをドーパントとした導電性BaSi層32を成膜した。

導電性BaSi層32の成膜条件は以下である。

成膜方法：MBE法

基板温度：550℃

Baの成膜速度：2.6nm/分

Siの成膜速度：1.55nm/分

Sbセル温度：250℃

成膜時間：約60分

なお、Sbセル温度を250℃とすることにより、後述する実施例2の導電性BaSi層32として、 10^{20} cm^{-3} 程度の電子濃度が得られる。

[0040] 図5(a)は、比較例2の図4(a)でのテンプレートBaSi層30のXRD(X線回折法)の回折パターンを示す図である。図5(a)のように、Siの(111)面に相当するピークは観測されているが、BaSi₂の(200)、(400)および(600)面のピークは観測されていない。これより、テンプレートBaSi層30は良好な結晶とはなっていないことがわかった。なお、(*)で示したピークは、Si(222)面の位置に観測されたが、このピーク(*)は、複数回結晶面で反射されたピークであり、Si(222)面のピークではない。図5(b)は、比較例2の図4(b)での導電性BaSi層32のXRD回折パターンを示す図である。図5(a)のように、Siの(111)面に相当するピークは観測されているが、BaSi₂の(200)、(400)および(600)面のピークは観測されていない。

これより、導電性BaSi層32は良好な結晶とはなっていないことがわかる。

[0041] 比較例2のように、RDE法を用いテンプレートBaSi層30にドーパントを導入しようとする、テンプレートBaSi層30および導電性BaSi層32の結晶性が劣化することがわかった。そこで、比較例3として、Si層10a上にMBE法を用い直接導電性のBaSi層を成膜することを検討した。

[0042] 図6(a)は、比較例3の成膜方法を示す断面図である。図6(a)のように、比較例2と同じSi層30上にMBE法を用い、Sb、BaおよびSiを蒸着し、Sbをドーパントとした導電性BaSi層32を直接成膜した。

導電性BaSi層32の成膜条件は以下である。

成膜方法：MBE法

基板温度：550℃

Baの成膜速度：2.6nm/分

Siの成膜速度：1.55nm/分

Sbセル温度：250℃

成膜時間：約60分

[0043] 図6(b)は、比較例3の方法で成膜した試料のXRD回折パターンを示す図である。図6(b)のように、Siの(111)面に相当するピークは観測されているが、BaSi₂の(200)、(400)および(600)面のピークは観測されていない。これより、比較例3においても導電性BaSi層32は良好な結晶とはなっていないことがわかった。

[0044] 以上のように、テンプレートBaSi層30を導電性とするために、テンプレートBaSi層30にドーパントを導入しようとする、比較例1の図5(b)のように、良好な導電性BaSi層32が形成できない。一方、Si層10a上に直接導電性BaSi層32を形成しようとしても、比較例2の図6(b)のように良好な導電性BaSi層32は形成できない。以下、

このような課題を解決した実施例2について説明する。

[0045] 図7(a)および図7(b)は、実施例2の成膜方法を示す図である。図7(a)を参照し、比較例2と同じSi層10a上にBaを非常に薄く蒸着した。このとき、基板温度を、BaがSiと反応する温度とする。これにより、中間BaSi層28が形成される。

中間BaSi層28の成膜条件は以下である。

成膜方法：RDE法

基板温度：550℃

Baの成膜速度：1.55nm/分

成膜時間：約0.5分

Baの蒸着量は非常に小さいため、Baは、Si層10aの表面の全体を覆わない。よって、Si層10a上に、Si層10aの表面が露出するような開口29を有し、BaとSiとを含む中間BaSi層28が形成される。

[0046] 図7(b)を参照に、MBE法を用い、Sb、BaおよびSiを同時に蒸着した。これにより、中間BaSi層28を覆い、開口29を介しSi層10aに接するように、導電性BaSi層32を形成した。

導電性BaSi層32の成膜条件は以下である。

成膜方法：MBE法

基板温度：550℃

Baの成膜速度：2.6nm/分

Siの成膜速度：1.55nm/分

Sbセル温度：250℃

成膜時間：約60分

このように、Sbも同時の成膜することによりSbをドーパントとして、導電性BaSi層32に導入することができる。

[0047] 図8は、実施例2の方法で成膜した導電性BaSi層32のXRD回折パターンを示す図である。BaSi₂の(200)、(400)および(600)面のピークが観測されている。これは、(111)配向したSi層上にα

軸配向したBaSi₂層が形成されていることを示している。このように、良好な結晶性を有する導電性BaSi層32を成膜することができた。

[0048] 次に、Si層10aと導電性BaSi層32との間の接触特性を測定した。図9(a)は、実施例2の方法で成膜した試料の断面図、図9(b)は、比較例4の方法で成膜した試料の断面図である。図9(a)のように、p型のSi層10a上に高濃度Si層12a、高濃度Si層12a上に、図7(a)および図7(b)と同じ中間BaSi層28、中間BaSi層28上にn型導電性BaSi層32が形成されている。Si層10aは、ホール濃度が約 $6 \times 10^{17} \text{ cm}^{-3}$ のBドーパ(111)基板である。

高濃度Si層12aの成膜条件は以下である。

成膜方法：MBE法

基板温度：700℃

ドーパント：B、SiとHBO₃を同時に蒸着

高濃度Si層12aのホール濃度は約 $5 \times 10^{19} \text{ cm}^{-3}$ 、膜厚は70nmである。

中間BaSi層28の成膜方法は、実施例1と同じである。導電性BaSi層32の成膜の際の基板温度、BaおよびSiの成膜速度、Sbセル温度は図7(b)と同じである。導電性BaSi層32の成膜時間は膜厚が140nmとなるように設定した。表1は、実施例2の方法で作製した試料の各層のドーパント、導電型、キャリア濃度および膜厚を示す表である。なお、中間BaSi層28の膜厚は、成膜時間から推定した膜厚である。

[表1]

層名	ドーパント	導電型	濃度	膜厚
導電性BaSi層32	Sb	n	10^{20} cm^{-3}	140nm
中間BaSi層28	パドーパ	n	10^{16} cm^{-3}	1nm
高濃度Si層12a	B	p	$5 \times 10^{19} \text{ cm}^{-3}$	70nm
Si層10a	B	p	$6 \times 10^{17} \text{ cm}^{-3}$	-

[0049] 図9(b)のように、比較例4においては、Si層10a上にテンプレートBaSi層30、テンプレートBaSi層30上にアンドープBaSi層

35、アンドープBaSi層35上に導電性BaSi層32が形成されている。Si層10aは、ホール濃度が約 $6 \times 10^{17} \text{ cm}^{-3}$ のBドーピング(111)基板である。

テンプレートBaSi層30の成膜条件は以下である。

成膜方法：RDE法

基板温度：550°C

Baの成膜速度：1.55 nm/分

成膜時間：膜厚が20 nmとなるように設定

[0050] アンドープBaSi層35の成膜方法は以下である。

成膜方法：MBE法

基板温度：550°C

Baの成膜速度：2.6 nm/分

Siの成膜速度：1.55 nm/分

成膜時間：約60分

アンドープBaSi層35には意図的にはドーピングしていないが、ホール効果測定では電子濃度が約 10^{16} cm^{-3} である。

[0051] 導電性BaSi層32の成膜条件は以下である。

成膜方法：MBE法

基板温度：550°C

Baの成膜速度：2.6 nm/分

Siの成膜速度：1.55 nm/分

Sbのセル温度：250°C

成膜時間：約60分

[0052] 表2は、比較例4の方法で作製した試料の各層のドーパント、導電型、キャリア濃度および膜厚を示す表である。

[表2]

層名	ドーパント	導電型	濃度	膜厚
導電性BaSi層32	Sb	n	10^{20}cm^{-3}	60nm
アンダー層BaSi層35	ノドープ	n	10^{16}cm^{-3}	220nm
テンプレートBaSi層30	ノドープ	n	10^{16}cm^{-3}	20nm
Si層10a	B	p	$6 \times 10^{17} \text{cm}^{-3}$	-

[0053] 図10は、実施例2の方法で成膜した図9(a)の試料と比較例4の方法で成膜した図9(b)の試料とのSi層10aと導電性BaSi層32との間の電流電圧特性を示した図である。図10のように、比較例4では、電流電圧特性は整流特性となる。一方、実施例2では、オーミック特性が得られている。このように、実施例2では、トンネル接合層16を流れる電流がオーミック特性を示し、導電性BaSi層32とSi層10aとの間で良好な接触特性を得ることができた。

[0054] 次に、実施例2の成膜方法を用い、トンネル接合構造を形成した。図11(a)は、実施例2の方法で成膜した試料の断面図である。実施例2においては、p型のSi層10上にトンネルSi層12、トンネルSi層12上に、中間BaSi層28、中間BaSi層28上にトンネルBaSi層14、トンネルBaSi層14上に第2BaSi層18が形成されている。Si層10は、ホール濃度が約 $6 \times 10^{17} \text{cm}^{-3}$ のBドーパント(111)基板である。トンネルSi層12は、Bがドーパントであり、ホール濃度が約 $5 \times 10^{19} \text{cm}^{-3}$ 、膜厚が70nmである。トンネルSi層12の成膜条件は、図9(a)の高濃度Si層12aと同じである。中間BaSi層28は、膜厚が約1nmである。中間BaSi層28の成膜条件は図9(a)と同じである。トンネルBaSi層14は、Sbがドーパントであり、電子濃度が約 10^{20}cm^{-3} 、膜厚が140nmである。トンネルBaSi層14の成膜条件は、図9(b)の導電性BaSi層32と同じである。第2BaSi層18は、意図的にドーピングしていないが、電子濃度が約 10^{16}cm^{-3} 、膜厚が520nmである。

第2BaSi層18の成膜条件は以下である。

成膜方法：MBE法

基板温度：550℃

Baの成膜速度：2.6nm/分

Siの成膜速度が1.55nm/分

成長時間：60分

[0055] 図11(b)は、実施例2の方法で成膜した第2BaSi層18のXRD回折パターンを示す図である。図11(b)のように、BaSi₂の(200)、(400)および(600)面のピークが観測されている。このように、実施例2においては、良好な結晶性を有する第2BaSi層18を成膜することができた。

[0056] 図12は、実施例2の方法で製造する太陽電池の断面図である。図12のように、実施例2の方法で製造する太陽電池は、実施例1と比較し、トンネルSi層12上に開口を有する中間BaSi層28が形成されている。その他の構造は実施例1と同じであり説明を省略する。実施例2の方法で製造した太陽電池は、例えば以下のように製造する。図11(a)の第2BaSi層18上に第1BaSi層20を形成する。第1BaSi層20上に第2電極24を形成する。Si層10の下に、第1電極26を形成する。

[0057] 実施例2においては、図7(a)のように、図12におけるトンネルSi層12(図7(a)ではSi層10aに相当する)上にトンネルSi層12の表面が露出するような開口29を有する中間BaSi層28を形成する。このとき、中間BaSi層28にはドーパントを添加しない。これにより、Si層10a上にα軸配向した中間BaSi層28を形成することができる。図7(b)のように、図12におけるトンネルBaSi層14(図7(b)では導電性BaSi層32に相当する)を、中間BaSi層28を覆い、開口29を介しSi層10aに接するように形成する。このとき、トンネルBaSi層14は、開口29を塞ぐように横方向にも成長する。これにより、中間BaSi層28をテンプレートに結晶性のよいトンネルBaSi層14が形成される。言い換えれば、トンネルSi層12とトンネルBaSi層

14との界面には、トンネルSi層12とトンネルBaSi層14とが直接接するような開口29を有する中間BaSi層28が形成されている。よって、開口29を介しトンネルBaSi層14が直接トンネルSi層12に接するため、図10のように、トンネルSi層12とトンネルBaSi層14との接触特性を良好にすることができる。なお、中間BaSi層28は、導電性BaSi層32よりドーパント濃度が低くければよい。開口29は、中間BaSi層28を貫通する孔でもよいし、島状に複数形成されたBaSiの間のスペースでもよい。

- [0058] ここで、図7(a)のように、図12におけるトンネルSi層12上にBaを堆積させ、BaをトンネルSi層12と反応させることにより中間BaSi層28を形成することが好ましい。BaとSiとを反応させる温度としては、450°C~700°Cが好ましい。また、図7(b)のように、中間BaSi層28上およびトンネルSi層12上にドーパント(例えばSb)、SiおよびBaを蒸着することにより図12におけるトンネルBaSi層14を形成することが好ましい。なお、実施例2の図7(a)においては、中間BaSi層28を形成するために、トンネルSi層12上にBa27を蒸着する際に、基板温度をBaがSiと反応する温度としているが、Baを蒸着した後に基板温度を上昇させ、BaをSiと反応させてもよい。また、実施例2では、n型ドーパントとしてSbを用いているが、As等でも良い。p型ドーパントとしてBを用いているが、Al等でもよい。さらに、実施例1で説明したように、BaSi層はSr等のII族元素(すなわちアルカリ土類金属元素)を含んでもよい。

実施例 3

- [0059] 図13は、実施例3に係る太陽電池の断面図である。図13のように、絶縁基板40上に導電層42が形成されている。導電層42上にSi層10が形成されている。導電層42上に第1電極26が形成されている。その他の構造は実施例1または実施例2と同じであり説明を省略する。絶縁基板40としては、例えばガラス基板、SiO₂等の酸化シリコン基板、またはその他

の絶縁基板を用いることができる。導電層42としては、Alを添加したZnO（酸亜鉛）等の金属層等を用いることができる。導電層42の膜厚は例えば500～1000nmとすることができる。Si層10は例えば（111）配向した多結晶Si層または単結晶Si層であり、膜厚は例えば50～500nmとすることができる。

[0060] 次に図14（a）から図15（c）を用い、実施例3に係る太陽電池の製造方法の一例を説明する。図14（a）を参照し、SiO₂基板である絶縁基板40上に、AlをドーピングしたZnO層である導電層42を形成する。導電層42上にAl層44を形成する。Al層44上にアモルファスSi層46を形成する。このように、Al層44等のSiと格子定数の異なる層上にSi層を形成するとアモルファスSi層となる。

[0061] 図14（b）を参照し、窒素雰囲気中において500℃で約10時間過熱することで、アモルファスSi層46とAl層44とが交換する。この処理により、導電層42は変質しない。一方、導電層42上に（111）配向した多結晶Si層10が形成される。Si層10上にはAl層48が形成される。図14（c）のように、Al層48を除去する。

[0062] 図15（a）のように、Si層10上に、実施例1または実施例2と同様に、トンネル接合層16、第2BaSi層18および第1BaSi層20を形成する。図15（b）のように、第1BaSi層20からSi層10までを選択的に除去し、開口52を形成する。図15（c）のように、開口52の底面の導電層42上に第1電極26を形成する。第1BaSi層20上に第2電極24を形成する。以上により、図13のような実施例3に係る太陽電池が完成する。

[0063] 実施例3においては、絶縁基板40とSi層10との間に導電層42が設けられ、第1電極26は導電層42を介しSi層10にキャリアを供給する。これにより、非特許文献1のように、絶縁基板40上にSi層10を形成した場合であっても、Si層10にキャリアを供給する第1電極26を簡単に形成することができる。

実施例 4

[0064] 実施例 4 は、実施例 2 の図 7 (a) および図 7 (b) において中間 BaSi 層の膜厚を変えた例である。サンプル A から C (サンプル A および B が実施例 4 の相当する) における中間 BaSi 層 28 の成膜時間をそれぞれ 0.5 分、1 分および 5 分とした。この結果、サンプル A から C における成膜速度から計算した中間 BaSi 層 28 の膜厚は 1、2 および 10 nm に相当する。その他の成膜条件は、図 7 (a) および図 7 (b) と同じである。表 3 は、サンプル A から C の条件をまとめた表である。

[表3]

	サンプルA	サンプルB	サンプルC
中間BaSi層28の成膜時間	0.5分	1.0分	5.0分
中間BaSi層28の膜厚	1nm	2nm	10nm

[0065] 図 16 は、サンプル A から C の Si 層 10 a と導電性 BaSi 層 32 との間の電流電圧特性を示した図である。実線がサンプル A、破線がサンプル B、点線がサンプル C の測定結果である。図 16 において、サンプル A から C 毎の複数の曲線は、それぞれ複数のサンプルを測定した結果である。図 16 のように、サンプル A の電圧電流特性はオーミック特性に近い。サンプル B の電圧電流特性は、オーミック特性に近いが、サンプル A よりは抵抗が高い。サンプル C の電圧電流特性はさらに抵抗が高くなる。

[0066] 図 17 (a) から図 17 (c) は、それぞれサンプル A から C の中間 BaSi 層 28 を成膜した後 (図 7 (a) の状態) の表面の AFM (Atomic Force Microscope) 画像である。図 18 (a) から図 18 (c) は、それぞれ図 17 (a) から図 17 (c) の断面と想定される図である。図 17 (a) では、コントラストが急激な変化する領域が点在している。この領域は BaSi の島 90 と考えられる。また、黒い線状の領域 92 は Si 基板のステップと考えられる。図 18 (a) のように、サンプル A では、高濃度 Si 層 12 a 上に、中間 BaSi 層 28 の核が島 90 として点在している状態と考えられる。この状態では、中間 BaSi 層 28 間に大きな開口が存在する。この

ため、導電性BaSi層32を成膜すると、高濃度Si層12aと導電性BaSi層32とが直接接触する面積が大きくなる。このため、図16の実線のように、サンプルAの抵抗が小さくなる。

[0067] 図17(b)では、BaSiの島90と考えられる領域の密度が高くなり、島90が互いに接触している箇所もある。図18(b)のように、サンプルBでは、高濃度Si層12a上の中間BaSi層28の核から横方向の成長が開始され、島状の高濃度Si層12aが大きくなり、島同士が互いに接触し、さらに大きな島に成長しつつある状態と考えられる。この状態では、中間BaSi層28間の開口が小さくなる。このため、導電性BaSi層32を成膜すると、高濃度Si層12aと導電性BaSi層32とが直接接触する面積が図18(a)に比べ小さくなる。このため、図16の破線のように、サンプルBの抵抗は若干高くなる。

[0068] 図17(c)では、BaSiの島と考えられる領域はほとんど観察されていない。図18(c)のように、サンプルCでは、高濃度Si層12a上の中間BaSi層28が横方向に連続的になっている状態と考えられる。この状態では、ノンドープの中間BaSi層28が高濃度Si層12aと導電性BaSi層32との間に連続的に形成される。中間BaSi層28の成膜時間を長くすると中間BaSi層28の膜厚が厚くなる。よって、図16の点線のように、サンプルCの抵抗は高くなる。

[0069] 以上のように、Si層10a上に層の表面が露出するような開口29を有する中間BaSi層28を形成することにより、Si層10aと導電性SiBa層32との接触抵抗を低減できることが確かめられた。また、図16より、接触抵抗の低減のため、図7(a)における中間BaSi層28を形成する工程における中間BaSi層28の成膜時間は、成膜速度換算で中間BaSi層28の膜厚が2nm以下となる時間であることが好ましい。より好ましくは、1nm以下である。なお、成膜速度換算とは、成膜時間＝膜厚／成膜速度で算出される成膜時間である。

実施例 5

[0070] 実施例5はタンデム型の太陽電池の例である。図19(a)および図19(b)は実施例5に係る太陽電池の断面図である。図19(a)の例では、Si層10は、n型第2Si層64と、n型第2Si層64上に形成されたp型第1Si層62と、を有している。p型第1Si層62上に実施例1から4と同様のトンネル接合層16とBaSi層22とが形成されている。トンネル接合層16は、p型第1Si層62上に形成されたp型トンネルSi層12と、トンネルSi層12上に形成されたn型トンネルBaSi層14と、を有している。BaSi層22は、トンネルBaSi層14上に形成されたn型第2BaSi層18と、第2BaSi層18上に形成されたp型第1BaSi層20と、を有している。BaSi層22上には、BaSi層22の第1BaSi層20からキャリアが供給される第2電極24が形成されている。Si層10の第2Si層64下には、Si層10からキャリアが供給される第1電極26が形成されている。Si層10の膜厚は例えば50 μ mから200 μ mであり、BaSi層22の膜厚は例えば1 μ mから2 μ mである。

[0071] 図19(b)の例では、Si層10bは、p型第2Si層64bと、p型第2Si層64b上に形成されたn型第1Si層62bと、を有している。n型第1Si層62b上に実施例1から4と同様のトンネル接合層16bとBaSi層22bとが形成されている。トンネル接合層16bは、n型第1Si層62b上に形成されたn型トンネルSi層12bと、トンネルSi層12b上に形成されたp型トンネルBaSi層14bと、を有している。BaSi層22bは、トンネルBaSi層14b上に形成されたp型第2BaSi層18bと、第2BaSi層18b上に形成されたn型第1BaSi層20bと、を有している。

[0072] なお、図19(a)および図19(b)において、トンネルSi層12とトンネルBaSi層14との間に、実施例2から実施例4と同じ中間BaSi層28が形成されていてもよい。

[0073] 実施例5によれば、Si層10がpn接合を有している。これにより、S

i層10においても光起電力が生じ、太陽電池として機能することができる。BaSi層22は前述のように、Siよりバンドギャップが大きい。そこで、波長の短い光をBaSi層22で電気エネルギーに変換し、波長の長い光をSi層で電気エネルギーに変換する。これにより、光電効率の高い太陽電池を実現することができる。

[0074] 第1Si層62は、トンネルSi層12との間にpn接合が介在しないように、トンネルSi層12と同じ導電型であることが好ましい。つまり、第2Si層64が第2導電型であり、第1Si層62が第1導電型である場合、第2BaSi層18は第2導電型であり、第1BaSi層20は第1導電型であることが好ましい。

実施例 6

[0075] 実施例6は、実施例4の結果から好ましい開口率の範囲を求めた例である。図20(a)および図20(b)は、それぞれ中間BaSi層28の膜厚に対する抵抗および開口率を示した図である。図20(a)において、縦軸は、図16の電圧電流特性から求めた単位断面積あたりの抵抗である。抵抗値は、電圧を0.1V印加した際の電流密度より算出した。中間BaSi層28の膜厚が1、2および10nmのときのプロットが、それぞれ実施例4のサンプルA、BおよびCに対応している。図20(b)は、図17(a)から図17(c)から求めた開口率である。図18(a)および図18(b)において、高濃度Si層12a上を被覆する中間BaSi層28の被覆部と被覆部との間の非被覆領域を開口とした。開口率は、全体の面積に対する開口の面積を示している。図20(b)においては、実施例4のサンプルAからC以外にも、中間BaSi層28の膜厚が0nm(中間BaSi層28を形成していない)のサンプル、6nmのサンプルをそれぞれ作製し、開口率を測定した。

[0076] 中間BaSi層28の膜厚に対する開口率について検討する。図17(a)から図17(c)のAFM画像より、中間BaSi層28の成長はステップフロー成長ではなく、島成長である。簡単のため、島を底面の半径R、高

さHを有する円錐と考える。

このとき1つの島の体積 V_i は次式で表される。

$$V_i = (1/3) \pi R^2 H$$

島の数Nのとき中間BaSi層28の体積Vは次式で表される。

$$V = (1/3) \pi R^2 H N$$

中間BaSi層28の体積Vは、Baの供給量に比例するため時間に比例する。よって、比例定数C、時間tとし、次式で表される。

$$V = C t = (1/3) \pi R^2 H N$$

よって、

$$N R^2 \propto t / H(t)$$

である。

また、中間BaSi層28の島の高さは、BaのSiへの拡散（またはSiのBaの拡散）に依存する。よって、結晶成長における原子の拡散モデルから次式で表される。

$$H \propto \sqrt{t}$$

中間BaSi層28の島がシリコン層表面を覆う割合（1－開口率）は $N R^2$ で表される。よって、

$$(1 - \text{開口率}) = N R^2 \propto \sqrt{t} \propto \sqrt{\text{（中間BaSi層28の膜厚）}}$$

となる。

図20(b)の破線は、実験値（黒丸）に合うように上記モデル式を用いて描いた曲線である。

[0077] 図21は、太陽電池における直列抵抗に対する変換効率および曲線因子（Fill Factor）を示した図である。図21は、発明者の経験に基づき一般的な太陽電池における変換効率と曲線因子を示したものである。図21のように、直列抵抗が大きくなると変換効率および曲線因子は劣化する。図21の例では、直列抵抗が $1 \Omega \text{ cm}^2$ となると、変換効率は2%程度劣化する。このように、直列抵抗は小さい方がよい。太陽電池を含む半導体装置における直列抵抗は、半導体と電極との接触抵抗および半導体自体の抵抗の影響が大きい

。例えば、半導体と電極との接触抵抗および半導体自体の抵抗は $1 \Omega \text{ cm}^2$ 程度存在する。シリコン層（例えば高濃度Si層12a）とシリサイド層（例えば導電性BaSi層32）との間の接触抵抗が太陽電池等の半導体装置の特性に影響を及ぼさないためには、シリコン層とシリサイド層との間の接触抵抗は、 $1 \Omega \text{ cm}^2$ より1桁小さい $0.1 \Omega \text{ cm}^2$ 以下であることが好ましい。

[0078] 図20(a)より、サンプルBにおける抵抗がほぼ $0.1 \Omega \text{ cm}^2$ である。よって、図20(b)より、開口率は0.5以上であることが好ましい。さらに、シリコン層とシリサイド層との間の接触抵抗をより小さくするためには、図20(a)のサンプルAのように、抵抗は $0.03 \Omega \text{ cm}^2$ であることが好ましい。よって、図20(b)より、開口率は0.7以上であることが好ましい。

[0079] 開口率が1の場合、高濃度Si層12a上に中間BaSi層28が全く形成されていない。このため、図6(b)のように、高濃度BaSi層32の結晶性が悪くなってしまう。一方、高濃度Si層12a上に微量の中間BaSi層28が形成されていれば、中間BaSi層28の島を核に、高濃度BaSi層32が結晶性よく形成される。よって、開口率は1未満であることが好ましい。

[0080] 以上のように、実施例2から実施例4および実施例6に係る太陽電池におれば、バリウムシリサイドを含む中間シリサイド層（例えば中間BaSi層28）はシリコン層（例えば高濃度Si層12a）上に設けられ開口を有している。中間シリサイド層よりドーパント濃度が高くバリウムシリサイドを含む上部シリサイド層（例えば高濃度BaSi層32）は、中間シリサイド層を覆い、開口を介しシリコン層に接するように設けられている。これにより、シリコン層と上部シリサイド層との間に良好な電氣的な接触を得ることができる。

[0081] さらに、実施例6のように、中間シリサイド層が有する開口の開口率は0.5以上1未満が好ましく、より好ましくは0.7以上1未満である。

- [0082] さらに、シリコン層は、前記中間シリサイド層よりドーパント濃度が高いことが好ましい。また、シリコン層と上部シリコン層とがトンネル接合層を形成するため、シリコン層と上部シリサイド層とは、異なる導電型であることが好ましい。
- [0083] 以上実施例では、半導体装置の一例として太陽電池を説明したが、シリコン層上にシリサイド層が形成された半導体装置であれば、例えばトタンジスタ等でもよい。
- [0084] また、実施例2の図7(a)のように、中間シリサイド層の形成方法として、シリコン層上にバリウムを堆積させ、バリウムをシリコン層と反応させることにより中間シリサイド層を形成する形成方法を例に説明した。さらに、図7(b)上部シリサイド層を形成する方法として、中間シリサイド層上およびシリコン層上にドーパント、シリコンおよびバリウムを同時に蒸着することにより上部シリサイド層を形成する方法を説明した。この方法以外にも、中間シリサイド層および上部シリサイド層は、スパッタ法またはCVD (Chemical Vapor Deposition) 法を用いて形成してもよい。
- [0085] さらに、実施例1のように、太陽電池は、シリコン層（例えばSi層10）と、シリコン層上に形成されたトンネル接合層と、トンネル接合層上に形成され、バリウムシリサイドを含むシリサイド層（例えばBaSi層22）からなるpn接合と、を有している。このように、トンネル接合を有することにより、シリコン層とシリサイド層との接触抵抗を低減することができる。
- [0086] さらに、トンネル接合を形成するためには、トンネル接合層は、シリコン層よりドーパント濃度の高くシリコン層と同じ導電型（第1導電型）であるトンネルシリコン層（例えばトンネルSi層12）と、トンネルシリコン層上に形成され第1導電型と反対の導電型（第2導電型）でありバリウムシリサイドを含むトンネルシリサイド層（例えばトンネルBaSi層14）と、を含むことが好ましい。また、トンネル接合層は、シリサイド層は、トンネル接合層上に形成されトンネルシリサイド層よりドーパント濃度が低い第2

導電型でありバリウムシリサイドを含む第2シリサイド層（例えば第2BaSi層18）と、第2シリサイド層上に形成され第1導電型でありバリウムシリサイドを含む第1シリサイド層（第1BaSi層）と、を含むことが好ましい。

[0087] シリサイド層は、バリウムシリサイドからなる（例えば、ドーパント等の不純物が含む範囲でバリウムシリサイドの結晶として形成されている）ことが好ましい。また、太陽電池の変換効率を向上させるためには、ストロンチウムバリウムシリサイドからなる（例えば、ドーパント等の不純物が含む範囲でストロンチウムバリウムシリサイドとしての結晶として形成されている）ことが好ましい。

[0088] 以上、発明の好ましい実施例について詳述したが、本発明は係る特定の実施例に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

請求の範囲

- [請求項1] シリコン層と、
前記シリコン層上に設けられ、開口を有し、バリウムシリサイドを含む中間シリサイド層と、
中間シリサイド層を覆い、前記開口を介しシリコン層に接するように設けられ、前記中間シリサイド層よりドーパント濃度が高くバリウムシリサイドを含む上部シリサイド層と、
を含む半導体装置。
- [請求項2] 前記開口の開口率は、0.5以上1未満である請求項1記載の半導体装置。
- [請求項3] 前記シリコン層は、前記中間シリサイド層よりドーパント濃度が高い請求項1または2記載の半導体装置。
- [請求項4] 前記シリコン層と前記上部シリサイド層とは、異なる導電型である請求項1から3のいずれか一項記載の半導体装置。
- [請求項5] 前記シリコン層と前記上部シリサイド層とはトンネル接合を形成する請求項4記載の半導体装置。
- [請求項6] 前記中間シリサイド層および前記上部シリサイド層は、バリウムシリサイドからなる請求項1から5のいずれか一項記載の半導体装置。
- [請求項7] シリコン層上に、前記シリコン層の表面が露出するような開口を有し、バリウムシリサイドを含む中間シリサイド層を形成する工程と、
中間シリサイド層を覆い、前記開口を介しシリコン層に接するように、前記中間シリサイド層よりドーパント濃度が高くバリウムシリサイドを含む上部シリサイド層を形成する工程と、
を含み、
前記中間シリサイド層を形成する工程は、前記シリコン層上にバリウムを堆積させ、前記バリウムを前記シリコン層と反応させることにより前記中間シリサイド層を形成する工程である半導体装置の製造方法。

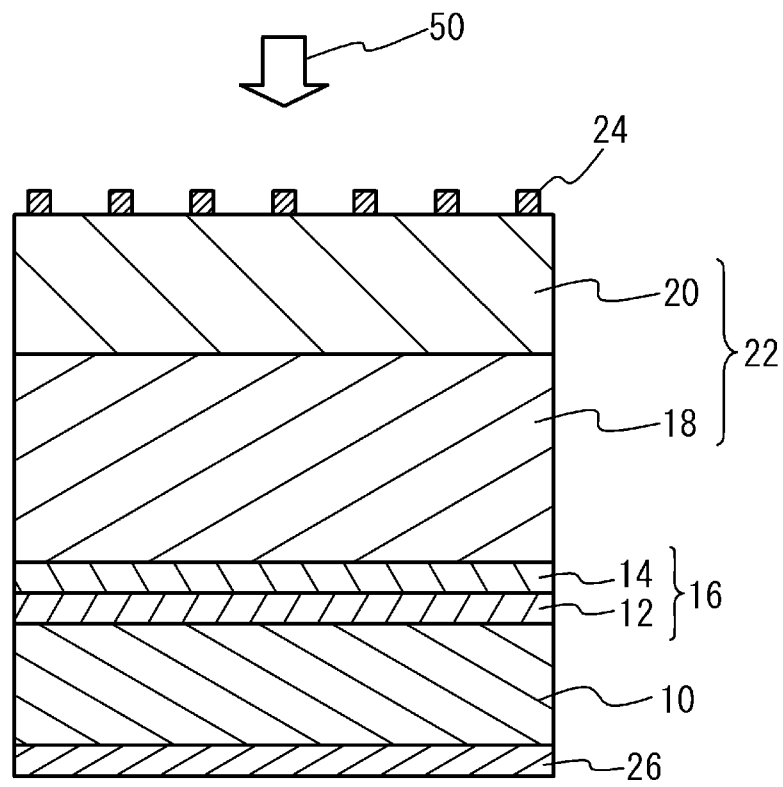
- [請求項8] 前記上部シリサイド層を形成する工程は、前記中間シリサイド層上および前記シリコン層上にドーパント、シリコンおよびバリウムを同時に蒸着することにより前記上部シリサイド層を形成する工程である請求項7記載の半導体装置の製造方法。
- [請求項9] シリコン層と、
前記シリコン層上に形成されたトンネル接合層と、
前記トンネル接合層上に形成され、バリウムシリサイドを含むシリサイド層からなるpn接合と、前記シリコン層からキャリアが供給される第1電極と、
前記シリサイド層からキャリアが供給される第2電極と、
を具備する太陽電池。
- [請求項10] 前記シリコン層は第1導電型であり、
前記トンネル接合層は、前記シリコン層上に形成された前記シリコン層よりドーパント濃度の高い前記第1導電型であるトンネルシリコン層と、前記トンネルシリコン層上に形成され前記第1導電型の反対の導電型である第2導電型でありバリウムシリサイドを含むトンネルシリサイド層と、を含み、
前記シリサイド層は、前記トンネル接合層上に形成され前記トンネルシリサイド層よりドーパント濃度が低い前記第2導電型でありバリウムシリサイドを含む第2シリサイド層と、前記第2シリサイド層上に形成され前記第1導電型でありバリウムシリサイドを含む第1シリサイド層と、を含む請求項9記載の太陽電池。
- [請求項11] 前記トンネルシリコン層と前記トンネルシリサイド層との界面に形成され、前記トンネルシリコン層と前記トンネルシリサイド層とが直接接するような開口を有し、前記トンネルシリサイド層よりドーパント濃度の低く、バリウムシリサイドを含む中間シリサイド層を具備する請求項10記載の太陽電池。
- [請求項12] 前記開口の開口率は、0.5以上1未満である請求項11記載の太

陽電池。

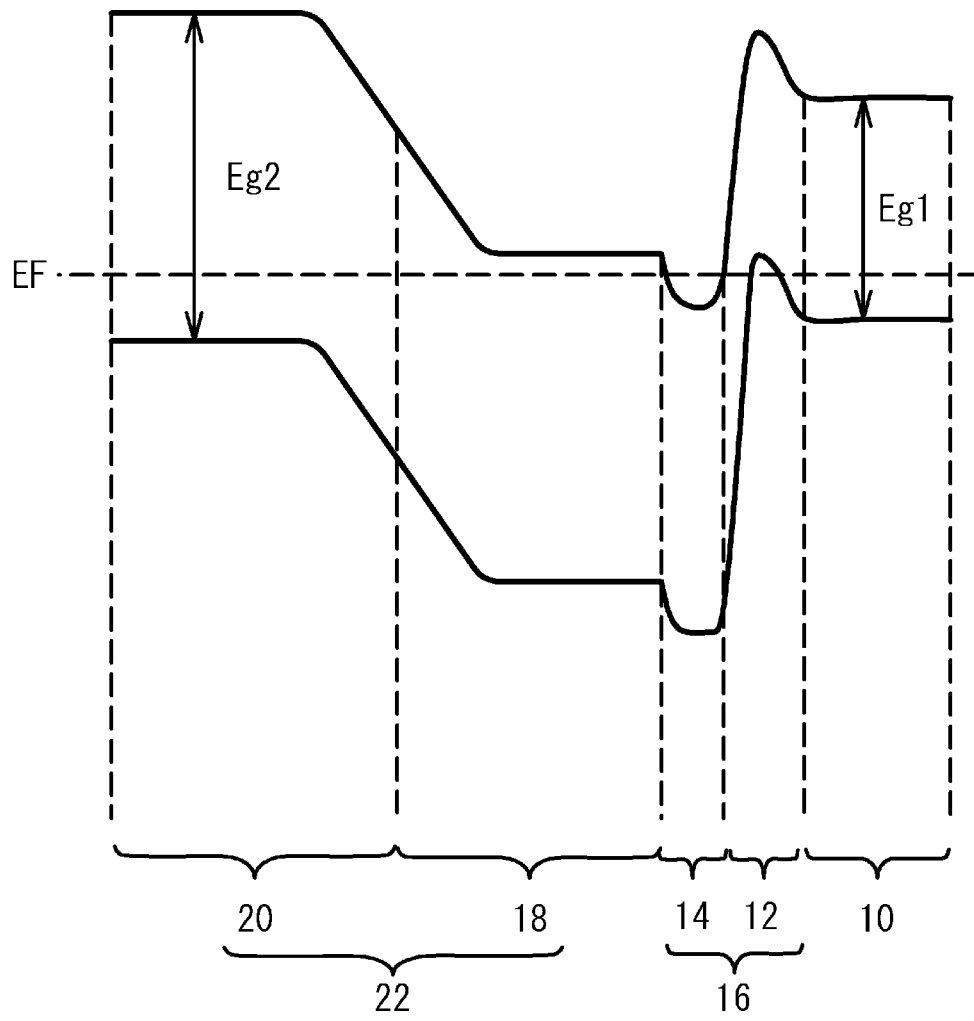
[請求項13] 前記シリサイド層は、バリウムシリサイドからなる請求項9から12のいずれか一項記載の太陽電池。

[請求項14] 前記シリサイド層は、ストロンチウムバリウムシリサイドからなる請求項9から12のいずれか一項記載の太陽電池。

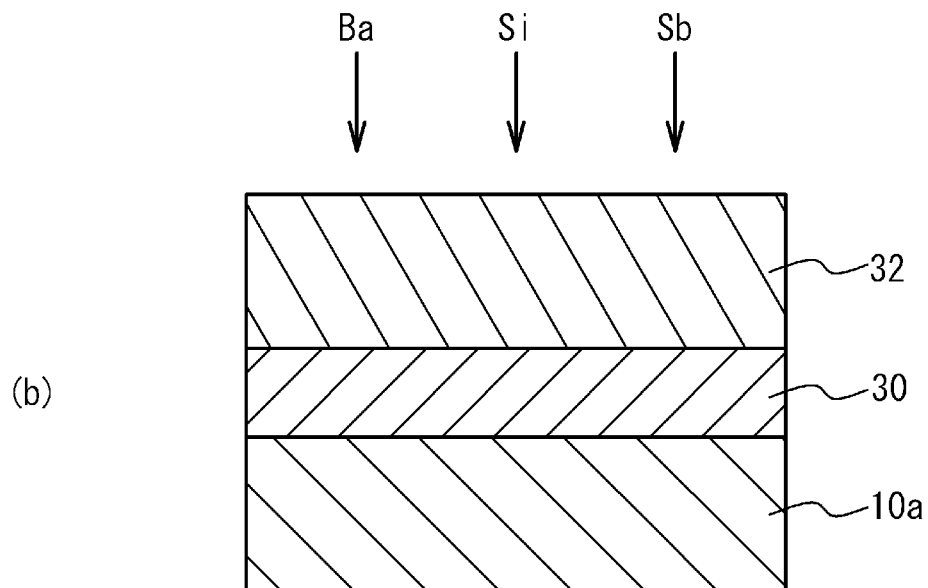
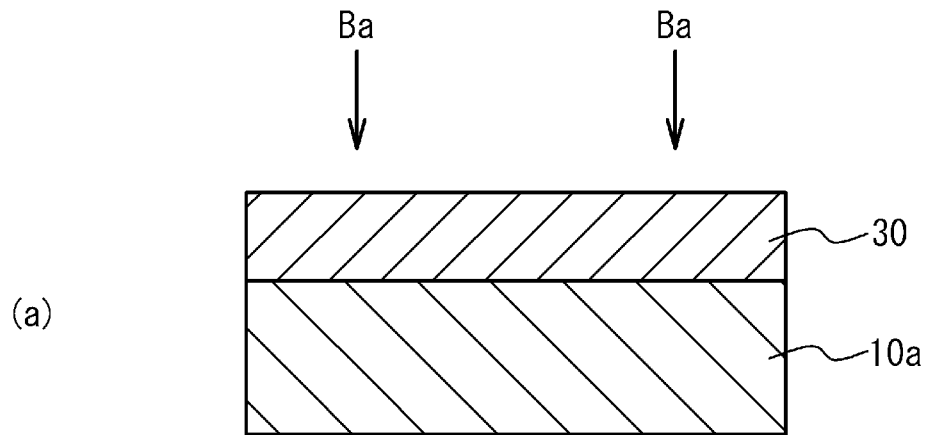
[図1]



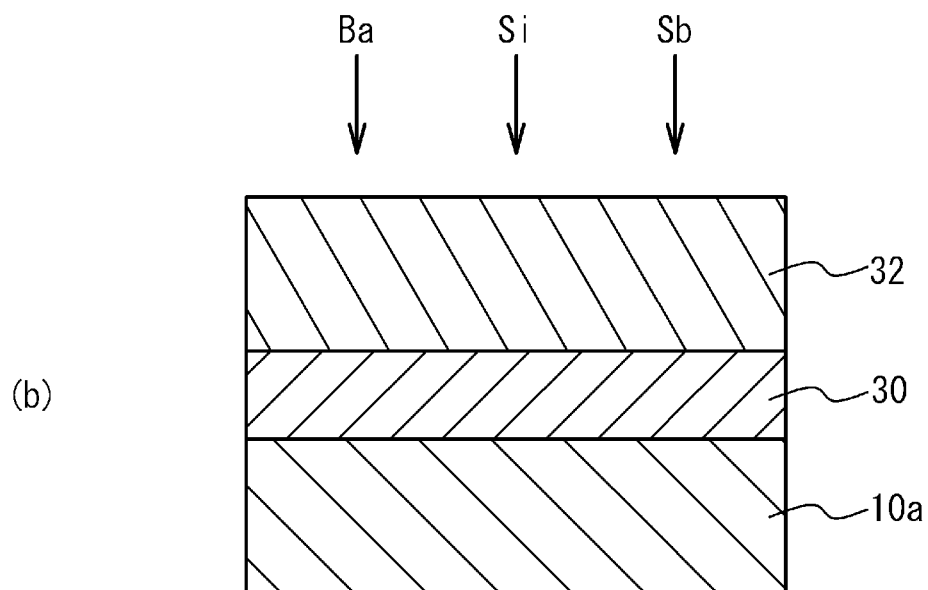
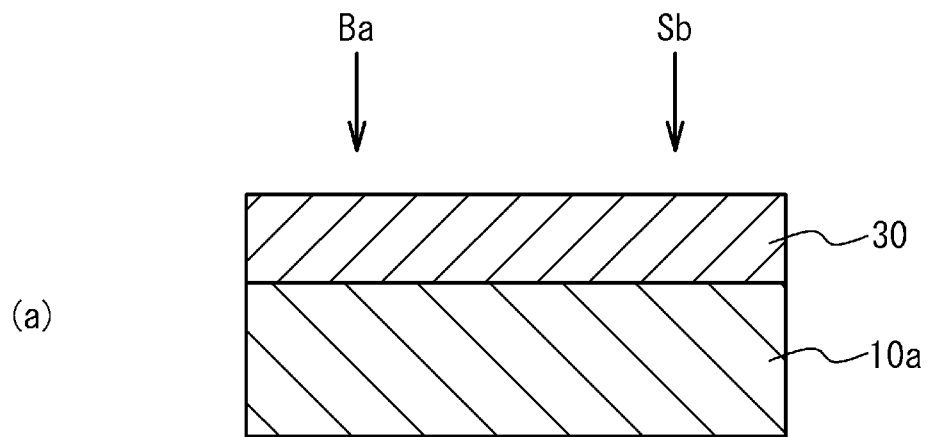
[図2]



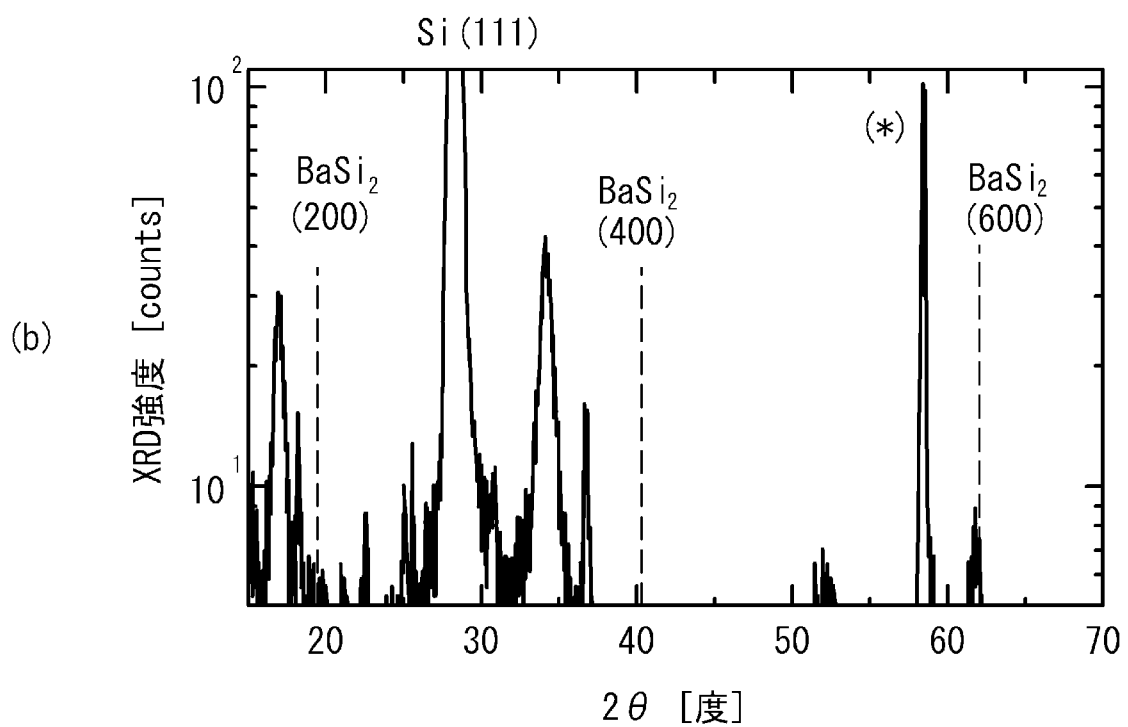
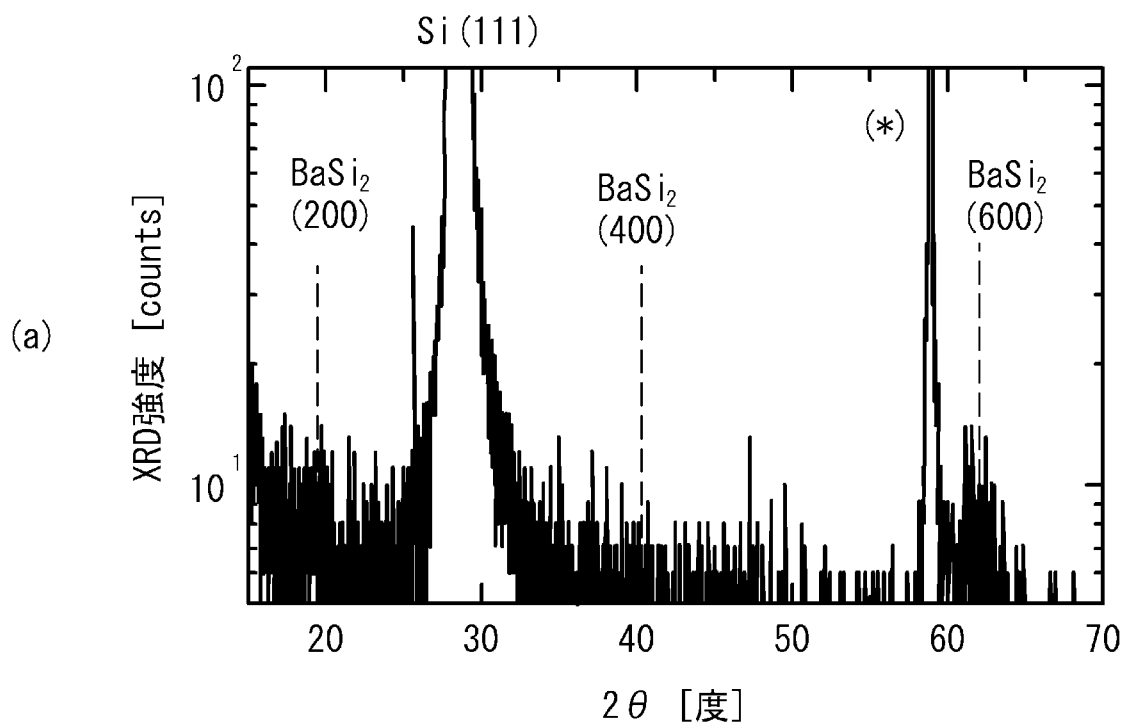
[図3]



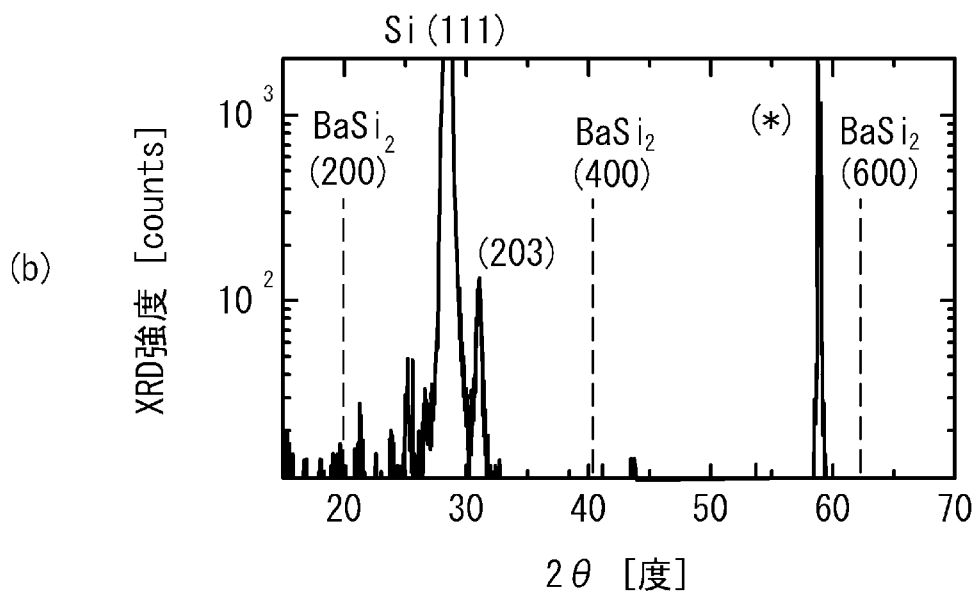
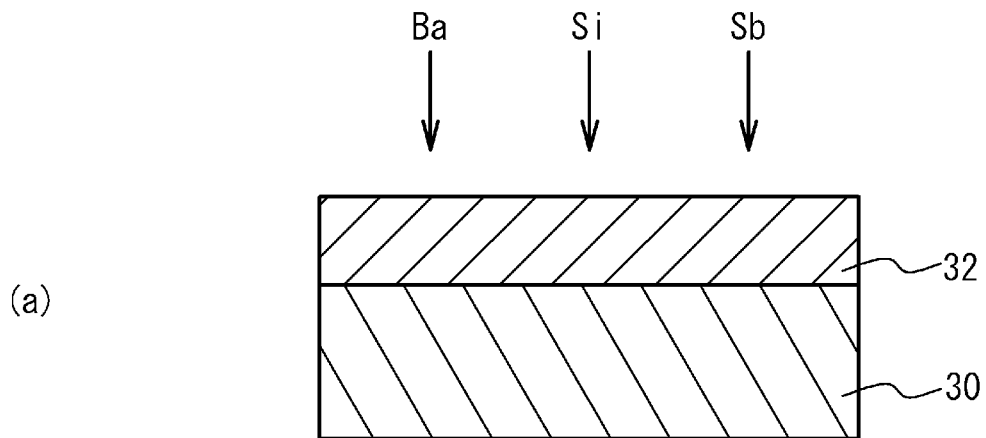
[図4]



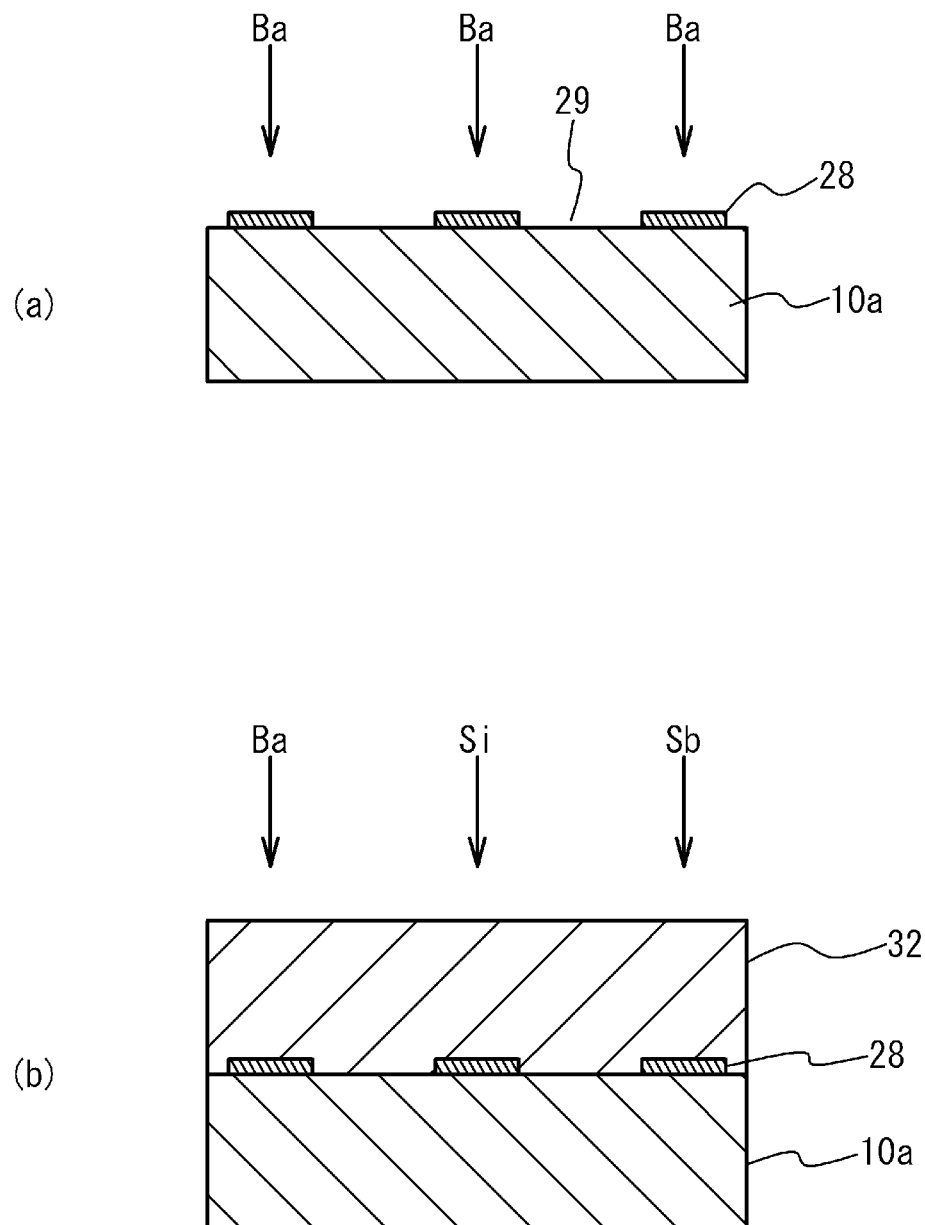
[図5]



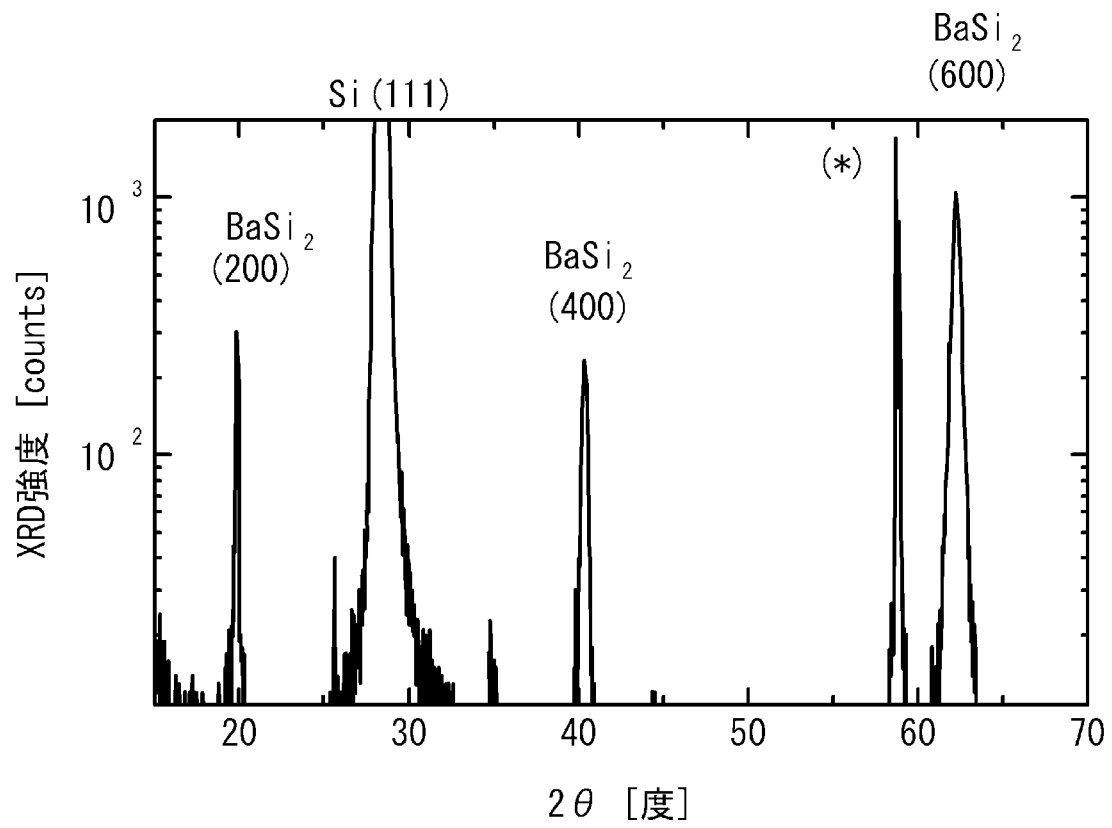
[図6]



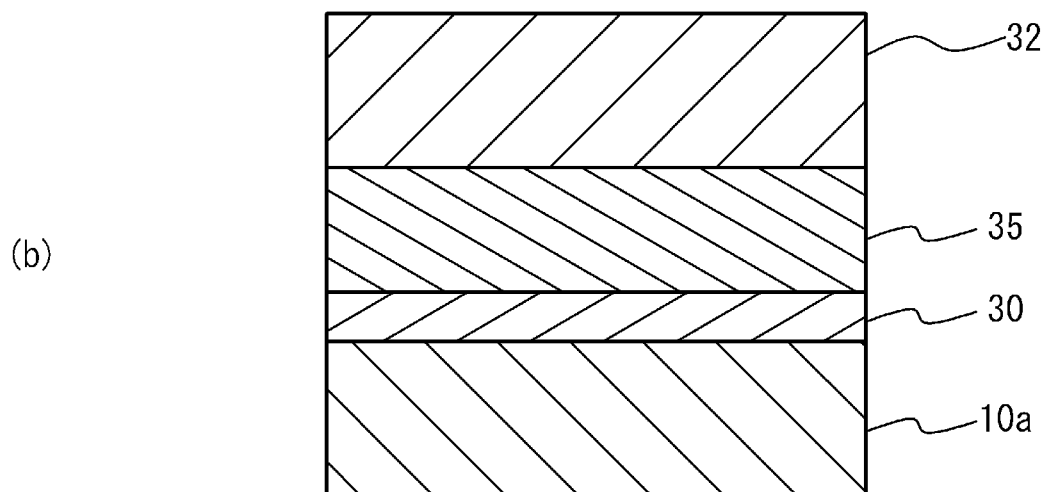
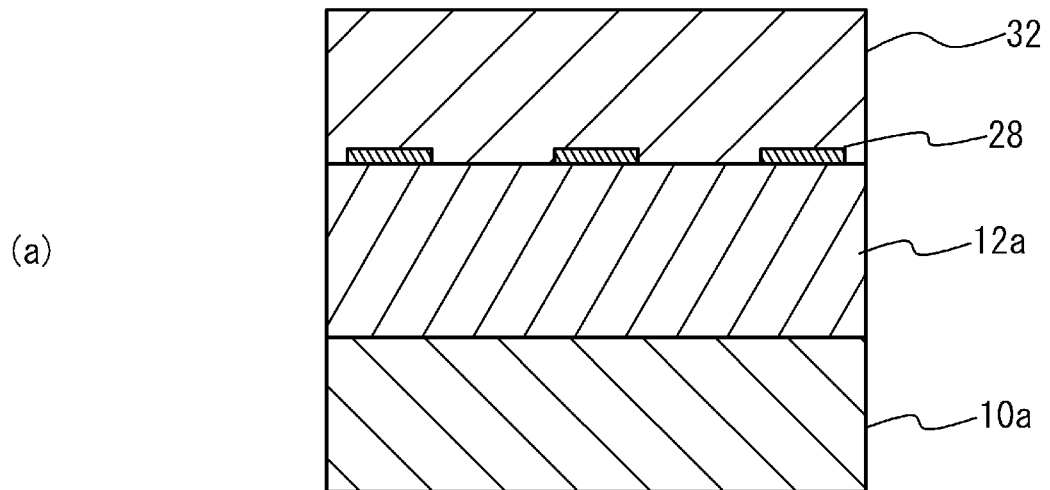
[図7]



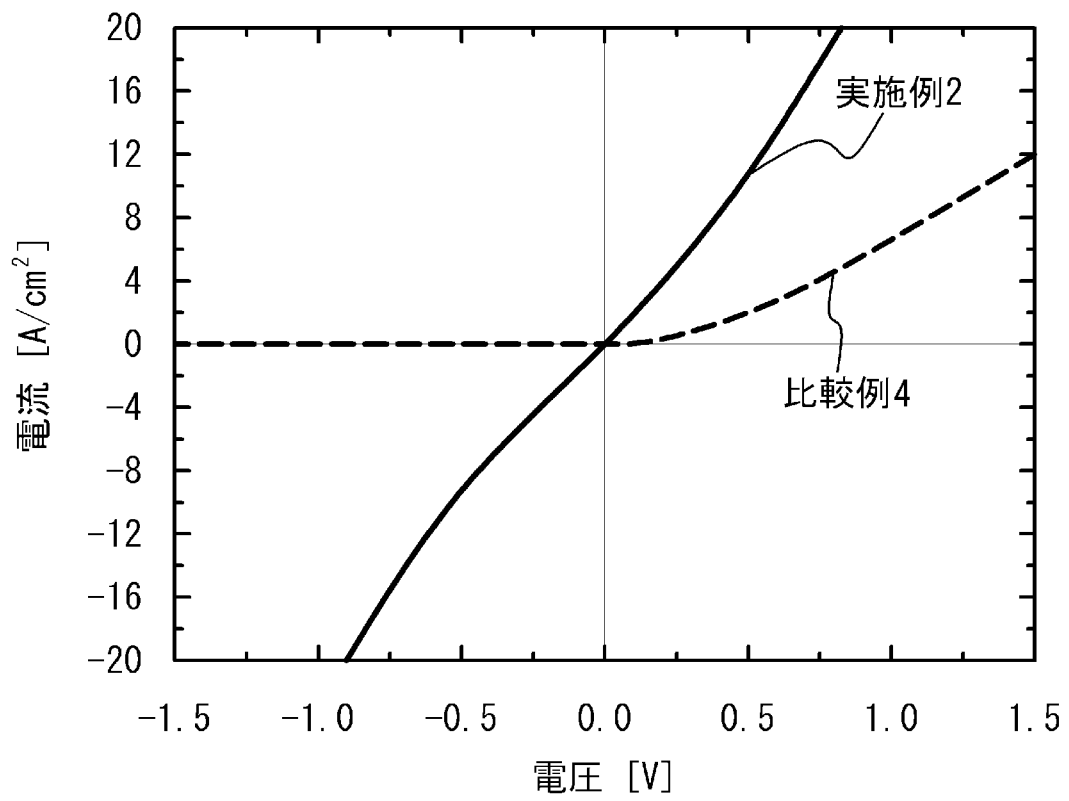
[図8]



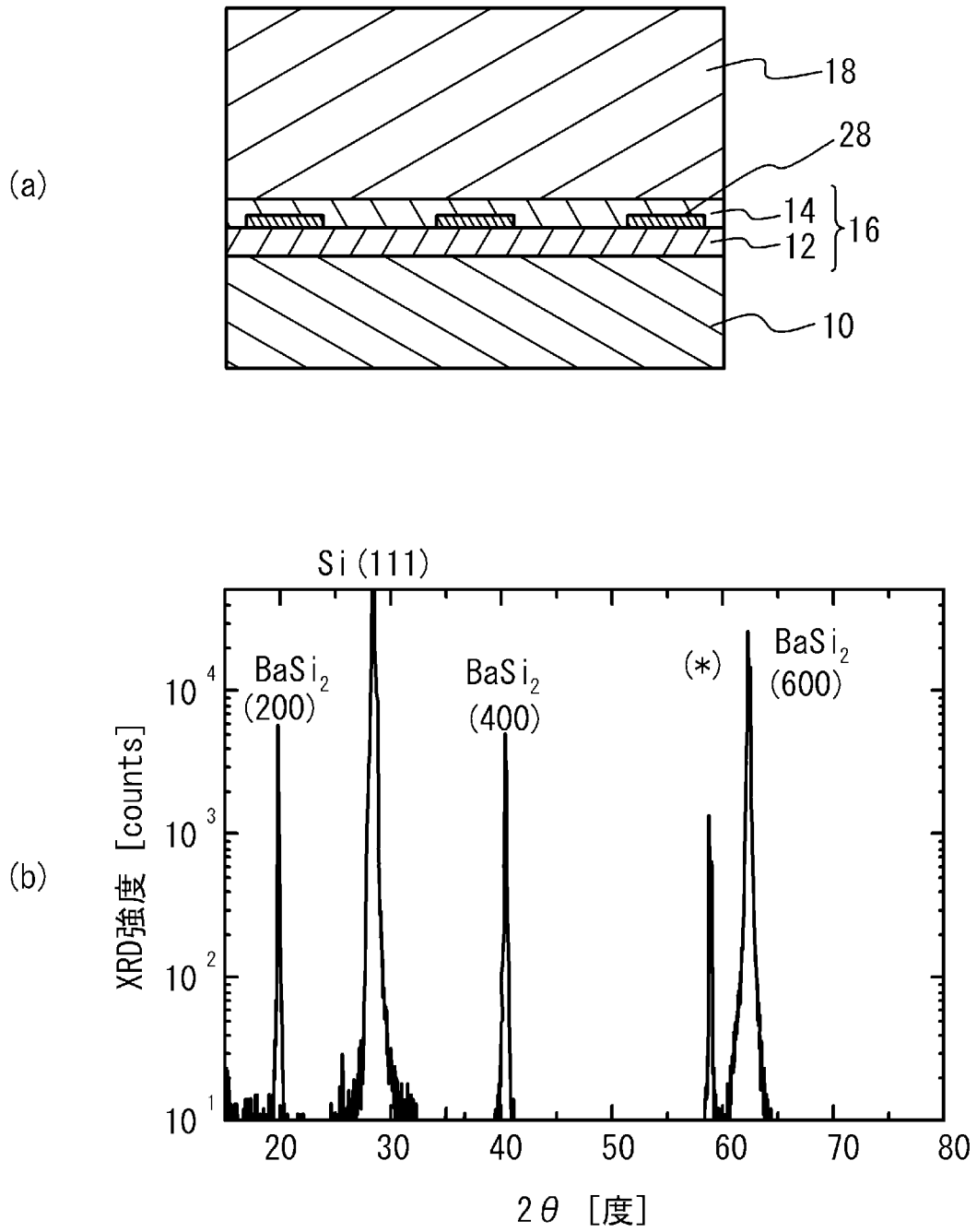
[図9]



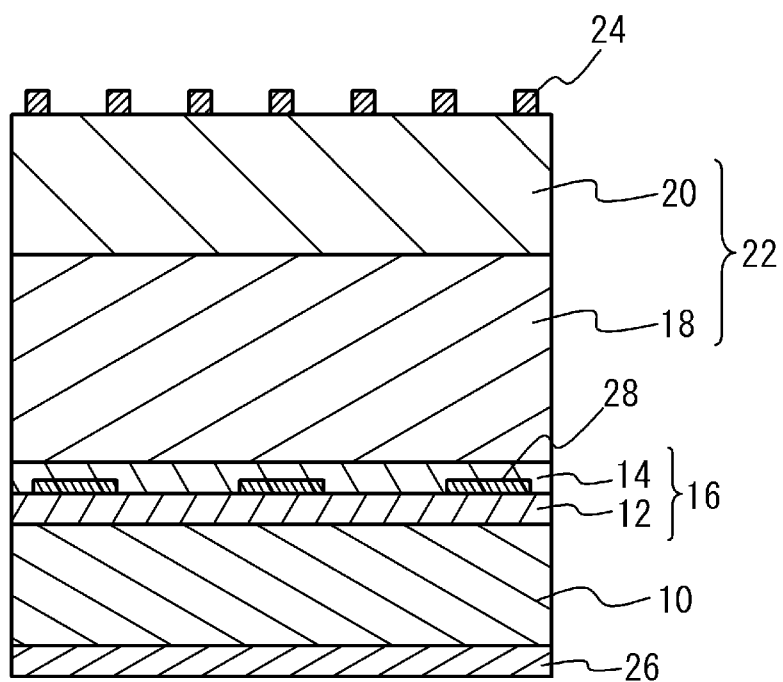
[図10]



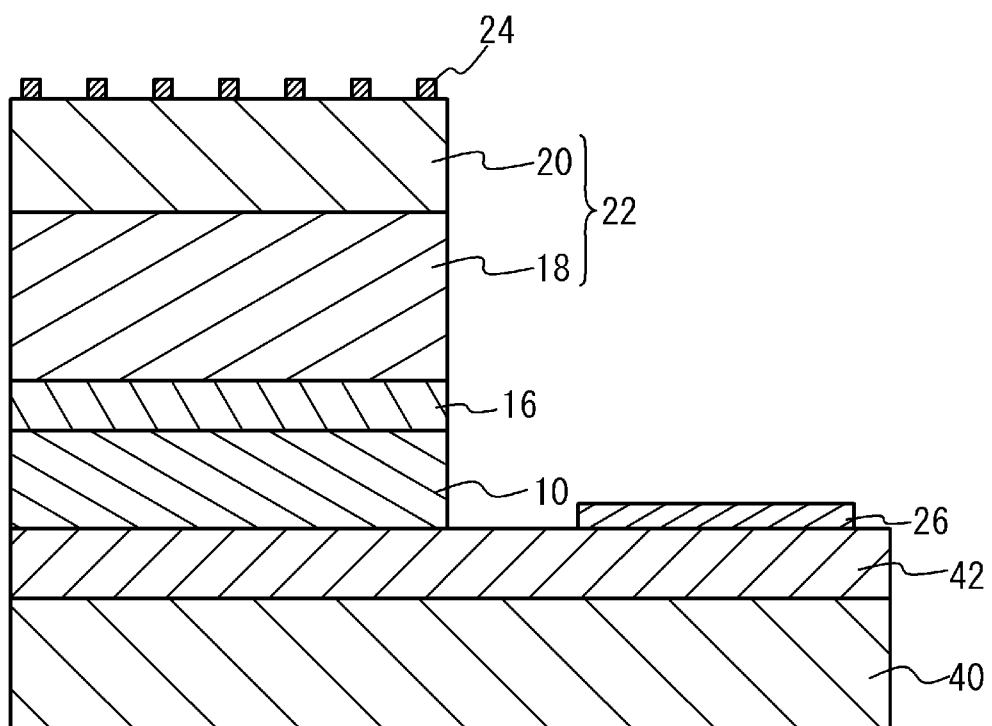
[図11]



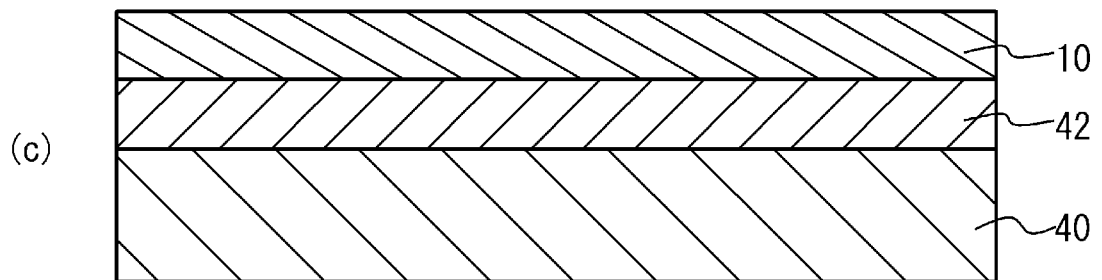
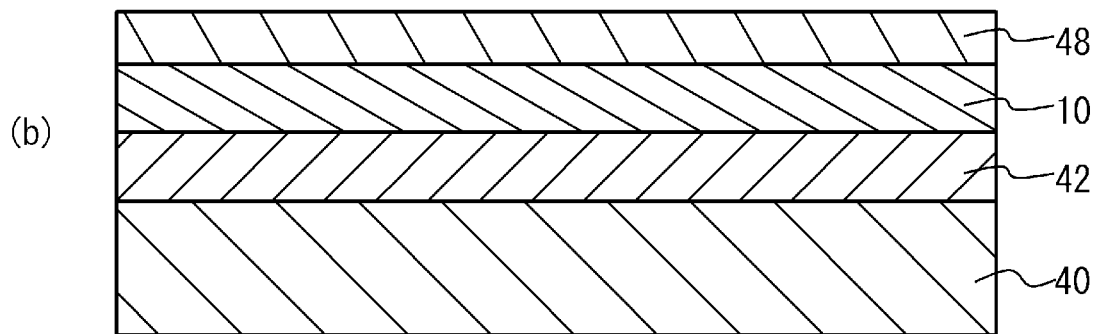
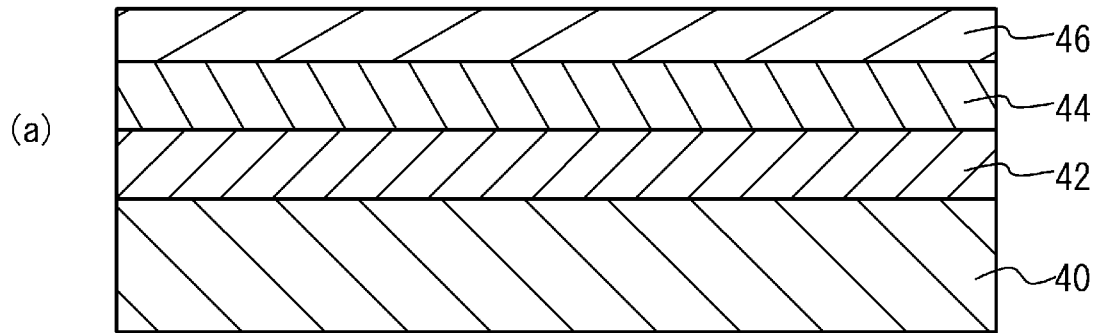
[図12]



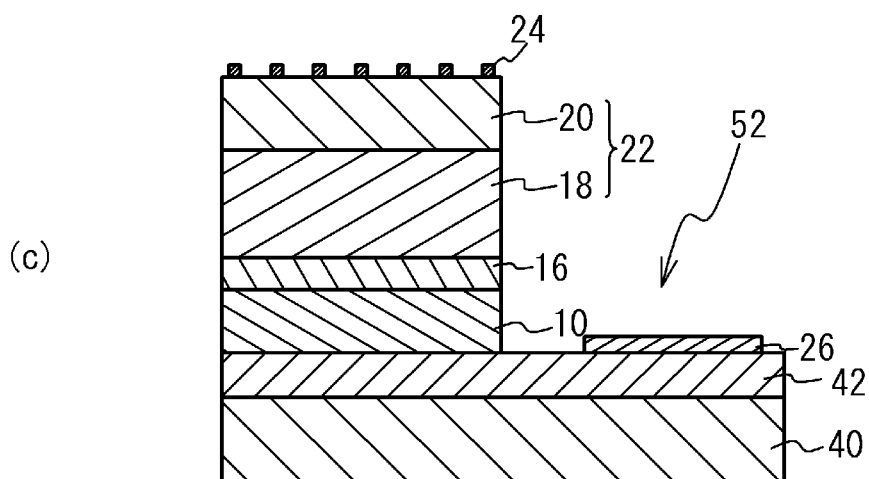
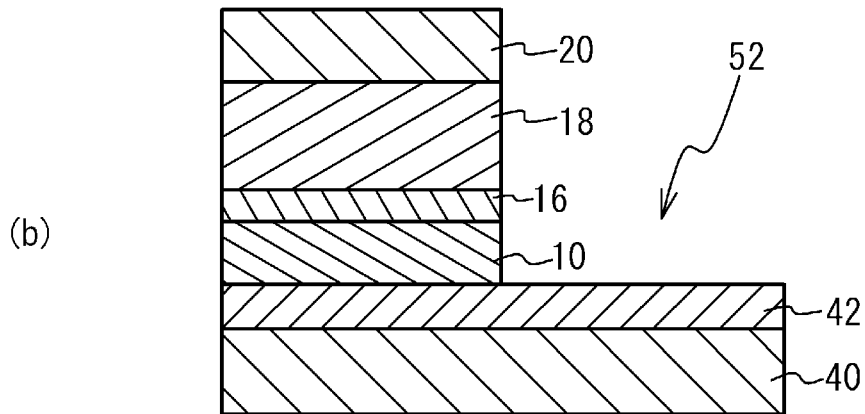
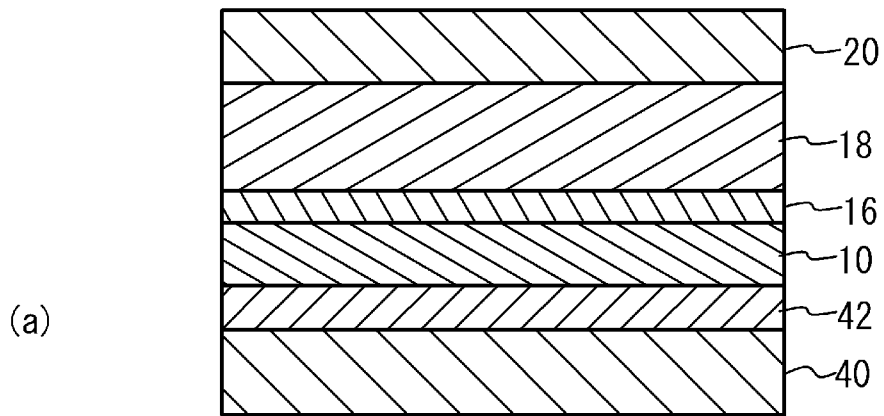
[図13]



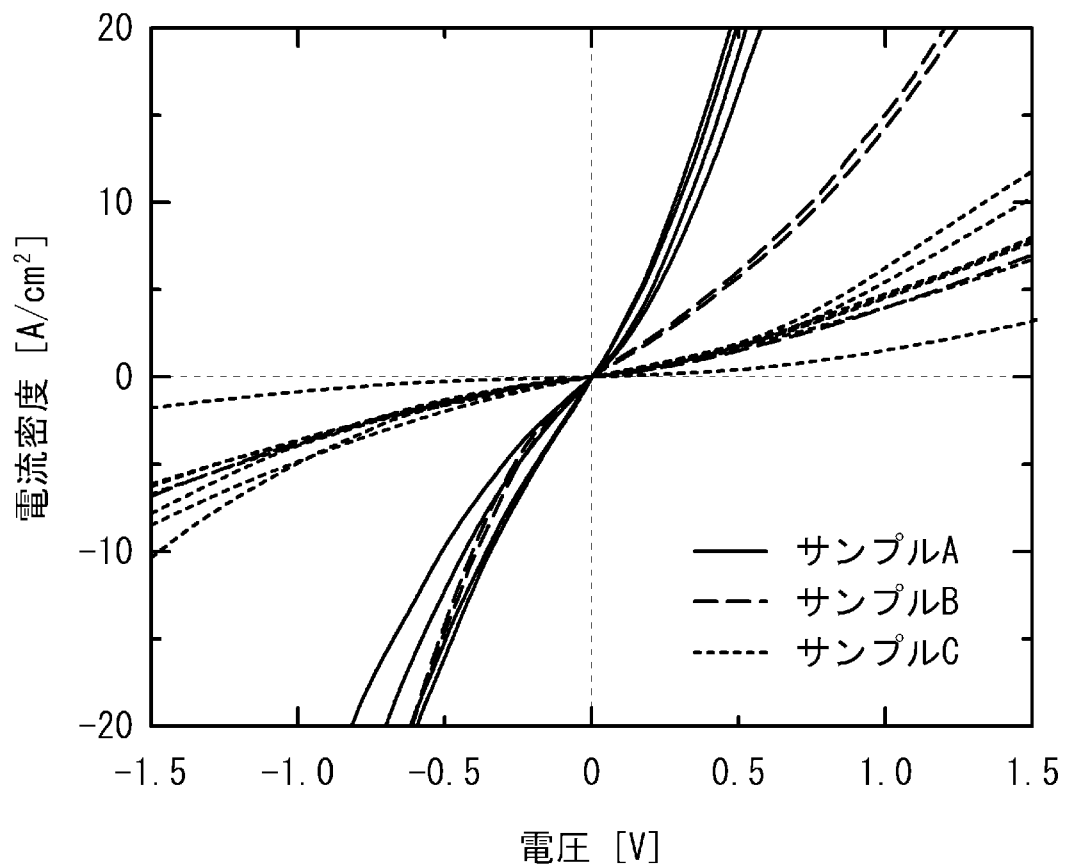
[図14]



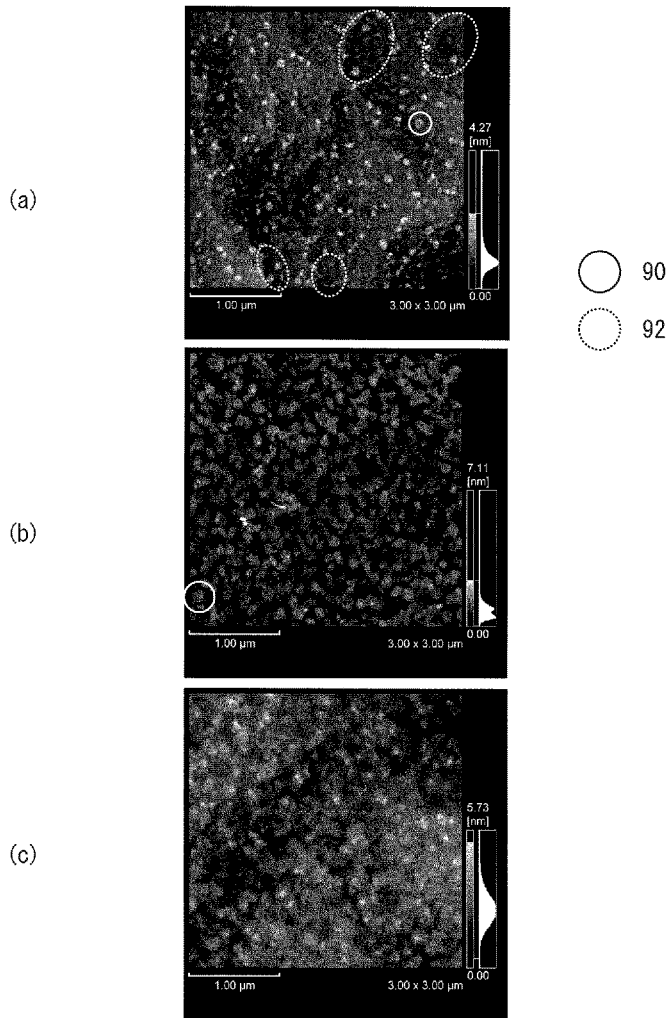
[図15]



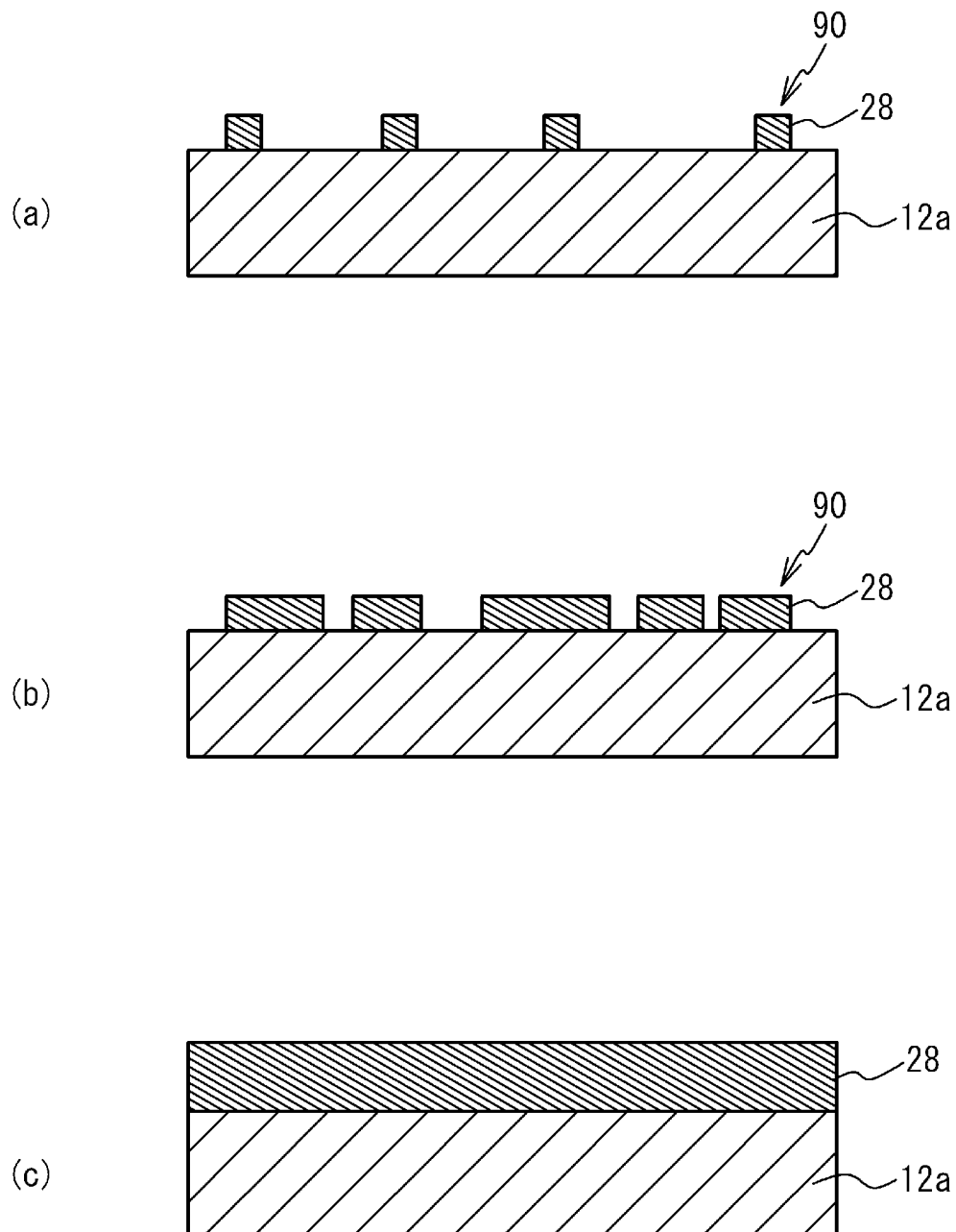
[図16]



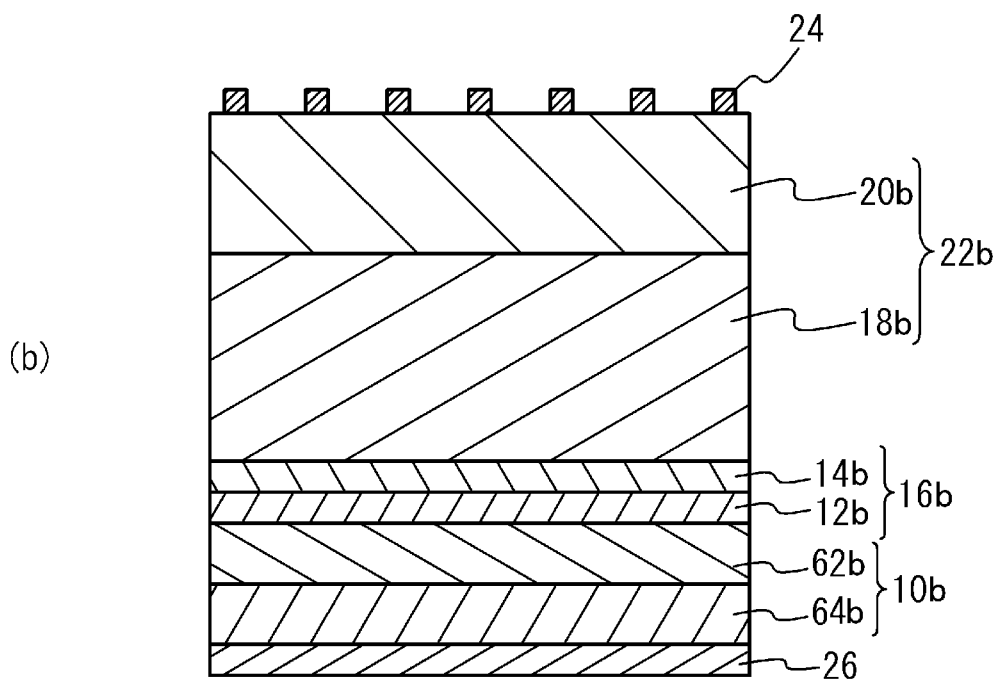
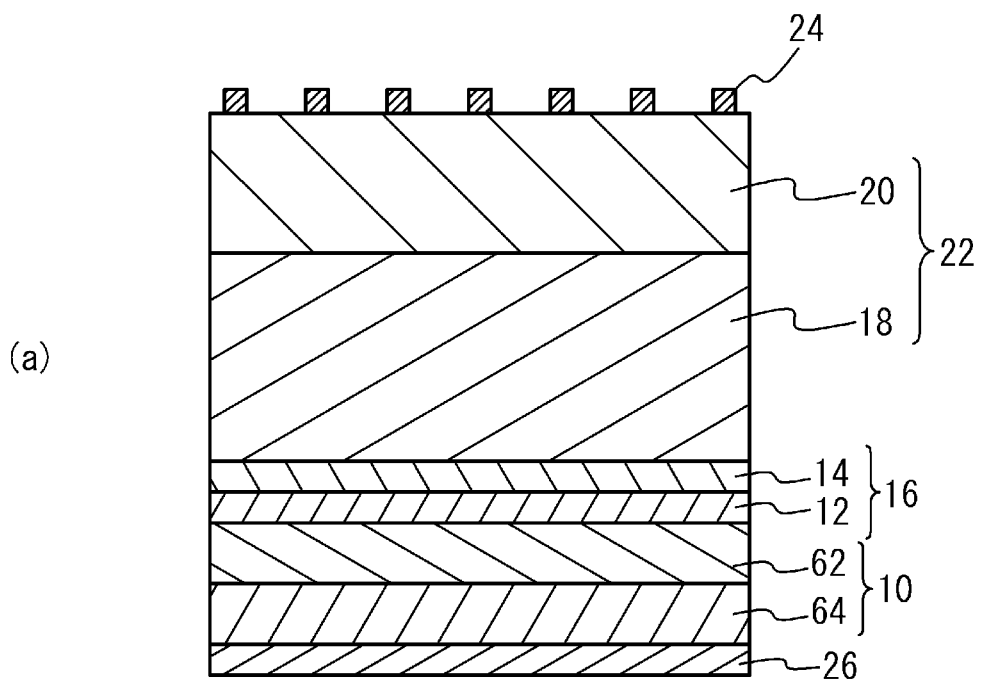
[17]



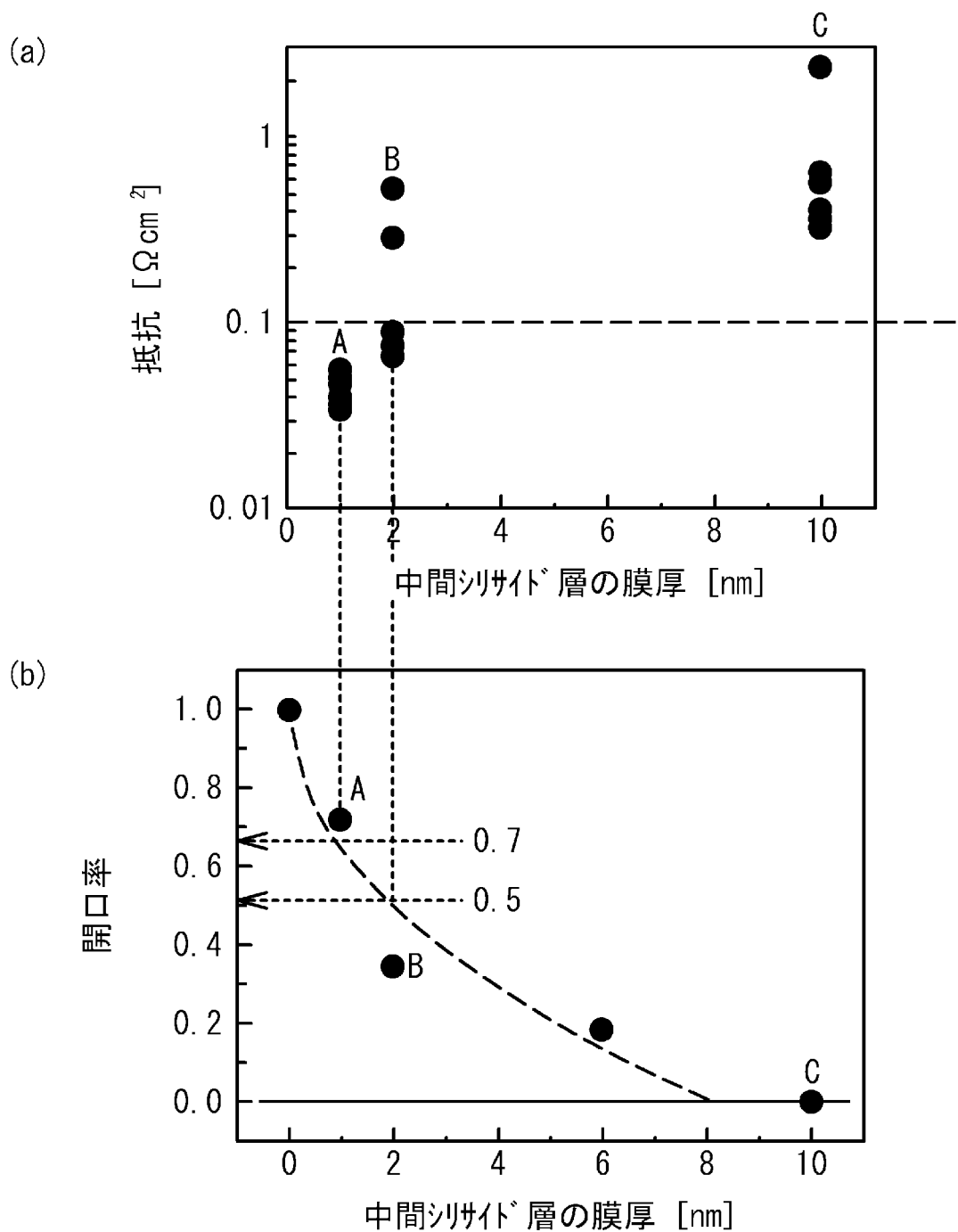
[図18]



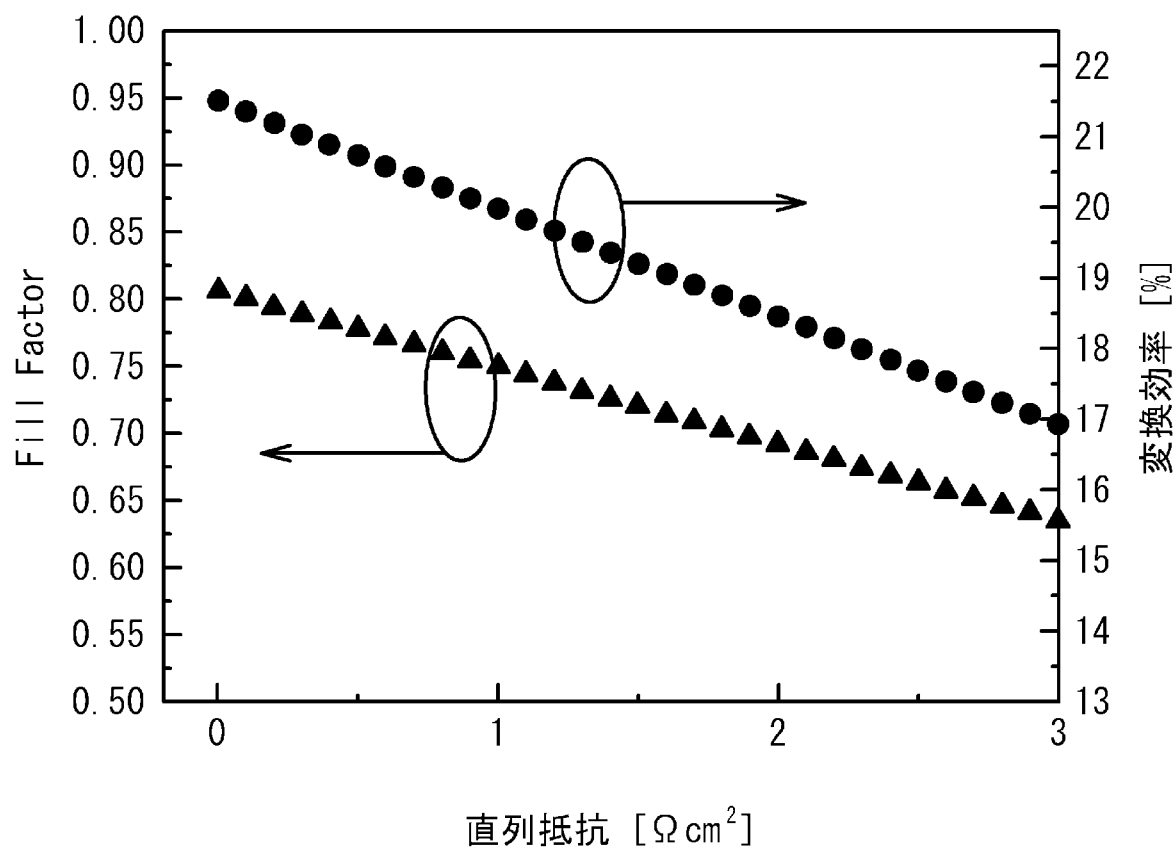
[図19]



[図20]



[図21]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/057936

A. CLASSIFICATION OF SUBJECT MATTER

H01L31/042(2006.01)i, H01L21/203(2006.01)i, H01L31/04(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/042, H01L21/203, H01L31/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2009-76895 A (University of Tsukuba), 09 April 2009 (09.04.2009), paragraphs [0005] to [0095]; fig. 1 to 15 & WO 2009/028560 A1	9-10,13-14 1-8,11-12
Y A	JP 2008-66719 A (University of Tsukuba), 21 March 2008 (21.03.2008), paragraphs [0005] to [0072]; fig. 1 to 14 & US 2009/0044862 A1	9-10,13-14 1-8,11-12
Y A	JP 2000-501238 A (Qinetiq Ltd.), 02 February 2000 (02.02.2000), pages 3 to 12; fig. 1 to 7 & US 6133590 A & GB 9524414 A0 & EP 864180 A & WO 1997/020353 A1 & DE 69632961 D & AU 7636096 A & CA 2238952 A & RU 2166222 C	9-10,13-14 1-8,11-12

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
13 August, 2010 (13.08.10)Date of mailing of the international search report
24 August, 2010 (24.08.10)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/057936

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2002-50790 A (Hitachi Cable, Ltd.), 15 February 2002 (15.02.2002), paragraphs [0001] to [0044]; fig. 1 to 7 (Family: none)	9-10, 13-14 1-8, 11-12

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H01L31/042 (2006.01) i, H01L21/203 (2006.01) i, H01L31/04 (2006.01) i		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H01L31/042, H01L21/203, H01L31/04		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2010年 日本国実用新案登録公報 1996-2010年 日本国登録実用新案公報 1994-2010年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2009-76895 A (国立大学法人 筑波大学), 2009.04.09, [0005]-[0095], 図 1-15 & WO 2009/028560 A1	9-10, 13-14 1-8, 11-12
Y A	JP 2008-66719 A (国立大学法人 筑波大学), 2008.03.21, [0005]-[0072], 図 1-14 & US 2009/0044862 A1	9-10, 13-14 1-8, 11-12
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的な技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 13.08.2010	国際調査報告の発送日 24.08.2010	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 吉野 三寛 電話番号 03-3581-1101 内線 3255	2K 9010

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2000-501238 A (キネテイツク・リミテツド), 2000. 02. 02, 第3頁-12頁, 図1-7 & US 6133590 A & GB 9524414 A0 & EP 864180 A & WO 1997/020353 A1 & DE 69632961 D & AU 7636096 A & CA 2238952 A & RU 2166222 C	9-10, 13-14 1-8, 11-12
Y A	JP 2002-50790 A (日立電線株式会社), 2002. 02. 15, [0001]-[0044], 図1-7 (ファミリーなし)	9-10, 13-14 1-8, 11-12