



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G11C 11/15 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년02월02일 10-0678758 2007년01월29일
---	-------------------------------------	--

(21) 출원번호	10-2005-7009231	(65) 공개번호	10-2005-0083957
(22) 출원일자	2005년05월20일	(43) 공개일자	2005년08월26일
심사청구일자	2005년05월20일		
번역문 제출일자	2005년05월20일		
(86) 국제출원번호	PCT/JP2003/014830	(87) 국제공개번호	WO 2004/051754
국제출원일자	2003년11월20일	국제공개일자	2004년06월17일

(30) 우선권주장 JP-P-2002-00349262 2002년11월29일 일본(JP)

(73) 특허권자 도꾸리쯔교세이호징 가가꾸 기쥬쯔 신키꼬 기꼬
 일본 사이따마켄 가와구찌시 혼쵸 4쵸메 1방 8고

(72) 발명자 이노마타 고우이치로
 일본국 미야기켄 센다이시 아오바구 구리우 1-7-12

 마에카와 사다미치
 일본국 미야기켄 센다이시 아오바구 가와우치 모토하세쿠라35-8-403

 다카하시 사부로
 일본국 미야기켄 이와누마시 도가사키 4-3-5

(74) 대리인 유미특허법인

(56) 선행기술조사문헌
 14217472 *
 * 심사관에 의하여 인용된 문헌

심사관 : 강갑연

전체 청구항 수 : 총 12 항

(54) 스핀주입 소자 및 스핀주입 소자를 이용한 자기 장치

(57) 요약

비자성 도전체(4)를 공통의 전극으로 하고, 다른 쪽의 전극을 강자성체(6, 8)로 하는 제1 및 제2 터널접합(2, 3)을 비자성 도전체(4)의 스핀확산 길이보다 짧은 간격을 두어 배치하고, 제1 터널접합(2)은 강자성 금속(6)으로부터 비자성 도전체(4)에 스핀을 주입하고, 제2 터널접합(3)은 제1 터널접합(2)의 스핀주입에 따르는 전압을 강자성 금속(8)과 비자성 도전체(4) 사이에서 검출하고, 비자성 도전체(4)는 금속보다 캐리어 밀도가 낮은 비자성 도전체이다. 비자성 도전체(4)는 반도체 또는 반금속이다. 또, 공통전극은 초전도체(4')일 수도 있다. 저전류, 또한 저자계로 큰 신호전압이 얻어지는 동시에, 미세화할 수 있는 스핀주입 소자 및 스핀주입 소자를 이용한 자기 장치를 제공할 수 있다.

대표도

도 1

특허청구의 범위

청구항 1.

반도체 또는 반금속으로 이루어지는 비자성 도전체를 공통의 전극으로 하고, 다른 쪽의 전극을 강자성체로 하는 제1 터널 접합 및 제2 터널접합을 구비하고,

상기 제1 터널접합은 상기 비자성 도전체와 상기 강자성체 사이에 절연체를 삽입한 터널접합으로 이루어지고,

상기 제2 터널접합은 상기 비자성 도전체 상에 절연체, 강자성체, 반강자성체가 순차적으로 적층되고, 상기 반강자성체는 상기 강자성체의 스핀을 고정시키는 터널접합으로 이루어지거나,

상기 제2 터널접합은 상기 비자성 도전체 상에 절연체, 강자성체, 비자성 금속, 강자성체가 순차적으로 적층된 터널접합으로, 상기 비자성 금속 양측의 강자성체는 상기 비자성 금속을 통해 반평행하게 자기결합하고 있어서,

상기 제1 터널접합 및 상기 제2 터널접합이 상기 비자성 도전체의 스핀확산 길이보다 짧은 간격을 두어 배치되고,

상기 제1 터널접합은 상기 강자성체로부터 상기 비자성 도전체에 스핀을 주입하는 터널접합이며,

상기 제2 터널접합은 제1 터널접합의 스핀주입에 따르는 전압을 상기 강자성 체와 상기 비자성 도전체 사이에서 검출하는 터널접합이며,

상기 비자성 도전체가 금속보다도 캐리어 밀도가 낮은 비자성 도전체인

스핀주입 소자.

청구항 2.

삭제

청구항 3.

삭제

청구항 4.

초전도체를 공통의 전극으로 하고, 다른 쪽의 전극을 강자성체로 하는 제1 터널접합 및 제2 터널접합을 구비하고,

상기 제1 터널접합 및 상기 제2 터널접합이 상기 초전도체의 스핀확산 길이보다 짧은 간격을 두어 배치되고,

상기 제1 터널접합은 상기 강자성체로부터 상기 초전도체에 스핀을 주입하는 터널접합이며,

상기 제2 터널접합은 제1 터널접합의 스핀주입에 따르는 전압을 상기 강자성 체와 상기 초전도체 사이에서 검출하는 터널 접합인

스핀주입 소자.

청구항 5.

제4항에 있어서,

상기 제1 터널접합 및 상기 제2 터널접합이 상기 초전도체와 상기 강자성체 사이에 절연체가 삽입된 터널접합인 것을 특징으로 하는 스핀주입 소자.

청구항 6.

제4항에 있어서,

상기 제1 터널접합 및 상기 제2 터널접합 중 적어도 하나가 상기 초전도체 상에, 절연체, 강자성체, 비자성 금속, 및 강자성체가 순차적으로 적층된 터널접합 구조로서, 상기 비자성 금속 양측의 강자성체가 상기 비자성 금속을 통하여 반평행하게 자기 결합하고 있는 것을 특징으로 하는 스핀주입 소자.

청구항 7.

제6항에 있어서,

상기 비자성 금속을 통하여 반평행하게 자기 결합하고 있는 반평행 결합필름의 중첩비가 1인 것을 특징으로 하는 스핀주입 소자.

청구항 8.

제4항에 있어서,

상기 전압을 검출하는 제2 터널접합의 상기 강자성체 상에 반강자성체가 배치되고, 상기 반강자성체는 상기 강자성체의 스핀을 고정하는 것을 특징으로 하는 스핀주입 소자.

청구항 9.

제4항 내지 제8항 중 어느 한 항에 있어서,

상기 스핀주입 소자가 기판 상에 형성되어 있는 것을 특징으로 하는 스핀주입 소자.

청구항 10.

제4항 내지 제8항 중 어느 한 항의 스핀주입 소자를 갖는, 스핀주입 소자를 이용한 자기 장치.

청구항 11.

제1항에 있어서,

상기 제1 터널접합은 상기 강자성체에 순차적으로 적층되는 비자성 금속 및 강자성체를 추가로 포함하는 터널접합 구조로서, 상기 비자성 금속 양측의 강자성체가 상기 비자성 금속을 통해 반평행하게 자기결합하고 있는 것을 특징으로 하는 스핀주입 소자.

청구항 12.

제11항에 있어서,

상기 비자성 금속을 통해 반평행하게 자기결합하고 있는 반평행 결합필름의 중형비가 1인 것을 특징으로 하는 스핀주입 소자.

청구항 13.

제1항, 제11항 및 제12항 중 어느 한 항에 있어서,

상기 스핀주입 소자는 기판 상에 형성되어 있는 것을 특징으로 하는 스핀주입 소자.

청구항 14.

제1항, 제11항 및 제12항 중 어느 한 항에 기재된 스핀주입 소자를 갖는, 스핀주입 소자를 이용한 자기 장치.

명세서

기술분야

본 발명은 스핀주입 소자 및 스핀주입 소자를 이용한 자기 장치에 관한 것이다.

배경기술

금속이나 반도체에 외부 자계를 인가했을 때에, 그 저항이 변화되는 자기저항효과는 자기 헤드나 자기센서 등에 사용되고 있다. 보다 큰 자기저항을 얻기 위해, 터널접합을 이용한 자기저항효과 소자가 있고, 강자성 스핀터널접합(MTJ) 소자 및 스핀주입 소자가 주목되고 있다. 근래, 이들 터널접합을 이용한 자기저항효과 소자가 새로운 자계 센서나 비휘발성 자기메모리(MRAM)의 메모리 소자로서 주목되고 있다.

종래의 MTJ 소자에서는, 강자성층/절연체층/강자성층의 순서로 적층한 적층 구조로 이루어지는 강자성 스핀터널접합을 가지고 있다. 외부 자계에 의해서 2개의 강자성층의 자화를 서로 평행 또는 반평행하게 제어함으로써, 필름면 수직 방향의 터널전류의 크기가 서로 상이하다, 이른바 터널자기저항(TMR) 효과가 실온에서 얻어진다(T. Miyazaki et al., "Spin polarized tunneling in ferromagnet/insulator/ ferromagnet junctions", 1995, J. Magn. Magn. Mater., Springer, Vol. 151, p.403을 참조 바람). 이 터널접합에서의 TMR은 이용하는 강자성체와 절연체의 계면에서의 스핀 분극율 P에 의존하고, 2개의 강자성체의 스핀 분극율을 각각, P1, P2라고 하면, 일반적으로 하기 (1)식으로 주어지는 것이 알려져 있다(M. Julliere, "Tunneling between ferromagnetic films", 1975, Phys. Lett., Vol. 54A, p.225를 참조 바람).

$$TMR = 2 P_1 P_2 / (1 - P_1 P_2) \quad (1)$$

여기서, 강자성층의 스핀 분극율 P는, 0<P≤1의 값을 취한다.

현재, MTJ 소자에 있어서, 실온에서 얻어지고 있는 TMR의 최대치는, 스핀 분극율이 약 0.5의 CoFe 합금을 이용했을 때의 약 50%이다. MTJ 소자는, 하드디스크용 판독헤드나 MRAM에 대한 응용이 기대되고 있다. MRAM에서는 MTJ 소자를 매트릭스형으로 배치하고, 별도로 설치한 배선에 전류를 흘려 자계를 인가함으로써, 각 MTJ 소자를 구성하는 2개의 자성층을 서로 평행 및 반평행하게 제어함으로써, 1, 0을 기록시킨다. 판독은 TMR 효과를 이용하여 행한다.

한편, 강자성체로부터 비자성 금속에 전류를 흘리면, 비자성 금속의 길이가 스핀확산 길이보다 충분히 짧은 경우에는, 비자성 금속 중에 스핀이 남는 것, 즉, 스핀축적이 알려져 있다. 이와 같이, 강자성체로부터 비자성 금속에 전류를 흘리는 것

을 스핀주입이라고 한다. 이것은, 강자성체가 일반적으로 페르미 준위에 있어서 상이한 스핀밀도(업스핀 전자와 다운스핀 전자의 수가 상이함)를 갖기 때문에, 강자성체로부터 비자성 금속에 전류를 흘리면 스핀편극 전자가 주입되고, 업스핀 전자와 다운스핀 전자의 케미컬포텐셜이 상이한 것에 기인하고 있는 것이 보고되어 있다(M. Johnson et al., "Interfacial Charge-Spin Coupling: Injection and Detection of Spin Magnetism in Metal", 1985, Phys. Rev. Lett., American Physical Society, Vol. 55, p.1790을 참조하기 바람).

이러한 스핀주입이 발생하는 강자성 금속/비자성 금속으로 이루어지는 시스템에서, 이러한 비자성 금속에 접하여 제2 강자성체를 배치하면, 비자성 금속에 스핀이 잔류하는 경우, 비자성 금속과 제2 강자성 금속 사이에 전압이 유도된다. 이 전압은, 제1 강자성체와 제2 강자성체의 자화를 서로 평행 또는 반평행하게 제어하는 것으로, 전압의 극성이 포지티브와 네거티브로 반전하는 것이 보고되어 있다. 그리고, 이 원리를 이용한 스핀 트랜지스터가 제안되어 있다(M. Johnson et al., "Spin Accumulation", 1993, Phys. Rev. Lett., American Physical Society, Vol. 70, p.2142를 참조하기 바람).

상기의 스핀주입을 이용한 터널자기저항 소자로서, 스핀주입 소자가 제안되어 있다(F. E. Jedema et al., "Electrical detection of spin precession in a metallic mesoscopic spin valve", 2002, Nature, Vol. 416, p.713을 참조하기 바람). 도 5 및 도 6은 종래의 스핀주입 소자의 구성과 동작원리를 설명하는 도면이다. 도 5는 그 단면도이며, 도 6은 그 평면도이다. 도 5에 도시한 바와 같이, 종래의 스핀주입 소자(50)는, 스핀주입을 시키는 제1 터널접합(51)과, 스핀전류에 의한 전압을 검출하는 제2 터널접합(52)이 스핀확산 길이(Ls)보다 짧은 간격(L4)으로, 공통의 전극이 되는 비자성 금속(53) 상에 배치되어 있다. 제1 터널접합(51)은 비자성 금속(53) 상에 절연체(54)와 제1 강자성체(55)가 순차 적층된 구조로 이루어지고, 제2 터널접합(52)은 비자성 금속(53) 상에 절연체(54)와 제2 강자성체(56)가 순차 적층된 구조로 이루어져 있다. 직류 전원(58)은 제1 터널접합(51)의 비자성 금속(53) 측을 포지티브로 하고, 강자성체(55) 측을 네거티브로 하도록 인가되고, 이 때 제1 터널접합에 흐르는 전류는 I이다. 한편, 전압검출 측 제2 터널접합의 강자성체(56)와 비자성 금속(53)에는 전압계(59)가 접속되어 있다.

도 6은 도 5의 평면도이며, 기관(57) 상에 스핀주입 소자(50)가 배치되어 있다. 그리고, 외부 자계(60)가 기관(57)의 면 내에 평행하게 인가되어 있다. 이 외부 자계(60)가 인가되었을 때에, 제1 터널접합(51)의 강자성체(55)와 제2 터널접합(52)의 강자성체(56)에 발생하는 자화는 각각, 자화(61) 및 자화(62)이다. 도시한 바와 같이, 제1 터널접합(51), 제2 터널접합(52), 비자성 금속(53)의 패턴의 장변은 각각 L1, L2, L3이며, 단변은 각각 W1, W2, W3이다.

다음에, 상기의 종래의 스핀주입 소자의 동작에 대하여 설명한다. 종래의 스핀주입 소자(50)의 제1 터널접합(51)에 직류 전원(58)을 인가하여, 터널전자에 의해 스핀을 주입한다. 이 스핀주입된 스핀전류(도 5의 I_S)는, 스핀확산 길이보다 짧은 거리(L4)에 있는 제2 터널접합(52)과 전압계(59)가 접속된 폐회로를 흐른다. 그에 수반되는 유기전압이, 제2 터널접합(52)에서의 강자성 금속(56)과 비자성 금속(53)에 접속된 전압계(59)에 의해 검출된다.

여기에서, 2개의 터널접합(51, 52)에 이용되는 강자성체(55, 56)의 자화(62, 63)가 서로 평행 및 반평행하게 되도록 외부 자계(60)를 제어함으로써, 유기전압의 부호를 변환시킬 수 있기 때문에, 전압검출이 용이하게 된다. 이로 인하여, 제2 종래의 스핀주입 소자는 잡음에 강한 터널접합을 이용한 자기저항효과 소자로서 기대되고 있다.

상기 종래의 스핀주입 소자에 있어서, 검출되는 출력 저항 R_S는 하기의 (2)식으로 측정된다.

$$R_S = (V_{AP} - V_P) / I_S = V_S / I_S \quad (2)$$

여기에서, V_{AP} 및 V_P는 각각, 2개의 터널접합의 강자성층(55, 56)의 자화가 반평행 및 평행일 때의 유기전압이다. V_S = V_{AP} - V_P이고, I_S는 제2 터널접합(52)을 흐르는 전류이다.

종래의 스핀주입 소자에서는, 공통전극인 비자성 금속(53)의 저항이 작기 때문에, 검출되는 출력 저항 R_S가 10mΩ 이하로 작고, 실용상 충분히 큰 신호전압이 얻어지지 않는 문제가 있다. 또, 종래의 스핀주입 소자의 적층 구조에서는, 스핀주입하는 쪽의 제1 터널접합(51)의 강자성체(55)의 자화(61)를 반전시키고, 다른 쪽의 검출하는 쪽의 제2 터널접합(52)의 강자성체(56)의 자화(62)는 고정시킬 필요가 있기 때문에, 제1 터널접합(51)과 제2 터널접합(52)의 크기를 서로 변경할 필요가 있었다. 이 때문에, 제2 터널접합(52)의 강자성체(56)의 종횡비(길이/폭)를 제1 터널접합(51)의 그것보다도 크게 하는 것이 필요했다.

또, 종래의 스핀주입 소자(50)에서는, 제1 터널접합(51)과 제2 터널접합(52)의 간격인 L4는, 스핀확산 길이(λ_N)보다 작지 않으면 안 된다. 여기에서, λ_N 은 일반적으로 1 μ m 이하이다. 따라서, 터널접합을 형성하는 강자성체(55, 56)의 크기도 1 μ m 이하이고, 또한 서브 μ m 이하가 아니면 안 된다. 이와 같이, 강자성체의 치수가 작아지면 외부 자계를 인가했을 때에 강자성체의 반자계가 증대하기 때문에, 자화 반전에 필요한 외부 자계의 크기인, 자화 반전 자계가 증대된다. 이에 따라, 종래의 스핀주입 소자는, 강자성체의 치수가 작아지면 자화 반전 자계가 커져서 저자계로 동작하지 않는 문제가 있다.

또한, 종래의 스핀주입 소자를 MRAM의 메모리 소자로서 이용하는 경우, 메모리의 대용량화를 위해서는, 1개의 스핀주입 소자의 소자 치수는 될 수 있는 한 작게 하고자 하는 요구가 있다. 그러나, 전술한 바와 같이, 종래의 스핀주입 소자(50)의 강자성체(55, 56)의 치수가 작아지면 자화 반전 자계가 증대된다. 따라서, MRAM 내에 별도로 배치되어 자계를 발생시키는 배선에 큰 전류를 흘려 외부 자계를 인가해야 하므로, 소비 전력의 증대를 초래한다. 한편, 외부 자계를 발생시키는 배선에서의 소비 전력을 억제하기 위해, 종래의 스핀주입 소자(50)에서의 스핀주입을 시키는 제1 터널접합(51)을 저자계로 자화 반전시키기 위해서는, 그 강자성체(51)의 면적을 어느 정도 크게 할 필요가 있다. 따라서, 종래의 스핀주입 소자(50)를, 예를 들면 메모리의 MRAM의 기억소자에 사용하려고 하면, 자화 반전 자계를 저하시키는 것과 소자면적을 작게 하는 것은 동시에 달성될 수 없는 관계에 있었다. 이로 인하여, 예를 들면, 자화 반전 자계를 저하시키는 경우에는 터널접합의 소자면적이 커져서 대용량화에 한계가 생기는 문제가 있다.

발명의 상세한 설명

본 발명은 상기 문제를 감안하여, 저전류, 또한 저자계로 스핀주입에 따르는 저항변화가 크고, 큰 신호전압이 얻어지고, 또한 소자치수를 미세화하더라도 저자계로 자화 반전을 할 수 있는 스핀주입 소자 및 스핀주입 소자를 이용한 자기 장치체를 제공하는 것을 목적으로 하고 있다.

본 발명자들은, 스핀주입 소자의 비자성 금속의 스핀축적의 이론 연구를 행하고, 비자성 금속을 반도체, 반금속, 초전도체 중 어느 하나를 선택하여 이용하면, 스핀축적에 의해서 얻어지는 출력 저항치(R_S)가 종래의 스핀주입 소자의 비자성도체가 금속이던 경우에 비해 현저하게 커지는 것을 도출하여 본 발명을 완성하기에 이르렀다.

상기 목적을 달성하기 위해, 본 발명의 스핀주입 소자는, 비자성 도전체를 공통의 전극으로 하고, 다른 쪽의 전극을 강자성체로 하는 제1 터널접합과 제2 터널접합을 구비하고, 제1 터널 접합은 비자성 도전체와 강자성체 사이에 절연체를 삽입한 터널접합으로 이루어지고, 제2 터널접합은 비자성 도전체 상에 절연체, 강자성체, 반강자성체가 순서대로 적층되고, 이 반강자성체가 강자성체의 스핀을 고정하는 터널접합으로 이루어지거나, 또는 제2 터널접합은 비자성 도전체 상에 절연체, 강자성체, 비자성 금속, 강자성체가 순서대로 적층된 터널접합이어서, 제1 터널접합과 제2 터널접합이 비자성 도전체의 스핀확산 길이보다 짧은 간격을 두어 배치되고, 제1 터널접합은 강자성 금속으로부터 비자성 도전체에 스핀을 주입하는 터널접합이며, 제2 터널접합은 제1 터널접합의 스핀주입에 따르는 전압을 강자성 금속과 비자성 도전체 사이에서 검출하는 터널접합이며, 비자성 도전체가 금속보다 캐리어 밀도가 낮은 비자성 도전체인 것을 특징으로 한다. 여기에서, 비자성 도전체는 반도체인 것이 적절하다. 또, 비자성 도전체는 반금속인 것이 적절하다. 또한, 바람직하게는, 제1 터널접합은 비자성 도전체에 절연체, 강자성체, 비자성 금속, 강자성체가 순서대로 적층된 터널접합 구조이어서, 비자성 금속 양측의 강자성체가 비자성 금속을 통해 반평행하게 자기결합하고 있다.

또, 본 발명의 스핀주입 소자는, 초전도체를 공통의 전극으로 하고, 다른 쪽의 전극을 강자성체로 하는 제1 터널접합과 제2 터널접합을 구비하고, 제1 터널접합과 제2 터널접합이 초전도체의 스핀확산 길이보다 짧은 간격을 두어 배치되고, 제1 터널접합은 강자성 금속으로부터 초전도체에 스핀을 주입하는 터널접합이며, 제2 터널접합은 제1 터널접합의 스핀주입에 따르는 전압을 강자성 금속과 초전도체 사이에서 검출하는 터널접합인 것을 특징으로 한다. 제1 터널접합과 제2 터널접합은, 비자성 도전체 또는 초전도체와, 강자성체 사이에 절연체를 삽입된 터널접합이면 된다.

또, 제1 터널접합과 제2 터널접합 중 적어도 하나가 비자성 도전체 상 또는 초전도체 상에, 절연체, 강자성체, 비자성 금속, 강자성체가 순서대로 적층된 터널접합 구조로서, 비자성 금속 양측의 강자성체가 비자성 금속을 통하여 반평행하게 자기결합되어 있으면 된다. 비자성 금속을 통하여 반평행하게 자기결합되어 있는 반평행 결합필름의 중형비는 1인 것이 바람직하다. 전압을 검출하는 제2 터널접합의 강자성층 상에 반강자성체가 배치되고, 반강자성체는 강자성체의 스핀을 고정하는 것이 바람직하다. 또, 스핀주입 소자는 기판 상에 형성되어 있으면 된다.

상기 구성에 의하면, 본 발명의 스핀주입 소자는, 캐리어 밀도가 비자성 금속에 비해 작은 반도체, 반금속, 초전도체 중 어느 하나를 선택하여 이용함으로써 스핀축적에 의해서 얻어지는 출력 저항치(R_S)를, 종래의 스핀주입 소자의 비자성도체가 금속이던 경우에 비해 현저히 크게 할 수 있다. 그리고, 저전류, 또한 저자계로 스핀주입에 따르는 저항변화가 크기 때문에 큰 신호전압이 얻어진다. 또한, 소자치수를 미세화하더라도 저자계로 자화 반전을 할 수 있는 스핀주입 소자를 제공할 수 있다.

또, 본 발명의 자기 장치는, 상기 구성의 스핀주입 소자를 가지는 것을 특징으로 한다. 이 구성에 의하면, 본 발명의 스핀주입 소자는, 저자계, 또한 저전류로 큰 출력 저항치(R_S)를 가지고, 또한 소자치수가 미세화가 가능하기 때문에, 고감도의 자계 센서, 고감도 자기 헤드, 신호전압이 큰 대용량 MRAM 등의 자기 장치를 제공할 수 있다.

실시예

본 발명은, 이하의 상세한 발명 및 본 발명의 여러 가지 실시예를 나타내는 첨부 도면에 따라 보다 잘 이해될 것이다. 또, 첨부 도면에 나타내는 여러 가지 실시예는 본 발명을 특정 또는 한정하는 것을 의도하는 것이 아니고, 단순히 본 발명의 설명 및 이해를 용이하게 하기 위해서일 뿐이다.

이하, 본 발명에 의한 스핀주입 소자 및 스핀주입 소자를 이용한 자기소자의 실시예를 도면에 의해 상세하게 설명한다.

도 1은 본 발명의 스핀주입 소자의 구성과 동작원리를 나타내는 단면도이다. 도 1에 도시한 바와 같이, 본 발명의 스핀주입 소자(1)는, 스핀주입을 시키는 제1 터널접합(2) 및 스핀전류에 의한 전압을 검출하는 제2 터널접합(3)이 스핀확산 길이(L_S)보다 짧은 간격(L_4)으로, 공통의 전극이 되는 비자성 도전체(4) 또는 초전도체(4') 상에 배치되어 있다.

제1 터널접합(2)은 비자성 도전체(4) 또는 초전도체(4') 상에 절연체(5)와 제1 강자성체(6)가 순차 적층된 구조로 이루어져 있다. 제2 터널접합(3)은 비자성 도전체(4) 또는 초전도체(4') 상에 절연체(5), 제2 강자성체(7), 반강자성체(8)가 순차 적층된 구조로 이루어져 있다.

직류 전원(9)은, 제1 터널접합(2)의 비자성 도전체(4) 또는 초전도체(4') 측을 포지티브로 하고, 강자성체(6) 측을 네거티브로 하도록 인가되고, 이 때 제1 터널접합에 흐르는 전류는 I 이다. 한편, 검출 측 제2 터널접합의 반강자성체(8)와 비자성 도전체(4) 또는 초전도체(4')에는 전압계(10)가 접속되어 있다.

여기에서, 비자성 도전체(4)는 반도체와 반금속 중 어느 하나이다. 또, 비자성 도전체(4)와 초전도체(4')는 대치가 가능하기 때문에 지장이 없는 한 비자성 도전체(4)로서 설명한다.

도 2는 도 1에 대응하는 평면도이며, 예를 들면 절연물로 피복된 기판(11) 상에 본 발명의 스핀주입 소자(1)가 배치되어 있다. 그리고, 외부 자계(12)가 기판(11)의 면 내에 평행하게 인가되어 있다. 도면에는 외부 자계(12)가 인가되었을 때의 제1 터널접합의 강자성체(6)에 발생하는 자화(13)와, 제2 터널접합의 강자성체(8)에 발생하는 자화(14)를 나타내고 있다. 도시한 바와 같이, 제1 터널접합(2), 제2 터널접합(3), 비자성 도전체(4)의 패턴의 장변은 각각, L_1, L_2, L_3 이며, 단변은 각각, W_1, W_2, W_3 이다.

여기에서, 본 발명이 종래의 스핀주입 소자(50)와 상이한 점은, 2개의 터널접합(2, 3)의 공통 전극을 비자성 금속이 아니고 비자성 도전체(4) 또는 초전도체(4')로 하는 것과, 검출 측 제2 터널접합(3)이 강자성체(7) 상에 다시 반강자성체(8)가 적층되어 있는 것이다.

먼저, 비자성 도전체(4)로서, 반도체 또는 반금속을 이용하는 이유에 대하여 설명한다. 본 발명자들은 본 발명의 스핀주입 소자의 이론 계산을 행하고, 비자성 도전체(4)가 반도체와 반금속과 같은 전기전도체인 경우, 스핀축적에 의해서 얻어지는 출력 저항치(R_S)는 이하의 (3)식으로 주어지는 것을 발견했다.

$$R_s = P_j^2 R_N \exp(-L_4 / \lambda_N) \quad (3)$$

P_j 는 터널접합을 형성하고 있는 강자성체(6, 7)의 스핀 분극율(여기서는 2개의 강자성체(6, 7)는 동일한 재질로 되어 있음)이고, R_N 은 비자성 도전체(4)의 저항이고, L_4 는 제1 터널접합(2)과 제2 터널접합(3) 사이의 거리이고, λ_N 은 비자성 도전체(4)의 스핀확산 길이이다.

상기 (3)식으로부터, 스핀축적에 의해서 얻어지는 출력 저항치(R_S)는, 강자성체(6, 7)의 스핀 분극율이 결정되면, 비자성 도전체(4)의 저항(R_N)이 클 수록, 그리고, L_4 는 λ_N 에 비해 충분히 작게 하면 크게 할 수 있다. 비자성 도전체(4)로서 반도체 또는 반금속을 이용하면, 이들은 종래의 스핀주입 소자(50)의 비자성 금속(53)에 이용되고 있었던 보통의 금속보다도 캐리어 밀도가 작고 저항이 높기 때문에, 스핀축적에 의해서 얻어지는 출력 저항치(R_S)를 크게 할 수 있다.

또한, 공통전극으로서 초전도체(4')를 이용한 경우에는, 스핀축적에 의해서 얻어지는 출력 저항치(R_S')은, 이하의 (4)식 및 (5)식으로 주어지는 것을 발견했다.

$$R_S' = P_j^2 R_N \exp(-L/\lambda_N') / 2 f_0(\Delta) \quad (4)$$

$$f_0(\Delta) = 1 / [\exp(\Delta/k_B T) + 1] \quad (5)$$

여기에서, R_N 은 초전도체(4')의 저항이고, λ_N' 은 초전도체의 스핀확산 길이이고, $f_0(\Delta)$ 은, 초전도체(4')의 에너지 갭 Δ 에 관계하는 식이며, k_B 는 볼츠만 상수이고, T 는 절대온도(K)이다.

$f_0(\Delta)$ 은 Δ 가 0일 때는 초전도체(4')가 아니게 되어, 이 때 $f_0(\Delta)=1/2$ 가 되기 때문에, (4)식은 (3)식과 동일하게 된다. 보통의 초전도체(4')에서는, $f_0(\Delta)$ 은 1/2보다 작기 때문에, (4)식 및 (5)식으로부터, 초전도체(4')를 이용하면 보통의 금속보다도 캐리어 밀도가 작고 저항이 높기 때문에, 스핀축적에 의해서 얻어지는 출력 저항치(R_S)를 크게 할 수 있다. 또, 그 값은 Δ 가 클수록 크게 할 수 있다.

이상으로부터, 본 발명의 스핀주입 소자의 비자성 도전체(4)가 반도체, 반금속, 초전도체의 어느 경우에도, 종래의 스핀주입 소자(50)의 비자성 금속(53)에 이용되고 있었던 보통의 금속보다 스핀이 잔류하기 쉽고, 그 결과로서 출력 저항치(R_S)를 크게 할 수 있다.

다음에, 검출 측 제2 터널접합(3)의 강자성체(7) 상에 다시 반강자성체(8)가 배치되는 이유에 대하여 설명한다. 제2 터널접합(3)에서는, 강자성체(7)와 반강자성체(8)의 교환상호작용에 의한 스핀벨브 효과에 의해, 강자성체(7)의 자화(14)에 의한 스핀이 일 방향으로 고정된다. 이로 인하여, 종래의 스핀주입 소자(50)와 같이, 제2 터널접합(52)의 강자성층(56)의 종횡비(길이/폭)를 제1 터널접합(51)의 그것보다도 크게 할 필요가 없어서, 소자치수를 작게 할 수 있다.

다음에, 본 발명의 스핀주입 소자의 다른 실시예에 대하여 설명한다.

도 3은 본 발명의 다른 실시예의 스핀주입 소자의 구성과 동작원리를 나타내는 단면도이다. 본 발명의 스핀주입 소자(20)는, 스핀주입을 시키는 제1 터널접합(21)과 스핀전류에 의한 전압을 검출하는 제2 터널접합(22)이 스핀확산 길이(LS)보다 짧은 간격(L4)으로, 공통의 전극이 되는 비자성 도전체(4) 또는 초전도체(4') 상에 배치되어 있다.

본 발명의 스핀주입 소자(20)가 스핀주입 소자(1)(도 1 참조)와 상이한 점은, 제1 터널접합(21)과 제2 터널접합(22)이 비자성 도전체(4) 또는 초전도체(4') 상에, 절연체(5), 제1 강자성체(23), 비자성 금속(24), 제2 강자성체(25)가 순차 적층된 구조로 이루어지고 있는 점이다. 제1 터널접합(21)과 제2 터널접합(22)에서는, 비자성 금속(24)의 양측의 2개의 강자성층(23, 25)은, 도시한 바와 같이 반평행하게 자기 결합되어 있다. 다른 구성과 대응되는 평면도는 도 1 및 도 2와 동일하기 때문에 설명을 생략한다.

다음에, 본 발명의 실시예인 스핀주입 소자(20)의 변형예에 대하여 설명한다.

도 4는 본 발명의 스핀주입 소자의 변형예의 구성과 동작원리를 나타내는 단면도이다. 본 발명의 스핀주입 소자(30)에서는, 스핀주입을 시키는 제1 터널접합(21)(도 3 참조), 및 스핀전류에 의한 전압을 검출하는 제2 터널접합(3)(도 1 참조)이 스핀확산 길이(L_S)보다 짧은 간격(L_4)으로, 공통의 전극이 되는 비자성 도전체(4) 또는 초전도체(4') 상에 배치되어 있다. 다른 구성과 대응되는 평면도는 도 1 내지 도 3과 동일하기 때문에 설명을 생략한다.

다음에, 상기의 구성의 스핀주입 소자(20, 30)에서의 2개의 터널접합 중 적어도 하나를, 비자성 금속(24)을 통하여 반평행하게 자기 결합한 2개의 강자성층(23, 25)을 이용한 제1 터널접합(21)으로 하는 이유에 대해 설명한다. 스핀주입 소자(20, 30)의 제1 터널접합(21)에 있어서, 비자성 금속(24)을 통하여 반평행하게 자기 결합한 2개의 강자성체(23, 25)를 이용함으로써, 외부 자계(12)를 인가했을 때에 강자성체(23, 25)에 발생하는 반자계가 저감되고, 외부 자계(12)가 낮을 때에도 강자성체(23, 25)의 자화를 용이하게 행할 수 있다.

이에 따라, 제1 터널접합(21)이 저자계로 자화 반전, 즉 자화 반전 자계가 작아지기 때문에, 소자치수의 미세화가 가능하게 된다. 특히, 중형비가 1인 반평행 결합필름을 이용하면 반자계 계수가 제로가 되기 때문에, 자화 반전 자계를 현저하게 저감시킬 수 있다. 따라서, 이 경우에는, 한층, 스핀주입 소자의 소자치수를 작게 할 수 있다.

다음에, 본 발명의 스핀주입 소자를 이용한 자기 장치에 관한 실시예를 나타낸다.

도 1 내지 도 4에 도시한 바와 같이, 본 발명의 스핀주입 소자는, 저전류, 또한 저자계에 있어서 스핀축적에 의해서 얻어지는 출력 저항치(R_S)가 대단히 커진다. 본 발명의 스핀주입 소자는, 저전류, 또한 저자계에 있어서 큰 출력 저항치(R_S)를 나타내기 때문에, 큰 출력 전압이 얻어져, 자기저항센서로서 이용하면 감도가 높은 자기소자를 얻을 수 있다. 또, 본 발명의 스핀주입 소자는, 저전류, 또한 저자계에 있어서 큰 출력 저항치(R_S)를 나타내기 때문에, 큰 출력 전압이 얻어져, 감도가 높은 판독용 자기 장치인 자기 헤드를 구성할 수 있다.

또한, 본 발명의 스핀주입 소자를 매트릭스형으로 배치하고, 별도로 설치한 배선에 전류를 흘려 외부 자계를 인가함으로써, 스핀주입 소자를 구성하는 제1 터널접합의 강자성체의 자화를 외부 자계에 의해 서로 평행 및 반평행하게 제어함으로써, 제2 터널접합에 유도되는 전압의 부호가 포지티브 상태와 네거티브 상태로 되고, 유지, 즉 기록을 할 수 있다. 이것을 1, 0으로서 기록시킴으로써 MRAM 등의 자기 장치를 구성할 수 있다. 또, 본 발명의 스핀주입 소자에서는, 소자면적을 작게 할 수 있기 때문에 MRAM 등의 자기 장치의 대용량화가 달성할 수 있다.

다음에, 본 발명의 스핀주입 소자의 실시예에 대하여 설명한다.

(실시예 1)

본 발명의 실시예에 의한 스핀주입 소자(1)(도 1 참조)를 다음과 같이 하여 제작했다. 기판(11)으로서 반절연성 GaAs 기판을 이용하고, 이 기판 상에 필름 두께 100nm의 Si를 불순물로서 첨가한 비자성 도전체(4)가 되는 GaAs 박막을 분자선에 피택설 성장법(Molecular Beam Epitaxy: MBE법)을 이용하여 성장시켰다.

이 GaAs 박막 상에 1.2nm의 Al막을 형성했다. 이 Al막을 플라즈마 산화법을 이용하여 산화시켜 Al산화물을 만들어 절연체(5)로 했다. 다음에, Al산화물 상에 강자성체(7, 8)가 되는 Co를 3nm, 반강자성체(8)로서 IrMn을 10nm 퇴적했다.

상기 다층막을, 전자선 리소그래피와 Ar이온 밀링을 이용하여 미세 가공하여, 도 1에 개략적으로 나타낸 것과 같이 Si도핑된 GaAs막을 한 쪽 비자성 도전체(4)로 하는 2개의 터널접합(2, 3)을 배치한 구조를 제작했다. Si도핑된 GaAs막의 폭(W3)은 $0.25\mu\text{m}$ 이고, 길이(L3)는 $2\mu\text{m}$ 이다. 제1 터널접합(2)과 제2 터널접합(3)의 크기는 모두 $0.5\mu\text{m} \times 1.5\mu\text{m}$ 로 했다. 또, 2개의 터널접합 사이의 거리(L4)는 $1\mu\text{m}$ 이하로 다양하게 변경하였다.

이렇게 하여 제작한 본 발명의 스핀주입 소자(1)의 제1 터널접합(2)에 있어서, Co로부터 Al산화막을 통하여 Si도핑된 GaAs막에 전류(I)를 흘려, 제2 터널접합의 Co와 Si도핑된 GaAs막의 사이의 전압을 측정하였다(도 1 참조).

도 2에 도시한 바와 같이, 외부 자계(12)를 인가하여, 제1 터널접합(2)의 Co의 자화(13)를 반전시키고, 2개의 Co 층의 자화가 서로 평행 및 반평행의 상태로 전압 측정을 행하고, (2)식의 출력 저항 R_S 를 구했다. $L_4=0.2\mu\text{m}$ 인 경우, $R_S=1.5\Omega$ 이었다. 이 출력 저항 R_S 의 값은, 통상의 금속을 이용한 종래의 스핀주입 소자(50)의 경우보다 약 2자리 수 큰 값이다. 또, Co막의 자화 반전 자계의 값은 약 100 Oe(에르스텝)이었다.

(실시예 2)

본 발명의 실시예에 의한 스핀주입 소자(1)(도 1 참조)를 다음과 같이 하여 제작했다. 기판(11)으로서 열산화막을 피복한 Si(실리콘)기판을 이용하고, 이 Si기판 상에, 막 두께 100nm인 초전도체(4')가 되는 Nb(니오브)의 금속박막을 초고진공 스퍼터 장치를 이용하여 퇴적하고, 이 Nb박막 상에 1.5nm의 Al막을 형성했다. 이 Al막을 플라즈마 산화법을 이용하여 산화시켜 절연체(5)가 되는 Al산화물로 했다. 다음에, Al산화물 상에 강자성체(7, 8)가 되는 $\text{Co}_{90}\text{Fe}_{10}$ 합금막을 5nm, 반강자성체(8)로서 IrMn을 10nm 퇴적했다.

상기 다층막을 전자선 리소그래피와 Ar이온 밀링을 이용하여 미세 가공하여, 도 1에 개략적으로 나타낸 것과 같이, Nb박막을 한 쪽 비자성 도전체(4)로 하는 2개의 터널접합(2, 3)을 배치한 구조를 제작했다. Nb박막의 폭(W3)은 $0.25\mu\text{m}$ 이고, 길이(L3)는 $2\mu\text{m}$ 이다. 제1 터널접합(2)과 제2 터널접합(3)의 크기는 모두 $0.5\mu\text{m}\times 1.5\mu\text{m}$ 로 했다. 또, 2개의 터널접합 사이의 거리(L4)는 $1\mu\text{m}$ 이하로 다양하게 변경하였다.

이렇게 하여 제작한 본 발명의 스핀주입 소자(1)의 제1 터널접합(2)에 있어서, 1.5K의 온도에서, $\text{Co}_{90}\text{Fe}_{10}$ 합금막(6)으로부터 Al산화막을 통하여 Nb박막에 전류(I)를 흘려, 제2 터널접합(3)의 $\text{Co}_{90}\text{Fe}_{10}$ 합금막(8)과 Nb박막 사이의 전압을 측정하였다(도 1 참조).

도 2에 도시한 바와 같이, 외부 자계(12)를 인가하여, 제1 터널접합(2)의 $\text{Co}_{90}\text{Fe}_{10}$ 합금막의 자화(13)를 반전시키고, 2개의 $\text{Co}_{90}\text{Fe}_{10}$ 합금막의 자화가 서로 평행 및 반평행의 상태에서 전압 측정을 행하여, (2)식의 출력 저항 R_S 를 구한 바, $L_4=0.2\mu\text{m}$ 인 경우, $R_S\approx 20\Omega$ 이었다. 이 출력 저항 R_S 는 통상의 금속을 이용한 종래의 스핀주입 소자(50)의 경우보다 약 3자리 수 큰 값이었다. 또, Co막의 자화 반전에 필요한 외부 자계의 값은 약 100 Oe(에르스텝)이었다.

(실시예 3)

본 발명의 실시예에 의한 스핀주입 소자(20)를 다음과 같이 하여 제작했다. 실시예 2에서의 제1 터널접합(2)의 $\text{Co}_{90}\text{Fe}_{10}$ 합금을, $\text{Co}_{90}\text{Fe}_{10}$ (5nm)/Ru(0.45nm)/ $\text{Co}_{90}\text{Fe}_{10}$ (3nm)의 3층으로 이루어지는 적층막으로 한 것 이외에는 실시예 2와 동일하게 하여, 제1 터널접합(21)과 제2 터널접합(22)의 강자성체(23, 25)가 비자성 금속(24)을 통하여 반평행하게 자성 결합한 스핀주입 소자(20)를 제작하였다(도 3 참조). 제작 시에는, $\text{Co}_{90}\text{Fe}_{10}$ (5nm)/Ru(0.45nm)/ $\text{Co}_{90}\text{Fe}_{10}$ (3nm)의 적층 구조에 있어서, Ru를 통하여 결합하는 2개의 강자성체인 $\text{Co}_{90}\text{Fe}_{10}$ 의 자화가 서로 반평행 결합하고 있는 것을 확인했다.

이렇게 하여 제작한 본 발명의 스핀주입 소자(20)의 제1 터널접합(21)에 있어서, 1.5K의 온도에서, $\text{Co}_{90}\text{Fe}_{10}$ (5nm)/Ru(0.45nm)/ $\text{Co}_{90}\text{Fe}_{10}$ (3nm)의 적층막으로부터 Al산화막을 통하여 Nb막에 전류(I)를 흘렸다. 그리고, 제2 터널접합(22)의 $\text{Co}_{90}\text{Fe}_{10}$ (5nm)/Ru(0.45nm)/ $\text{Co}_{90}\text{Fe}_{10}$ (3nm) 적층막과 Nb막 사이의 전압을 측정하였다(도 3 참조). 외부 자계를 인가하여, 제1 터널접합(21)의 $\text{Co}_{90}\text{Fe}_{10}$ (5nm)/Ru(0.45nm)/ $\text{Co}_{90}\text{Fe}_{10}$ (3nm)막의 자화를 반전시키고, 비자성 금속(24)인 Ru에 접한 2개의 $\text{Co}_{90}\text{Fe}_{10}$ 합금막의 자화가 서로 평행 및 반평행의 상태로 전압 측정을 행하여, (2)식의 출력 저항 R_S 를 구한 바, $L_4=0.2\mu\text{m}$ 인 경우, $R_S\approx 20\Omega$ 이었다. 이 출력 저항 R_S 는 통상의 금속을 이용한 종래의 스핀주입 소자(50)의 경우보다 약 3자리 수 큰 값이었다. 여기에서, 제1 터널접합(21)의 $\text{Co}_{90}\text{Fe}_{10}$ (5nm)/Ru(0.45nm)/ $\text{Co}_{90}\text{Fe}_{10}$ (3nm)의 적층막의 자화(13)가 반평행을 유지한 채로 반전할 때의 자화 반전 자계의 크기는 약 30 Oe이었다. 이 자화 반전 자계의 크기는 상기의 실시예 2에서의 제1 터널접합(2)에 있어서 강자성체(6)로서 $\text{Co}_{90}\text{Fe}_{10}$ (두께 5nm)을 이용했을 때의 자화 반전 자계인 100 Oe와 비교하면, 1/3 이하이었다.

본 발명은 상기 실시예에 한정되지 않고, 특허청구의 범위에 기재한 발명의 범위 내에서 여러 가지 변형이 가능하며, 이들도 본 발명의 범위 내에 포함되는 것은 말할 것도 없다. 예를 들면, 상기 실시예에서는, 비자성 도전체로서 반도체를 이용했지만, Bi, FeSi 등 반금속에 적용할 수 있는 것은 물론이다. 또, 본 발명의 스핀주입 소자를 이용한 자기 장치는, 자기저항센서, MRAM, 자기 헤드에 대하여 설명했지만, 다른 자기 장치 등에 적용할 수 있는 것은 물론이다.

산업상 이용 가능성

이상의 설명으로부터 이해되는 바와 같이, 본 발명의 스핀주입 소자에 의하면, 저전류, 또한 저외부 자계로 대단히 큰 출력 저항 R_S 가 얻어진다. 또, 본 발명의 스핀주입 소자는 저자계로 대단히 큰 출력 저항 R_S 가 얻어지기 때문에, 종래의 스핀주입 소자보다도 훨씬 미세화가 가능하다.

또한, 이 스핀주입 소자는 자기 장치에 사용함으로써 새로운 자기 장치를 제공할 수 있다. 이 스핀주입 소자를 자기 장치에 사용하면 고감도 자기 헤드나 신호전압이 큰 MRAM이 실현되는 것 외에 각종 고감도의 자계 센서 등이 제공될 수 있다.

도면의 간단한 설명

도 1은 본 발명의 스핀주입 소자의 구성과 동작원리를 나타내는 단면도이다.

도 2는 도 1의 평면도이다.

도 3은 본 발명의 다른 실시예의 스핀주입 소자의 구성과 동작원리를 나타내는 단면도이다.

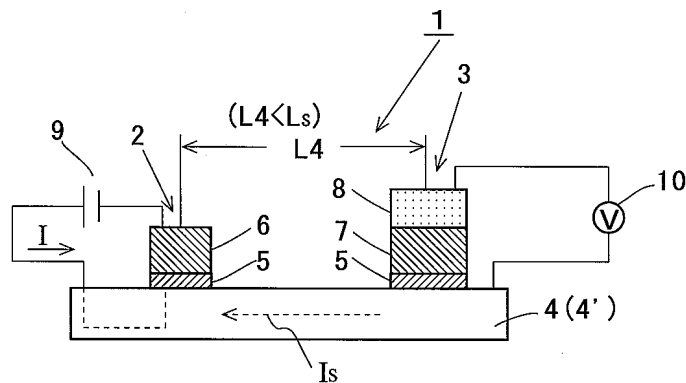
도 4는 본 발명의 스핀주입 소자의 변형예의 구성과 동작원리를 나타내는 단면도이다.

도 5는 종래의 스핀주입 소자의 구성과 동작원리를 나타내는 단면도이다.

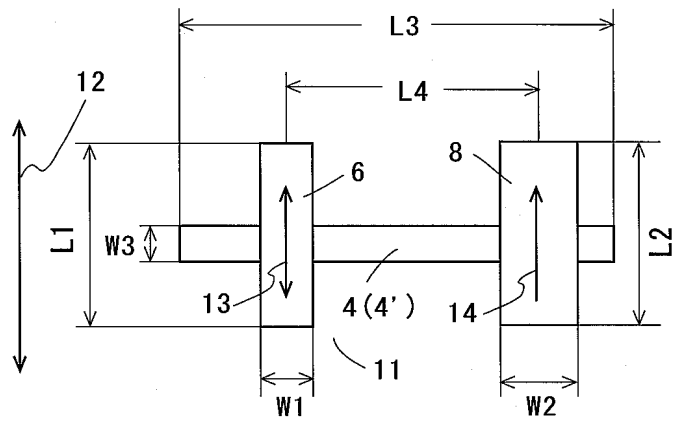
도 6은 도 5의 평면도이다.

도면

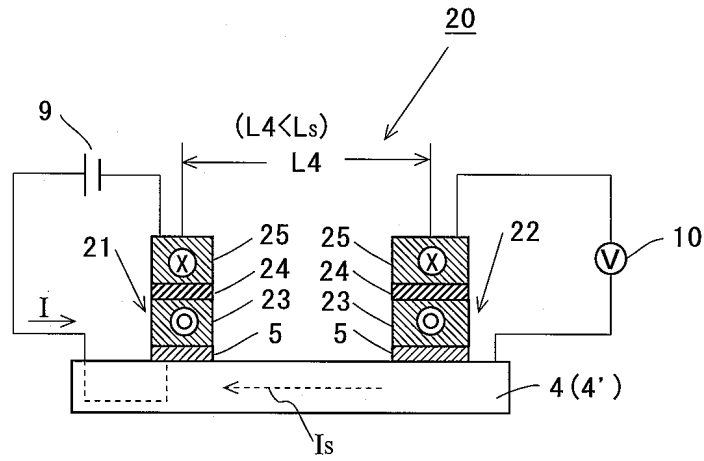
도면1



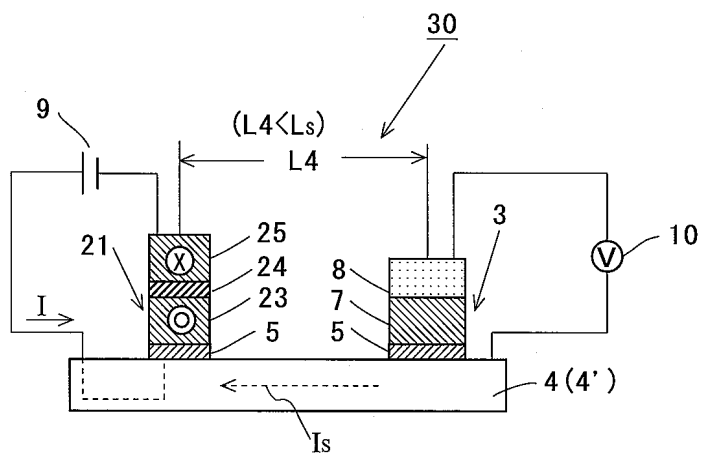
도면2



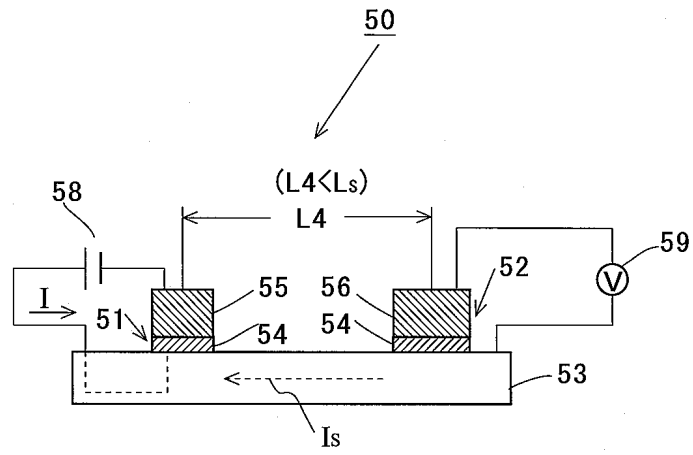
도면3



도면4



도면5



도면6

