

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011年7月28日(28.07.2011)

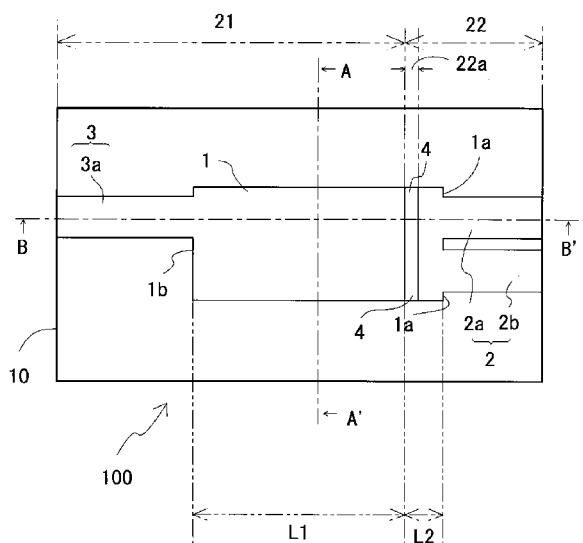
(10) 国際公開番号
WO 2011/090079 A1

- (51) 国際特許分類:
G02F 3/02 (2006.01) H01S 5/50 (2006.01)
- (21) 国際出願番号: PCT/JP2011/050881
- (22) 国際出願日: 2011年1月19日(19.01.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-009249 2010年1月19日(19.01.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): 国立大学法人九州大学 (Kyushu University, National University Corporation) [JP/JP]; 〒8128581 福岡県福岡市東区箱崎6丁目10番1号 Fukuoka (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 浜本 貴一 (HAMAMOTO kiichi) [JP/JP]; 〒8128581 福岡県福岡市東区箱崎6丁目10番1号 国立大学法人九州大学内 Fukuoka (JP).
- (74) 代理人: 平井 安雄 (HIRAI Yasuo); 〒8120011 福岡県福岡市博多区博多駅前2丁目20-1 大博多ビル9階 Fukuoka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第21条(3))

(54) Title: BISTABLE ELEMENT

(54) 発明の名称: 双安定素子

[図1]



(57) Abstract: Disclosed is a bistable element which can have a reduced size compared with conventional bistable elements and can have a broad bistable hysteresis width. Specifically disclosed is a bistable element (100) comprising: a multi-mode interference optical waveguide (1) which is arranged on a substrate (10), has two ports on one edge face (1a) thereof, and has one port on the other edge face (1b) thereof; a first group of optical waveguides (2) which are arranged on the substrate (10), and each of which is composed of two optical waveguides (a first optical waveguide (2a), a second optical waveguide (2b)) each having one edge face connected to each port arranged on the one edge face (1a) side of the multi-mode interference optical waveguide (1); and a second group of optical waveguides (3) which are arranged on the substrate (10), and each of which is composed of one optical waveguide (a third optical waveguide (3a)) having one edge face connected to each port arranged on the other edge face (1b) side of the multi-mode interference optical waveguide (1). The multi-mode interference optical waveguide (1) has a saturable absorption region (22) where the absorption coefficient is reduced to cause the saturation of the amount of absorbed light when the intensity of incident light becomes high.

(57) 要約:

[続葉有]

WO 2011/090079 A1



従来の双安定素子と比較して、小型化を図ることができると共に、広い双安定ヒステリシス幅を得ることができる双安定素子を提供するものである。双安定素子100は、基板10上に配設され、一端面1aに2個のポートを有し、他端面1bに1個のポートを有する多モード干渉光導波路1と、基板10上に配設され、多モード干渉光導波路1の一端面1a側の各ポートに一端面がそれぞれ接続される2本の光導波路（第1の光導波路2a、第2の光導波路2b）からなる第1の光導波路群2と、基板10上に配設され、多モード干渉光導波路1の他端面1b側の各ポートに一端面がそれぞれ接続される1本の光導波路（第3の光導波路3a）からなる第2の光導波路群3と、を備え、多モード干渉光導波路1が、入射する光の強度が大きくなると吸収係数が減少して吸収光量の飽和が起きる可飽和吸収領域22を有する。

明 細 書

発明の名称： 双安定素子

技術分野

[0001] 本発明は、光導波路構造の双安定素子に関し、特に、動作電流の条件として、双安定動作における広い動作電流領域（ヒステリシス幅）が得られる双安定素子に関する。

背景技術

[0002] 近年、全光ルータの実現などに必要な光メモリ機能を有する素子として、双安定素子が検討され、中でも、半導体双安定素子が検討されている。

[0003] 半導体双安定素子と一口に言っても、様々な原理がこれまでに報告されているが、特に、比較的安定した双安定動作が実現される代表例としては、多モード干渉光導波路内における異なる2つの光導波経路を有する構造を利用した半導体双安定素子が、特許文献1及び非特許文献1に報告されている。

[0004] この半導体双安定素子は、双安定素子として優れた動作が報告されているが、（1）双安定動作におけるヒステリシス幅（以下、双安定ヒステリシス幅と称す）が狭い（動作電流値の数%以内に電流を設定しないと双安定動作が得られない）という課題や、（2）素子全長が長く集積化にはあまり適さないという課題があった。

これらの課題を解決する双安定素子が、特許文献2及び非特許文献2に報告されている。

[0005] 特に、非特許文献2では、双安定ヒステリシス幅が動作電流値の10%程度という、これまでにない広い動作電流の条件が得られることが実証されている。

先行技術文献

特許文献

[0006] 特許文献1：特開2003-84327号公報

特許文献2：特願2008-250110号公報

非特許文献

- [0007] 非特許文献1 : M. Takenaka他, 「Multimode Interference Bistable Laser Diode」, IEEE Photonics Technology Letters, Vol. 15, No.8, pp.1035-1037
非特許文献2 : H. A. Bastawrous他, 「A Novel Active MMI Bi-Stable Laser Using Cross-Gain Saturation Between Fundamental and First Order Modes」, Proceedings of The 34th European Conference on Optical Communication (ECOC 2008, Brussels, Belgium), P. 2. 15, pp.81-82, September 2008

発明の概要

発明が解決しようとする課題

- [0008] しかしながら、従来の双安定素子は、これまでにない広い動作電流の条件が得られたといっても、双安定ヒステリシス幅が動作電流値の10%程度であり、将来の高集積化を考えると、更なる広い双安定ヒステリシス幅を得る必要があるという課題がある。すなわち、従来の双安定素子においては、高集積化を図ると、製造誤差により、集積デバイスの全ての構成素子において、同一の動作電流値において双安定動作が得られるとは限らず、同一の動作電流で制御することが困難である。このため、従来の双安定素子を備えた集積デバイスにおいては、各素子において異なる動作電流を設定する必要があり（図17（a）参照）、実用化が困難であるという課題がある。これに対し、更なる広い双安定ヒステリシス幅を得られることは、製造誤差による、各素子において双安定動作が得られる動作電流のばらつきに対応する、共通の動作電流を設定することができる（図17（b）参照）。
- [0009] この発明は、上述のような課題を解決するためになされたもので、従来の双安定素子と比較して、小型化を図ることができると共に、より広い双安定ヒステリシス幅を得ることができる双安定素子を提供するものである。

課題を解決するための手段

- [0010] 本発明に係る双安定素子においては、基板上に配設され、一端面にM（Mは2以上の整数）個のポートを有し、他端面にN（Nは1以上、M以下の整

数) 個のポートを有する多モード干渉光導波路と、基板上に配設され、多モード干渉光導波路の一端面側の各ポートに一端面がそれぞれ接続されるM本の光導波路からなる第1の光導波路群と、基板上に配設され、多モード干渉光導波路の他端面側の各ポートに一端面がそれぞれ接続されるN本の光導波路からなる第2の光導波路群と、を備え、多モード干渉光導波路が、入射する光の強度が大きくなると吸収係数が減少して吸収光量の飽和が起きる可飽和吸収領域を有するものである。

発明の効果

[0011] 本発明に係る双安定素子においては、従来の双安定素子と比較して、小型化を図ることができると共に、広い双安定ヒステリシス幅を得ることができる。

図面の簡単な説明

[0012] [図1] 第1の実施形態に係る双安定素子の概略構成の一例を示す平面図である。

[図2] (a) は図1に示す双安定素子の矢視A-A'線の断面図であり、(b) は図1に示す双安定素子の矢視B-B'線の断面図である。

[図3] (a) は双安定素子の動作を説明するための説明図であり、(b) は他の双安定素子の動作を説明するための説明図である。

[図4] (a) は図1に示す双安定素子における双安定ヒステリシス幅を説明するための説明図であり、(b) は従来の双安定素子における双安定ヒステリシス幅を説明するための説明図である。

[図5] 第1の実施形態に係る双安定素子の製造方法を説明する説明図であり、(a) は図1に示す双安定素子の矢視A-A'線の断面図に対応するMOCVD法により結晶構造を製作した状態の断面図であり、(b) は図5(a)に示す断面図に対してマスクを形成した状態の断面図であり、(c) は図5(b)に示す断面図に対してエッチングによりリッジ構造を形成した状態の断面図である。

[図6] 第1の実施形態に係る双安定素子の製造方法を説明する説明図であり、

(a) は図 1 に示す双安定素子の矢視 B-B' 線の断面図に対応する電氣的分離溝用のマスクを形成した状態の断面図であり、(b) は図 6 (a) に示す断面図に対してエッチングにより電氣的分離溝を形成した状態の断面図であり、(c) は図 2 (b) に示す断面図に対して熱 CVD 法により SiO₂ 膜を形成した状態の断面図である。

[図7] 第 1 の実施形態に係る双安定素子の製造方法を説明する説明図であり、

(a) は図 6 (c) に示す断面図に対して電氣的分離溝上にマスクを形成した状態の断面図であり、(b) は図 7 (a) に示す断面図に対してエッチングにより電氣的分離溝以外の SiO₂ 膜を除去した状態の断面図であり、(c) は図 7 (b) に示す断面図に対してマスクを除去した状態の断面図である。

[図8] 第 1 の実施形態に係る双安定素子の製造方法を説明する説明図であり、

(a) は図 2 (a) に示す断面図に対して熱 CVD 法により SiO₂ 膜を形成した状態の断面図であり、(b) は図 8 (a) に示す断面図に対して光導波路を除く領域上にマスクを形成した状態の断面図であり、(c) は図 8 (b) に示す断面図に対してエッチングにより光導波路上の SiO₂ 膜を除去した状態の断面図であり、(d) は図 8 (c) に示す断面図に対してマスクを除去した状態の断面図である。

[図9] 第 1 の実施形態に係る双安定素子の他の製造方法を説明する説明図であり、

(a) は図 1 に示す双安定素子の矢視 B-B' 線の断面図に対応する主励起領域上にマスクを形成した状態の断面図であり、(b) は図 9 (a) に示す断面図に対してエッチングにより主励起領域以外のコンタクト層を除去した状態の断面図であり、(c) は図 9 (b) に示す断面図に対してマスクを除去した状態の断面図であり、(d) は図 9 (c) に示す断面図に対して熱 CVD 法により SiO₂ 膜を形成した状態の断面図である。

[図10] 第 1 の実施形態に係る双安定素子の他の製造方法を説明する説明図であり、

(a) は図 9 (d) に示す断面図に対して可飽和吸収領域上にマスクを形成した状態の断面図であり、(b) は図 10 (a) に示す断面図に対し

てエッチングにより主励起領域の SiO_2 膜を除去した状態の断面図であり、
(c)は図10(b)に示す断面図に対してマスクを除去した状態の断面図である。

[図11] (a)は第2の実施形態に係る双安定素子の概略構成の一例を示す平面図であり、(b)は図11(a)に示す双安定素子の矢視C-C'線の断面図である。

[図12] (a)は第3の実施形態に係る双安定素子の概略構成の一例を示す平面図であり、(b)は第3の実施形態に係る双安定素子の概略構成の他の例を示す平面図である。

[図13] 第3の実施形態に係る双安定素子の製造方法を説明する説明図であり、(a)は図12に示す双安定素子の矢視D-D'線の断面図に対応するMOCVD法により結晶構造を製作した状態の断面図であり、(b)は図13(a)に示す断面図に対してマスクを形成した状態の断面図であり、(c)は図13(b)に示す断面図に対してエッチングによりハイメサ構造を形成した状態の断面図であり、(d)は図13(c)に示す断面図に対してマスクを除去した状態の断面図である。

[図14] 第3の実施形態に係る双安定素子の製造方法を説明する説明図であり、(a)は図12(a)に示す双安定素子の矢視E-E'線の断面図に対応する電気的分離溝用のマスクを形成した状態の断面図であり、(b)は図14(a)に示す断面図に対してエッチングにより電気的分離溝を形成した状態の断面図であり、(c)は図12に示す断面図に対してマスクを除去した状態の断面図であり、(d)は図14(c)に示す断面図に対して熱CVD法により SiO_2 膜を形成した状態の断面図である。

[図15] 第3の実施形態に係る双安定素子の製造方法を説明する説明図であり、(a)は図14(d)に示す断面図に対して電気的分離溝上にマスクを形成した状態の断面図であり、(b)は図15(a)に示す断面図に対してエッチングにより電気的分離溝以外の SiO_2 膜を除去した状態の断面図であり、(c)は図15(b)に示す断面図に対してマスクを除去した状態の断面

図である。

[図16]第3の実施形態に係る双安定素子の製造方法を説明する説明図であり、(a)は図13(d)に示す断面図に対して熱CVD法によりSiO₂膜を形成した状態の断面図であり、(b)は図16(a)に示す断面図に対して光導波路を除く領域上にマスクを形成した状態の断面図であり、(c)は図16(b)に示す断面図に対してエッチングにより光導波路上のSiO₂膜を除去した状態の断面図であり、(d)は図16(c)に示す断面図に対してマスクを除去した状態の断面図である。

[図17]広い双安定ヒステリシス幅の重要性を説明するための説明図であり、(a)は従来の双安定素子における双安定ヒステリシス幅を示す図であり、(b)は本発明に係る双安定素子における双安定ヒステリシス幅を示す図である。

発明を実施するための形態

[0013] (本発明の第1の実施形態)

双安定素子100は、図1に示すように、後述する、多モード干渉光導波路1と、第1の光導波路群2と、第2の光導波路群3とが基板10上に集積されている。

多モード干渉光導波路1は、基板10上に配設され、一端面1aにM(Mは2以上の整数)個のポートを有し、他端面1bにN(Nは1以上、M以下の整数)個のポートを有する能動光導波路である。また、多モード干渉光導波路1は、基板10の表面側の外部電極(以下、表面電極と称す)と基板10の裏面側の外部電極(以下、裏面電極と称す)との間にバイアス電流を供給して活性層を励起する主励起領域21と、入射する光の強度が大きくなると吸収係数が減少して吸収光量の飽和が起きる可飽和吸収領域22とを有する。この可飽和吸収領域22は、レーザー発振が開始されるまでは可飽和吸収状態となっているが、一旦、レーザー発振が開始された後は、可飽和吸収領域22には十分な電子及び正孔が作り出されており、可飽和吸収領域22での損失が減少してレーザー発振が持続される。

- [0014] なお、本実施形態においては、一端面 1 a に 2 個のポートを有し、他端面 1 b に 1 個のポートを有する多モード干渉光導波路 1 を例に挙げて説明するが、このポート数を有する多モード干渉光導波路 1 に限られるものではない。特に、本実施形態に係る多モード干渉光導波路 1 は、後述する式 (1) に従い設定した、光の導波方向に沿った導波路の長さ (以下、導波路長と称す) が $135\ \mu\text{m}$ 程度であり、導波路幅が $7.4\ \mu\text{m}$ 程度である、略矩形状の干渉領域を有する。
- [0015] また、本実施形態においては、多モード干渉光導波路 1 における可飽和吸収領域 2 2 が、光の伝播モードとしての 0 次モード光と 1 次モード光とが重畳しない領域にある。例えば、多モード干渉光導波路 1 における可飽和吸収領域 2 2 は、領域幅を多モード干渉光導波路 1 の導波路幅とし、領域長を多モード干渉光導波路 1 の一端面 1 a 側から所定の長さまでの導波路長として、多モード干渉光導波路 1 の一端面 1 a 側から所定の長さまでの領域である。特に、本実施形態においては、多モード干渉光導波路 1 における可飽和吸収領域 2 2 の領域長である、多モード干渉光導波路 1 の一端面 1 a 側からの所定の長さとして、 $29\ \mu\text{m}$ (後述する電気的分離溝 4 を除くと $25\ \mu\text{m}$) 程度としている。なお、多モード干渉光導波路 1 における可飽和吸収領域 2 2 の領域長である、多モード干渉光導波路 1 の一端面 1 a 側からの所定の長さとしては、双安定素子 100 の特性並びに多モード干渉光導波路 1 の導波路長 (及び導波路幅) から設定すればよく、例えば、多モード干渉光導波路 1 の導波路長に対して、半分以下にすることにより、レーザー発振に寄与する主励起領域 2 1 の領域を確保することができる。また、多モード干渉光導波路 1 における可飽和吸収領域 2 2 の領域長である、多モード干渉光導波路 1 の一端面 1 a 側からの所定の長さとしては、例えば、多モード干渉光導波路 1 の導波路幅以上にすることにより、後述する所望の広い双安定ヒステリシス幅を得ることができる。
- [0016] 特に、本実施形態に係る双安定素子 100 は、前述した通り、多モード干渉光導波路 1 の導波路長 L_1 が $135\ \mu\text{m}$ であり、多モード干渉光導波路 1

の導波路幅が7.4 μm 程度であり、多モード干渉光導波路1における可飽和吸収領域22の領域長 L_2 （後述する電氣的分離溝4の幅4 μm を含む）が29 μm である。このため、多モード干渉光導波路1の導波路長 L_1 に対する可飽和吸収領域22の領域長 L_2 の百分率は、21.5%（ $=29 \mu\text{m} / 135 \mu\text{m} \times 100$ ）であり、例に挙げた条件を満たし、後述する所望の広い双安定ヒステリシス幅を得つつ、主励起領域21の領域を確保することができる。

[0017] 電氣的分離溝4は、多モード干渉光導波路1の長さ方向を横断するように、後述するコンタクト層16の一部を除去することで形成される。なお、本実施形態に係る電氣的分離溝4は、主励起領域21と可飽和吸収領域22との境界から可飽和吸収領域22側にかけて、長さ4 μm 程度で多モード干渉光導波路1に配設する。

[0018] 第1の光導波路群2は、多モード干渉光導波路1の一端面1a側の各ポートに一端面がそれぞれ接続されるM本の光導波路からなり、第1の光導波路群2の各光導波路は、可飽和吸収領域22を有する能動光導波路である。また、第1の光導波路群2は、各光導波路の他端面を入射面及び／又は出射面とする。

[0019] なお、本実施形態においては、一端面1a側に2個のポートを有する多モード干渉光導波路1を例に挙げて説明するために、第1の光導波路群2は、2本の光導波路（第1の光導波路2a、第2の光導波路2b）からなる。また、第1の光導波路2a及び第2の光導波路2bは、多モード干渉光導波路1の一端面1a側の辺に対して略垂直に接続され、互いに並設されている。

[0020] 特に、本実施形態に係る第1の光導波路2a及び第2の光導波路2bは、導波路長が65 μm 程度であり、導波路幅が2.7 μm 程度である、略矩形形状の直線導波路である。また、第1の光導波路群2の各光導波路（第1の光導波路2a、第2の光導波路2b）における可飽和吸収領域22が、領域幅を各光導波路の導波路幅とし、領域長を各光導波路の導波路長としている。すなわち、第1の光導波路2a及び第2の光導波路2bは、主励起領域2

1が存在せず、可飽和吸収領域22のみからなる。

[0021] 第2の光導波路群3は、多モード干渉光導波路1の他端面1b側の各ポートに一端面がそれぞれ接続されるN本の光導波路からなり、第2の光導波路群3の各光導波路は、能動光導波路である。また、第2の光導波路群3は、各光導波路の他端面を入射面及び／又は出射面とする。

[0022] なお、本実施形態においては、他端面1b側に1個のポートを有する多モード干渉光導波路1を例に挙げて説明するために、第2の光導波路群3は、1本の光導波路（第3の光導波路3a）からなる。また、第3の光導波路3aは、多モード干渉光導波路1を介して、第1の光導波路群2における第1の光導波路2aに対向する位置に配設される。すなわち、第3の光導波路3aは、光の伝播モードとしての0次モード光と1次モード光とを許容する光導波路である。

[0023] 特に、本実施形態に係る第3の光導波路3aは、導波路長が90 μ m程度であり、導波路幅が2.7 μ m程度である、略矩形形状の直線導波路である。また、第3の光導波路3aは、可飽和吸収領域22が存在せず、主励起領域21のみからなる。

[0024] したがって、本実施形態に係る双安定素子100は、多モード干渉光導波路1の一部及び第1の光導波路群2から可飽和吸収領域22が構成され、多モード干渉光導波路1の可飽和吸収領域22と第1の光導波路群2の可飽和吸収領域22とが連続して、可飽和吸収領域22の領域長の全長が94 μ m（電气的分離溝4を除くと90 μ m）程度である。また、本実施形態に係る双安定素子100は、多モード干渉光導波路1の一部及び第2の光導波路群3から主励起領域21が構成される。

[0025] なお、主励起領域21を構成する、多モード干渉光導波路1の一部と第2の光導波路群3（第3の光導波路3a）とは、層構造が同一である。また、可飽和吸収領域22を構成する、多モード干渉光導波路1の一部と第1の光導波路群2（第1の光導波路2a、第2の光導波路2b）とは、層構造が同一である。特に、本実施形態においては、多モード干渉光導波路1における

電氣的分離溝 4 を除き、多モード干渉光導波路 1、第 1 の光導波路群 2（第 1 の光導波路 2 a、第 2 の光導波路 2 b）及び第 2 の光導波路群 3（第 3 の光導波路 3 a）とは、層構造が同一である。

[0026] 具体的には、主励起領域 2 1 の断面構造は、図 2（a）に示すように、 n - InP 基板を基材とする基板 1 0 上に、 n 型半導体である n - InP からなるバッファ層 1 1、長波長帯（1. 5 5 μm 帯）の双安定素子を実現する活性層となる $\text{InGaAsP}/\text{InGaAsP}$ からなる発光層 1 2、 p 型半導体である p - InP からなる第 1 のクラッド層 1 3、 p 型半導体である p - InGaAsP からなるエッチングストッパ層 1 4、 p 型半導体である p - InP からなる第 2 のクラッド層 1 5、 p 型半導体である p - InGaAs からなるコンタクト層 1 6 が、それぞれ積層されたリッジ構造である。また、可飽和吸収領域 2 2 の断面構造は、図 2（b）に示すように、主励起領域 2 1 の断面構造に対し、電氣的分離溝 4 となる領域（以下、分離溝領域 2 2 a と称す）において、コンタクト層 1 6 を除去した断面構造である。

[0027] このリッジ構造は、図 2（a）に示すように、非導波領域において、コンタクト層 1 6 及び第 2 のクラッド層 1 5 がエッチングにより除去された構造である。

[0028] 特に、本実施形態においては、バッファ層 1 1 の膜厚は 1 0 0 nm 程度であり、発光層 1 2 の膜厚は 1 0 0 nm 程度であり、第 1 のクラッド層 1 3 の膜厚は 2 0 0 nm 程度であり、エッチングストッパ層 1 4 の膜厚は 1 0 nm 程度であり、第 2 のクラッド層 1 5 の膜厚は 8 0 0 nm 程度であり、コンタクト層 1 6 の膜厚は 1 5 0 nm 程度である。

[0029] なお、本実施形態に係る双安定素子 1 0 0 は、多モード干渉光導波路 1、第 1 の光導波路群 2 及び第 2 の光導波路群 3 をリッジ構造としているが、必ずしもこの層構造に限るわけではなく、例えば、埋め込み構造やハイメサ構造であっても適用可能である。

[0030] また、本実施形態に係る発光層 1 2 は、SCH（Separate Confinement He

tero-structure : 分離閉じ込めヘテロ構造) と多重量子井戸 (Multi-Quantum Well : MQW) とからなる通常の発光層であるが、必ずしもこの発光層に限られるものではなく、例えば、ひずみ多重量子井戸としてもよいし、バルク発光層としてもよい。

[0031] また、本実施形態に係る発光層 12 は、波長を $1.55 \mu\text{m}$ 帯としているが、必ずしもこの波長帯に限られるものではなく、例えば、 $1.3 \mu\text{m}$ 帯としてもよいし、可視光帯としてもよい。

[0032] さらに、本実施形態に係る発光層 12 は、材料系を $\text{InGaAsP}/\text{InP}$ としているが、必ずしもこの材料系に限られるものではなく、例えば、 InGaAlAs としてもよいし、波長帯に合わせて自由に材料系を設定したとしても適用可能である。

[0033] ここで、本実施形態に係る双安定素子 100 によって、広い双安定ヒステリシス幅が得られる原理を説明する。

まず、本原理を説明するにあたり、対向する 2 つの面に 2 個のポートをそれぞれ有する多モード干渉光導波路型の双安定素子として、特許文献 1 に開示された全光フリップフロップにおける双安定素子 200 の動作原理を、図 3 (a) を用いて説明する。

[0034] なお、従来の双安定素子 200 は、図 3 (a) に示すように、平面視において略矩形形状に形成された多モード干渉光導波路 201 と、この多モード干渉光導波路 201 に結合された第 1 の光導波路 202 a、第 2 の光導波路 202 b、第 3 の光導波路 203 a 及び第 4 の光導波路 203 b を備える。また、第 1 の光導波路 202 a 及び第 2 の光導波路 202 b は、多モード干渉光導波路 201 の一端面 201 a に結合し、第 3 の光導波路 203 a 及び第 4 の光導波路 203 b は、多モード干渉光導波路 201 の一端面 201 a と対向する他端面 201 b に結合している。また、第 1 の光導波路 202 a 及び第 3 の光導波路 203 a は、略同一直線上に位置し、第 2 の光導波路 202 b 及び第 4 の光導波路 203 b は、略同一直線上に位置している。

[0035] 図 3 (a) に示すように、従来の双安定素子 200 の動作原理は、一般的

に、多モード干渉光導波路201内において、(1)同時に発振可能な2つの光導波経路(図3においては、光導波経路211及び光導波経路212)を有すること、(2)2つの光導波経路間での相互利得差によって、どちらか一方の光導波経路での発振が選択されること、による。

[0036] 例えば、ある一定の動作電流を能動光導波路(多モード干渉光導波路201、第1の光導波路202a、第2の光導波路202b、第3の光導波路203a、第4の光導波路203b)に予め注入したうえで、外部からポート221に光を入力すると、ポート221を入力端とする一の光導波経路211がレーザー発振の光導波経路として選択される。この際、多モード干渉光導波路201内での一の光導波経路211に対する利得が、他の光導波経路212に対する利得と比較して集中することとなり、結果として、一の光導波経路211のみでの発振が得られることになる。

[0037] この状態において、今度は、ポート222に光を入力すると、ポート222を入力端とする他の光導波経路212がレーザー発振の光導波経路として選択される。この際、多モード干渉光導波路201内での他の光導波経路212に対する利得が、一の光導波経路211に対する利得と比較して集中することとなり、結果として、他の光導波経路212のみでの発振が得られ、代わりに、一の光導波経路211でのレーザー発振が停止することになる。このようにして、従来の双安定素子200は、2つの双安定状態が作り出される。

[0038] しかしながら、この図3(a)に示すように、2つの光導波経路である光導波経路211と光導波経路212とが交差する領域231は、多モード干渉光導波路201内に占める割合が僅かであり、従来の双安定素子200は、この僅かな領域における相互利得差を利用しているために、広い双安定ヒステリシス幅が得られないという課題があった。

[0039] これに対し、一端面に2個のポートを有し、他端面に1個のポートを有する多モード干渉光導波路型の双安定素子として、特許文献2に開示された双安定素子300の動作原理を、図3(b)を用いて説明する。

[0040] なお、従来の双安定素子300は、図3(b)に示すように、平面視において略矩形形状に形成された多モード干渉光導波路301と、この多モード干渉光導波路301に結合された第1の光導波路302a、第2の光導波路302b及び第3の光導波路303aとを備える。また、第1の光導波路302a及び第2の光導波路302bは、多モード干渉光導波路301の一端面301aに結合し、第3の光導波路303aは、多モード干渉光導波路301の一端面301aと対向する他端面301bに結合している。また、第1の光導波路302a及び第3の光導波路303aは、略同一直線上に位置しており、第2の光導波路302bは、これらと略平行に設けられている。

[0041] この従来の双安定素子300は、光の伝播モードとして、以下の2つの安定モードを有する。

(i) 0次モード光

0次モード光は、外部からポート321に光を入力すると、第2の光導波路302bから多モード干渉光導波路301へ入射し、多モード干渉光導波路301内を略クランク状に導波した後、第3の光導波路303aのポート322から出射する(図3(b)に示す光導波経路311)。

(ii) 1次モード光

1次モード光は、外部からポート323に光を入力すると、第1の光導波路302aから多モード干渉光導波路301へ入射し、多モード干渉光導波路301内を略直線状に導波した後、第3の光導波路303aのポート322から出射する(図3(b)に示す光導波経路312)。

[0042] このように、第3の光導波路303aは、0次モード光と1次モード光とが定在波として存在できるように構成されている。また、多モード干渉光導波路301は、0次モード光と1次モード光とが一体となり重畳する領域(相互利得抑制領域331)を備えている。

[0043] 以上のように、本実施形態に係る双安定素子100の動作原理は、多モード干渉光導波路1内において、(1)同時に発振可能な2つの光導波経路として、略クランク状の光導波経路(図3(b)に示す光導波経路311)に相

当)と略直線状の光導波経路(図3(b)に示す光導波経路312に相当)とを利用すること、(2)2つの光導波経路間での相互利得差によって、どちらか一方の光導波経路での発振が選択されること、による。

[0044] 特に、2つの光導波経路311及び光導波経路312の重なり領域(相互利得抑制領域331)は、より広い領域で重なることを利用している。これは、本実施形態に係る多モード干渉光導波路1において、ビート長を L_{π} とし、実効導波路幅を W_e とし、導波領域の屈折率を n_r とし、波長を λ とした場合に、多モード干渉光導波路1の導波路長 L_{MMI} を下記式(1)とすると、0次モードに対してはクロス方向、1次モードに対してはバー方向に自己干渉像が生じる現象を利用している結果による。

[0045] [数1]

$$L_{MMI} = \frac{3L_{\pi}}{4} \approx \frac{n_r W_e^2}{\lambda} \quad \dots (1)$$

[0046] しかしながら、一方で、図3(b)に示す構造においても、相互利得抑制領域331に属さない、すなわち、同時に発振可能な2つの光導波経路(光導波経路311、光導波経路312)が重なっていない領域(非相互利得抑制領域332)は存在しており、この領域を何らかの方法で改善すれば、より一層、広い双安定ヒステリシス幅が得られることを意味している。

[0047] そこで、本願発明者らによる最近の研究の結果により、以下の事実が明らかになった。

(1) 可飽和吸収領域における2つの光導波経路は、相互利得抑制領域としては寄与しない。すなわち、双安定ヒステリシス幅を左右するのは、主励起領域における2つの光導波経路の重ね合わせである。

(2) 能動光導波路である多モード干渉光導波路の一部を可飽和吸収領域としても、能動多モード干渉効果が得られる。

[0048] この事実(1)は、2つの光導波経路の重ね合わせが得られない領域(非相互利得抑制領域)を可能な限り可飽和吸収領域とすることで、主励起領域

における2つの光導波経路の重なり領域（相互利得抑制領域）が占める割合を高め、より大きな相互利得抑制が得られるということを意味する。すなわち、広い双安定ヒステリシス幅を得るためには、2つの光導波経路が理論上重ならない領域（非相互利得抑制領域）を可能な限り可飽和吸収領域とすればよいことになる。

[0049] さらに、事実（2）によると、これまでは実証されたことのなかった、多モード干渉光導波路の一部を可飽和吸収領域とした能動導波路において、能動多モード干渉効果が得られるという事実が明らかになった。このため、多モード干渉光導波路のうち、2つの光導波経路の重なりが殆ど得られていない領域（非相互利得抑制領域）をも可飽和吸収領域とすることで、主励起領域としては、理論上、ほぼ完全（全領域）に2つの光導波経路間での重ね合わせ（相互利得抑制領域）が得られることになる。

[0050] 以上の原理に基づいて設計した、本実施形態に係る双安定素子100は、図4（a）に示すように、非特許文献2に報告されている8mAの双安定ヒステリシス幅（図4（b）参照）と比較して、10倍以上に相当する93mAという極めて広い双安定ヒステリシス幅を得ることができた。

[0051] なお、本実施形態においては、前述した式1に従い、多モード干渉光導波路1の導波路長を設定したが、必ずしもこの導波路長に正確に設定する必要はなく、多モード干渉光導波路1の導波路長を、式1で得られる値の±10%程度以内に設定すれば、本発明は適用可能である。

[0052] また、本実施形態においては、図3（b）において、0次モード光の入力ポートをポート321とし、1次モード光の入力ポートをポート323として説明したが、この入力ポートの組み合わせに限られるものではなく、例えば、0次モード光の入力ポートをポート322とし、1次モード光の入力ポートをポート323としても、本発明は適用可能である。また、0次モード光の入力ポートをポート321として、1次モード光の入力ポートをポート322としてもよいし、0次モード光及び1次モードの入力ポートをポート322として、0次モード光の出力ポートをポート321とし、1次モード

の出力ポートをポート323としてもよい。

[0053] つぎに、図2、図5乃至図8を参照して、本実施形態に係る双安定素子100の製造方法を説明する。

まず、通常のn-InP基板10上に、MOCVD (Metal Organic Chemical Vapor Deposition: 有機金属気相成長) 法を用いて、n-InP膜31 (バッファ層11)、InGaAsP/InGaAsP-1.55 μ m帯膜32 (発光層12)、第1のp-InP膜33 (第1のクラッド層13)、p-InGaAsP膜34 (エッチングストッパ層14)、第2のp-InP膜35、p-InGaAs膜36を成長させる (図5 (a))。

[0054] そして、ステッパ (縮小投影露光装置) によるフォトリソグラフィ法を用いて、図1に示す、多モード干渉光導波路1、第1の光導波路群2、第2の光導波路群3の平面形状に合わせて、p-InGaAs膜36上にエッチング用のマスク37を形成する (図5 (b))。

[0055] このマスク37を用いて、ICP (Inductively Coupled Plasma: 誘導結合プラズマ) 法によりドライエッチングを施して、コンタクト層16となるp-InGaAs膜36、第2のクラッド層15となる第2のp-InP膜35における不要な部分を部分的 (マスクが形成されていない部分のみ) に除去し、断面形状としてリッジ構造を形成する (図5 (c))。

この後、コンタクト層16の直上にあるマスク37を、有機溶剤及びアッシング法により除去する (図2 (a))。

[0056] なお、以下の製造工程は、リッジ構造とした多モード干渉光導波路1、第1の光導波路群2及び第2の光導波路群3に対して、主励起領域21と可飽和吸収領域22とに領域分けする製造工程となる。

[0057] つぎに、ステッパによるフォトリソグラフィ法を用いて、図1に示す、電氣的分離溝4を除く平面形状に合わせて、コンタクト層16及びエッチングストッパ層14上にエッチング用のマスク38を形成する (図6 (a))。

[0058] このマスク38を用いて、硫酸系のエッチング液によるウェットエッチングを施して、電氣的分離溝4を構成する多モード干渉光導波路1の一部 (分

離溝領域 22 a) のコンタクト層 16 を除去する (図 6 (b))。

この後、分離溝領域 22 a 以外にある、コンタクト層 16 及びエッチングストッパ層 14 の直上にあるマスク 38 を、有機溶剤及びアッシング法により除去する (図 2 (b))。

[0059] つぎに、熱 CVD (Chemical Vapor Deposition: 化学気相成長) 法を用いて、基板 10 全面に SiO₂ 膜 39 を形成する (図 6 (c)、図 8 (a))。

そして、ステッパによるフォトリソグラフィ法を用いて、図 1 に示す、多モード干渉光導波路 1、第 1 の光導波路群 2 及び第 2 の光導波路群 3 を除く平面形状と、電気的分離溝 4 の平面形状とに合わせて、SiO₂ 膜 39 上にエッチング用のマスク 40 を形成する (図 7 (a)、図 8 (b))。

[0060] この後、このマスク 40 を用いて、BHF (バッファード弗酸) のエッチング液によるウェットエッチングを施して、分離溝領域 22 a を除く多モード干渉光導波路 1、第 1 の光導波路群 2 及び第 2 の光導波路群 3 にある SiO₂ 膜 39 を除去する (図 7 (b)、図 8 (c))。

[0061] そして、多モード干渉光導波路 1、第 1 の光導波路群 2 及び第 2 の光導波路群 3 以外と分離溝領域 22 a とにある SiO₂ 膜 39 の直上にあるマスク 40 を、有機溶剤及びアッシング法により除去する (図 7 (c)、図 8 (d))。

[0062] つぎに、ステッパによるフォトリソグラフィ法を用いて、図 1 に示す、分離溝領域 22 a を除く多モード干渉光導波路 1、第 1 の光導波路群 2 及び第 2 の光導波路群 3 の平面形状に合わせて、コンタクト層 16 上に図示しないフォトレジストを形成する。

[0063] そして、バイアス電流を供給して活性層を励起するための外部電極 (表面電極) となる図示しない Ti/Pt/Au からなる電極材料を、基板 10 全面に電子ビーム蒸着法で形成する。

その後、リフトオフ法を用いて、図示しないフォトレジストを有機溶剤により除去することで、フォトレジスト上の Ti/Pt/Au からなる電極材料も同時に除去する。

- [0064] なお、本実施形態においては、分離溝領域 22 a を除く可飽和吸収領域 22 と主励起領域 21 とにあるコンタクト層 16 上に表面電極を形成したが、主励起領域 21 と可飽和吸収領域 22 とが導通しないのであれば、主励起領域 21 のみに表面電極を形成してもよい。また、可飽和吸収領域 22（分離溝領域 22 a を含む）を除く基板 10 全面に表面電極を形成してもよいし、主励起領域 21 と分離溝領域 22 a とに表面電極を形成してもよいし、可飽和吸収領域 22（分離溝領域 22 a を除く）を除く、基板 10 全面に表面電極を形成してもよい。
- [0065] 特に、可飽和吸収領域 22 にも表面電極を形成することは、可飽和吸収領域 22 にもバイアス電流を注入することができる構成となり、双安定ヒステリシス幅が十分に得られている場合には、可飽和吸収領域 22 にバイアス電流を注入することにより、双安定ヒステリシス幅を犠牲にして、動作電流を下げるることができる。
- [0066] その後、光導波路が形成されていない基板 10 の裏面を研磨して、バイアス電流を供給して活性層を励起するための外部電極（裏面電極）となる図示しない Ti/Pt/Au 層を、基板 10 の裏面全面に電子ビーム蒸着法で形成する。
- [0067] そして、複数の双安定素子 100 が形成された基板 10 に対して、隣り合う双安定素子 100 間の境界に沿って劈開することで、図 1 に示す構造を有する双安定素子 100 を得ることができる。
- [0068] なお、本実施形態に係る製造方法においては、フォトリソグラフィ法にステップを用いているが、必ずしもこれに限られるわけではなく、例えば、電子ビーム露光装置であっても適用可能である。
- [0069] また、本実施形態に係る製造方法においては、SiO₂膜 39 の形成に熱 CVD 法を用いているが、例えば、プラズマ CVD 法であっても、スパッタ法であっても適用可能である。
- [0070] また、本実施形態に係る製造方法においては、リッジ構造の製造工程におけるエッチング方法として ICP 法を用いているが、ICP 法に限られるも

のではなく、例えば、R I E (Reactive Ion Etching : 反応性イオンエッチング) 法、ウェットエッチング法又はN L D (magnetic neutral loop discharge) 法であっても適用可能である。

[0071] さらに、本実施形態に係る製造方法においては、結晶成長方法としてM O C V D法を用いているが、必ずしもこれに限られるものではなく、例えば、M B E (Molecular Beam Epitaxy : 分子線エピタキシー) 法であっても適用可能である。

[0072] また、本実施形態に係る製造方法においては、表面電極の形成方法として、リフトオフ法を用いているが、必ずしもこれに限られるものではなく、例えば、フォトリソグラフィ法を用いて電極パターンを形成し、その後、ミリング等により不要部分のT i / P t / A uからなる電極材料を除去する方法であっても適用可能である。

[0073] また、本実施形態に係る双安定素子 1 0 0 においては、多モード干渉光導波路 1 に電氣的分離溝 4 を形成し、主励起領域 2 1 と可飽和吸収領域 2 2 とを領域分けしたが、可飽和吸収領域 2 2 にバイアス電流を供給することができない構造であれば、電氣的分離溝 4 を形成する必要はなく、例えば、可飽和吸収領域 2 2 の全領域において、コンタクト層 1 6 を除去することが考えられる。

この場合には、前述した図 6 及び図 7 に示す製造工程の代わりに、図 9 及び図 1 0 に示すように、以下の製造工程が考えられる。

[0074] まず、ステッパによるフォトリソグラフィ法を用いて、図 1 に示す、可飽和吸収領域 2 2 となる領域を除く平面形状に合わせて、コンタクト層 1 6 及びエッチングストッパ層 1 4 上にエッチング用のマスク 3 8 を形成する (図 9 (a)) 。

[0075] このマスク 3 8 を用いて、硫酸系のエッチング液によるウェットエッチングを施して、可飽和吸収領域 2 2 となる領域のコンタクト層 1 6 を除去する (図 9 (b)) 。

この後、可飽和吸収領域 2 2 となる領域以外にある、コンタクト層 1 6 及

びエッチングストッパ層 14 の直上にあるマスク 38 を、有機溶剤及びアッシング法により除去する（図 9（c））。

[0076] つぎに、熱 CVD（Chemical Vapor Deposition：化学気相成長）法を用いて、基板 10 全面に SiO₂膜 39 を形成する（図 9（d）、図 8（a））。

[0077] そして、ステッパによるフォトリソグラフィ法を用いて、図 1 に示す、主励起領域 21 となる領域を除く平面形状に合わせて、SiO₂膜 39 上にエッチング用のマスク 40 を形成する（図 10（a）、図 8（b））。

[0078] この後、このマスク 40 を用いて、BHF（バッファード弗酸）のエッチング液によるウェットエッチングを施して、主励起領域 21 となる領域にある SiO₂膜 39 を除去する（図 10（b）、図 8（c））。

[0079] そして、主励起領域 21 となる領域以外にある SiO₂膜 39 の直上にあるマスク 40 を、有機溶剤及びアッシング法により除去する（図 10（c）、図 8（d））。

[0080] つぎに、ステッパによるフォトリソグラフィ法を用いて、主励起領域 21 となる領域のコンタクト層 16 上に図示しないフォトレジストを形成する。

[0081] そして、バイアス電流を供給して活性層を励起するための外部電極（表面電極）となる図示しない Ti/Pt/Au からなる電極材料を、基板 10 全面に電子ビーム蒸着法で形成する。

[0082] その後、リフトオフ法を用いて、図示しないフォトレジストを有機溶剤により除去することで、フォトレジスト上の Ti/Pt/Au からなる電極材料も同時に除去する。

[0083] 以上のように、本実施形態に係る双安定素子 100 は、多モード干渉光導波路 1 が可飽和吸収領域 22 を有し、多モード干渉光導波路 1 における可飽和吸収領域 22 が、光の伝播モードとしての 0 次モード光と 1 次モード光とが重畳しない領域（非相互利得抑制領域）にある。これにより、主励起領域 21 は、0 次モード光及び 1 次モード光の光導波経路の重なりが十分に得られている相互利得抑制領域とすることができ、極めて広い双安定ヒステリシス幅を得ることができるという作用効果を奏する。

- [0084] 特に、多モード干渉光導波路 1 における可飽和吸収領域 2 2 は、領域幅を多モード干渉光導波路 1 の導波路幅とし、領域長を多モード干渉光導波路 1 の一端面 1 a 側から所定の長さまでの導波路長として、多モード干渉光導波路 1 の一端面 1 a 側から所定の長さまでの領域である。これにより、主励起領域 2 1 と可飽和吸収領域 2 2 との領域分けを容易に設定することができるという作用効果を奏する。
- [0085] なお、本実施形態に係る双安定素子 1 0 0 は、多モード干渉光導波路 1 における可飽和吸収領域 2 2 が、光の伝播モードとしての 0 次モード光と 1 次モード光とが重畳しない領域（非相互利得抑制領域）にあるが、0 次モード光と 1 次モード光とが重畳する領域（相互利得抑制領域）に有してもよい。
- [0086] また、本実施形態に係る双安定素子 1 0 0 は、第 1 の光導波路群 2 に可飽和吸収領域 2 2 を有しているが、第 1 の光導波路群 2 に可飽和吸収領域 2 2 を設けず、多モード干渉光導波路 1 のみに可飽和吸収領域 2 2 を有してもよい。
- [0087] これらの場合には、第 1 の光導波路群 2 の一部のみに可飽和吸収領域 2 2 を有していた従来の双安定素子に対して、多モード干渉光導波路 1 に可飽和吸収領域 2 2 を設けることができ、可飽和吸収領域 2 2 を確保するために必要な第 1 の光導波路群 2 の長さを必要とせず、双安定素子 1 0 0 の小型化を図ることができる。
- [0088] しかしながら、多モード干渉光導波路 1 における可飽和吸収領域 2 2 の面積を大きくするほど、双安定システム幅は広がるのであるが、双安定素子 1 0 0 を動作させる電流値が上がり、双安定素子 1 0 0 を備える集積デバイスの消費電力が高くなる。すなわち、双安定システム幅を広げることと集積デバイスの消費電力を低下させることとは、トレードオフの関係にある。このため、多モード干渉光導波路 1 における可飽和吸収領域 2 2 の面積は、集積デバイスの仕様に応じて、適宜設定することが好ましい。
- [0089] 特に、可飽和吸収領域 2 2 は、多モード干渉光導波路 1 における非相互利得抑制領域に設け、不足する可飽和吸収領域 2 2 の面積を第 1 の光導波路群

2に確保することがより好ましい。これにより、双安定素子100は、第1の光導波路群2の長さを必要最低限に抑えつつ、双安定素子100を備える集積デバイスの消費電力を抑制し、双安定システム幅を広げることができるという作用効果を奏する。

[0090] (本発明の第2の実施形態)

図11(a)は第2の実施形態に係る双安定素子の概略構成の一例を示す平面図であり、図11(b)は図11(a)に示す双安定素子の矢視C-C'線の断面図である。図11において、図1乃至図10と同じ符号は、同一又は相当部分を示し、その説明を省略する。

[0091] 多モード干渉光導波路1は、一端面1aに2個のポートを有し、他端面1bに2個のポートを有する。特に、本実施形態に係る多モード干渉光導波路1は、前述した式(1)に従い設定した、導波路長が135 μm 程度であり、導波路幅が7.4 μm 程度である、略矩形形状の干渉領域を有する。

また、本実施形態においては、多モード干渉光導波路1における可飽和吸収領域22が、光の伝播モードとしての0次モード光と1次モード光とが重畳しない領域にある。

[0092] 例えば、多モード干渉光導波路1における可飽和吸収領域22は、領域幅を多モード干渉光導波路1の導波路幅とし、領域長を多モード干渉光導波路1の一端面1a側から所定の長さまでの導波路長として、多モード干渉光導波路1の一端面1a側から所定の長さまでの領域である。また、多モード干渉光導波路1における可飽和吸収領域22は、領域幅を多モード干渉光導波路1の導波路幅とし、領域長を多モード干渉光導波路1の他端面1b側から所定の長さまでの導波路長として、多モード干渉光導波路1の他端面1b側から所定の長さまでの領域である。

[0093] 特に、本実施形態においては、多モード干渉光導波路1における可飽和吸収領域22の領域長である、多モード干渉光導波路1の一端面1a及び他端面1b側からの所定の長さとして、それぞれ29 μm (電気的分離溝4を除くと25 μm)程度としている。

- [0094] 第1の光導波路群2は、2本の光導波路（第1の光導波路2 a、第2の光導波路2 b）からなる。また、第1の光導波路2 a及び第2の光導波路2 bは、多モード干渉光導波路1の一端面1 a側の辺に対して略垂直に接続され、互いに並設されている。
- [0095] 特に、本実施形態に係る第1の光導波路2 a及び第2の光導波路2 bは、導波路長が50 μm 程度であり、導波路幅が1.5 μm 程度である、略矩形形状の直線導波路である。また、第1の光導波路群2の各光導波路（第1の光導波路2 a、第2の光導波路2 b）における可飽和吸収領域2 2が、領域幅を各光導波路の導波路幅とし、領域長を各光導波路の導波路長としている。すなわち、第1の光導波路2 a及び第2の光導波路2 bは、主励起領域2 1が存在せず、可飽和吸収領域2 2のみからなる。
- [0096] 第2の光導波路群3は、2本の光導波路（第3の光導波路3 a、第4の光導波路3 b）からなる。また、第3の光導波路3 aは、多モード干渉光導波路1を介して、第1の光導波路群2における第1の光導波路2 aに対向する位置に配設される。また、第4の光導波路3 bは、多モード干渉光導波路1を介して、第1の光導波路群2における第2の光導波路2 bに対向する位置に配設される。
- [0097] 特に、本実施形態に係る第3の光導波路3 a及び第4の光導波路3 bは、導波路長が50 μm 程度であり、導波路幅が1.5 μm 程度である、略矩形形状の直線導波路である。また、第2の光導波路群3の各光導波路（第3の光導波路3 a、第4の光導波路3 b）における可飽和吸収領域2 2が、領域幅を各光導波路の導波路幅とし、領域長を各光導波路の導波路長としている。すなわち、第3の光導波路3 a及び第4の光導波路3 bは、主励起領域2 1が存在せず、可飽和吸収領域2 2のみからなる。
- [0098] したがって、本実施形態に係る双安定素子1 0 0は、多モード干渉光導波路1の一部、第1の光導波路群2及び第2の光導波路群3から可飽和吸収領域2 2が構成され、多モード干渉光導波路1の一端面1 a側の可飽和吸収領域2 2と第1の光導波路群2の可飽和吸収領域2 2とが連続し、多モード干

渉光導波路 1 の他端面 1 b 側の可飽和吸収領域 2 2 と第 2 の光導波路群 3 の可飽和吸収領域 2 2 とが連続する。すなわち、可飽和吸収領域 2 2 の領域長が、第 1 の光導波路群 2 側及び第 2 の光導波路群 3 側において、それぞれ $7.9 \mu\text{m}$ (電氣的分離溝 4 を除くと $7.5 \mu\text{m}$) 程度である。また、本実施形態に係る双安定素子 1 0 0 は、多モード干渉光導波路 1 の一部から主励起領域 2 1 が構成される。

- [0099] なお、本実施形態に係る双安定素子 1 0 0 の製造方法は、第 2 の光導波路群 3 側にも電氣的分離溝 4 を設けるためのマスク 3 8 と、第 2 の光導波路群 3 側の電氣的分離溝 4 内に SiO_2 膜 3 9 を残すためのマスク 4 0 を用いる以外は、前述した第 1 の実施形態に係る双安定素子 1 0 0 の製造方法と同様であるので、ここでの説明は省略する。
- [0100] ここで、第 2 の実施形態に係る双安定素子 1 0 0 によって、安定した双安定動作範囲 (広い双安定ヒステリシス幅) が得られ、更には、双安定素子 1 0 0 の小型化が得られる原理を説明する。
- [0101] 第 2 の実施形態に係る双安定素子 1 0 0 の動作原理は、前述した第 1 の実施形態に係る双安定素子 1 0 0 と基本的に同様であり、多モード干渉光導波路 1 のうち、2 つの光導波経路の重なりが殆ど得られていない領域 (非相互利得抑制領域) をも可飽和吸収領域 2 2 とする。これにより、主励起領域 2 1 としては、理論上、ほぼ完全 (全領域) に 2 つの光導波経路間での重ね合わせ (相互利得抑制領域) が得られることになる。
- [0102] この原理に基づき、第 2 の実施形態においては、2 つの光導波経路の重なりが殆ど得られていない領域である、多モード干渉光導波路 1 における両脇 (第 1 の光導波路群 2 側及び第 2 の光導波路群 3 側) の領域を可飽和吸収領域 2 2 に設定し、これにより、結果として広い双安定ヒステリシス幅を得ることができる構造としている。
- [0103] なお、第 2 の実施形態においては、多モード干渉光導波路 1 が、一端面 1 a に 2 個のポートを有し、他端面 1 b に 2 個のポートを有するところのみが第 1 の実施形態と異なる点であり、この多モード干渉光導波路 1 による

作用効果以外は、第1の実施形態と同様の作用効果を奏する。

[0104] (本発明の第3の実施形態)

図12(a)は第3の実施形態に係る双安定素子の概略構成の一例を示す平面図であり、図12(b)は第3の実施形態に係る双安定素子の概略構成の他の例を示す平面図である。図13(a)は図12に示す双安定素子の矢視D-D'線の断面図に対応するMOCVD法により結晶構造を製作した状態の断面図であり、図13(b)は図13(a)に示す断面図に対してマスクを形成した状態の断面図であり、図13(c)は図13(b)に示す断面図に対してエッチングによりハイメサ構造を形成した状態の断面図であり、図13(d)は図13(c)に示す断面図に対してマスクを除去した状態の断面図である。図14(a)は図12(a)に示す双安定素子の矢視E-E'線の断面図に対応する電気的分離溝用のマスクを形成した状態の断面図であり、図14(b)は図14(a)に示す断面図に対してエッチングにより電気的分離溝を形成した状態の断面図であり、図14(c)は図12に示す断面図に対してマスクを除去した状態の断面図であり、図14(d)は図14(c)に示す断面図に対して熱CVD法によりSiO₂膜を形成した状態の断面図である。図15(a)は図14(d)に示す断面図に対して電気的分離溝上にマスクを形成した状態の断面図であり、図15(b)は図15(a)に示す断面図に対してエッチングにより電気的分離溝以外のSiO₂膜を除去した状態の断面図であり、図15(c)は図15(b)に示す断面図に対してマスクを除去した状態の断面図である。図16(a)は図13(d)に示す断面図に対して熱CVD法によりSiO₂膜を形成した状態の断面図であり、図16(b)は図16(a)に示す断面図に対して光導波路を除く領域上にマスクを形成した状態の断面図であり、図16(c)は図16(b)に示す断面図に対してエッチングにより光導波路上のSiO₂膜を除去した状態の断面図であり、図16(d)は図16(c)に示す断面図に対してマスクを除去した状態の断面図である。図12乃至図16において、図1乃至図11と同じ符号は、同一又は相当部分を示し、その説明を省略する。

[0105] 第1の光導波路群2は、隣り合う光導波路の一端面（多モード干渉光導波路1との境界面）間の間隔に対して他端面（基板10の劈開面における入射面及び／又は出射面）間の間隔を広く、且つ、他端面が基板10の劈開面に対して略平行に形成される。また、隣り合う光導波路のうち少なくとも一の光導波路が、曲線領域を含む曲線導波路（曲線領域のみからなる曲線導波路、又は、曲線領域と直線領域とからなる曲線導波路）である（例えば、図12参照）。なお、第1の光導波路群2における光導波路の一端面近傍における光導波路の長さ方向は、多モード干渉光導波路1の一端面1aと略垂直であるが、多モード干渉光導波路1と光導波路との境界の入射条件を満たすのであれば、略垂直でなくてもよい。これに対し、第1の光導波路群2における光導波路の他端面近傍における光導波路の長さ方向は、第1の光導波路群2における光導波路の他端面を反射面にするために、基板10の劈開面と略垂直である。

[0106] 第2の光導波路群3は、2本以上の光導波路からなる場合に、隣り合う光導波路の一端面（多モード干渉光導波路1との境界面）間の間隔に対して他端面（基板10の劈開面における入射面及び／又は出射面）間の間隔を広げるように、隣り合う光導波路のうち少なくとも一の光導波路が、曲線領域を含む曲線導波路（曲線領域のみからなる曲線導波路、又は、曲線領域と直線領域とからなる曲線導波路）である（例えば、図12（b）参照）。なお、第2の光導波路群3における光導波路の一端面近傍における光導波路の長さ方向は、多モード干渉光導波路1の他端面1bと略垂直であるが、多モード干渉光導波路1と光導波路との境界の入射条件を満たすのであれば、略垂直でなくてもよい。これに対し、第2の光導波路群3における光導波路の他端面近傍における光導波路の長さ方向は、第2の光導波路群3における光導波路の他端面を反射面にするために、基板10の劈開面と略垂直である。

[0107] なお、本実施形態においては、図12（a）に示すように、第1の光導波路群2が2本の曲線導波路（第1の光導波路2a、第2の光導波路2b）からなり、第2の光導波路群3が1本の直線導波路（第3の光導波路3a）か

らなる場合を例に挙げて説明する。

- [0108] 本実施形態に係る第1の光導波路2 a及び第2の光導波路2 bは、略S字の曲線領域及び直線領域からそれぞれなり、他端面（基板10の劈開面における入射面及び／又は出射面）間の間隔が、一端面（多モード干渉光導波路1との境界面）間の間隔よりも広く形成されている。
- [0109] なお、多モード干渉光導波路1、第1の光導波路2 a、第2の光導波路2 b及び第3の光導波路3 aは、層構造が同一であり、ハイメサ導波路である。特に、本実施形態に係る多モード干渉光導波路1は、導波路長が140 μm 程度であり、導波路幅が8 μm 程度である。また、第1の光導波路2 a、第2の光導波路2 b及び第3の光導波路3 aは、導波路幅が3 μm 程度である。
- [0110] また、これらの断面構造は、図13 (d)に示すように、n-InP基板を基材とする基板10上に、n型半導体であるn-InPからなるバッファ層11、長波長帯（1.55 μm 帯）の双安定素子を実現する活性層となるInGaAsP/InGaAsPからなる発光層12、真性半導体であるi-InPからなる第1のクラッド層13、p型半導体であるp-InPからなる第2のクラッド層15、p型半導体であるp-InGaAsからなるコンタクト層16が、それぞれ積層されたハイメサ構造である。
- [0111] このハイメサ構造は、図13 (d)に示すように、非導波領域において、コンタクト層16、第2のクラッド層15、第1のクラッド層13、発光層12及びバッファ層11と共に、基板10の一部がエッチングにより除去された構造である。
- [0112] なお、発光層12は、SCH (Separate Confinement Hetero-structure : 分離閉じ込めヘテロ構造) と多重量子井戸 (Multi-Quantum Well : MQW) とからなる通常の発光層である。
- [0113] 特に、本実施形態においては、バッファ層11の膜厚は100 nm程度であり、発光層12の膜厚は100 nm程度であり、第1のクラッド層13の膜厚は100 nm程度であり、第2のクラッド層15の膜厚は900 nm程

度であり、コンタクト層 16 の膜厚は 150 nm 程度である。

[0114] つぎに、図 13 乃至図 16 を参照して、本実施形態に係る双安定素子 100 の製造方法を説明する。

まず、通常の n-InP 基板 10 上に、MOVPE (Metal-Organic Vapor Phase Epitaxy : 有機金属気相成長) 法を用いて、n-InP 膜 31、InGaAsP/InGaAsP-1.55 μm 帯膜 32、i-InP 膜 43、p-InP 膜 45、p-InGaAs 膜 36 を順番に堆積し、積層を形成する (図 13 (a))。

[0115] そして、ステッパ (縮小投影露光装置) による通常のフォトリソグラフィ法を用いて、図 12 (a) に示す、多モード干渉光導波路 1、第 1 の光導波路群 2 及び第 2 の光導波路群 3 の平面形状に合わせて、p-InGaAs 膜 36 上にエッチング用のマスク 37 を形成する (図 13 (b))。

[0116] このマスク 37 を用いて、RIE (反応性イオンエッチング) 法によりドライエッチングを施して、コンタクト層 16 となる p-InGaAs 膜 36、第 2 のクラッド層 15 となる p-InP 膜 45、第 1 のクラッド層 13 となる i-InP 膜 43、発光層 12 となる InGaAsP/InGaAsP-1.55 μm 帯膜 32、バッファ層 11 となる n-InP 膜 31 における不要な部分を部分的 (マスクが形成されていない部分のみ) に除去し、断面形状としてハイメサ構造を形成する (図 13 (c))。なお、図 13 (c) においては、エッチングの進行が、基板 10 の表面まで達して一部が除去されており、基板 10 にエッチング底面 10a を図示している。

この後、コンタクト層 16 の直上にあるマスク 37 を、有機溶剤及びアッシング法により除去する (図 13 (d))。

[0117] なお、以下の製造工程は、ハイメサ構造とした多モード干渉光導波路 1、第 1 の光導波路群 2 及び第 2 の光導波路群 3 に対して、主励起領域 21 と可飽和吸収領域 22 とに領域分けする製造工程となる。

[0118] つぎに、ステッパによるフォトリソグラフィ法を用いて、図 12 (a) に示す、電氣的分離溝 4 を除く平面形状に合わせて、コンタクト層 16 及び基

板 10 のエッチング底面 10 a 上にエッチング用のマスク 38 を形成する（図 14（a））。

[0119] このマスク 38 を用いて、硫酸系のエッチング液によるウェットエッチングを施して、電気的分離溝 4 を構成する多モード干渉光導波路 1 の一部（分離溝領域 22 a）のコンタクト層 16 を除去する（図 14（b））。

[0120] この後、分離溝領域 22 a 以外にある、コンタクト層 16 及び基板 10 のエッチング底面 10 a の直上にあるマスク 38 を、有機溶剤及びアッシング法により除去する（図 14（c））。

[0121] つぎに、熱 CVD（Chemical Vapor Deposition：化学気相成長）法を用いて、基板 10 全面に SiO₂膜 39 を形成する（図 14（d）、図 16（a））。

[0122] そして、ステッパによるフォトリソグラフィ法を用いて、図 12（a）に示す、多モード干渉光導波路 1、第 1 の光導波路群 2 及び第 2 の光導波路群 3 を除く平面形状と、電気的分離溝 4 の平面形状とに合わせて、SiO₂膜 39 上にエッチング用のマスク 40 を形成する（図 15（a）、図 16（b））。

[0123] この後、このマスク 40 を用いて、BHF（バッファード弗酸）のエッチング液によるウェットエッチングを施して、分離溝領域 22 a を除く多モード干渉光導波路 1、第 1 の光導波路群 2 及び第 2 の光導波路群 3 にある SiO₂膜 39 を除去する（図 15（b）、図 16（c））。

[0124] そして、多モード干渉光導波路 1、第 1 の光導波路群 2 及び第 2 の光導波路群 3 以外と分離溝領域 22 a とにある SiO₂膜 39 の直上にあるマスク 40 を、有機溶剤及びアッシング法により除去する（図 15（c）、図 16（d））。

[0125] つぎに、ステッパによるフォトリソグラフィ法を用いて、図 12（a）に示す、分離溝領域 22 a を除く多モード干渉光導波路 1、第 1 の光導波路群 2 及び第 2 の光導波路群 3 の平面形状に合わせて、コンタクト層 16 上に図示しないフォトレジストを形成する。

[0126] そして、バイアス電流を供給して活性層を励起するための外部電極（表面電極）となる図示しないTi/Pt/Auからなる電極材料を、基板10全面に電子ビーム蒸着法で形成する。

その後、リフトオフ法を用いて、図示しないフォトレジストを有機溶剤により除去することで、フォトレジスト上のTi/Pt/Auからなる電極材料も同時に除去する。

[0127] なお、本実施形態においては、分離溝領域22aを除く可飽和吸収領域22と主励起領域21とにあるコンタクト層16上に表面電極を形成したが、主励起領域21と可飽和吸収領域22とが導通しないのであれば、主励起領域21のみに表面電極を形成してもよい。また、可飽和吸収領域22（分離溝領域22aを含む）を除く基板10全面に表面電極を形成してもよいし、主励起領域21と分離溝領域22aとに表面電極を形成してもよいし、可飽和吸収領域22（分離溝領域22aを除く）を除く、基板10全面に表面電極を形成してもよい。

[0128] 特に、可飽和吸収領域22にも表面電極を形成することは、可飽和吸収領域22にもバイアス電流を注入することができる構成となり、双安定ヒステリシス幅が十分に得られている場合には、可飽和吸収領域22にバイアス電流を注入することにより、双安定ヒステリシス幅を犠牲にして、動作電流を下げるすることができる。

[0129] その後、光導波路が形成されていない基板10の裏面を研磨して、バイアス電流を供給して活性層を励起するための外部電極（裏面電極）となる図示しないTi/Pt/Au層を、基板10の裏面全面に電子ビーム蒸着法で形成する。

[0130] そして、複数の双安定素子100が形成された基板10に対して、隣り合う双安定素子100間の境界に沿って劈開することで、図12(a)に示す構造を有する双安定素子100を得ることができる。

[0131] なお、本実施形態に係る製造方法においては、フォトリソグラフィ法にステップを用いているが、必ずしもこれに限られるわけではなく、例えば、電

子ビーム露光装置であっても適用可能である。

[0132] また、本実施形態に係る製造方法においては、 SiO_2 膜39の形成に熱CVD法を用いているが、例えば、プラズマCVD法であっても、スパッタ法であっても適用可能である。

[0133] また、本実施形態に係る製造方法においては、ハイメサ構造の製造工程における結晶成長方法としてMOVPE法を用いているが、必ずしもこれに限られるものではなく、例えば、MBE (Molecular Beam Epitaxy : 分子線エピタキシー) 法であっても適用可能である。

[0134] さらに、本実施形態に係る製造方法においては、エッチング方法としてRIE法を用いているが、ICP法やウェットエッチング法であっても適用可能である。

また、本実施形態に係る製造方法においては、フォトリソグラフィ法にステップを用いているが、必ずしもこれに限られるわけではなく、例えば、電子ビーム露光装置であっても適用可能である。

[0135] また、本実施形態に係る製造方法においては、表面電極の形成方法として、リフトオフ法を用いているが、必ずしもこれに限られるものではなく、例えば、フォトリソグラフィ法を用いて電極パターンを形成し、その後、ミリング等により不要部分のTi/Pt/Auからなる電極材料を除去する方法であっても適用可能である。

[0136] なお、第3の実施形態においては、第1の光導波路群2及び/又は第2の光導波路群3の光導波路を曲線導波路にしたところのみが第1の実施形態及び第2の実施形態と異なるところであり、後述する曲線導波路による作用効果以外は、第1の実施形態及び第2の実施形態と同様の作用効果を奏する。

[0137] 双安定素子100は、第1の光導波路群2及び第2の光導波路群3における光導波路の他端面（基板10の劈開面における入射面及び/又は出射面）に光ファイバーを接続することが想定され、隣り合う光ファイバーの接続部分が干渉しないように、隣り合う光導波路の他端面における中心間の間隔を光ファイバーの直径（例えば、 $62.5\mu\text{m}$ ）以上にする必要がある。

- [0138] これに対し、図1及び図11(a)に示す双安定素子100は、第1の光導波路群2及び第2の光導波路群3の光導波路が直線導波路であるために、隣り合う光導波路の一端面間の間隔が他端面間の間隔とほぼ同一であり、双安定素子100（多モード干渉光導波路1）の小型化を図る場合に、隣り合う光導波路の他端面間の間隔が数 μm 程度しかない。
- [0139] このため、図1及び図11(a)に示す双安定素子100では、光導波路の他端面と光ファイバーの入射面（出射面）とを突き合せて接続することができず、第1の光導波路群2（第2の光導波路群3）全体に対応するレンズや各光導波路にそれぞれ対応するマイクロレンズを介して光学的に接続する必要がある。なお、光導波路の他端面と光ファイバーの入射面（出射面）との接続にレンズを用いる場合には、部品点数が増加し、レンズの調整が必要となる。
- [0140] これに対し、本実施形態に係る双安定素子100は、隣り合う光導波路の一端面間の間隔に対して他端面間の間隔を広げるように（具体的には、隣り合う光導波路の他端面における中心間の間隔を光ファイバーの直径以上になるように）、隣り合う光導波路のうち少なくとも一の光導波路が曲線導波路である。これにより、光導波路の他端面と光ファイバーの入射面（出射面）とを突き合せて接続することができ、双安定素子100と光ファイバーとの接続構造を単純にすることができるという作用効果を奏する。
- [0141] なお、双安定素子100をリッジ構造で製造した場合には、製造上、曲線導波路の曲線領域における曲率半径を数 mm 程度にしなければならず、隣り合う光導波路の他端面における中心間の間隔を光ファイバーの直径以上にするために、多モード干渉光導波路1の一端面1a（他端面1b）から基板10の劈開面までの距離として0.5 mm 程度が必要になり、双安定素子100が集積素子として成り立たない。
- [0142] これに対し、双安定素子100をハイメサ構造で製造する場合には、曲線導波路の曲線領域における曲率半径を2 μm ～3 μm 程度にすることができ、多モード干渉光導波路1の一端面1a（他端面1b）から基板10の劈開

面までの距離が $30\mu\text{m}$ 程度で、隣り合う光導波路の他端面における中心間
の間隔を光ファイバーの直径以上にすることができ、双安定素子100を集
積素子として成立させることができる。

符号の説明

- [0143]
- 1 多モード干渉光導波路
 - 1 a 一端面
 - 1 b 他端面
 - 2 第1の光導波路群
 - 2 a 第1の光導波路
 - 2 b 第2の光導波路
 - 3 第2の光導波路群
 - 3 a 第3の光導波路
 - 3 b 第4の光導波路
 - 4 電氣的分離溝
 - 10 基板
 - 10 a エッチング底面
 - 11 バッファ層
 - 12 発光層
 - 13 第1のクラッド層
 - 14 エッチングストッパ層
 - 15 第2のクラッド層
 - 16 コンタクト層
 - 21 主励起領域
 - 22 可飽和吸収領域
 - 22 a 分離溝領域
 - 31 n-I n P膜
 - 33 第1のp-I n P膜
 - 34 p-I n G a A s P膜

- 35 第2のp-InP膜
- 36 p-InGaAs膜
- 37 マスク
- 38 マスク
- 39 SiO₂膜
- 40 マスク
- 43 i-InP膜
- 45 p-InP膜
- 100 双安定素子
- 200 双安定素子
- 201 多モード干渉光導波路
 - 201a 一端面
 - 201b 他端面
- 202a 第1の光導波路
- 202b 第2の光導波路
- 203a 第3の光導波路
- 203b 第4の光導波路
- 211 光導波経路
- 212 光導波経路
- 221 ポート
- 222 ポート
- 231 領域
- 300 双安定素子
- 301 多モード干渉光導波路
 - 301a 一端面
 - 301b 他端面
- 302a 第1の光導波路
- 302b 第2の光導波路

- 3 0 3 a 第 3 の光導波路
 - 3 1 1 光導波経路
 - 3 1 2 光導波経路
 - 3 2 1 ポート
 - 3 2 2 ポート
 - 3 2 3 ポート
 - 3 3 1 相互利得抑制領域
 - 3 3 2 非相互利得抑制領域

請求の範囲

- [請求項1] 基板上に配設され、一端面に M (M は2以上の整数)個のポートを有し、他端面に N (N は1以上、 M 以下の整数)個のポートを有する多モード干渉光導波路と、
- 前記基板上に配設され、前記多モード干渉光導波路の一端面側の各ポートに一端面がそれぞれ接続される M 本の光導波路からなる第1の光導波路群と、
- 前記基板上に配設され、前記多モード干渉光導波路の他端面側の各ポートに一端面がそれぞれ接続される N 本の光導波路からなる第2の光導波路群と、
- を備え、
- 前記多モード干渉光導波路が、入射する光の強度が大きくなると吸収係数が減少して吸収光量の飽和が起きる可飽和吸収領域を有することを特徴とする双安定素子。
- [請求項2] 前記請求項1に記載の双安定素子において、
- 前記多モード干渉光導波路における前記可飽和吸収領域が、光の伝播モードとしての0次モード光と1次モード光とが重畳しない領域にあることを特徴とする双安定素子。
- [請求項3] 前記請求項1又は2に記載の双安定素子において、
- 前記多モード干渉光導波路における前記可飽和吸収領域が、領域幅を当該多モード干渉光導波路の導波路幅とし、領域長を当該多モード干渉光導波路の一端面側から所定の長さまでの導波路長として、当該多モード干渉光導波路の一端面側から所定の長さまでの領域であることを特徴とする双安定素子。
- [請求項4] 前記請求項1乃至3のいずれかに記載の双安定素子において、
- 前記第1の光導波路群の各光導波路が、前記可飽和吸収領域を有し、
- 前記第1の光導波路群の各光導波路における前記可飽和吸収領域が

、領域幅を当該各光導波路の導波路幅とし、領域長を当該各光導波路の導波路長としていることを特徴とする双安定素子。

[請求項5]

前記請求項 1 乃至 4 のいずれかに記載の双安定素子において、
前記第 1 の光導波路群及び第 2 の光導波路群における各光導波路のうち少なくとも 1 本の光導波路が、光の伝播モードとしての 0 次モード光と 1 次モード光とを許容する光導波路であることを特徴とする双安定素子。

[請求項6]

前記請求項 1 乃至 4 のいずれかに記載の双安定素子において、
前記第 1 の光導波路群及び第 2 の光導波路群がそれぞれ 2 本の光導波路からなり、
前記多モード干渉光導波路における前記可飽和吸収領域が、領域幅を当該多モード干渉光導波路の導波路幅とし、領域長を当該多モード干渉光導波路の他端面側から所定の長さまでの導波路長として、当該多モード干渉光導波路の他端面側から所定の長さまでの領域であることを特徴とする双安定素子。

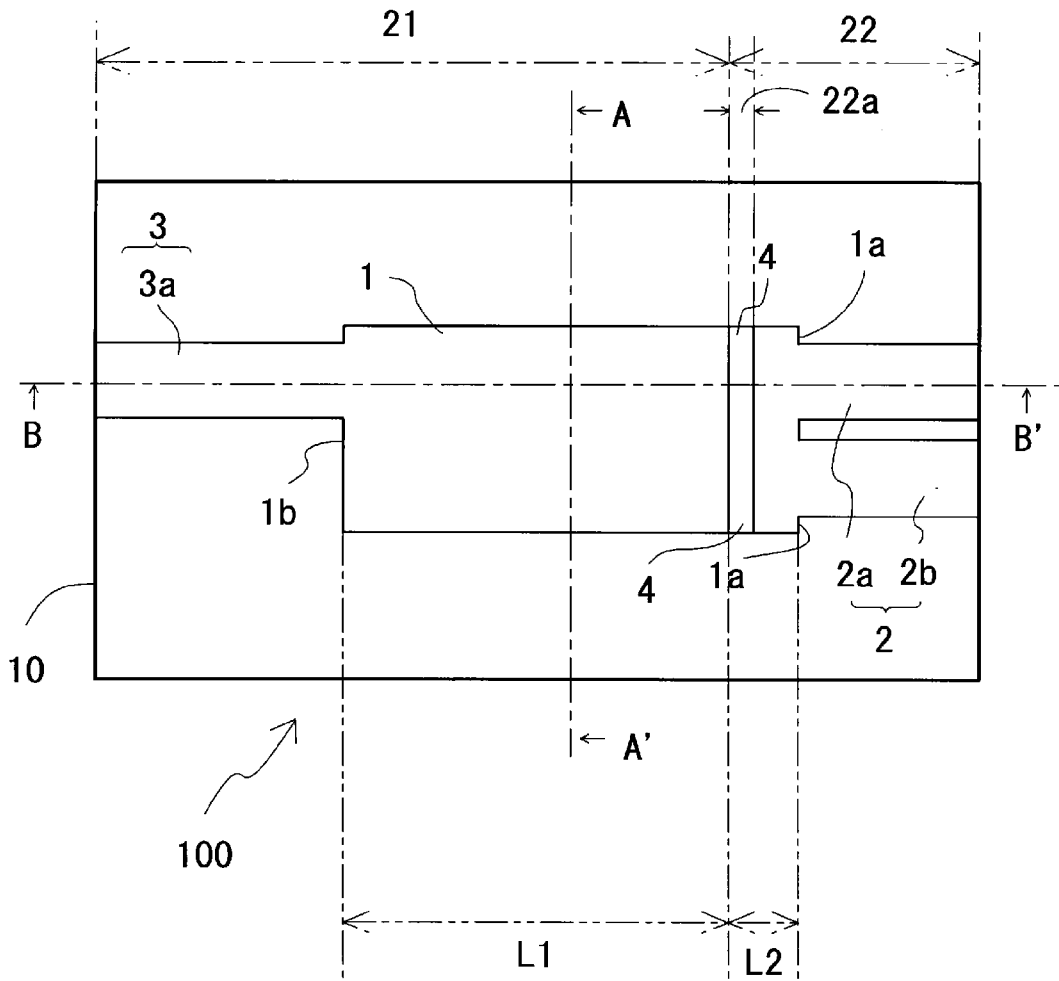
[請求項7]

前記請求項 6 に記載の双安定素子において、
前記第 2 の光導波路群の各光導波路が、前記可飽和吸収領域を有し、
前記第 2 の光導波路群の各光導波路における前記可飽和吸収領域が、領域幅を当該各光導波路の導波路幅とし、領域長を当該各光導波路の導波路長としていることを特徴とする双安定素子。

[請求項8]

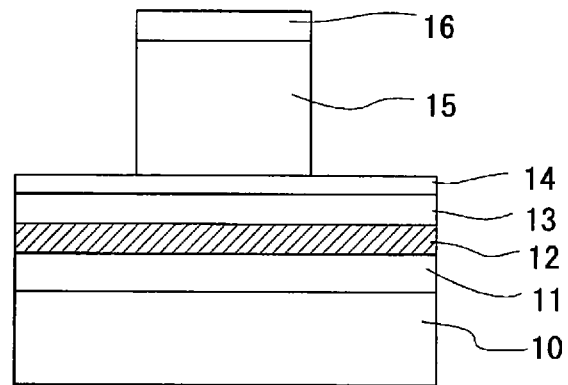
前記請求項 1 乃至 7 のいずれかに記載の双安定素子において、
前記第 1 の光導波路群は、隣り合う光導波路の一端面間の間隔に対して他端面間の間隔を広く、且つ、当該隣り合う光導波路の他端面が前記基板の劈開面に対して略平行に形成され、
前記隣り合う光導波路のうち少なくとも一の光導波路が、曲線領域を含む曲線導波路であることを特徴とする双安定素子。

[図1]

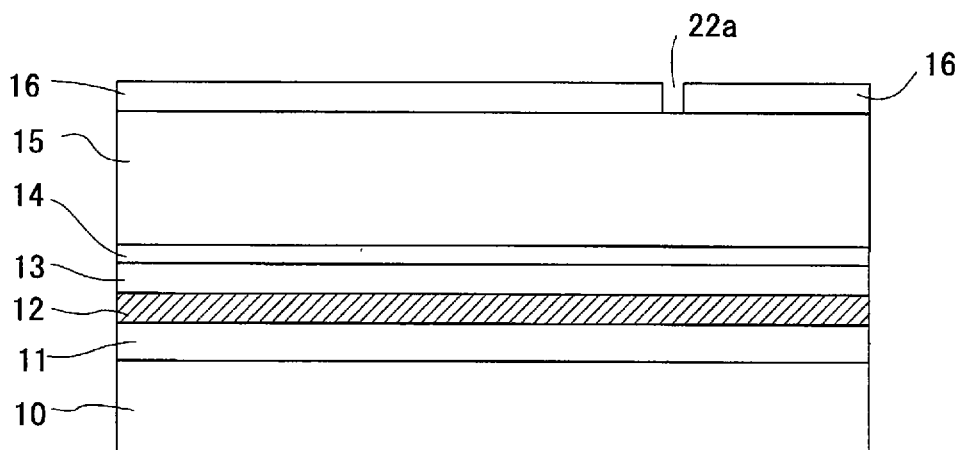


[図2]

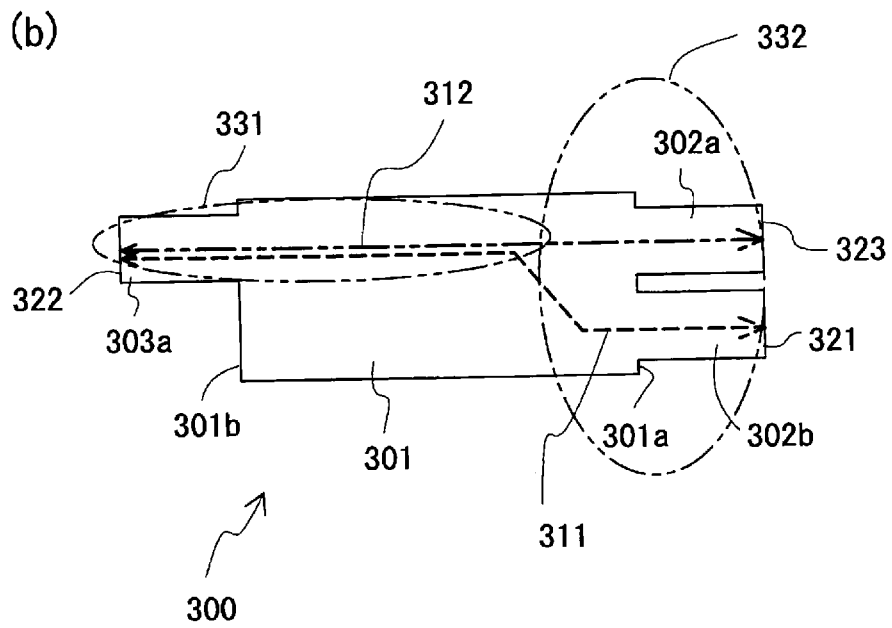
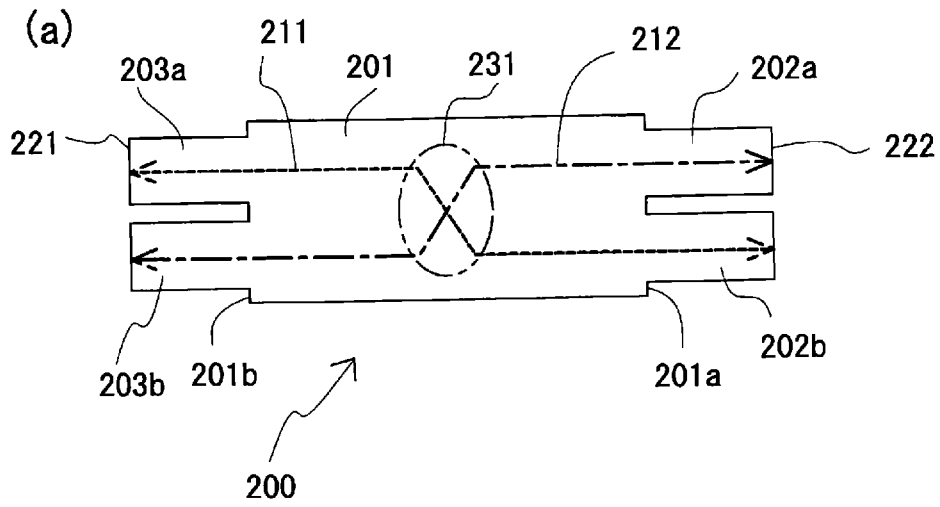
(a)



(b)

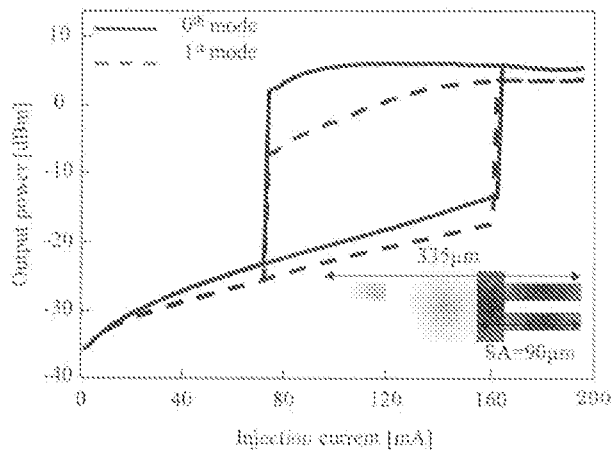


[図3]

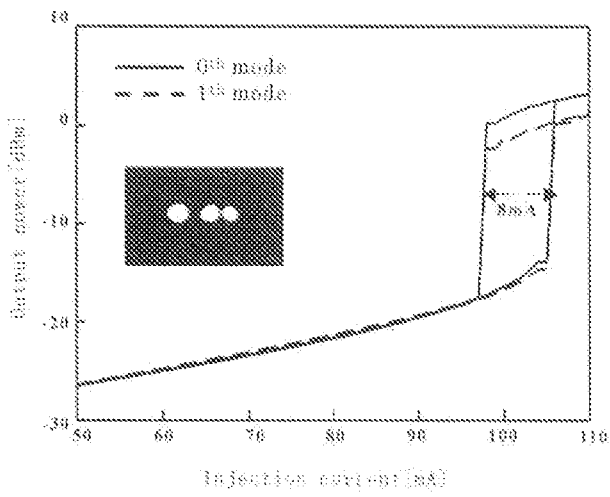


[図4]

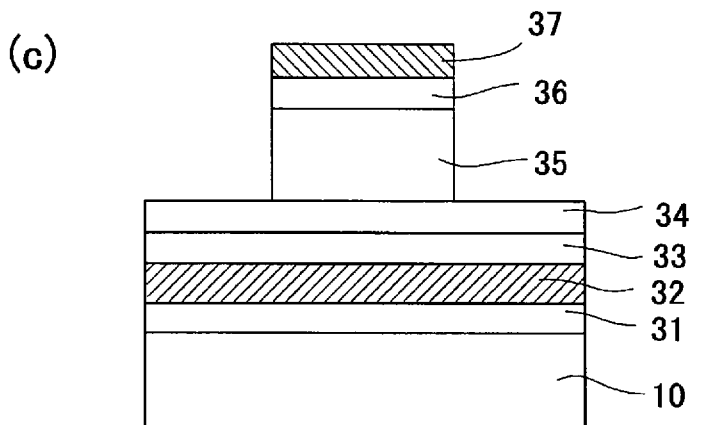
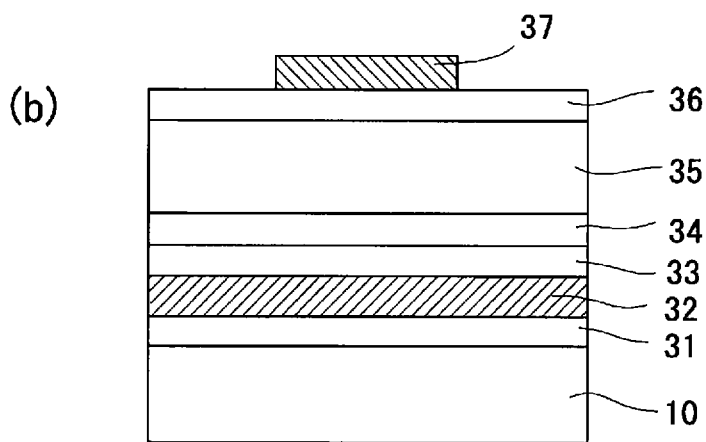
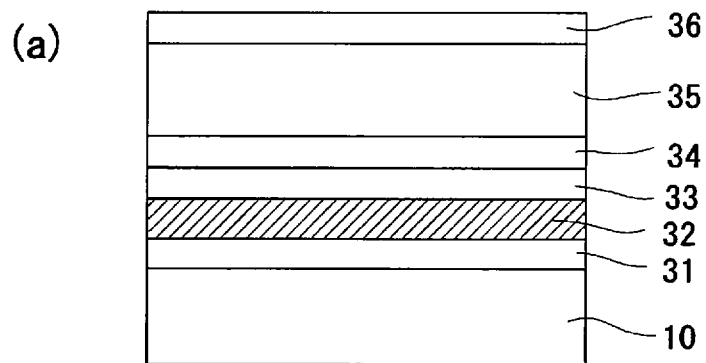
(a)



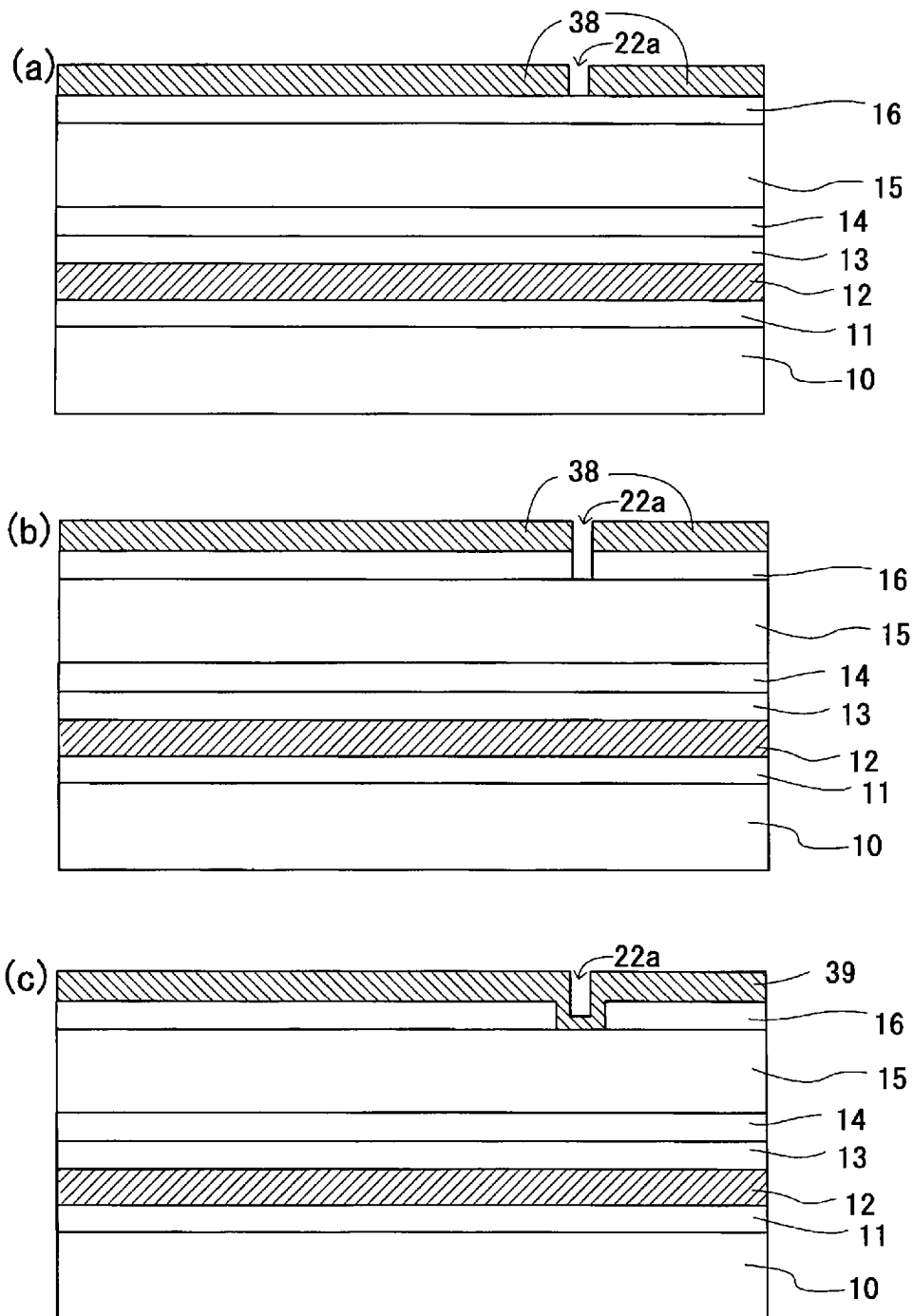
(b)



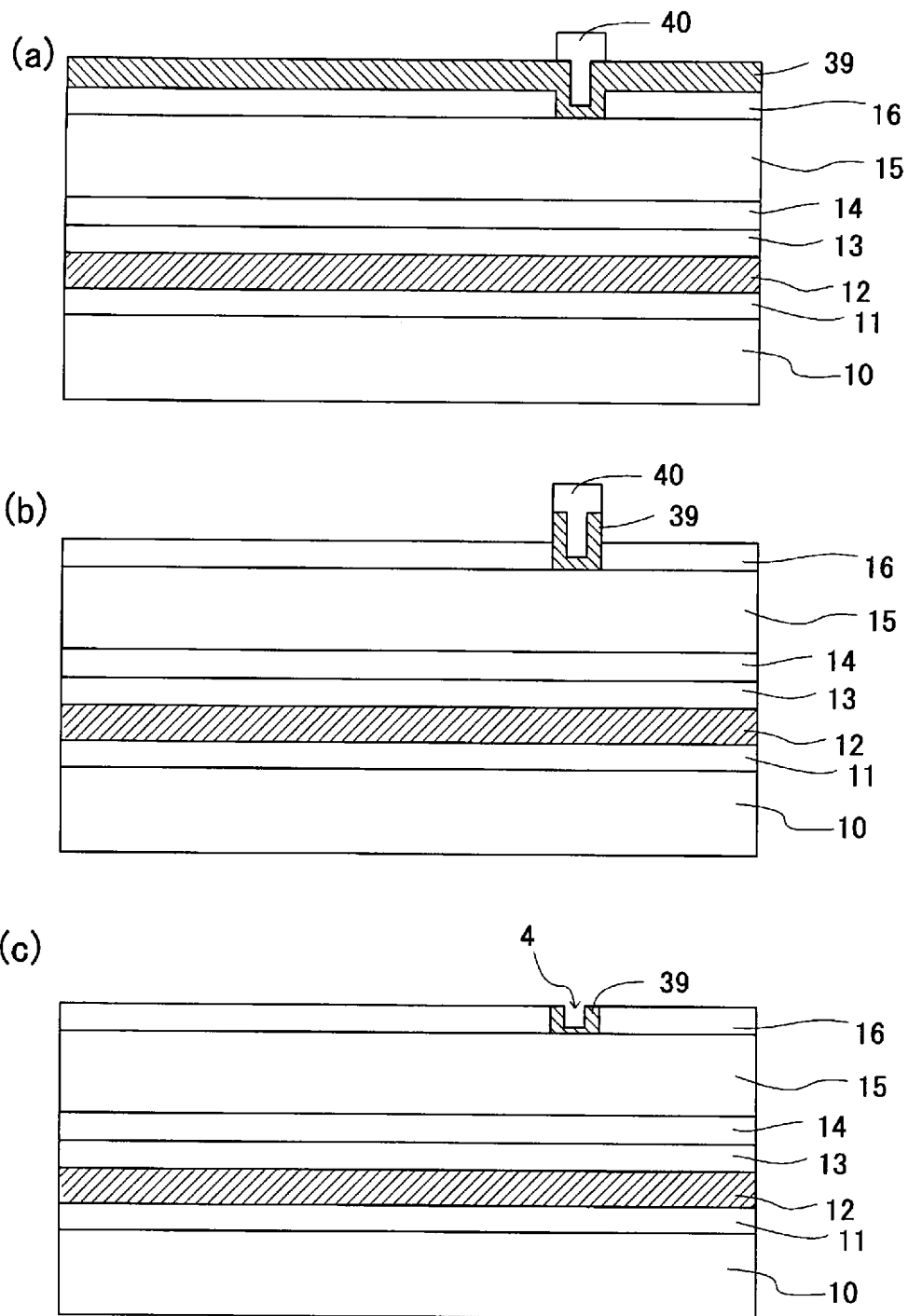
[図5]



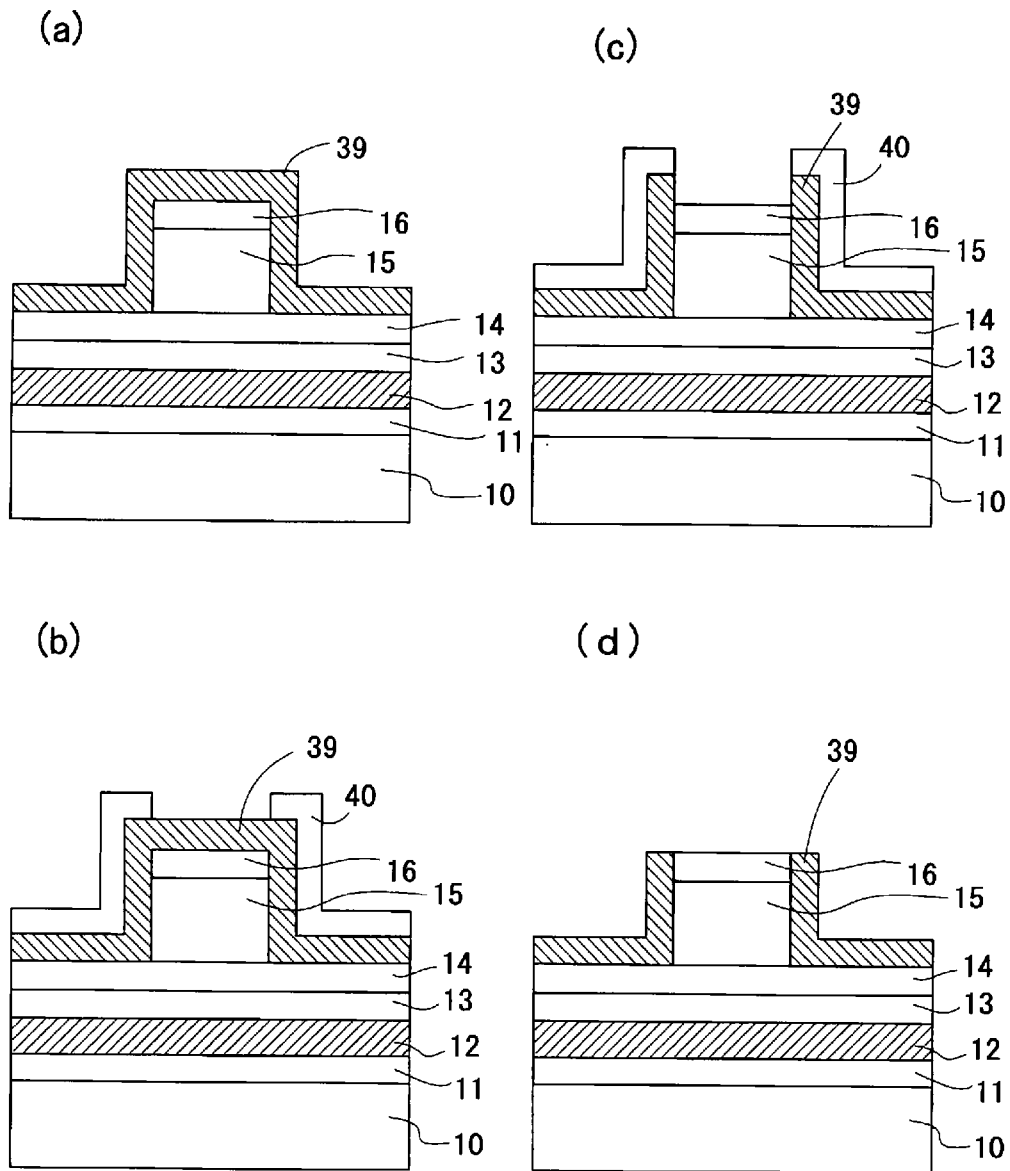
[図6]



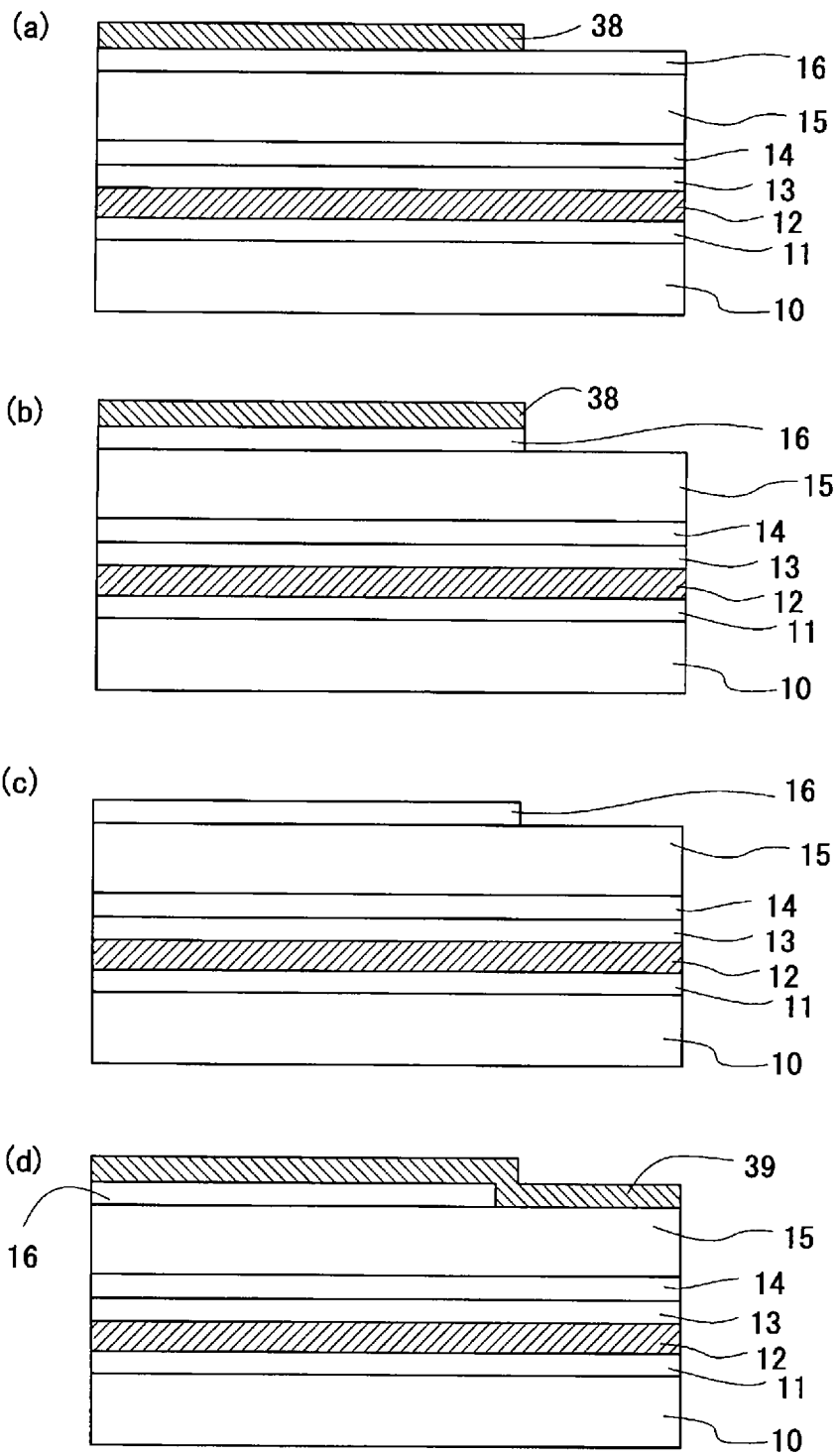
[図7]



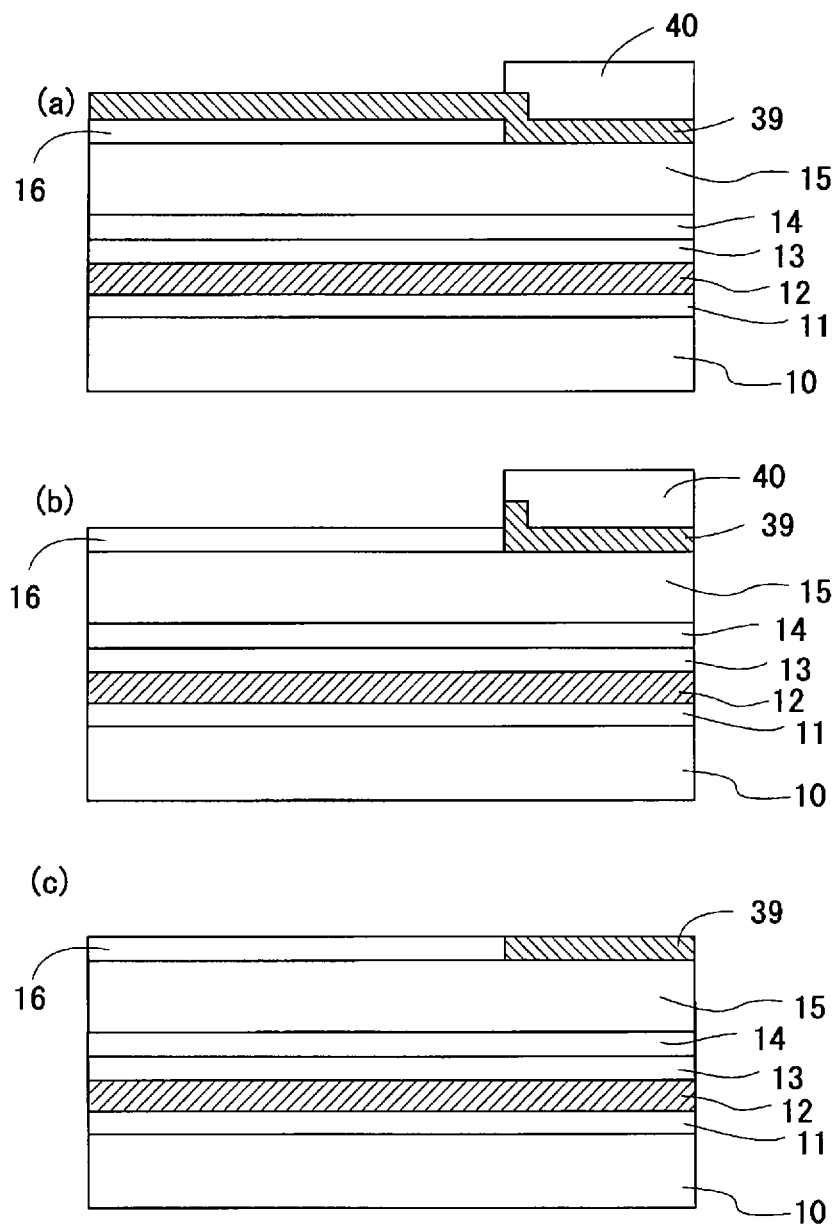
[図8]



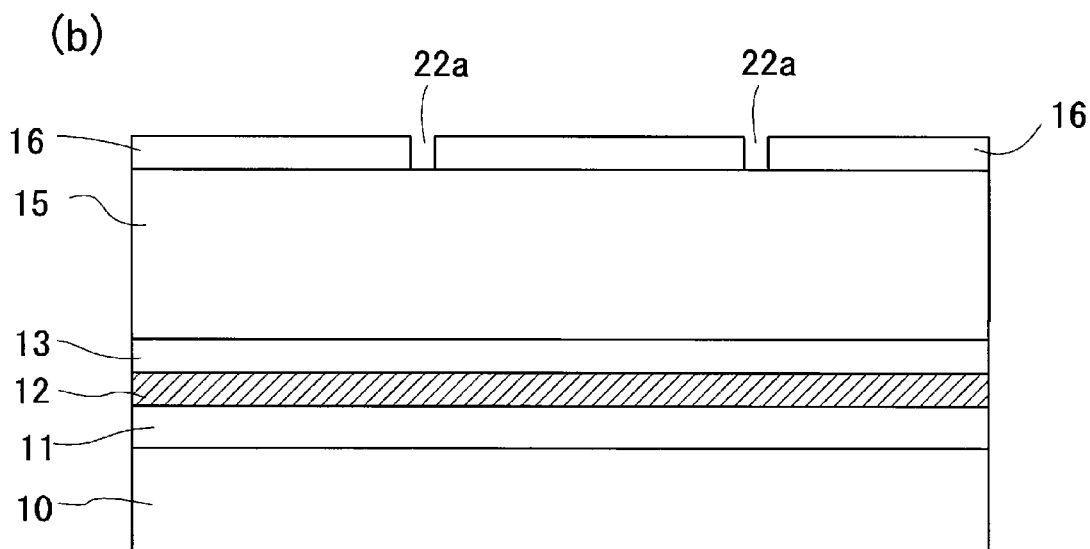
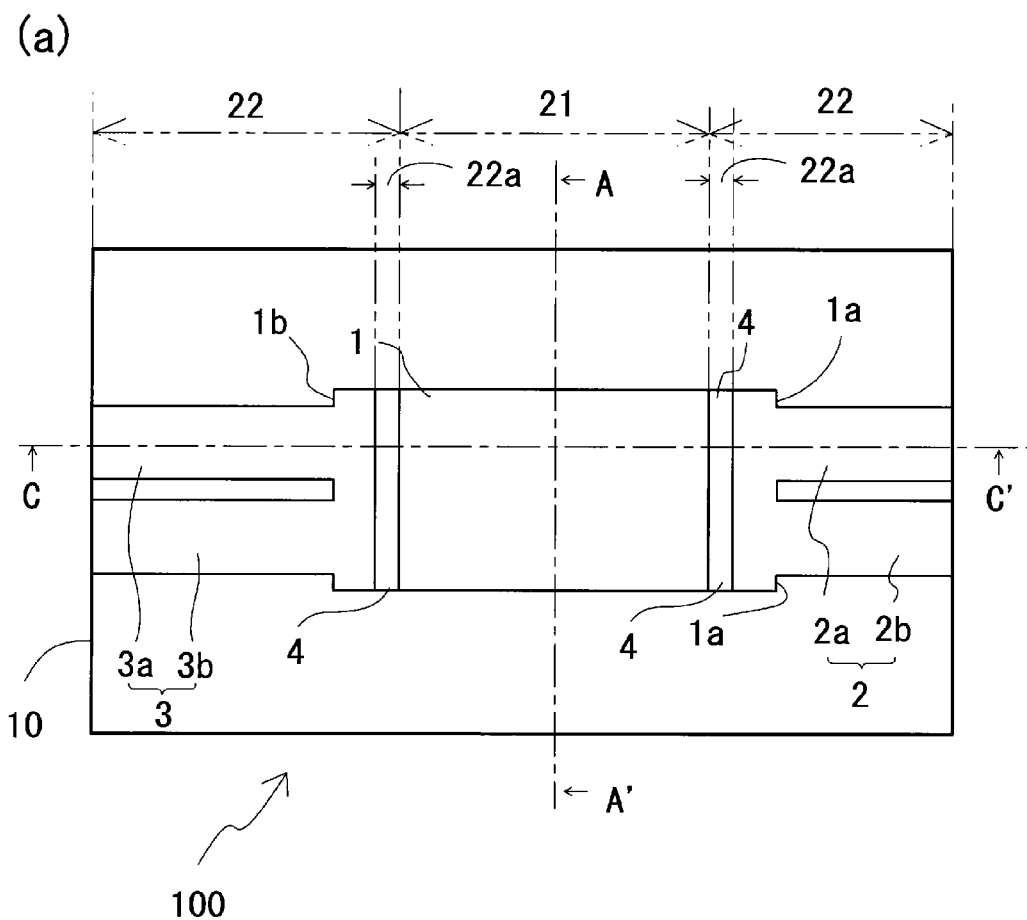
[図9]



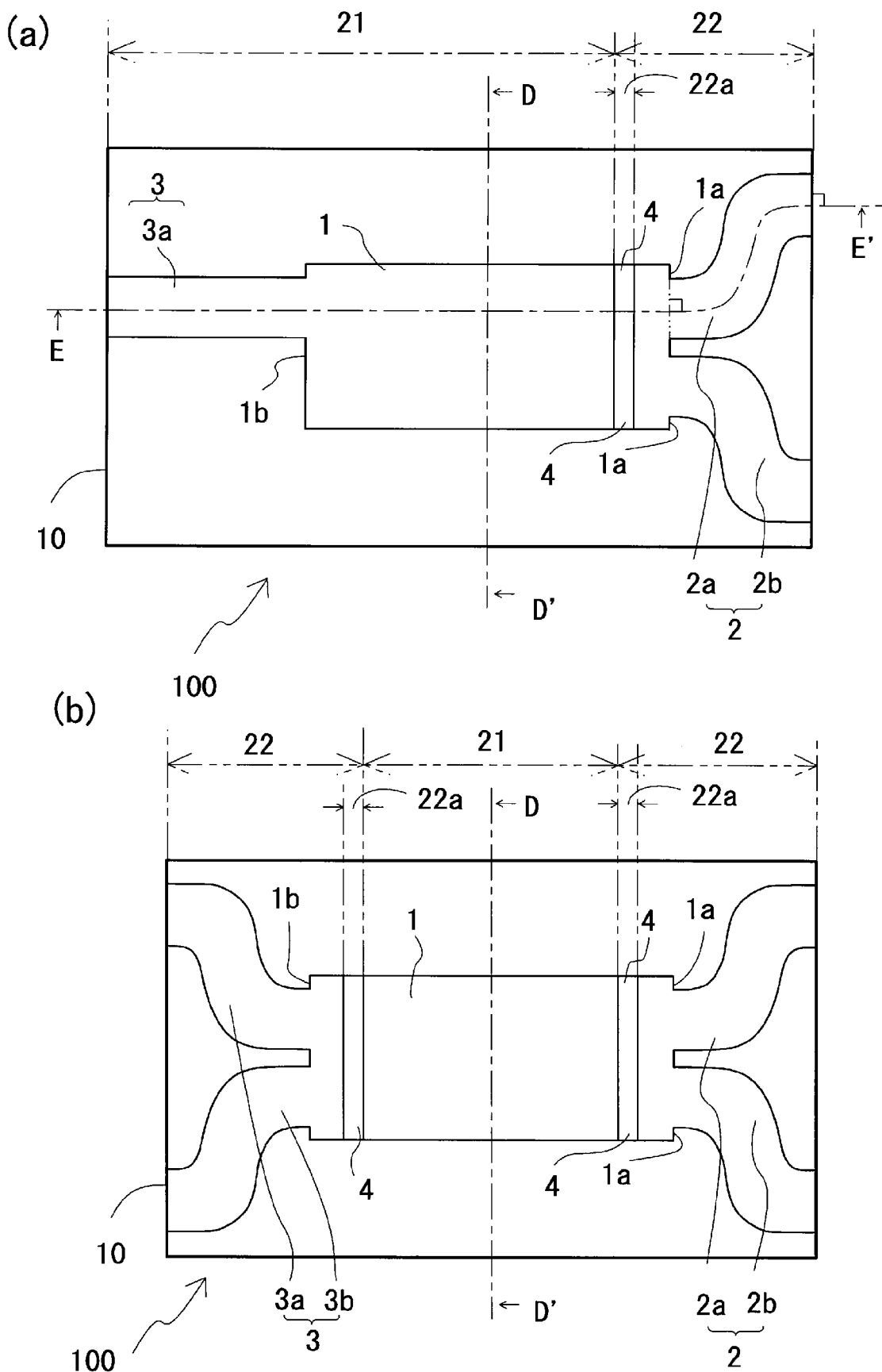
[図10]



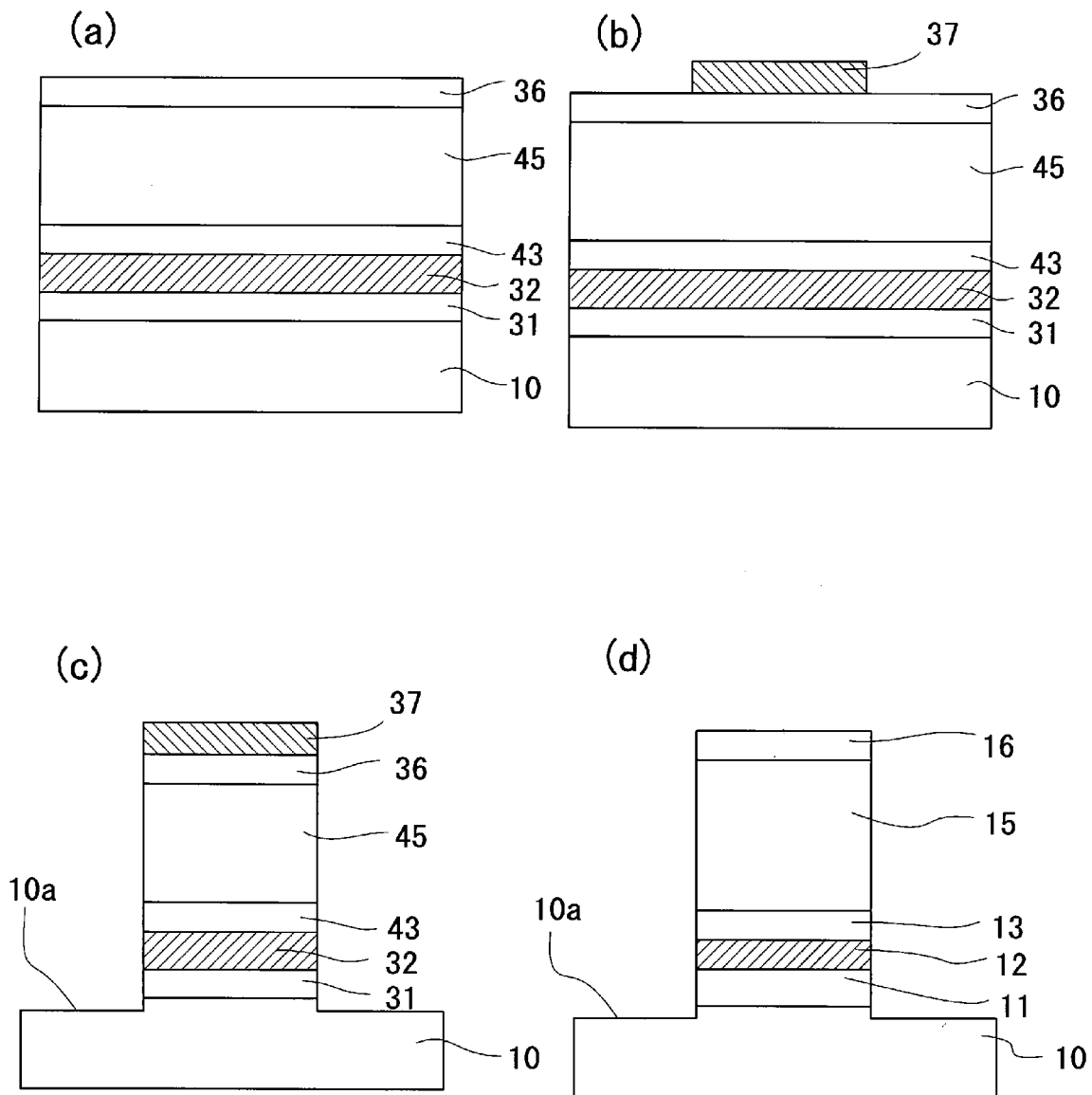
[圖11]



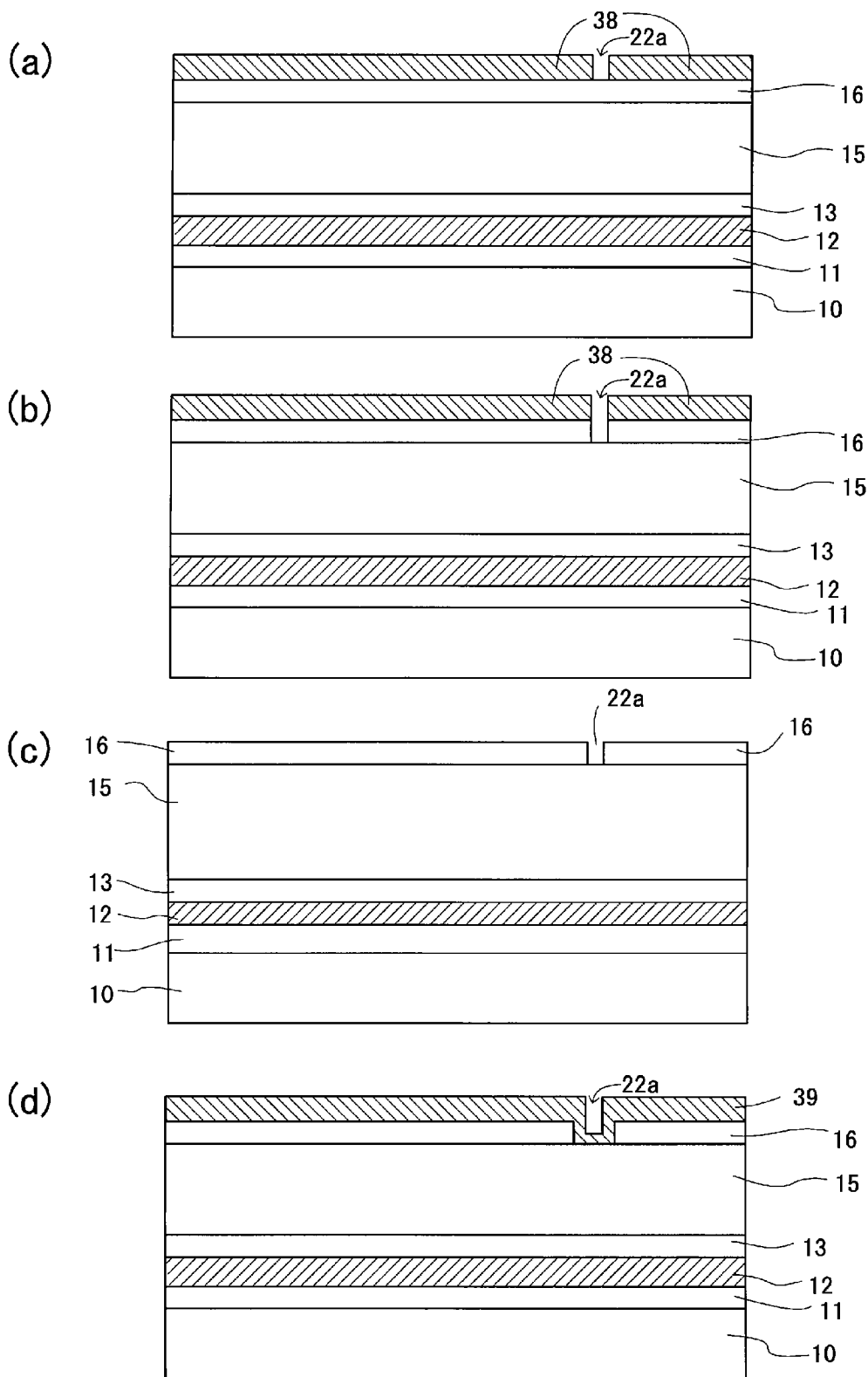
[圖12]



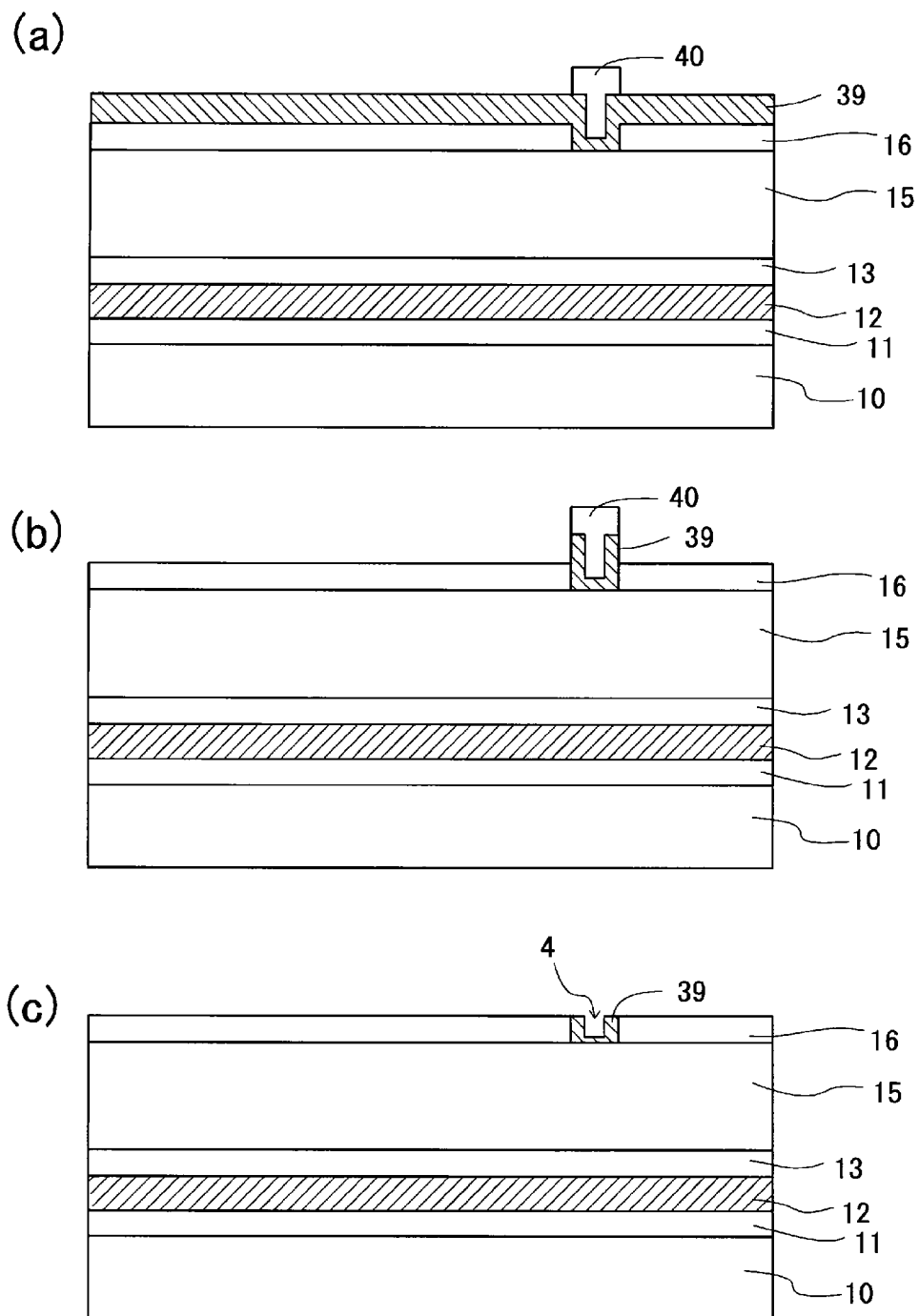
[図13]



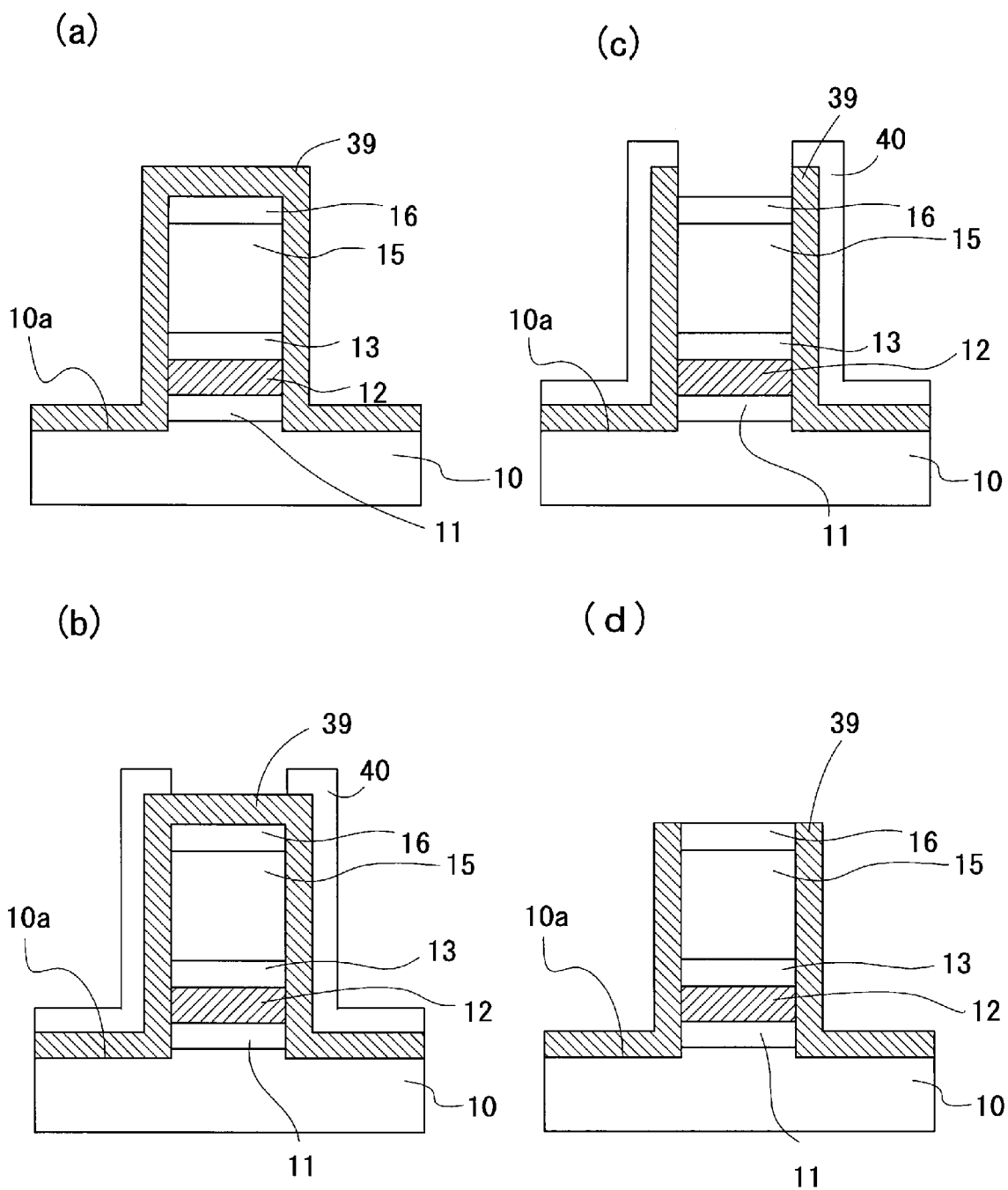
[図14]



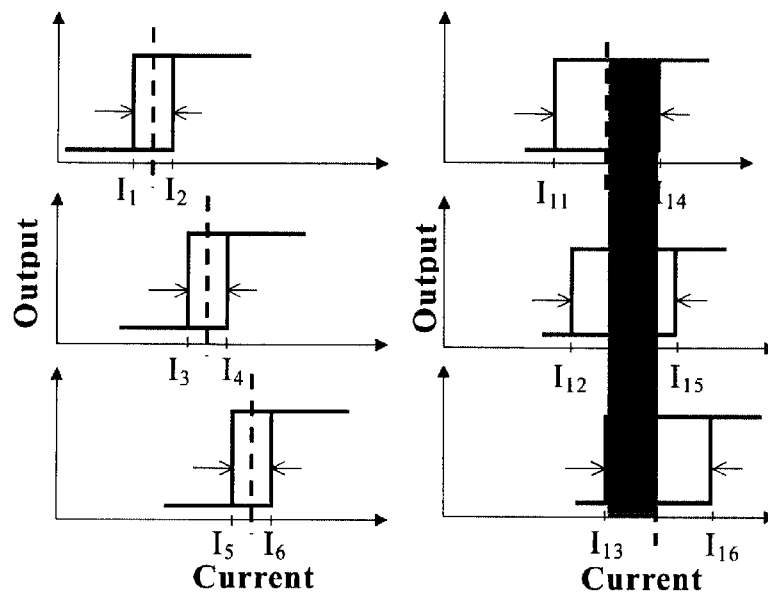
[図15]



[図16]



[圖17]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/050881

A. CLASSIFICATION OF SUBJECT MATTER

G02F3/02(2006.01) i, H01S5/50(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F3/00, 3/02, H01S5/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011

Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

IEEE Xplore, JSTPlus(JDreamII), JST7580(JDreamII)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, X	BASTAWROUS, H.A., et al., 'Optical memory elements with extremely wide hysteresis window (94mA) using partly saturable-absorber novel active MMI bi-stable laser diodes', Optical Fiber Communication (OFC), collocated National Fiber Optic Engineers Conference, 2010	1-5
P, A	BASTAWROUS, H.A., et al., 'Optical memory elements with extremely wide hysteresis window (94mA) using partly saturable-absorber novel active MMI bi-stable laser diodes', Optical Fiber Communication (OFC), collocated National Fiber Optic Engineers Conference, 2010	6-8
A	BASTAWROUS, H.A., et al., 'Extremely wide and uniform hysteresis window (32mA) for integrated optical RAM using novel active MMI-BLD', Optical Fiber Communication - includes post deadline papers, 2009 Conference on, 2009	1-8

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 February, 2011 (04.02.11)Date of mailing of the international search report
15 February, 2011 (15.02.11)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/050881

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	TAKENAKA, M., et al., 'All-optical flip-flop multimode interference bistable laser diode', IEEE Photonics Technology Letters, 2005.05, Vol.17, No.5, pp.968-970	1-8
A	TAKEDA, K., et al., 'Experimental study on wavelength tunability of all-optical flip-flop based on multimode-interference bistable laser diode', IEEE Photonics Journal, 2009.06.01, Vol.1, No.1, pp.40-47	1-8
A	JP 2004-071875 A (Fujitsu Ltd.), 04 March 2004 (04.03.2004), paragraphs [0012] to [0051]; fig. 8 to 13 (Family: none)	1-8

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. G02F3/02(2006.01)i, H01S5/50(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. G02F3/00, 3/02,
H01S5/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2011年
日本国実用新案登録公報	1996-2011年
日本国登録実用新案公報	1994-2011年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

IEEE Xplore
JSTPlus(JDreamII)
JST7580(JDreamII)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
P, X	BASTAWROUS, H. A., et al., 'Optical memory elements with extremely wide hysteresis window	1-5
P, A	(94mA) using partly saturable-absorber novel active MMI bi-stable laser diodes', Optical Fiber Communication (OFC), collocated National Fiber Optic Engineers Conference, 2010 Conference on (OFC/NFOEC), 2010	6-8

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

04.02.2011

国際調査報告の発送日

15.02.2011

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

山本 貴一

2X

4086

電話番号 03-3581-1101 内線 3294

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	BASTAWROUS, H. A., et al., 'Extremely wide and uniform hysteresis window (32mA) for integrated optical RAM using novel active MMI-BLD', Optical Fiber Communication - includes post deadline papers, 2009 Conference on, 2009	1-8
A	TAKENAKA, M., et al., 'All-optical flip-flop multimode interference bistable laser diode', IEEE Photonics Technology Letters, 2005.05, Vol.17, No.5, pp.968-970	1-8
A	TAKEDA, K., et al., 'Experimental study on wavelength tunability of all-optical flip-flop based on multimode-interference bistable laser diode', IEEE Photonics Journal, 2009.06.01, Vol.1, No.1, pp.40-47	1-8
A	JP 2004-071875 A (富士通株式会社) 2004.03.04, 段落【0012】 - 【0051】, 第8-13 図 (ファミリーなし)	1-8