

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012年9月13日(13.09.2012)



(10) 国際公開番号
WO 2012/121067 A1

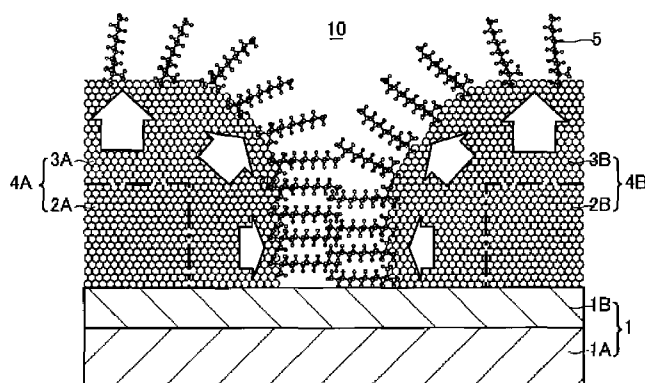
- (51) 国際特許分類:
H01L 21/288 (2006.01) H01L 21/336 (2006.01)
B82B 1/00 (2006.01) H01L 29/06 (2006.01)
B82B 3/00 (2006.01) H01L 29/417 (2006.01)
B82Y 10/00 (2011.01) H01L 29/66 (2006.01)
B82Y 30/00 (2011.01) H01L 29/786 (2006.01)
B82Y 40/00 (2011.01)
- (21) 国際出願番号: PCT/JP2012/055002
- (22) 国際出願日: 2012年2月28日(28.02.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-050894 2011年3月8日(08.03.2011) JP
- (71) 出願人(米国を除く全ての指定国について): 独立行政法人科学技術振興機構(JAPAN SCIENCE AND TECHNOLOGY AGENCY) [JP/JP]; 〒3320012 埼玉県川口市本町4-1-8 Saitama (JP), 国立大学法人筑波大学(Univercity of Tsukuba) [JP/JP]; 〒3058577 茨城県つくば市天王台一丁目1番1 Ibaraki (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 真島 豊(MAJIMA Yutaka) [JP/JP]; 〒2470025 神奈川県横浜市栄区上之町53-8 Kanagawa (JP), 寺西 利治(TERANISHI Toshiharu) [JP/JP]; 〒3058577 茨城県つくば市天王台一丁目1番1 国立大学法人筑波大学内 Ibaraki (JP), 村木 太郎(MURAKI Taro) [JP/JP]; 〒1670052 東京都杉並区南荻窪三丁目19番17号 Tokyo (JP), 田中 大介(TANAKA Daisuke) [JP/JP]; 〒3058577 茨城県つくば市天王台一丁目1番1 国立大学法人筑波大学内 Ibaraki (JP).
- (74) 代理人: 平山 一幸(HIRAYAMA Kazuyuki); 〒1600022 東京都新宿区新宿2丁目3-10 新宿御苑ビル6階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST,

[続葉有]

(54) Title: METHOD FOR FABRICATING ELECTRODE STRUCTURE HAVING NANOGAP LENGTH, ELECTRODE STRUCTURE HAVING NANOGAP LENGTH OBTAINED THEREBY, AND NANODEVICE

(54) 発明の名称: ナノギャップ長を有する電極構造の作製方法及びにより得られるナノギャップ長を有する電極構造及びナノデバイス

[図3]



(57) Abstract: A substrate (1) on which metal layers (2A, 2B) are disposed with a gap therebetween is immersed in an electroless plating solution in which a reducing agent and surfactant are mixed into an electrolyte containing metal ions. The metal ions are reduced by the reducing agent, and while the metal is deposited on the metal layers (2A, 2B), the surfactant adheres to the surface of the metal, and electrodes (4A, 4B), wherein the gap length is controlled to a nanometer size, are formed. Thus, a method for fabricating an electrode structure having a nanogap gap length such that the variations in gap length can be controlled, an electrode structure having a nanogap length in which variations in gap length are suppressed using this fabrication method, and a nanodevice provided with the same are provided.

(57) 要約:

[続葉有]



WO 2012/121067 A1



SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,

ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第 21 条(3))

金属層 2 A、2 B が対にギャップを有して配置されている基板 1 を、金属イオンを含む電解液に還元剤及び界面活性剤を混合した無電解メッキ液に浸漬する。還元剤により金属イオンが還元されて金属が金属層 2 A、2 B に析出しつつ界面活性剤が金属の表面に付着してギャップの長さをナノメートルサイズに制御した電極 4 A、4 B の対を形成する。これにより、ギャップ長のバラツキを制御可能なナノギャップ長を有する電極構造の作製方法とこの作製方法を用いてギャップ長のバラツキを抑えたナノギャップ長を有する電極構造及びそれを備えたナノデバイスを提供する。

明 細 書

発明の名称：

ナノギャップ長を有する電極構造の作製方法並びにそれにより得られるナノギャップ長を有する電極構造及びナノデバイス

技術分野

[0001] 本発明はナノギャップ長を有する電極構造の作製方法並びにそれにより得られるナノギャップ長を有する電極構造及びナノデバイスに関する。

背景技術

[0002] 今日の高度情報化社会は、CMOSの微細化に伴うVLSIの高集積化や、DRAM、NANDフラッシュメモリ等の半導体デバイスの急速な発展によって支えられている。集積密度の向上、即ち最小加工寸法の微細化によって電子機器の性能及び機能は向上してきた。しかし微細化に伴い、短チャネル効果、速度飽和、量子効果などの技術的な課題も顕著となる。

[0003] これらの問題を解決するために、マルチゲート構造、high-Kゲート絶縁膜などのように、微細化技術を限界まで追求していく研究が進められている。このようなトップダウンの微細化を進めていく研究とは別に、新たな視点で研究を進めている分野がある。その研究分野として、単電子エレクトロニクスや分子ナノエレクトロニクスが挙げられる。単電子エレクトロニクスの場合、単電子島となるナノ粒子を3端子の構造を持つ素子中に、二重トンネル接合を介して組み込むことでゲート変調を用いたデバイスとしての機能性を発現させるもので、電子を閉じ込める単電子島・二重トンネル接合による量子効果を利用した新しい研究分野である（非特許文献1）。また、分子ナノエレクトロニクスの場合は機能性分子を素子中に組み込むことで、デバイスとしての機能性を発現させるもので、分子サイズによる量子効果と分子固有の機能を利用したこれも新しい研究分野である（非特許文献2及び3）。量子効果の中で最も代表的なトンネル効果は、ポテンシャル障壁よりも低いエネルギーを持つ電子の波動関数が障壁の中に進入し、障壁の幅が狭ければ有

限の確率で障壁をすり抜ける効果であり、デバイスの微細化によるリーク電流の原因の1つとして危惧されている現象である。単電子・分子ナノエレクトロニクスは、この量子効果をうまく制御することでデバイスとして機能させる研究分野であり、国際半導体ロードマップ(International Technology Roadmap for Semiconductors; ITRS)の2009年度版の新探求素子における要素技術の一つとしても紹介され注目を集めている(非特許文献4)。

[0004] また、ナノギャップの製造方法やこの方法により作製したナノギャップ電極は、トップダウン手法と組み合わせることにより、5 nm以下のチャンネル長を有するトランジスタなどトップダウン手法のみでは実現することが難しい素子を製造することを可能にする。

[0005] このようなデバイスを創製する上で、数ナノメートルスケールの単電子島・分子と電気的な接触が得られるような構造、所謂ナノギャップ電極を作製することは重要である。これまでに報告されてきたナノギャップ電極作製手法には、それぞれ課題がある。機械的ブレークジャンクション法(非特許文献5及び6)は機械的応力により細線を破断させる方法で、ピコメートルオーダーでの精度が可能であるが、集積化には向いていない。エレクトロマイグレーション法(非特許文献7及び8)は、比較的簡単な手法であるが、歩留まりが低く、断線時にナノギャップ間に金属微粒子が存在することが測定上の問題となることが多い。この他の手法においても、精度は良いが集積化に向かない、金のマイグレーションを防ぐために極低温が必要、プロセス時間が長いといった問題がある(非特許文献9乃至14)。

[0006] 本発明者らは、高歩留まりのナノギャップ電極の作製手法として、ヨードチンキを用いた自己触媒型無電解金メッキ法について着目した。このメッキ手法では、これまでに本発明者らは、室温において簡便に高歩留まりで複数のギャップ長が5 nm以下となるナノギャップ電極を作製する手法として示してきた(非特許文献15)。図28は、ヨードチンキを用いた自己触媒型無電解金メッキ法を用いてナノギャップ長が5 nm以下となるようにしたときのナノギャップ長のバラツキを示す図である。図28の横軸はギャップ長

(Gap Separation) $n m$ であり、縦軸は個数である。この方法で得られるナノギャップ長の標準偏差は $1.7 n m$ である。

先行技術文献

非特許文献

[0007] 非特許文献1: F. Kuemmeth, K. I. Bolotin, S. Shi, and D. C. Ralph, *Nano Lett.*, 8, 12 (2008).

非特許文献2: M. H. Jo, J. E. Grose, K. Baheti, M. Deshmukh, J. J. Sokol, E. M. Rumberger, D. N. Hendrickson, J. R. Long, H. Park, and D. C. Ralph, *Nano Lett.*, 6, 2014 (2006).

非特許文献3: Y. Yasutake, Z. Shi, T. Okazaki, H. Shinohara, and Y. Majima, *Nano Lett.* 5, 1057 (2005).

非特許文献4: ITRS Homepage, URL: HYPERLINK "http://www.itrs.net/"http://www.itrs.net/

非特許文献5: L. Gruter, M.T. Gonzalez, R. Huber, M. Calame, and C. Schonberger, *Small*, 1, 1067 (2005).

非特許文献6: J. J. Parks, A. R. Champagne, G. R. Hutchison, S. Flores-Torres, H. D. Abuna, and D. C. Ralph, *Phys. Rev. Lett.*, 99, 026001 (2007).

非特許文献7: T. Taychatanapat, K.I. Bolotin, F. Kuemmeth, and D.C. Ralph, *Nano Lett.*, 7, 652 (2007).

非特許文献8: K. I. Bolotin, F. Kuemmeth, A. N. Pasupathy, and D. C. Ralph, *Appl. Phys Lett*, 84, 16 (2004).

非特許文献9: S. Kubatkin, A. Danilov, M. Hjort, J. Cornil, J.L. Bredas, N.S. Hansen, P. Hedegard and T. Bjornholm, *Nature*, 425, 698 (2003).

非特許文献10: K. Sasao, Y. Azuma, N. Kaneda, E. Hase, Y. Miyamoto, and Y. Majima, *Jpn. J. Appl. Phys., Part2* 43, L337 (2004).

非特許文献11: Y. Kashimura, H. Nakashima, K. Furukawa, and K. Torimitsu, *Thin Solid Films*, 438-439, 317 (2003)

非特許文献12 : Y. B. Kervennic, D. Vanmaekelbergh, L. P. Kouwenhoven, and H. S. J. Van der Zant, Appl. Phys. Lett., 83, 3782 (2003)

非特許文献13 : M. E. Anderson, M. Mihok, H. Tanaka, L.P. Tan, M.K. Horn, G.S. McCarty, and P.S. Weiss, Adv. Mater., 18, 1020 (2006).

非特許文献14 : R. Negishi, T. Hasegawa, K. Terabe, M. Aono, T. Ebihara, H. Tanaka, and T. Ogawa, Appl. Phys. Lett., 88, 223111 (2006).

非特許文献15 : Y. Yasutake, K. Kono, M. Kanehara, T. Teranishi, M.R. Buitelaar, C.G. Smith, and Y. Majima, Appl. Phys. Lett., 91, 203107 (2007).

非特許文献16 : Mallikarjuna N. Nadagouda, and Rajender S. Varma, American Chemical Society Vol.7, No.12 2582-2587 (2007)

非特許文献17 : H. Zhang, Y. Yasutake, Y. Shichibu, T. Teranishi, Y. Manjima, Physical Review B 72, 205441, 205441-1-205441-7, (2005)

非特許文献18 : Yuhsuke Yasutake, Zujin Shi, Toshiya Okazaki, Hisanori Shinohara, Yutaka Majima, Nano Letters Vol.5, No.6 1057-1060, (2005)

発明の概要

発明が解決しようとする課題

[0008] しかしながら、上述のヨードチンキを用いた自己触媒型無電解金メッキ法では、このようにギャップ長を正確に制御することや所望のギャップ長を有するギャップ電極を高い生産性を持って製造することが必ずしも容易ではない。

[0009] そこで、本発明においては、ギャップ長のバラツキを制御可能なナノギャップ長を有する電極構造の作製方法を提供することを第1の目的とし、この作製方法を用いてギャップ長のバラツキを抑えたナノギャップ長を有する電極構造及びそれを備えたデバイスを提供することを第2の目的とする。

課題を解決するための手段

[0010] 本発明者らは、ギャップ長を界面活性剤分子の分子長により制御することにより、これまでよりも高精度にギャップ長のバラツキを制御し本発明を完

成するに至った。

具体的には、本発明者らは、ナノ粒子を合成する際の界面活性剤分子を保護基として用いたメッキ手法について着目した。界面活性剤分子としては、例えば臭化アルキルトリメチルアンモニウム (Alkyltrimethylammonium Bromide) を用いることができる。この界面活性剤分子は直鎖のアルキル鎖を備え、そのアルキル鎖に、アンモニウム基の全ての水素をメチル基で置換したトリメチルアンモニウム基 $N(CH_3)_3$ が付いている。

[0011] 上記第1の目的を達成するために、本発明のナノギャップ長を有する電極構造の作製方法は、ギャップを有して金属層が対で配置されている基板を、金属イオンを含む電解液に還元剤及び界面活性剤とが混入されてなる無電界メッキ液に浸漬することにより、還元剤により金属イオンが還元されて金属が金属層に析出しつつ界面活性剤が該金属の表面に付着してギャップの長さをナノメートルサイズに制御した電極対を形成することを特徴とするものである。

[0012] 本発明のナノギャップ長を有する電極構造の作製方法は、基板に金属層をギャップを有するように対に配置する第1ステップと、ギャップを有するよう金属層を対で配置した基板を、金属イオンを含む電解液に還元剤及び界面活性剤が混入されてなる無電解メッキ液に浸漬することにより、還元剤により金属イオンが還元されて金属が上記金属層に析出しつつ界面活性剤が該金属の表面に付着してギャップの長さをナノメートルサイズに制御した電極対を形成する第2ステップと、を含む。

[0013] 上記第2の目的を達成するために、本発明は、ナノギャップを設けて配置された電極対が複数並んで配置されており、複数の電極対の各ギャップ長の標準偏差が、0.5 nm乃至0.6 nmである、ナノギャップ長を有する電極構造であるか、又は、この電極構造を備えたナノデバイスである。

発明の効果

[0014] 本発明のナノギャップ長を有する電極構造の作製方法によれば、電極表面に保護基である界面活性剤の分子を分子定規として用いた無電解メッキ法に

より、ギャップ長を分子長で制御したナノギャップ電極を作製することができる。

また、本発明法によれば、ヨードチンキを用いた無電解メッキ法を用いてトップダウン法により作製されたイニシャルのナノギャップ電極をメッキし、距離をある程度縮めたのちに分子定規無電解メッキを行うことでギャップ長をより精密に高い歩留まりで制御することができる。

本発明の作製方法により得られたナノギャップ長を有する電極構造は、界面活性剤分子の分子長を変えることで、各ギャップ長の標準偏差が0.5 nm乃至0.6 nmであり、高精度にギャップ長を制御しバラツキの小さい複数の電極対を提供することができる。本発明により得られたナノギャップを有する電極構造を用いて、ダイオード、トンネル素子、熱電子素子、熱光起電力素子等、ナノギャップ電極を有するナノデバイスを歩留まりよく製造することができる。

図面の簡単な説明

[0015] [図1]本発明の第1実施形態に係る電極構造の作製方法を模式的に示す断面図である。

[図2]図1に示す作製方法を模式的に示す平面図である。

[図3]図1に示す電極構造の作製方法で得られるナノギャップ長を有する電極の構造を模式的に示す図である。

[図4]分子定規として用いている界面活性剤分子CTABの化学構造を模式的に示す図である。

[図5]図1乃至図3に示すナノギャップ長を有する電極構造の作製方法で作製した電極に対し、ジチオール分子を用いた化学結合による単電子島の設置工程を模式的に示す図である。

[図6]本発明の第3実施形態に係るナノギャップを有する電極構造を有するナノデバイスの作製工程を示す平面図である。

[図7]本発明の第3実施形態に係るナノギャップを有する電極構造を有するナノデバイスの作製工程を示す断面図である。

[図8]実施例1乃至4に関し、電極の複数対を作製した後の観察されたSEM像の一部である。

[図9](a)乃至(d)はそれぞれ図8に示すイニシャルナノギャップ電極付き基板を分子定規メッキ液に浸すことにより作製したナノギャップ電極のSEM像である。

[図10](a)、(b)は実施例1で作製したナノギャップ電極の例を示すSEM像である。

[図11](a)、(b)は実施例2で作製したナノギャップ電極の例を示すSEM像である。

[図12](a)、(b)は実施例3で作製したナノギャップ電極の例を示すSEM像である。

[図13](a)、(b)は実施例4で作製したナノギャップ電極の例を示すSEM像である。

[図14]実施例1で作製したギャップ長を有する電極の複数対におけるギャップのバラツキを示す分布を示す図である。

[図15]実施例2で作製したギャップ長を有する電極の複数対におけるギャップのバラツキを示す分布を示す図である。

[図16]実施例3で作製したギャップ長を有する電極の複数対におけるギャップのバラツキを示す分布を示す図である。

[図17]実施例4で作製したギャップ長を有する電極の複数対におけるギャップのバラツキを示す分布を示す図である。

[図18]図14乃至図17に示すそれぞれのヒストグラムを重ね合わせた図である。

[図19]界面活性剤分子鎖長の長さ、実際に得た平均値をプロットしたグラフを示す図である。

[図20]界面活性剤における炭素数 n とギャップ長との関係を示す図である。

[図21](a)乃至(c)は実施例5として作製したナノギャップ長を有する電極のSEM像である。

[図22]実施例5で作製した各段階でのナノギャップ電極のヒストグラムを示す図である。

[図23]実施例6で作製した単電子デバイスの粒子導入の様子を模式的に示す図である。

[図24]実施例6で作製した単電子デバイスにおける液体窒素温度での電流－電圧特性を示し、(a)は全体図、(b)は拡大図である。

[図25]実施例6で作製した単電子デバイスにおいてゲート電圧をパラメータとしたときの液体窒素温度での電流－電圧特性を示す図である。

[図26]実施例7において、イニシャルナノギャップ電極付き基板を分子定規メッキ液に浸すことにより作製したナノギャップ電極のSEM像である。

[図27]実施例7で作製したサンプルでのギャップ長のヒストグラムを示す図である。

[図28]背景技術に関し、ヨードチンキを用いた自己触媒型無電解金メッキ法を用いてナノギャップ長が5 nm以下となるようにしたときのナノギャップ長のバラツキを示す図である。

符号の説明

- [0016] 1 : 基板
- 1 A : 半導体基板
- 1 B : 絶縁膜
- 2 A, 2 B, 2 C, 2 D : 金属層 (イニシャル電極)
- 3 A, 3 B, 3 C, 3 D : 金属層 (メッキにより形成された電極)
- 4 A, 4 B : 電極
- 5 : 界面活性剤 (分子定規)
- 5 A, 5 B : 自己組成化単分子膜
- 6 : アルカンジチオール
- 7 : SAM混合膜
- 8 : ナノ粒子
- 8 A : アルカンチオール保護された金ナノ粒子

- 10 : ナノギャップ電極
- 11 : 半導体基板
- 12 : 絶縁膜
- 13 : 基板
- 14 A, 14 B : 金属層
- 15 : 絶縁膜
- 16 : 金属膜
- 17 : ゲート絶縁膜
- 18 B : 金属層
- 20 : ゲート電極
- 21 : ソース電極
- 22 : ドレイン電極

発明を実施するための形態

[0017] 以下、図面を参照しながら本発明の実施形態を説明する。なお、各図において同一または対応する部材には同一符号を用いる。

[0018] [ナノギャップ長を有する電極構造の作製方法]

以下、本発明の第1実施形態に係るナノギャップ長を有する電極構造の作製方法（以下、単に「電極構造の作製方法」と略記する。）について詳細に説明する。図1は本発明の第1実施形態に係る電極構造の作製方法について模式的に示す断面図であり、図2は図1に示す作製方法を模式的に示す平面図である。

[0019] 図1(a)、図2(a)に示すように、半導体基板1A上に絶縁膜1Bが設けられた基板1に対し、ギャップL1を有する金属層2A、2Bの対を間隔を開けて形成する。

[0020] 次に、この基板1を無電解メッキ液に浸漬する。この無電解メッキ液は、金属イオンを含む電解液に還元剤及び界面活性剤を混入して作製したものである。基板1を無電解メッキ液に浸漬すると、図1(b)、図2(b)に示すように、金属イオンが還元剤により還元されて金属が金属層2A、2Bの

表面に析出して金属層 3 A と金属層 3 B となり、金属層 3 A と金属層 3 B とのギャップが距離 L 2 と狭くなり、無電解メッキ液に含まれる界面活性剤がその析出により形成する金属層 3 A, 3 B に化学吸着するため、界面活性剤がギャップの長さ（単に「ギャップ長」と呼ぶ。）をナノメートルサイズに制御する。

[0021] 電解液中の金属イオンが還元剤により還元されて金属が析出するため、このような手法は無電解メッキ法に分類される。この手法により、金属層 2 A、2 B に金属層 3 A、3 B がメッキにより形成され、電極 4 A、4 B の対が得られる。電極 4 A、4 B 表面に保護基である界面活性剤分子を分子定規として用いた無電解メッキ法（以下、「分子定規無電解メッキ法」と呼ぶことにする。）により、ギャップ長が分子長となるよう制御したナノギャップ長を有する電極の対（以下、「ナノギャップ電極」と呼ぶ。）10 が作製される。

[0022] 図 2 (a) に示すように、金属層 2 A 及び 2 B の両サイドに金属層 2 C 及び 2 D を金属層 2 A 及び 2 B と共に形成しておき、図 2 (b) に示すように、金属層 2 C 及び 2 D に金属層 3 A、3 B と共に金属層 3 C 及び 3 D をメッキにより形成することにより、各金属層 2 C と金属層 3 C、金属層 2 D と金属層 3 D を各サイドゲート電極として用いてもよい。

[0023] 図 3 は、図 1 に示す電極構造の作製方法で得られるナノギャップ長を有する電極の構造を模式的に示す図である。本発明の実施形態に係るナノギャップ電極 10 の作製方法を説明しながら、ナノギャップ電極 10 について詳細に説明する。

[0024] 半導体基板 1 A としての Si 基板の上に、絶縁膜としてのシリコン酸化膜 1 B が形成され、該基板 1 上に金属層 2 A、2 B としてのイニシャルナノギャップ電極が形成される（第 1 ステップ）。金属層 2 A、2 B は、基板 1 に Ti、Cr、Ni など形成した密着層と、これらの密着層上に Au、Ag、Cu などの別の金属で形成した層と、により積層されて構成されてもよい。

[0025] 次に、無電解メッキ法を行うことで金属層 3 A, 3 Bとしての金属層が形成される際、界面活性剤の分子 5 による分子定規によって制御される（第 2 ステップ）。

[0026] この第 2 ステップにより、金属層 3 A, 3 Bの成長が制御され、結果として、電極 4 Aと電極 4 Bとの隙間がナノサイズに精密に制御されてナノギャップ電極が作製される。図中の矢印は成長が抑制される様子を模式的に示している。

[0027] 第 1 ステップにおいて、金属層 2 A, 2 Bとしてのイニシャルナノギャップ電極は、例えば電子線リソグラフィ技術（以下、単に「EBリソグラフィ技術」と呼ぶ。）により作製される。その際のギャップ長は電子線リソグラフィ技術の性能、歩留まりに依存するが、例えば二十 nm乃至百 nmの範囲である。この第 1 ステップにおいて、サイドゲート電極を作製することにより、無電解メッキによりゲート電極も同時に成長させ、ゲート電極をより単電子島に近づけることができる。

[0028] 次に、第 2 ステップについて詳細に説明する。

混合溶液であるメッキ液には、分子定規の機能を果たす界面活性剤と析出する金属の陽イオンが混入されている水溶液、例えば塩化金(III)酸水溶液と還元剤とが含まれている。この混合液には後述するように酸が含まれていることが好ましい。

[0029] 分子定規には、例えば、界面活性剤である臭化アルキルトリメチルアンモニウム (Alkyltrimethylammonium Bromide) 分子を用いる。臭化アルキルトリメチルアンモニウムとしては、具体的には、臭化デシルトリメチルアンモニウム (D T A B : Decyltrimethylammonium Bromide)、臭化ラウリルトリメチルアンモニウム (L T A B : Lauryltrimethylammonium Bromide)、臭化ミリスチルトリメチルアンモニウム (M T A B : Myristyltrimethylammonium Bromide)、臭化セチルトリメチルアンモニウム (C T A B : Cetyltrimethylammonium Bromide) が用いられる。

[0030] 分子定規には、それ以外にも、ハロゲン化アルキルトリメチルアンモニウ

ム、塩化アルキルトリメチルアンモニウム、ヨウ化アルキルトリメチルアンモニウム、臭化ジアルキルジメチルアンモニウム、塩化ジアルキルジメチルアンモニウム、ヨウ化ジアルキルジメチルアンモニウム、臭化アルキルベンジルジメチルアンモニウム、塩化アルキルベンジルジメチルアンモニウム、ヨウ化アルキルベンジルジメチルアンモニウム、アルキルアミン、N-メチル-1-アルキルアミン、N-メチル-1-ジアルキルアミン、トリアルキルアミン、オレイルアミン、アルキルジメチルホスフィン、トリアルキルホスフィン、アルキルチオールの中から用いられる。ここで、長鎖脂肪族アルキル基としては、ヘキシル、オクチル、デシル、ドデシル、テトラデシル、ヘキサデシル、オクタデシルなどのアルカン基、アルキレン基などがあるが、長鎖脂肪族アルキル基であれば同様の機能が期待されるためこれらの例に限らない。

[0031] 分子定規としては、DDAB (N, N, N, N', N', N'-ヘキサメチル-1, 10-デカンジアンモニウムジブロミド) 以外にも、ヘキサメトニウムブロミド、N, N'-(1, 20-イコサンジイル)ビス(トリメチルアミニウム)ジブロミド、1, 1'-(デカン-1, 10-ジイル)ビス[4-アザ-1-アゾニアビシクロ[2.2.2]オクタン]ジブロミド、塩化プロピルジトリメチルアンモニウム、1, 1'-ジメチル-4, 4'-ビピリジニウムジクロリド、1, 1'-ジメチル-4, 4'-ビピリジニウムジヨージド、1, 1'-ジエチル-4, 4'-ビピリジニウムジブロミド、1, 1'-ジヘプチル-4, 4'-ビピリジニウムジブロミドの何れかを用いてもよい。

[0032] 電解液としては、塩化金(III)酸水溶液、塩化金(III)酸ナトリウム水溶液、塩化金(III)酸カリウム水溶液、塩化金(III)酸水溶液、塩化金(III)酸アンモニウム塩が有機溶媒に溶解した溶液を用いる。ここで、アンモニウム塩には上述したアンモニウム塩、有機溶媒には脂肪族炭化水素、ベンゼン、トルエン、クロロメタン、ジクロロメタン、クロロホルム、四塩化炭素などが挙げられる。

[0033] 還元剤としては、アスコルビン酸、ヒドラジン、一級アミン、二級アミン

、一級アルコール、二級アルコール、ジオールを含むポリオール、亜硫酸ナトリウム、塩化ヒドロキシルアンモニウム水素化ホウ素塩、水素化アルミニウムリチウム、シュウ酸、ギ酸などが挙げられる。

[0034] 還元力が比較的弱い例えばアスコルビン酸は、電極表面を触媒にした自己触媒型のメッキにより金の0価への還元を可能にする。還元力が強いと、電極以外で還元が起こり、クラスターが多く生成する。即ち、溶液中に金微粒子が生成してしまい、電極上に選択的に金を析出させることができないため好ましくない。逆にアスコルビン酸などより弱い還元剤であると、自己触媒型のメッキ反応が進まない。なお、クラスターとは、無電解メッキを可能にする核が表面にあってその核の上にメッキにより形成された金のナノ粒子のことである。

L (+) -アスコルビン酸は、上述した還元剤の中では還元作用が弱く、クラスターの生成をより少なくし、電極表面を触媒にして金を0価へ還元するため、還元剤として用いるのが好適である。

[0035] 無電解メッキ液には、クラスターの生成を抑える働きがある酸を混入させておくことが好ましい。クラスターが核形成をし始めた不安定な状態で溶かすことができるからである。酸としては、塩酸、硝酸、酢酸を用いることができる。

[0036] 図4は分子定規として用いている界面活性剤分子(CTAB)の化学構造を模式的に示す図である。CTABはC16、即ち直鎖の炭素が16個結合しているアルキル鎖長を有する分子である。この他にもアルキル鎖の異なる誘導体、アルキル鎖C10となるDTAB、C12となるLTAB、C14となるMTABを合わせて4分子を最良の形態の一例として示す。頭文字のL、M、Cはそれぞれ12を意味するLauryl、14のMyristyl、16のCetylの頭文字からとられている。

[0037] ここで、金属層2A、2Bに電解メッキされ、SiO₂上には金が析出しない理由について説明しておく。本発明の実施形態におけるメッキは自己触媒型無電解金メッキであるため、核となる金電極表面に析出する。これはアス

コルビン酸の還元力が弱いため金電極を触媒とした金の0価への還元を可能とする。

[0038] また、メッキ液のpHや温度については界面活性剤の種類、特に直鎖の炭素数にも依存するが、概ね25℃～90℃の範囲前後である。pHの範囲は2～3の範囲前後である。この範囲から外れると、金メッキがされ難くなるため好ましくない。

[0039] 本発明の第2実施形態に係るナノギャップ長を有する電極構造の作製方法について説明する。

[0040] 第2実施形態においても第1実施形態と同様、第1ステップにおいて、金属層2A、2Bの対を絶縁膜1B付きの基板1上に形成するわけであるが、その際、前述のようにEBリソグラフィ技術を用いて或る程度のギャップを有する金属層の対を基板1上に形成する。この「程度」は電子線リソグラフィ技術の精度に応じて適宜決定される。

[0041] ヨードチンキ溶液に金箔を溶かすことで、 $[AuI_4]^-$ イオンとして金を溶かす。ここに還元剤のL(+)-アスコルビン酸を加えることで金電極表面における自己触媒型無電解金メッキを行う。

[0042] 次に、ヨウ素無電解メッキ法により金属層2A、2Bの対を形成する。このようにすることにより、基板1の一方の面側に並んで金属層2A、2Bの対を近接しておくことができ、即ち金属層2A、2Bとしてのイニシャル電極のギャップ長を縮めておくことができる。例えば、金属層2Aと金属層2Bとは数nm乃至約10nmの範囲の間隔を精度良く開けて形成することができる。

[0043] その後、第1実施形態と同様、第2ステップにおいて、基板1を無電解メッキ液に浸漬する。第2実施形態のように、第1ステップにおいて金属層2A、2Bの対を近接しておくことで、基板1を無電解メッキ液に浸漬する時間、即ちメッキ時間を短くすることができ、金のクラスタの形成による歩留まりの低下を抑制することができる。

[0044] これに対し、第1ステップにおいて、金属層2A、2Bの対のギャップが

大きいと、第2ステップにおいて基板1を混合溶液に浸漬する時間、即ちメッキ時間が長くなる。分子定規無電解メッキ法を用いる際粒子の成長条件を参照しているため、メッキ時間が長くなり、クラスターが形成されてしまう。金のクラスターが電極となる部分の外周面に付着することにより歩留まりが低下する。本発明の第2実施形態によれば、歩留まりの低下を抑制することができる。

[0045] [ナノギャップ長を有する電極の構造とそれを用いたデバイス]

次に、本発明の第1及び第2実施形態のナノギャップ長を有する電極構造の作製方法により得られるナノギャップ長を有する電極構造について説明する。

[0046] 本発明の実施形態に係るナノギャップ長を有する電極構造は、ナノギャップを設けて配置された電極対が複数並んで配置されており、複数の電極対の各ギャップ長の標準偏差が所定の範囲内に収まっているものである。ここで、所定の範囲とは、後述する実施例1のように標準偏差が0.5 nm乃至0.6 nmである。このようにギャップ長のバラツキが小さい。

[0047] よって、電極対がソース電極、ドレイン電極である場合には、ソース電極及びドレイン電極の脇にサイドゲート電極を設けておくことで、単電子デバイスなどの各種のデバイスを効率よく得ることができる。チャンネルは基板1の絶縁膜1Bの熱酸化膜などが用いられる。

[0048] 以下、単電子デバイスとして、分子定規無電解メッキ法により作製されたナノギャップ電極10を用いて単電子デバイスを作製することについて説明する。有機分子を保護基として有する金ナノ粒子を用いた単電子デバイスについて説明し、無電解金メッキ法で作製した金ナノギャップ電極の有効性の評価についても併せて説明する。その作製のステップとして、電極間への粒子の固定方法について先ず説明する。

[0049] 有機分子を保護基として有する金ナノ粒子を用いた単電子デバイスは、前述のように作製した金ナノギャップ電極間に、ジチオール分子によるアルカンチオール保護金ナノ粒子の配位子交換を用いて、金ナノ粒子を化学結合さ

せることにより、例えば自己組成化単分子膜に固定したものである。液体窒素温度においてクーロンブロッケード特性が観測される。

[0050] 以下、具体的に説明する。

図5は、図1乃至図3に示すようにして作製したナノギャップ長を有する電極構造における電極4A、4Bに対し、ジチオール分子を用いた化学結合による単電子島の設置工程を模式的に示す図である。図5(a)に示すように、電極4A、4Bとしての金電極表面に、自己組成化単分子膜(Self-Assembled Monolayer: SAM) 5A、5Bを形成する。次に、図5(b)に示すように、アルカンジチオール6を導入することでSAM欠損部にアルカンジチオールが配位し、SAMとアルカンチオールとからなるSAM混合膜7が形成される。次に、アルカンチオール保護された金ナノ粒子8Aを導入する。すると、図5(c)に示すように、金ナノ粒子8の保護基であるアルカンチオールと、アルカンチオールとアルカンジチオールの混合自己組織化単分子膜7中のアルカンジチオールとの配位子交換により、金ナノ粒子8が自己組織化単分子膜に化学吸着する。

[0051] このようにして、ナノギャップ長を有する電極の間に、自己組織化単分子膜6A、6Bを利用し化学吸着によってナノ粒子8を単電子島として導入することで、金ナノギャップ電極を用いたデバイスを構成することができる。

[0052] 図1乃至図5に示すナノギャップを有する電極構造は、水平に電極が並んだ構造であるが、本発明の実施形態は縦型の積層型の電極構造であってもよい。

図6は、本発明の第3実施形態に係るナノギャップを有する電極構造のデバイス作製工程を示す平面図である。図7は本発明の第3実施形態に係るナノギャップを設けた電極構造を有するデバイスの作製工程を示す断面図である。

[0053] 先ず、Siなどの半導体基板11にSiO₂などの絶縁膜12を設けた基板13を用意し、レジスト膜を形成した後に、ゲート電極及びドレイン電極となるパターンになるよう電子ビームリソグラフィー又は光リソグラフィーを

用いて露光を行ってパターン形成を行う。

[0054] 次に、ゲート電極及びソース電極となる金、銅その他の金属を蒸着し、リフトオフを行う。これにより、ゲート電極及びソース電極の一部となる金属層14A、14Bが形成される(図6(a)、図7(a)参照)。その際、金属層14Aと金属層14Bとの距離は L_{11} である。

[0055] 次に、プラズマエンハンスメントCVD(PECVD)により SiO_2 、 SiN などの絶縁膜15を積層した後、ドレイン電極となる金、銅その他の金属を蒸着し金属膜16を形成する(図6(b)、図7(b)参照)。

そして、レジスト膜を形成した後に、ドレイン電極の形状となるよう、電子ビームリソグラフィー又は光リソグラフィーを用いて露光を行ってパターン形成を行う。

[0056] 次に、ドレイン電極の一部としての金属層18B、ゲート絶縁膜17が形成されるまでRIE(Reactive Ion Etching)又はCDE(Chemical Dry Etching)によりエッチングする。その際、ドレイン電極、絶縁膜がドレイン電極の形状となるよう基板13に対して縦方向にエッチングし、形成済みのソース電極の表面が出るまでエッチングする。また、電子ビームリソグラフィー、光リソグラフィーにおいては、ドレイン電極の大きさは、重ね露光のずれ $+\alpha$ の大きさを考慮して形成済みのソース電極形状よりも小さくする。この工程により、ゲート電極の一部としての金属層14A上に積層されていた絶縁膜、金属層は除去され、ゲート電極の一部としての金属層14Aが露出している(図6(c)、図7(c)参照)。

[0057] 次に、分子定規無電解メッキ法のみ又はヨウ素無電解メッキ法と組み合わせて、ソース電極とドレイン電極との間のギャップを小さくする。ゲート絶縁膜17は約10nm前後の厚みであるので、分子定規無電解メッキ処理のみでもよい。分子定規無電解メッキ法により、ドレイン電極の一部としての金属層18Bのエッジが水平に広がる方向にもメッキが成長し、ソース電極の一部としての金属層14Bは上に向かって成長し、ゲート電極の一部として金属層14Aは内側に向かっても成長する(図6(d)、図7(d)参照)。

）。このときの成長した膜部分をそれぞれ符号19A, 19B, 19Cで示している。よって、ゲート電極20, ソース電極21, ドレイン電極22の各電極間距離が狭くなり、例えば図6(a)、図7(a)で距離 L_{11} であった間隔が L_{12} となる。よって、ゲートキャパシタンスが増加することになる。

次に、図5を参照して説明した要領で、ナノ粒子を導入する。

最後に、パッシベーション膜を形成し、ソース電極、ドレイン電極、ゲート電極のダイを開けて完成する。これにより、単電子トランジスタを形成することができる。

[0058] 以上説明したように、分子定規メッキによりナノギャップ電極を形成する電極の形状は、縦型で積層型の電極形状であってもよい。分子定規メッキを施すことにより、ソース／ドレイン電極間に存在する絶縁体の厚さを厚くでき、リーク電流を低減させることができる。また、電極周囲に存在するナノギャップのギャップ長は、分子定規により制御できるため、好適である。

[0059] 上述では、電極材料としては金を用いているが、金に限らず別の金属であってもよい。例えば電極材料としてイニシャル電極の材料を銅としてもよい。その際、イニシャル電極は、電子ビームリソグラフィ法又は光リソグラフィ法を用いて銅電極を形成し、その後銅電極表面を塩化銅とする。その後、メッキ液としてアスコルビン酸を還元剤として用いた塩化金溶液を用い、銅電極表面を金で覆う。この手法は例えば非特許文献16に開示されている。具体的には、塩化金(III)酸水溶液に界面活性剤臭化アルキルトリメチルアンモニウム $C_nH_{2n+1}[CH_3]_3N^+ \cdot Br^-$ を混ぜ、還元剤L(+)-アスコルビン酸を加え、ギャップ電極上に、自己触媒型無電解金メッキを行う。その後、分子定規メッキ法により表面が金のナノギャップ電極を作製する。

[0060] 以下、本発明の実施形態に係るナノギャップ長を有する電極構造の作製方法により、ナノギャップ長が精度良く精密に制御されることにつき実施例を挙げながら、具体的に説明する。

実施例 1

[0061] 実施例1として、以下の要領で、第1実施形態で説明した分子定規無電解

メッキ法を用いてナノギャップ電極を作製した。

最初に、基板 1 A としてのシリコン基板上に絶縁膜 1 B としてのシリコン酸化膜を全面に設けたものを用意し、その基板 1 上にレジストを塗布し、EBリソグラフィー技術により、ギャップ長 30 nm となる金属層 2 A, 2 B としてのイニシャル電極のパターンを描画した。現像後、EB蒸着により 2 nm の Ti 膜を蒸着し、その Ti 膜上に Au を 10 nm 蒸着して金属層 2 A, 2 B としてのイニシャルの金ナノギャップ電極を作製した。金属層 2 A, 2 B の対は同じ基板 1 上に複数設けた。

[0062] 次に、無電解メッキ液を用意した。分子定規として 25 ミリモルの臭化アルキルトリ・BR<`ルアンモニウム (ALKYLTRIMETHYLAMMONIUM BROMIDE) を 28 ミリリットル測る。そこに、塩化金酸水溶液 50 ミリモルを 120 マイクロリットル測り入れる。酸として酢酸を 1 ミリリットル加え、還元剤となる L (+) -アスコルビン酸 (ASCORBIC ACID) を 0.1 モル、3.6 ミリリットル加え、よく攪拌してメッキ液とした。

[0063] 実施例 1 では、臭化アルキルトリメチルアンモニウムとして、DTAB 分子を用いた。

既に作製した、金ナノギャップ電極付きの基板を無電解メッキ液に 30 程度浸漬した。これにより、実施例 1 の分子定規無電解メッキ法によりナノギャップ長を有する電極を作製した。

[0064] 図 8 は、EBリソグラフィー技術を用い、絶縁膜 1 B としてのシリコン酸化膜 (SiO_2) を設けたシリコン (Si) 基板 1 A 上に、イニシャルナノギャップ電極としての電極 2 A, 2 B の複数対を作製し、これを観察した SEM 像の一部である。SEM 像から、金属層 2 A, 2 B としてのイニシャル電極のギャップ長は 30 nm であった。

[0065] 次に、SEM による像を観察することにより、実施例 1 として作製されたナノギャップ長を有する電極の測長を行った。20 万倍の高倍率で取得した SEM 像における 1 ピクセルの大きさは解像度から 0.5 nm 刻みとなる。測長には、1 ピクセルサイズの評価ができるところまで拡大し、コントラスト

比を上げることでギャップの高さとSEMの特性からギャップの領域と基板1との差が明確になるようにして測長した。

[0066] 図9は、図8に示すイニシャルナノギャップ電極付き基板を分子定規メッキ液に浸すことにより作製されたナノギャップ電極のSEM像である。図9の(a)、(b)、(c)及び(d)は一枚の基板上の複数の対の一部をそれぞれ取り出した像である。

[0067] 図9(c)に示すように、ギャップ間に金が析出しその金の表面に吸着した分子定規により金の析出が抑制され、ナノギャップ間のギャップ幅(図の左右方向)が等間隔で5nm以上有するナノギャップを抜き出し測長した。

[0068] 図9(a)はギャップ長が5nm以上の電極、図9(b)はギャップ長が5nm以下となるが成長の抑制がされていないと考えられる電極、図9(d)では分子定規によるギャップの成長の抑制を超え、金属層3Aと金属層3B、即ちソース電極とドレイン電極とが接続した状態を示している。

[0069] このように測長したそれぞれの分子定規について平均値及び分散値を計算した。また、それらを用いて正規分布を計算した。測長したデータのヒストグラムと正規分布により、分子定規の分子長に依存したナノギャップ電極のギャップ長精密制御を確認することができる。

[0070] 図10は、実施例1で作製したナノギャップ電極の例を示すSEM像である。図10(a)ではギャップ長が1.49nmで、図10(b)ではギャップ長が2.53nmであった。

実施例 2

[0071] 実施例2では、臭化アルキルトリメチルアンモニウムとして、LTAB分子を用いた以外は実施例1と同様に、分子定規無電解メッキ法によりナノギャップ長を有する電極を作製した。

図11は、実施例2で作製したナノギャップ電極の例を示すSEM像である。図11(a)ではギャップ長が1.98nm、図11(b)ではギャップ長が2.98nmであった。

実施例 3

[0072] 実施例3では、臭化アルキルトリメチルアンモニウムとして、MTAB分子を用いた以外は実施例1と同様に、分子定規無電解メッキ法によりナノギャップ長を有する電極を作製した。図12は、実施例3で作製したナノギャップ電極の例を示すSEM像である。図12(a)ではギャップ長が3.02nm、図12(b)ではギャップ長が2.48nmであった。

実施例4

[0073] 実施例4では、臭化アルキルトリメチルアンモニウムとして、CTAB分子を用いた以外は実施例1と同様に、分子定規無電解メッキ法によりナノギャップ長を有する電極を作製した。図13は実施例4で作製したナノギャップ電極の例を示すSEM像である。図13(a)ではギャップ長が3.47nm、図13(b)ではギャップ長が2.48nmであった。

[0074] 実施例1乃至実施例4で作製したナノギャップ長を有する電極におけるギャップ長の平均及び標準偏差を計算した。

実施例1では界面活性剤としてDTAB分子を用いており、25個のギャップ長を有する電極のギャップ長は平均2.31nm、標準偏差0.54nmであった。

実施例2では界面活性剤としてLTAB分子を用いており、44個のギャップ長を有する電極におけるギャップ長は平均2.64nm、標準偏差0.52nmであった。

実施例3では界面活性剤としてMTAB分子を用いており、50個のギャップ長を有する電極におけるギャップ長は平均3.01nm、標準偏差0.58nmであった。

実施例4では界面活性剤としてCTAB分子を用いており、54個のギャップ長を有する電極におけるギャップ長は平均3.32nm、標準偏差0.65nmであった。

[0075] 図14は実施例1で作製したギャップ長を有する電極の複数対におけるギャップのバラツキを示す分布図である。図15は実施例2で作製したギャップ長を有する電極の複数対におけるギャップのバラツキを示す分布図である

。図16は実施例3で作製したギャップ長を有する電極の複数対におけるギャップのバラツキを示す分布図である。図17は実施例4で作製したギャップ長を有する電極の複数対におけるギャップのバラツキを示す分布図である。図18は、図14乃至図17に示すそれぞれのヒストグラムを重ね合わせた図である。何れの分布もほぼ正規分布と近似できる。

[0076] 図18から分かるように、鎖長に依存した平均値のピークが4本観察される。図19は界面活性剤分子二鎖長分の長さ、実際に得た平均値をプロットしたグラフを示す図である。図20は界面活性剤における炭素数 n とギャップ長との関係を示す図である。この図から、炭素数 n とギャップ長が線形の関係にあることが分かる。このようにギャップ長の平均値が界面活性剤の炭素数に対して線形的になっていることが分かる。これらのことから、分子定規無電解メッキ法によって作製されたナノギャップ電極が分子定規の鎖長に依存して制御されていることが分かる。また、2分子分の鎖長より平均値の値が0.4 nm程度ずれていることから、図3に示した模式図のようにアルキル鎖長1乃至2つ分の噛み合いによりナノギャップ電極の成長が制御されていることが分かる。

[0077] ところで、ヨウ素を用いた無電解メッキ法については90%という収率 (Yield) で5 nm以下となるナノギャップ電極作製を可能としている。そのときの標準偏差は1.37 nmであった。

[0078] 実施例1乃至実施例4に示すように、分子定規を用いた無電解メッキ法では、界面活性剤が成長表面に吸着することにより、ナノギャップ間が界面活性剤で埋められる。これにより、ナノギャップ間において金属の析出が自己停止し、分子長に基づいたギャップ長に制御することができた。しかも、ギャップ長の標準偏差は0.52 nm乃至0.65 nmと抑えられ、非常に高精度に制御できていることが分かる。しかし、その歩留まりについては10%程度であった。その原因として、成長がヨードチンキを用いたメッキに比べ非常にゆっくりであるためクラスターが発生しやすくなってしまい、クラスターが電極部に付着しショートしてしまう確率が高くなるためであった。

実施例 5

[0079] そこで、本発明の第2実施形態として説明したように、ヨードチンキ溶液に箔状の金を $[AuI_4]^-$ イオンとして溶かした。ここに、L (+) -アスコルビン酸を加えることにより金電極表面における自己触媒型のメッキを行った。つまり自己触媒型のヨウ素無電解メッキ法を用いてトップダウンにより作製されたイニシャルのナノギャップ電極をメッキし、距離をある程度縮めたのちに分子定規メッキをより短い時間行った。すると、金のクラスターの発生を抑制し、またクラスターが電極表面に付着することによるナノギャップ電極の収率の悪化を抑制することができる。これにより、ギャップ長をより精密に高い収率 (Yield) で制御することが可能となった。図21は実施例5として作製したナノギャップ長を有する電極のSEM像である。図21 (a) がイニシャル電極 (23.9 nm)、図21 (b) がヨウ素メッキ後のナノギャップ電極 (9.97 nm)、図21 (c) が分子定規としてDTABを用いてメッキしたナノギャップ電極 (1.49 nm) の各SEM像である。

[0080] 図22は、実施例5で作製した各段階でのナノギャップ電極のヒストグラムを示す図である。このように作製したナノギャップ電極のうち、分子定規長で自己停止している。即ち、等間隔に5 nm以上の幅でギャップが制御されておりナノギャップ電極の歩留まりは37.9%と10%から飛躍的に上昇した。このようにヨウ素無電解メッキ後のナノギャップ電極に分子定規無電解メッキを行うことで歩留まりが向上することを確認した。

実施例 6

[0081] 金ナノギャップ電極間に金ナノ粒子を固定した単電子デバイスを作製した。分子定規無電解メッキ法によって作製されたナノギャップ電極に O_2 プラズマアッシングを行うことで、表面に付着した分子を灰化处理した。次にサンプルを1ミリモルとなるようオクタンチオール (C8S) をエタノール溶液に混ぜた溶液に12時間浸し、エタノールで2回リンスした。次に5ミリモルとなるようデカンジチオール (C10S2) を混ぜたエタノール溶液に7

時間浸し、エタノールで2回リンスした。その後、デカンチオール（C10S）で保護された金ナノ粒子をトルエンに分散して0.5 mモルに濃度調節した溶液に7時間浸し、トルエンで2回リンスした。その後エタノールを用いて2回リンスした。

[0082] 図23に実施例6で作製した単電子デバイスの粒子導入の様子を模式的に示す図である。図23に示すように、単電子デバイスは、ドレイン電極（D）とソース電極（S）とが対向する両サイドに第1及び第2の各ゲート電極（Gate 1、Gate 2）が設けられており、ドレイン電極とソース電極とのナノギャップ間にC10保護金ナノ粒子8が配置されている。

[0083] 実施例6で作製した単電子デバイスでは、電極1、2から金ナノ粒子までの間にそれぞれSAM（Self-Assembled Monolayer）によるトンネル接合が存在する。これは、抵抗と容量との並列接続を介して電極1、2と金ナノ粒子が接合されていることと等価である。電極1と金ナノ粒子までのトンネル接合のうち抵抗の値をR1、金ナノ粒子から電極2までの間の抵抗をR2と呼んでいる。これらR1、R2の値は一般にSAM、即ちアルカンチオール・アルカンジチオールによるものであると考えられる。ここで、SAMの抵抗値は炭素数が二つ分変わるとおよそ一桁変わるということをこれまでに本発明者らは報告している（非特許文献17、18）。そこで、理論フィッティングから求めたR1、R2の値から、どの分子によって接合されているのかということ計算することができる。

[0084] ゲート電極により変調を行わないで液体窒素温度で電流電圧特性を測定した。図24はゲート電極による変調を行っていない電極1と電極2における電流電圧特性を示し、（a）は全体的な電流電圧特性を示す図、（b）はその拡大図である。ソース電極とドレイン電極との電位差Vdがおよそ0.2V~0.2Vの間で電流が流れていないことが分かる。これはクーロンブロッケード現象と呼ばれ、トンネル接合を介した単電子島、即ち金ナノ粒子を電子が通過することにより起こる現象を示している。また、理論値によるフィッティングによりR1、R2の値が6.0GΩ、5.9GΩ見積もられ

、この値は両方オクタンチオールであることが考えられる。これは化学吸着による粒子導入が成功していないことを示している。

[0085] 次に、ゲート電極により変調を行って電流電圧特性を測定した。図25は、ゲート電極による変調を行っていない電極1と電極2における電流電圧特性を示す図である。図から、ゲート変調を加えると金の単電子島への電子の入りやすさが変わり、クーロンブロックの幅が変わるゲート変調効果を観察することができた。このような変調効果を利用することが単電子デバイスの動作と考えられ、電極としての有用性を有することが分かった。図25に示すようにゲート電極を用いたゲート変調は可能であり、この電極の単電子デバイスとしての有用性が認識できる。

実施例 7

[0086] 実施例7では、界面活性剤としてデカメトニウムブロミドを用いた。実施例1と同様にイニシャルの金ナノギャップ電極を作製した。

[0087] 次に、無電解メッキ液を用意した。分子定規として25ミリモルのデカメトニウムブロミド (Decamethoniumbromide) を28ミリリットル測る。そこに、塩化金(III)酸水溶液50ミリモルを120マイクロリットル測り入れる。酸として酢酸を1ミリリットル加え、還元剤となるL(+)-アスコルビン酸 (Ascorbic acid) を0.1モル、3.6ミリリットル加えよく攪拌してメッキ液とした。

[0088] 既に作製した、金ナノギャップ電極付きの基板を無電解メッキ液に30分程度浸漬した。これにより、実施例7の分子定規無電解メッキ法によりナノギャップ長を有する電極を作製した。

[0089] 図26は、イニシャルナノギャップ電極付き基板を分子定規メッキ液に浸すことにより作製されたナノギャップ電極のSEM像である。ギャップ長が1.6nmとなったところで、メッキの成長が自己停止していることが分かった。

[0090] 図27は、実施例7で作製したサンプルでのギャップ長のヒストグラムを示す図である。横軸はギャップ長nmであり、縦軸はカウントである。ギャ

ップ長の平均値は2.0 nmであった。この値は、実施例1乃至4と比較して、小さい値であった。サンプル数は64個で、標準偏差は0.56 nm、最小値1.0 nm、中央値2.0 nm、最大値3.7 nmであった。

[0091] 実施例7における界面活性剤であるデカメトニウムブロマイドの分子長は1.61 nmであり、実施例4における界面活性剤であるCTABの分子長が1.85 nmであることから、実施例7の方が分子長が短く、ナノギャップの間隔が狭くなっていることと符合する。これらのことから、界面活性剤の分子長により、ナノギャップ長を制御することができることが分かった。

[0092] 本発明は本発明の実施形態及び実施例に限定されることなく、特許請求の範囲に記載した発明の範囲内で種々の変形が可能であり、それらも本発明の範囲内に含まれることは言うまでもない。

産業上の利用可能性

[0093] 本発明の分子定規無電解メッキ法によってギャップ長を精密に制御されたナノギャップ電極は電極間に非常に狭い間隔を持つので、このナノギャップ電極を用いることで、ダイオード、トンネル素子、熱電子素子、熱光起電力素子等、ナノギャップ電極が必要なナノデバイスの製造において重要な役割を果たす。

請求の範囲

- [請求項1] 金属層がギャップを有して対で配置されている基板を、金属イオンを含む電解液に還元剤及び界面活性剤が混入されてなる無電界メッキ液に浸漬することにより、上記還元剤により金属イオンが還元されて金属が上記金属層に析出しつつ上記界面活性剤が該金属の表面に付着してギャップの長さをナノメートルサイズに制御した電極対を形成する、ナノギャップ長を有する電極構造の作製方法。
- [請求項2] 基板に金属層をギャップを有するように対で配置する第1ステップと、
上記金属層がギャップを有するように対で配置した基板を、金属イオンを含む電解液に還元剤及び界面活性剤が混入されてなる無電界メッキ液に浸漬することにより、上記還元剤により金属イオンが還元されて金属が上記金属層に析出しつつ上記界面活性剤が該金属の表面に付着してギャップの長さをナノメートルサイズに制御した電極対を形成する第2ステップと、
を含む、ナノギャップ長を有する電極構造の作製方法。
- [請求項3] 前記界面活性剤は、前記ナノギャップに対応したアルキル鎖長を有する分子からなる、請求項1又は2に記載のナノギャップ長を有する電極構造の作製方法。
- [請求項4] 前記界面活性剤によってギャップ長を制御する、請求項1又は2に記載のナノギャップ長を有する電極構造の作製方法。
- [請求項5] 前記無電解メッキ液には塩酸、硫酸、酢酸その他の酸が含まれる、請求項1又は2に記載のナノギャップ長を有する電極構造の作製方法。
- [請求項6] 前記第1ステップでは、電子線リソグラフィー法又はフォトリソグラフィー法により前記金属層の対を形成する、請求項2に記載のナノギャップ長を有する電極構造の作製方法。
- [請求項7] 前記第1ステップでは、電子線リソグラフィー法及びフォトリソグ

ラフィー法の何れかとヨウ素無電解メッキ法とにより前記金属層の対を形成する、請求項2に記載のナノギャップ長を有する電極構造の作製方法。

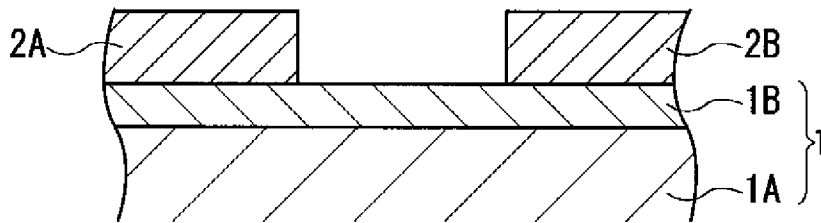
[請求項8] ナノギャップを設けて配置された電極対が複数並んで配置されており、

複数の電極対の各ギャップ長の標準偏差は、0.5 nm乃至0.6 nmである、ナノギャップ長を有する電極構造。

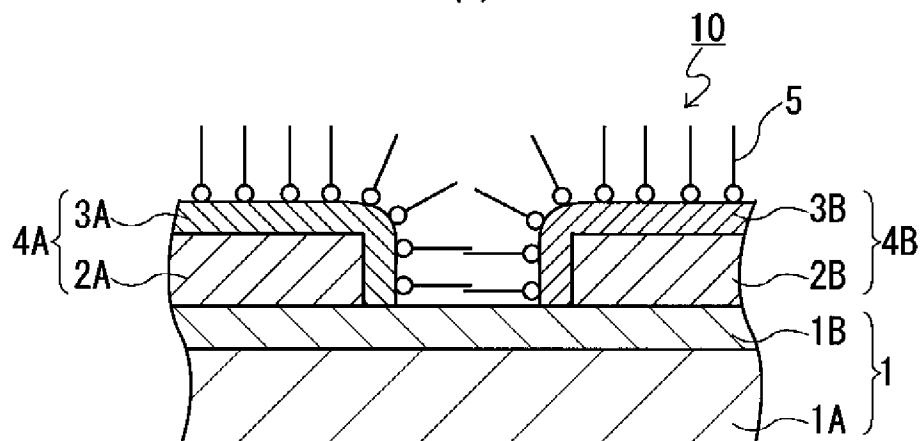
[請求項9] 請求項8に記載のナノギャップ長を有する電極構造を備えた、ナノデバイス。

[図1]

(a)

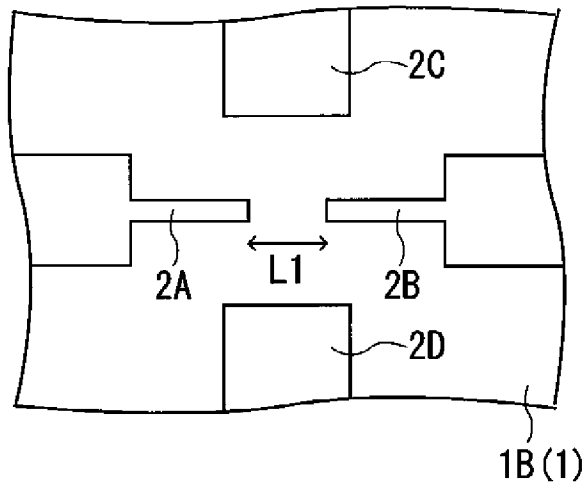


(b)

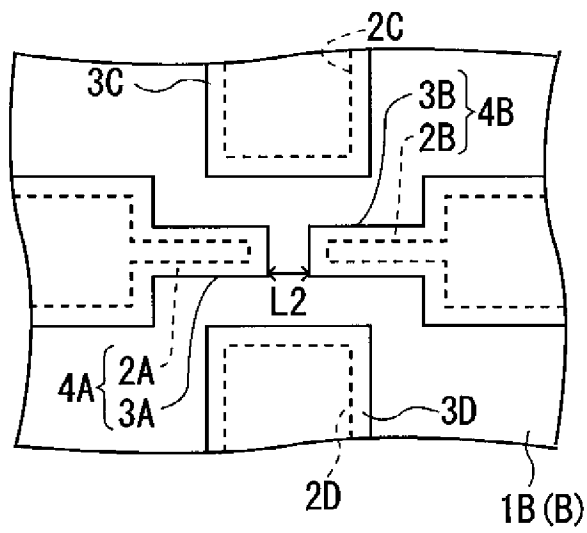


[図2]

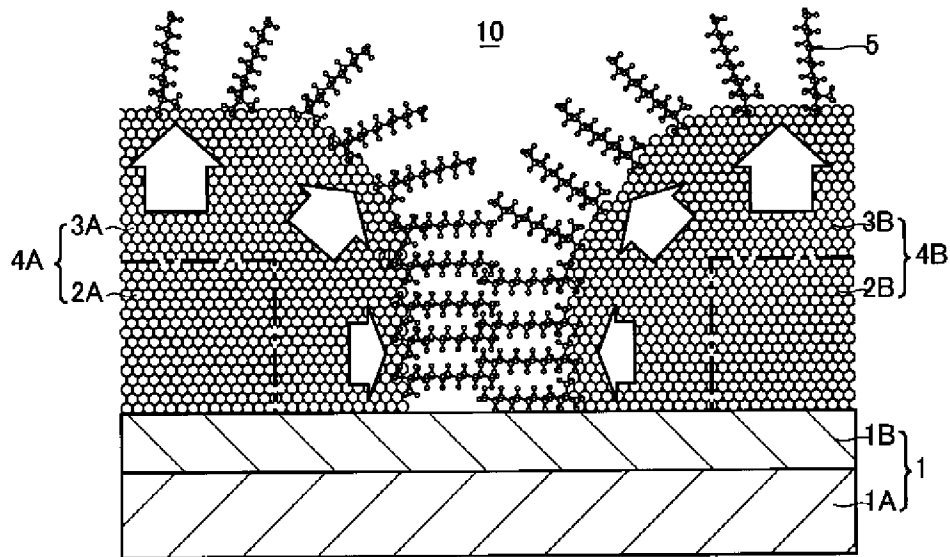
(a)



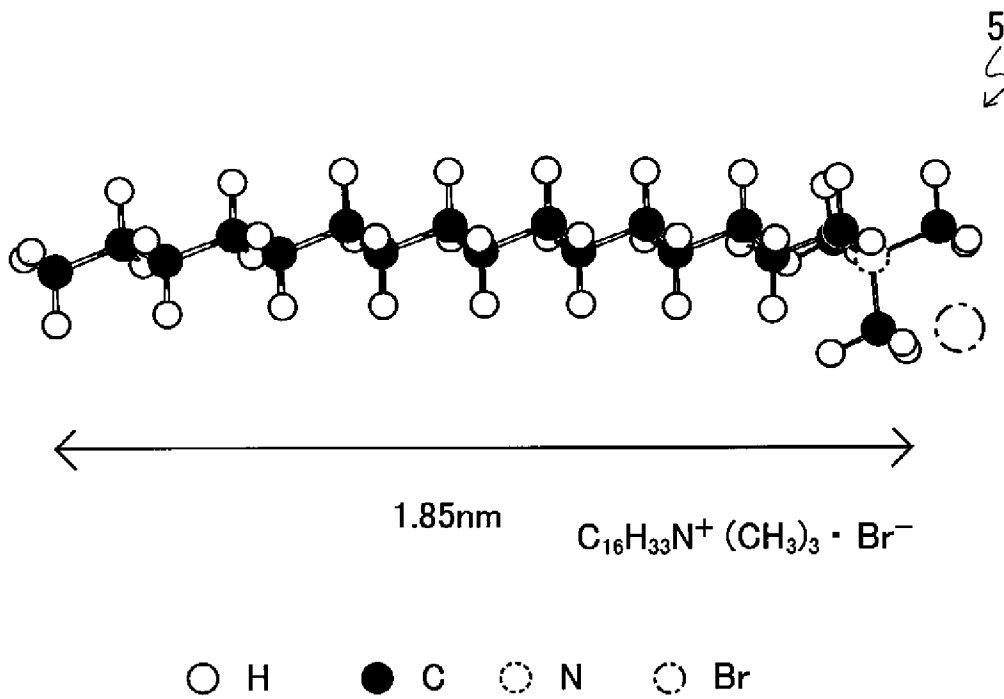
(b)



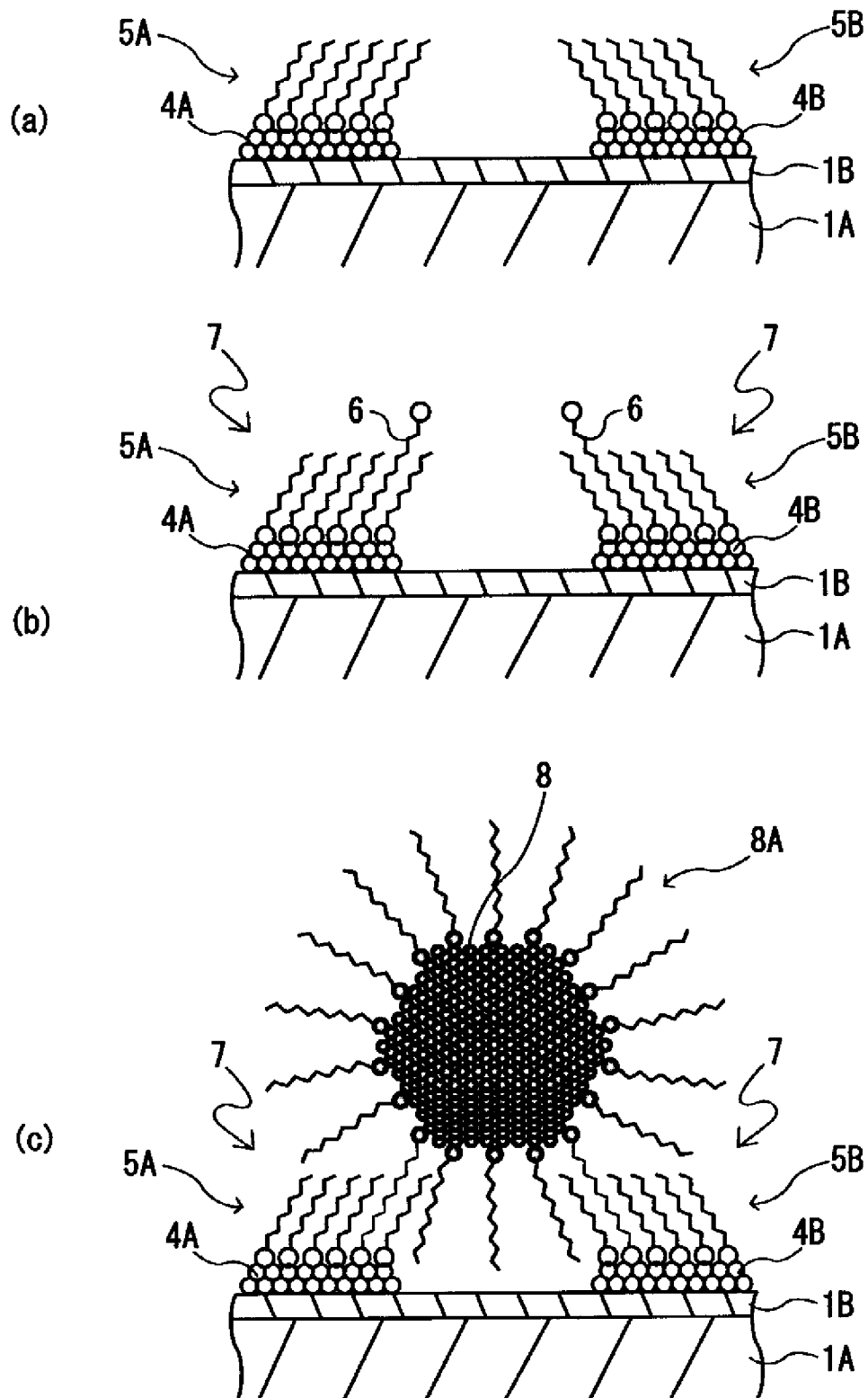
[図3]



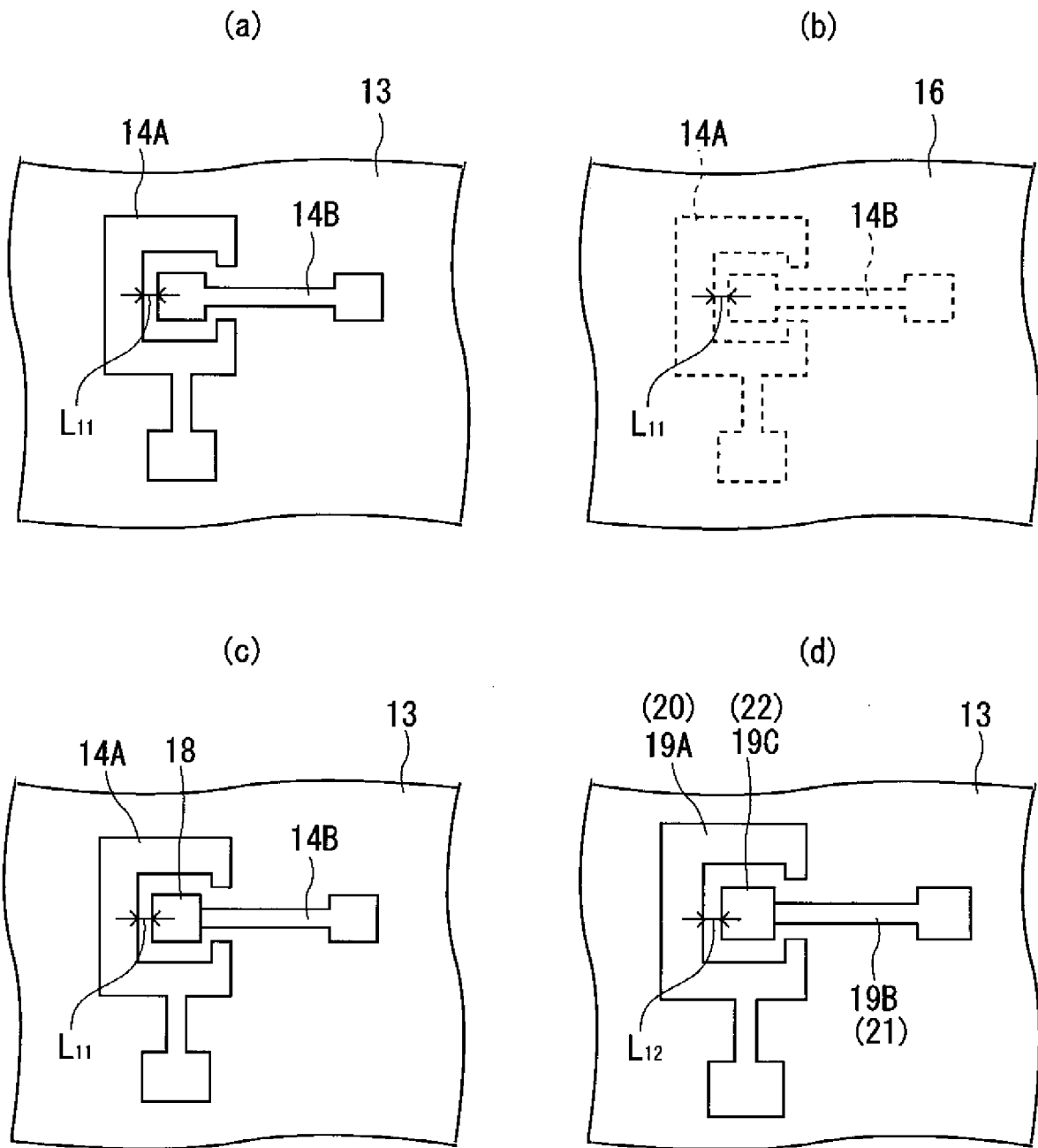
[図4]



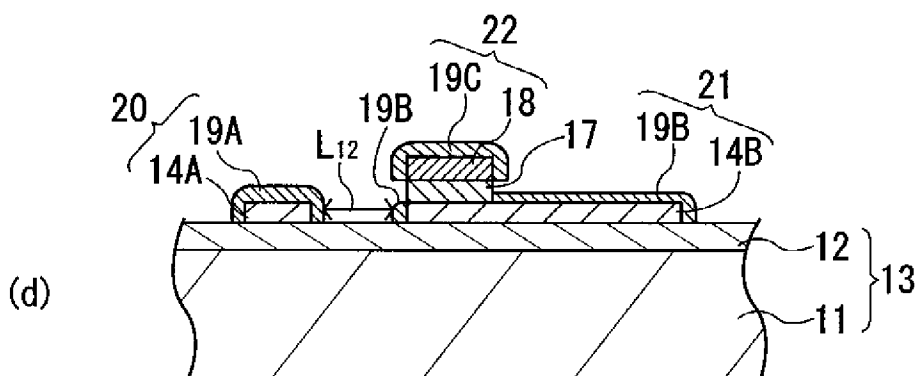
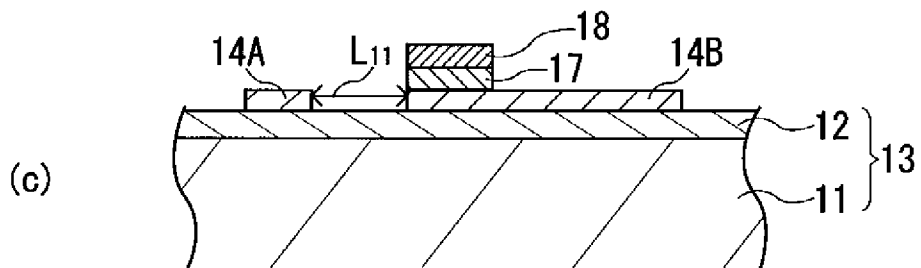
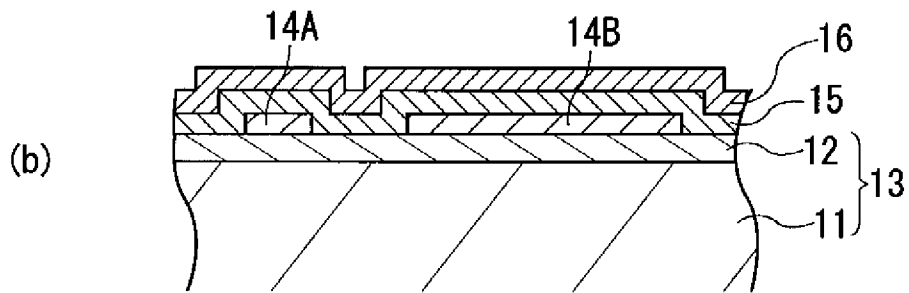
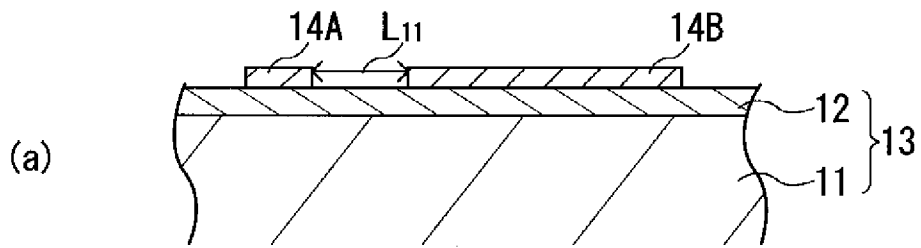
[図5]



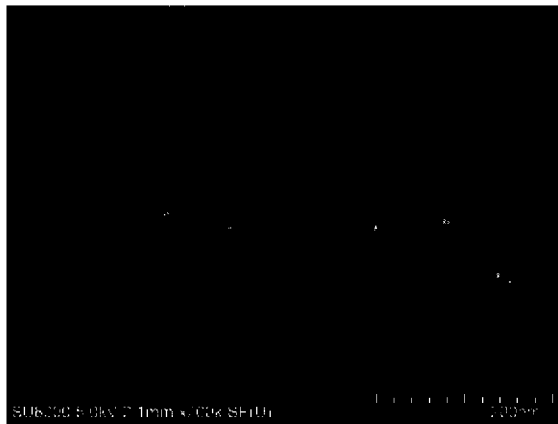
[図6]



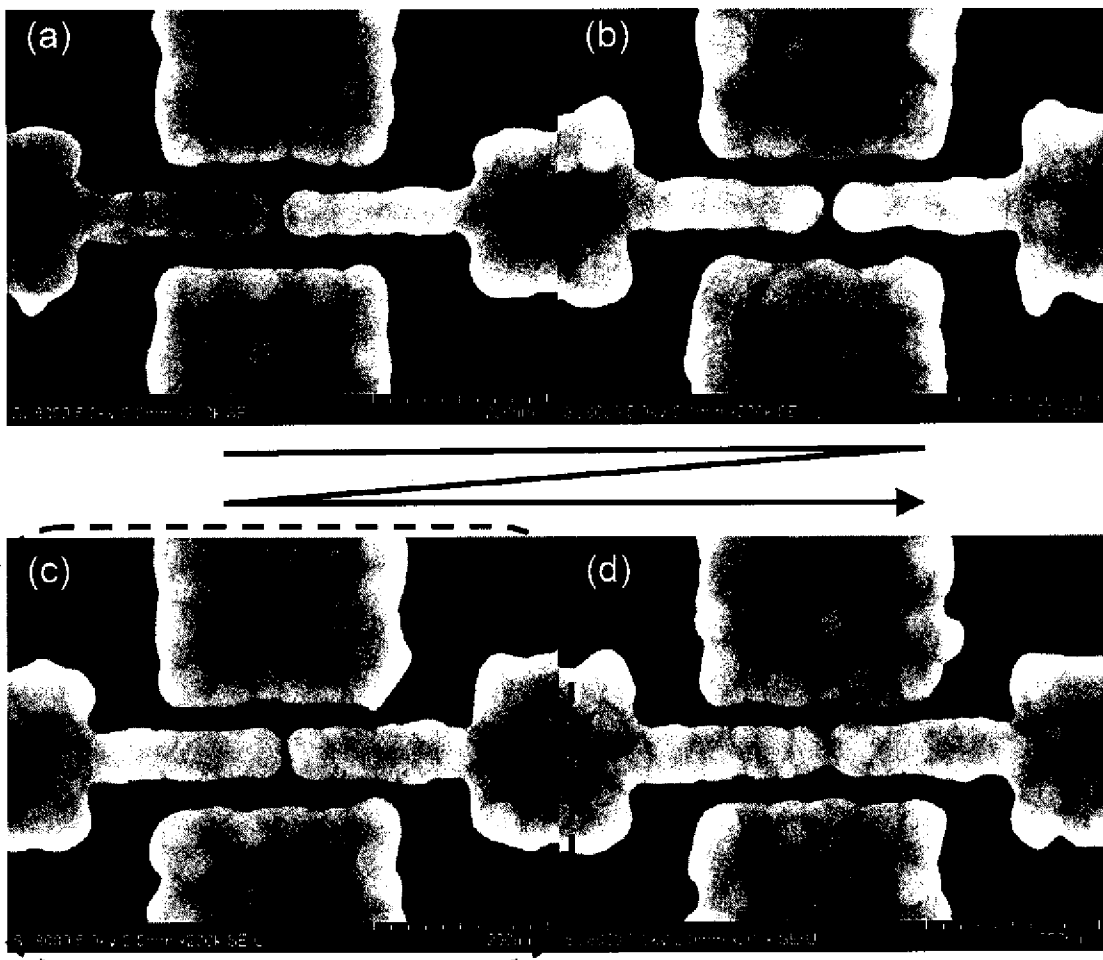
[図7]



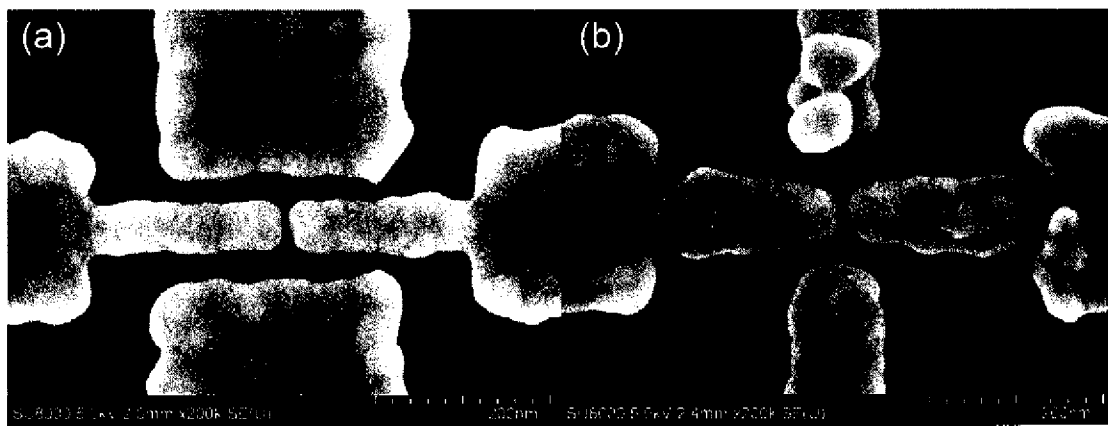
[図8]



[図9]



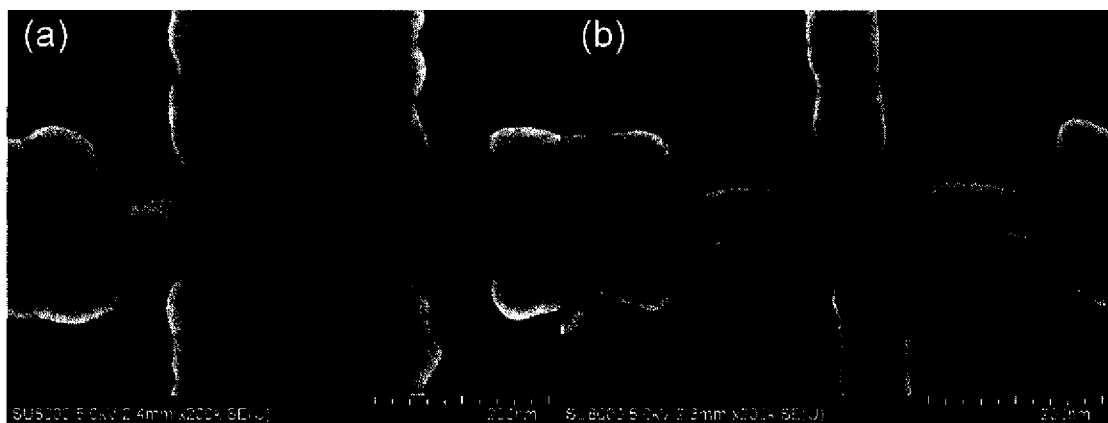
[図10]



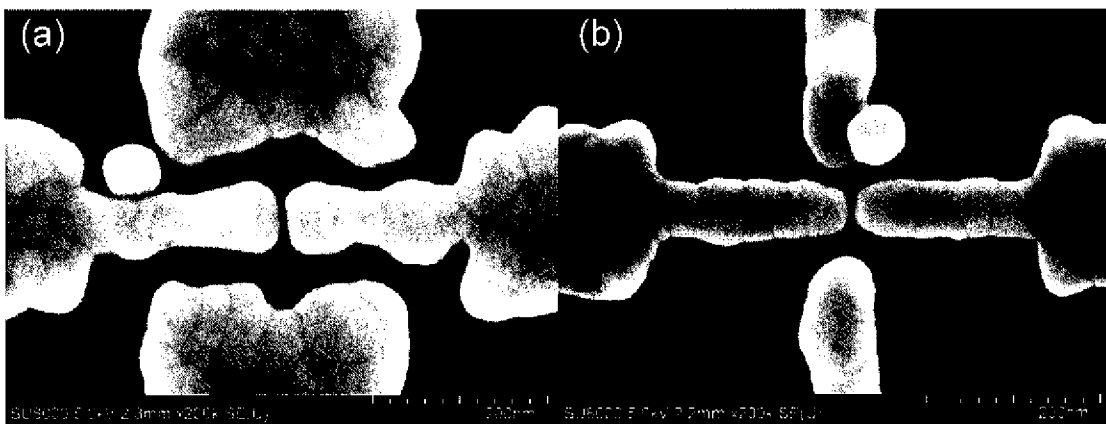
[図11]



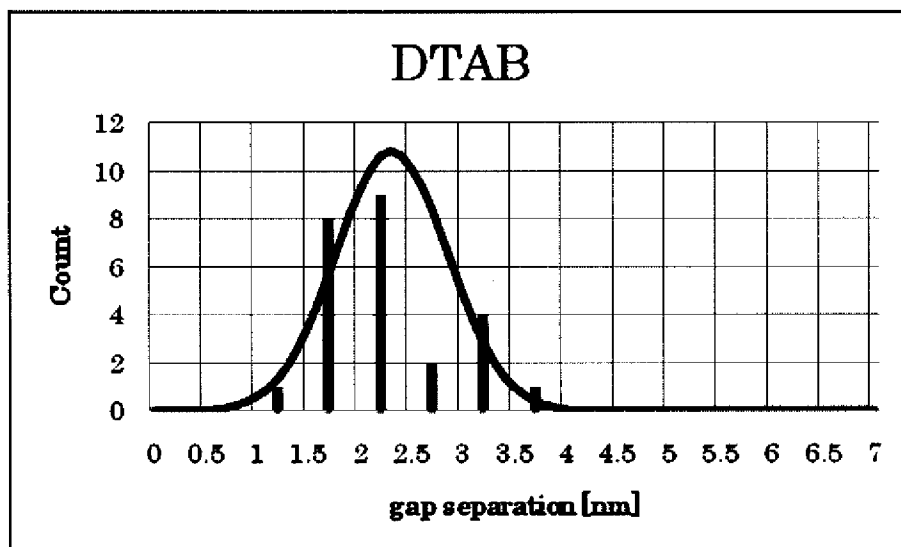
[図12]



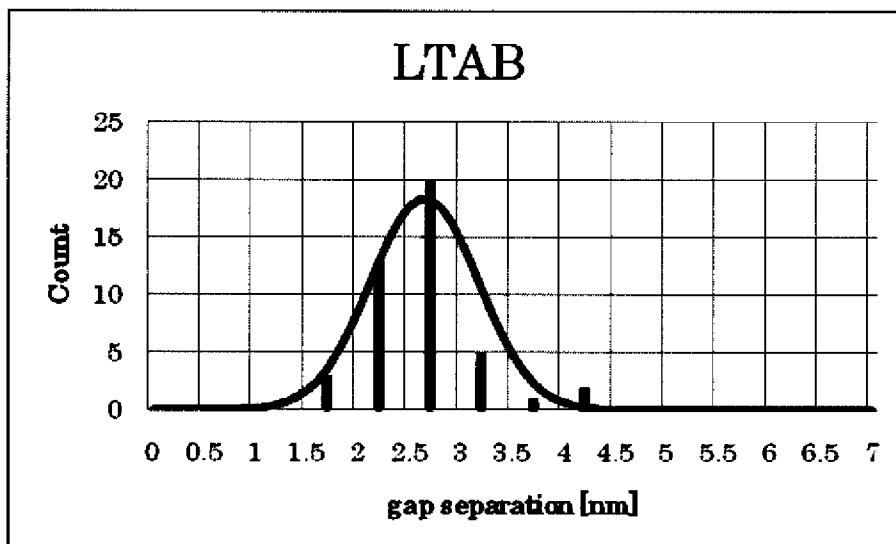
[圖13]



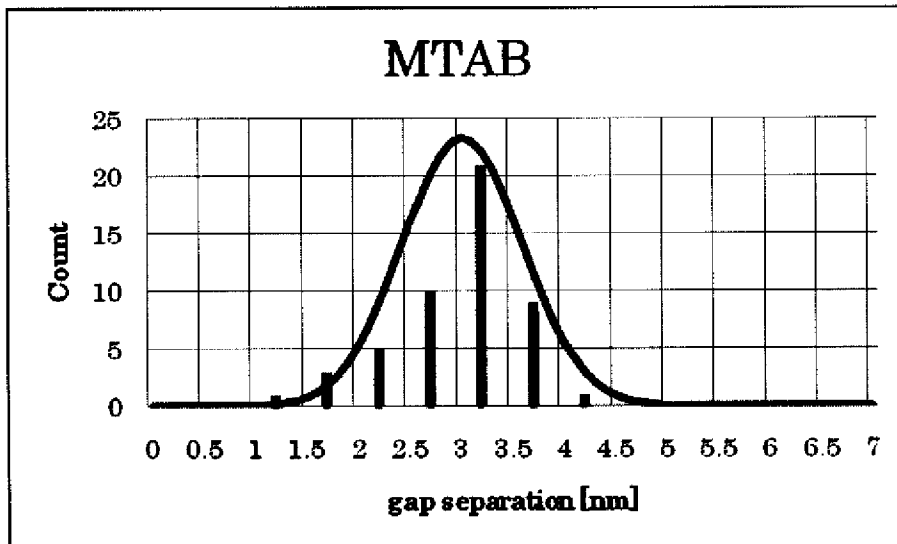
[圖14]



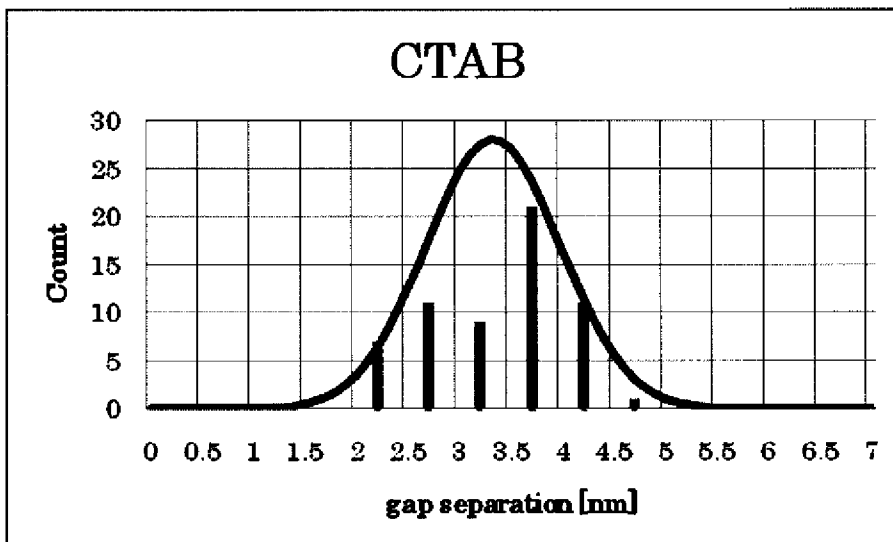
[圖15]



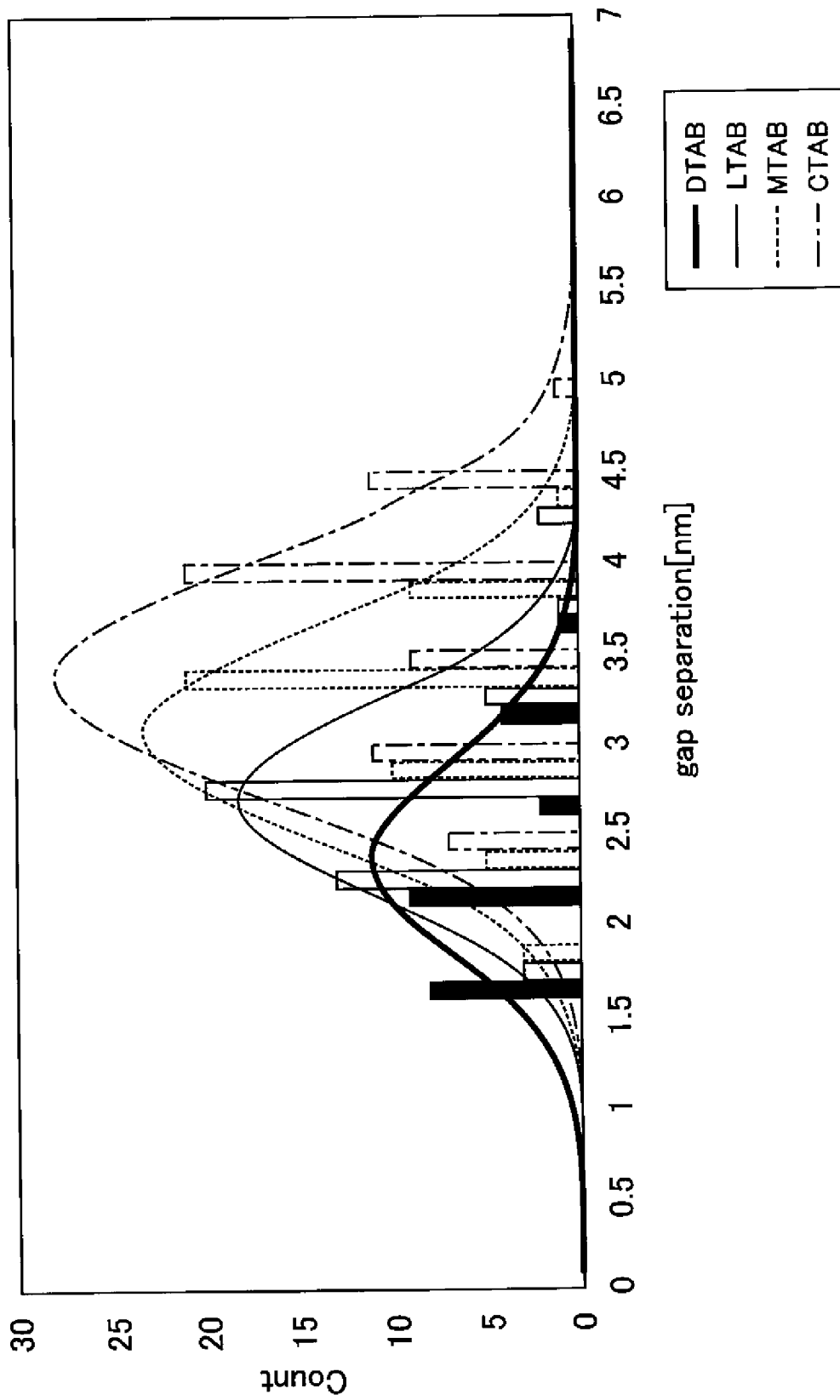
[図16]



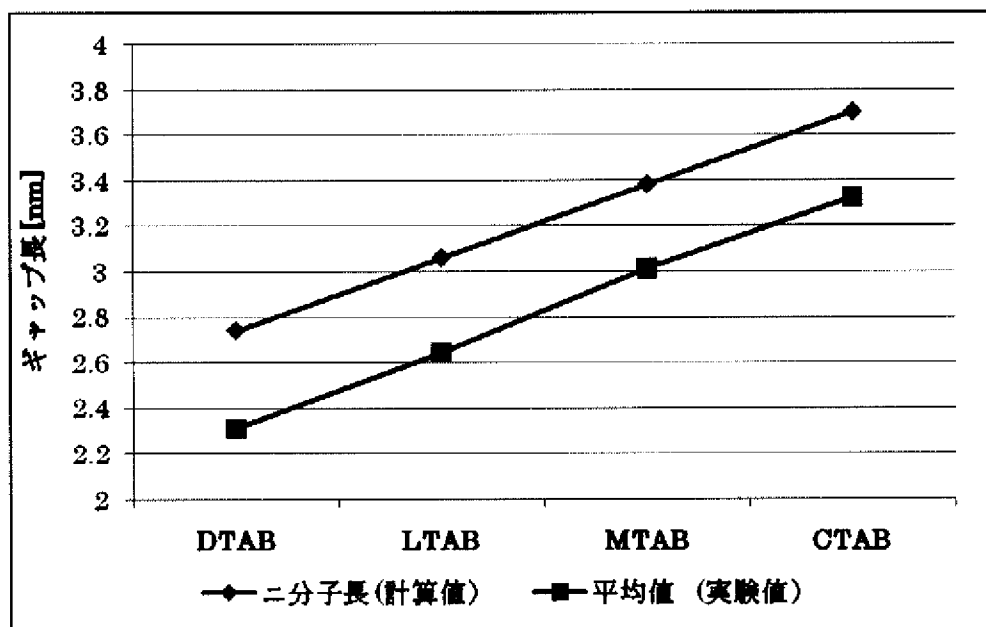
[図17]



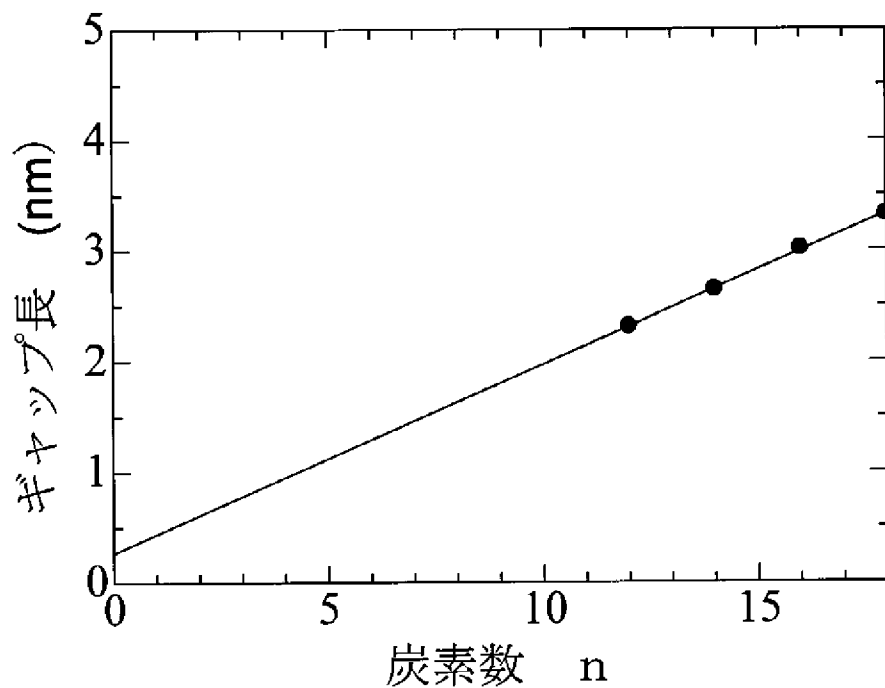
[図18]



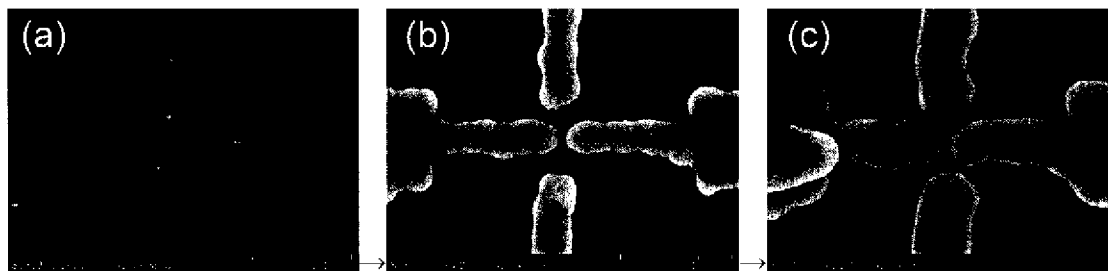
[図19]



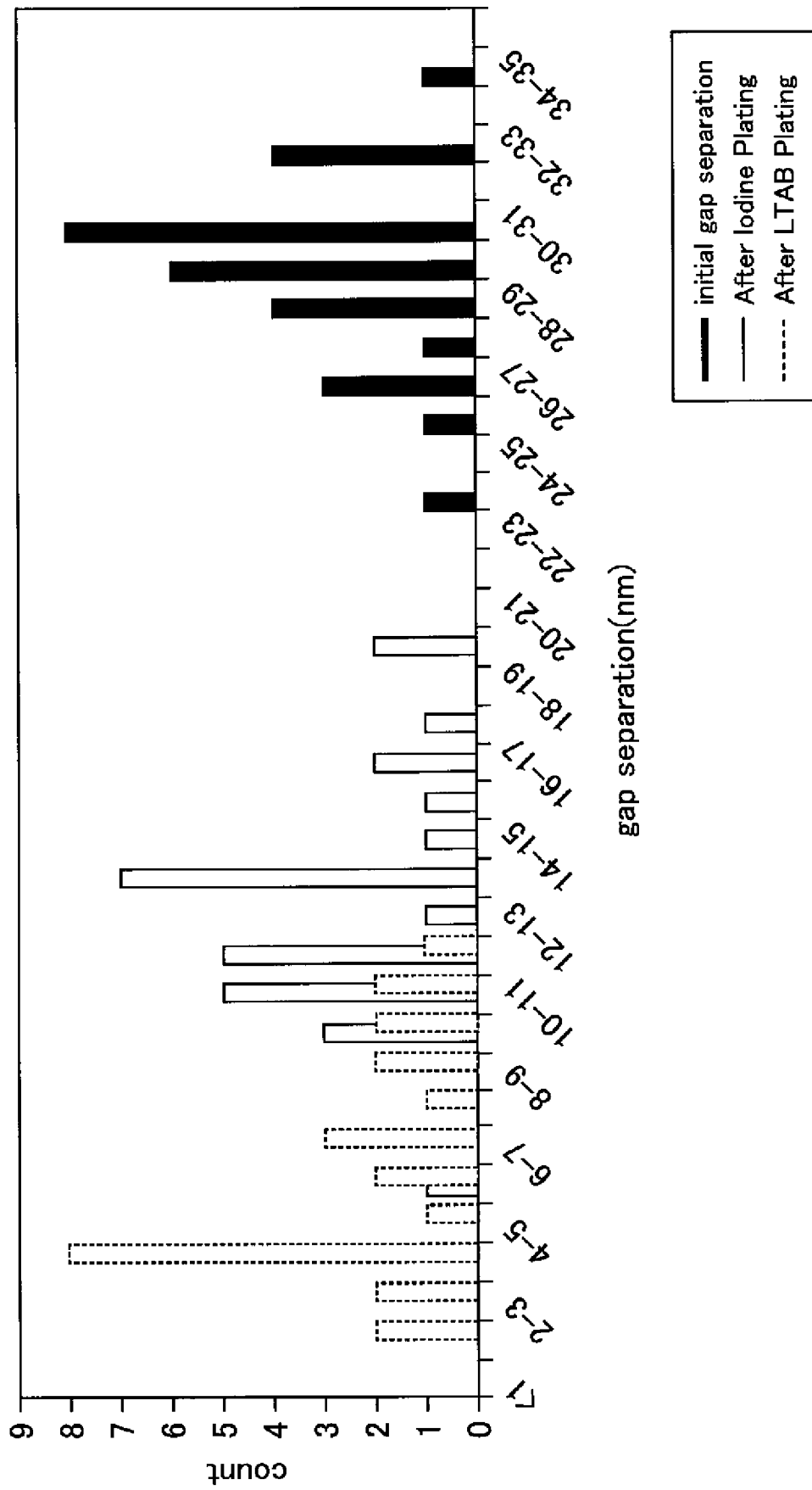
[図20]



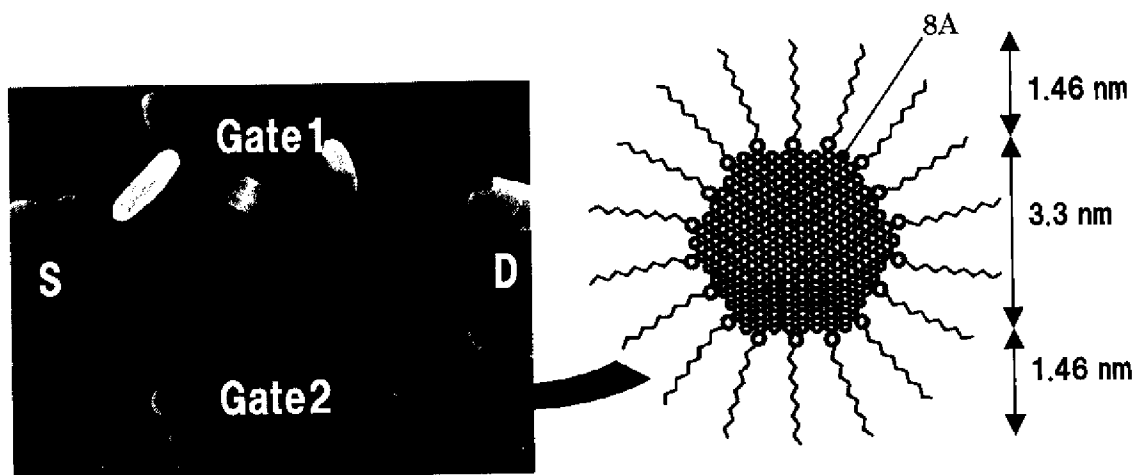
[図21]



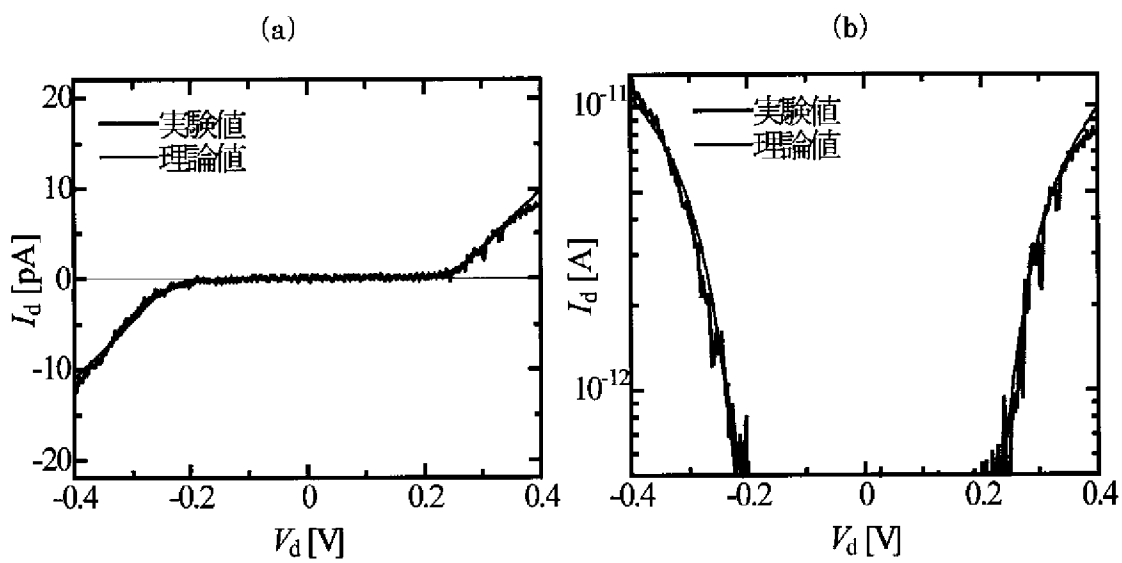
[図22]



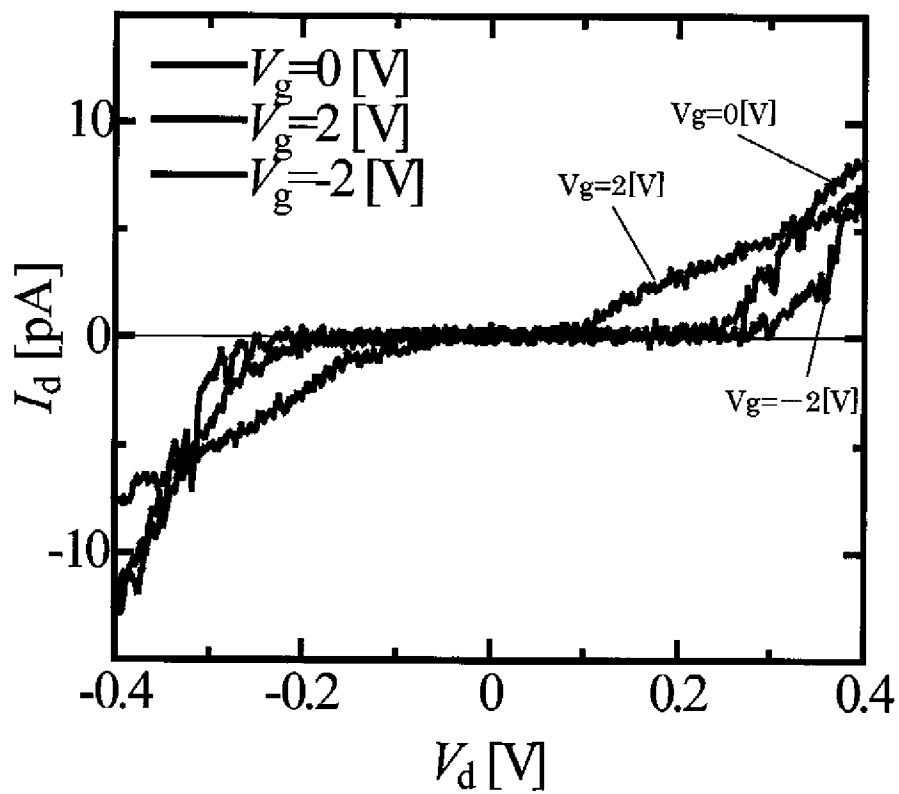
[図23]



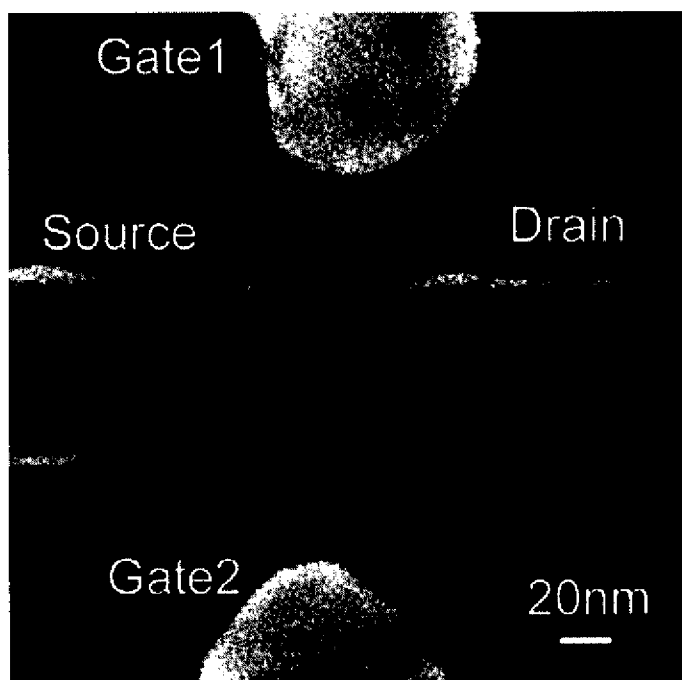
[図24]



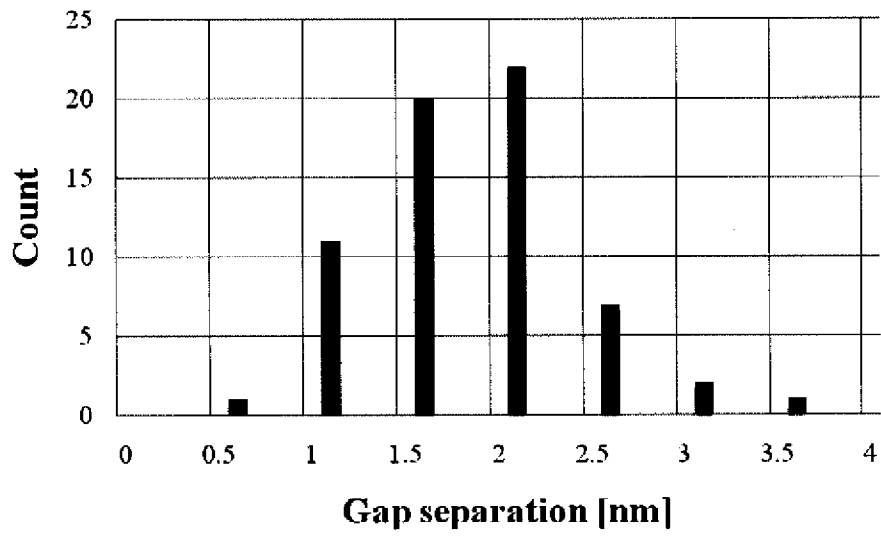
[図25]



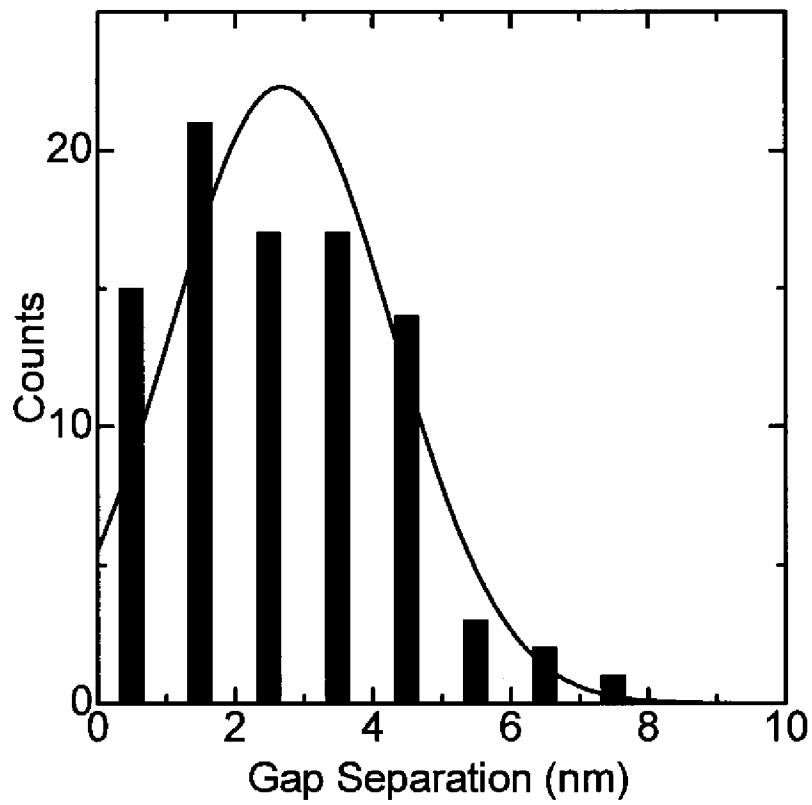
[図26]



[図27]



[図28]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/055002

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/288(2006.01)i, B82B1/00(2006.01)i, B82B3/00(2006.01)i,
 B82Y10/00(2011.01)i, B82Y30/00(2011.01)i, B82Y40/00(2011.01)i,
 H01L21/336(2006.01)i, H01L29/06(2006.01)i, H01L29/417(2006.01)i,
 According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
 H01L21/288, B82B1/00, B82B3/00, B82Y10/00, B82Y30/00, B82Y40/00,
 H01L21/336, H01L29/06, H01L29/417, H01L29/66, H01L29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
 Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2012
 Kokai Jitsuyo Shinan Koho 1971-2012 Toroku Jitsuyo Shinan Koho 1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2006-209982 A (Seiko Epson Corp.), 10 August 2006 (10.08.2006), entire text; fig. 1 to 6 (Family: none)	8-9 1-7
A	JP 2005-513818 A (Plastic Logic Ltd.), 12 May 2005 (12.05.2005), entire text; fig. 1 to 21 & US 2005/0151820 A1 & GB 130485 D & EP 1459397 A & WO 2003/056641 A1 & CN 1618136 A & AU 2002353205 A	1-9

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
 28 March, 2012 (28.03.12)

Date of mailing of the international search report
 10 April, 2012 (10.04.12)

Name and mailing address of the ISA/
 Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/055002

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-535837 A (Korea Research Institute of Standards and Science), 01 October 2009 (01.10.2009), entire text; fig. 1 to 7 & US 2010/0098966 A1 & WO 2007/126177 A1 & KR 10-0762258 B1	1-9
A	JP 2008-192712 A (Japan Science and Technology Agency), 21 August 2008 (21.08.2008), entire text; fig. 1 to 8 (Family: none)	1-9
A	Yuhsuke Yasutake et al., Simultaneous fabrication of nanogap gold electrodes by electroless gold plating using a common medical liquid, APPLIED PHYSICS LETTERS, 2007, Vol.91, P.203107	1-9

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/055002

Continuation of A. CLASSIFICATION OF SUBJECT MATTER
(International Patent Classification (IPC))

H01L29/66(2006.01) i, H01L29/786(2006.01) i

(According to International Patent Classification (IPC) or to both national classification and IPC)

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L21/288(2006.01)i, B82B1/00(2006.01)i, B82B3/00(2006.01)i, B82Y10/00(2011.01)i, B82Y30/00(2011.01)i, B82Y40/00(2011.01)i, H01L21/336(2006.01)i, H01L29/06(2006.01)i, H01L29/417(2006.01)i, H01L29/66(2006.01)i, H01L29/786(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L21/288, B82B1/00, B82B3/00, B82Y10/00, B82Y30/00, B82Y40/00, H01L21/336, H01L29/06, H01L29/417, H01L29/66, H01L29/786

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2012年
日本国実用新案登録公報	1996-2012年
日本国登録実用新案公報	1994-2012年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2006-209982 A (セイコーエプソン株式会社) 2006.08.10, 全文, 図1-6 (ファミリーなし)	8-9 1-7
A	JP 2005-513818 A (プラスチック ロジック リミテッド) 2005.05.12, 全文, 図1-21 & US 2005/0151820 A1 & GB 130485 D & EP 1459397 A & WO 2003/056641 A1 & CN 1618136 A & AU 2002353205 A	1-9

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

28.03.2012

国際調査報告の発送日

10.04.2012

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

安田 雅彦

4M

9447

電話番号 03-3581-1101 内線 3462

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2009-535837 A (コリア リサーチ インスティテュート オブ スタンダードズ アンド サイエンス) 2009.10.01, 全文, 図1-7 & US 2010/0098966 A1 & WO 2007/126177 A1 & KR 10-0762258 B1	1-9
A	JP 2008-192712 A (独立行政法人科学技術振興機構) 2008.08.21, 全 文, 図1-8 (ファミリーなし)	1-9
A	Yuhsuke Yasutake et al., Simultaneous fabrication of nanogap gold electrodes by electroless gold plating using a common medical liquid, APPLIED PHYSICS LETTERS, 2007, Vol. 91, P. 203107	1-9