

【11】證書號數：I697454

【45】公告日：中華民國 109 (2020) 年 07 月 01 日

【51】Int. Cl.：	<i>B82Y30/00 (2011.01)</i>	<i>H01L21/336 (2006.01)</i>
	<i>H01L27/115 (2017.01)</i>	<i>H01L29/06 (2006.01)</i>
	<i>H01L29/66 (2006.01)</i>	<i>H01L29/786 (2006.01)</i>
	<i>H01L29/788 (2006.01)</i>	<i>H01L29/792 (2006.01)</i>

發明

全 21 頁

【54】名稱：奈米裝置

【21】申請案號：104128387

【22】申請日：中華民國 104 (2015) 年 08 月 28 日

【11】公開編號：201619042

【43】公開日期：中華民國 105 (2016) 年 06 月 01 日

【30】優先權：2014/08/29

日本

2014-176634

【72】發明人：真島豐 (JP) MAJIMA, YUTAKA；寺西利治 (JP) TERANISHI, TOSHIHARU；加納伸也 (JP) KANO, SHINYA；青山詠樹 (JP) AOYAMA, EIKI

【71】申請人：國立研究開發法人科學技術振興機構
JAPAN SCIENCE AND TECHNOLOGY AGENCY
日本

【74】代理人：張耀暉；李元戎

【56】參考文獻：

US 7465953B1

US 2004/0155253A1

審查人員：于若天

【57】申請專利範圍

1. 一種奈米裝置，具有：奈米間隙電極，以具有奈米尺寸之間隙的方式配置有一方電極與另一方電極而構成；奈米粒子，設置於該奈米間隙電極間；以及複數個閘極電極；使用複數個該閘極電極之中的至少一個作為浮接閘極電極，控制該奈米粒子的電荷狀態；複數個該閘極電極的至少一個與該浮接閘極電極係夾著該奈米粒子而配置。
2. 如請求項 1 所記載之奈米裝置，其中施加於該浮接閘極的電壓係庫倫振盪的峰值狀態與谷值狀態的電壓之間。
3. 如請求項 1 所記載之奈米裝置，其中藉由將施加於該浮接閘極的電壓分為複數個階層，而使於該一方電極與該另一方電極之間流動的電流階段性地不同。
4. 如請求項 3 所記載之奈米裝置，其中施加於該浮接閘極的電壓係使用庫倫振盪傾斜之中的上昇的部分或下降的部分之任一者。
5. 如請求項 1 所記載之奈米裝置，其中與將一週期分的庫倫振盪中之提供峰值電流的閘極電壓與提供相鄰之峰值電流的閘極電壓之電壓差 ΔV 予以二等分、三等分或四等分後的某一個電壓區間之兩端相當的值係被設定作為與施加於複數個該閘極電極的電壓之高電位與低電位之輸入相當的電位差；該電壓之高電位之輸入係電流有流動的狀態或是電流較大的狀態，該電壓之低電位之輸入係電流未流動的狀態或是電流較小的狀態。
6. 如請求項 1 至 5 中任一項所記載之奈米裝置，其中複數個該閘極電極係由與該奈米間隙電極具有同一個面的一個側閘極電極或複數個側閘極電極所構成。
7. 如請求項 1 至 5 中任一項所記載之奈米裝置，其中該奈米間隙電極與該奈米粒子係被絕緣層所覆蓋；複數個該閘極電極係由側閘極電極及頂閘極電極所構成。

(2)

8. 如請求項 1 所記載之奈米裝置，其中更於在挾著該浮接閘極電極而與該奈米粒子對向的位置具有控制閘極電極；藉由於該控制閘極電極施加電壓，使該浮接閘極電極的電荷狀態變化並控制該奈米粒子的電荷狀態。
9. 如請求項 1 所記載之奈米裝置，其中該一方電極與該另一方電極係挾著該奈米粒子而配置；以挾著該浮接閘極電極而與該奈米粒子對向的方式配置有控制閘極電極。
10. 如請求項 9 所記載之奈米裝置，其中該一方電極、該另一方電極、該側閘極電極、該浮接閘極電極及該控制閘極電極配置於同一面上。

圖式簡單說明

圖 1 係表示本發明之實施形態的奈米裝置之構成的示意圖。

圖 2 係表示圖 1 所示的奈米裝置的一形態，圖 2(A)為剖面圖，圖 2(B)為俯視圖。

圖 3 係表示與圖 2 不同的奈米裝置的一形態，圖 3(A)為剖面圖，圖 3(B)為俯視圖。

圖 4 係用以說明將本發明之實施形態的奈米裝置作為多值記憶體而活用之情形之圖，圖 4(A)表示施加某個值的汲極電壓時的汲極電流-閘極電壓特性，圖 4(B)表示汲極電流的時間特性。

圖 5 係表示三輸入的真值表之圖。

圖 6 係表示於某個汲極電壓中，對應於各閘極電壓流動的汲極電流之波形的示意圖。

圖 7 係將汲極電壓 V_d 與各閘極電壓 V_{g1} 、 V_{g2} 、 $V_{top-gate}$ 設定為各值時的汲極電流 I 的微分電導的示意圖。

圖 8 係本發明之實施形態的奈米裝置的一形態，圖 8(A)為剖面圖，圖 8(B)為俯視圖。

圖 9 係顯示在實施例製作的樣品中，相對於汲極電壓的汲極電流。

圖 10 係顯示分別掃描(sweep)第 1 側閘極電壓 $V_{G1}(V)$ 、第 2 側閘極電壓 $V_{G2}(V)$ 時的汲極電壓 $V_D(mV)$ 與微分電導之映射(mapping)(穩定圖(stability diagram))的圖。

圖 11 係顯示庫倫振盪特性的圖，圖 11(A)為使第 2 側閘極成為 0V 時相對於施加在第 1 側閘極的電壓的汲極電流 $I_{DS}(pA)$ 依存性的圖，圖 11(B)為使第 1 側閘極成為 0V 時相對於施加在第 2 側閘極的電壓的汲極電流 $I_{DS}(pA)$ 依存性的圖。

圖 12 係擴大圖 11(A)的原點附近的圖。

圖 13 係將施加於第 1 側閘極的電壓 V_{G1} 為 25mV、95mV 的情形抽出的圖。

圖 14 係表示進行如圖 13 所示之測量後的庫倫振盪特性的圖，圖 14(A)為使第 2 側閘極成為 0V 時相對於施加在第 1 側閘極的電壓的汲極電流 $I_{DS}(pA)$ 依存性，圖 14(B)表示使第 1 側閘極為 0V 時相對於施加在第 2 側閘極的電壓的汲極電流 $I_{DS}(pA)$ 依存性。

圖 15 係在第 1 側閘極進行電荷形成(forming)，在第 2 側閘極電壓測量庫倫振盪特性的圖。

圖 16 係表示第 2 側閘極電壓的脈衝寬度的輸入依存性，圖 16(A)、圖 16(B)、圖 16(C)分別表示當脈衝寬度為 5 秒、0.5 秒、0.05 秒的情形。

圖 17 係表示在側閘極進行電荷形成時的汲極電流之時間依存性的圖，實線表示奈米裝置的汲極電流，虛線表示側閘極電壓。

圖 18(A)、圖 18(B)、圖 18(C)分別表示在圖 3 的奈米裝置中，相對於三個閘極電壓的庫倫鑽石(Coulomb diamond)特性的圖。

圖 19 係表示對於三個閘極電壓施加脈衝列，奈米裝置顯示 XOR 動作的圖。

圖 20 係表示在實施例 4 所製作的奈米裝置中，分別掃描第 1 側閘極電壓 $V_{FG}(V)$ 、第 2 側閘極電壓 $V_{CG}(V)$ 時的汲極電壓 $V_D(mV)$ 與微分電導之映射(穩定圖)的圖。

(3)

圖 21 係表示在實施例 4 所製作的奈米裝置中，將 2 輸入的閘極電極分別獨立掃描時的庫倫振盪的圖，圖 21(A)為在 V_{FG} 施加 0V 的狀態下切斷開關，使浮接閘極電極成為浮接狀態時的 $I_{DS}-V_{CG}$ 特性，圖 21(B)為表示使電壓 V_{CG} 為 0V 時的 $I_{DS}-V_{FG}$ 特性的圖。

圖 22 係表示在實施例 4 所製作的奈米裝置中，使浮接電極的電荷形成的電壓為 30mV、45mV、100mV 而作為浮接閘極使用時的電流之時間依存性的圖。

圖 23 係表示在實施例 5 所製作的奈米裝置的 SEM(scanning electron microscope；掃描式電子顯微鏡)像與測量電路的圖。

圖 24 係表示在實施例 5 所製作的奈米裝置的汲極電流-汲極電壓特性的圖。

圖 25 係表示在實施例 5 所製作的奈米裝置中，於控制閘極施加脈衝電壓時的汲極電流-閘極電壓特性的圖。

圖 26(A)為在實施例 5 所製作的奈米裝置中，在浮接閘極電壓未有電荷蓄積的狀態下，將汲極電流的微分值描點(plot)在汲極電壓及側閘極電壓之二次元平面的圖，圖 26(B)為將在控制閘極施加 20V 脈衝後的汲極電流的微分值描點在汲極電壓及側閘極電壓之二次元平面的圖。

圖 27 係表示隨著寫入信號、消除信號的循環輸入之汲極電流的變化圖。

(4)

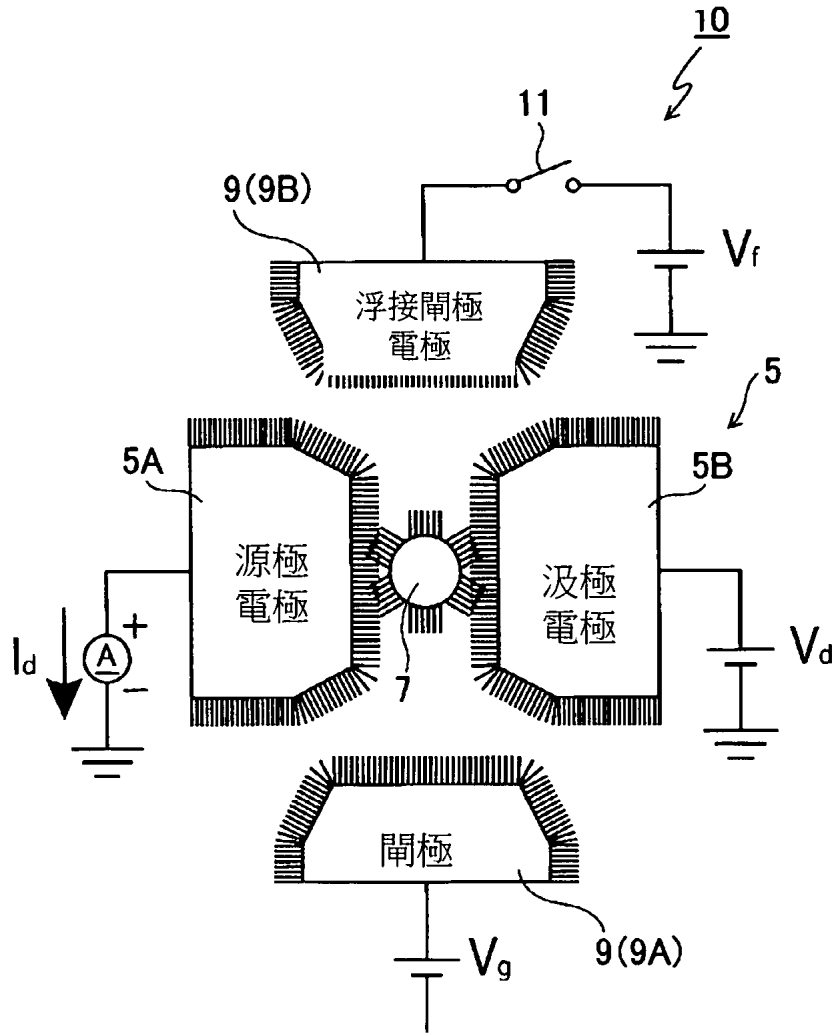


圖1

(5)

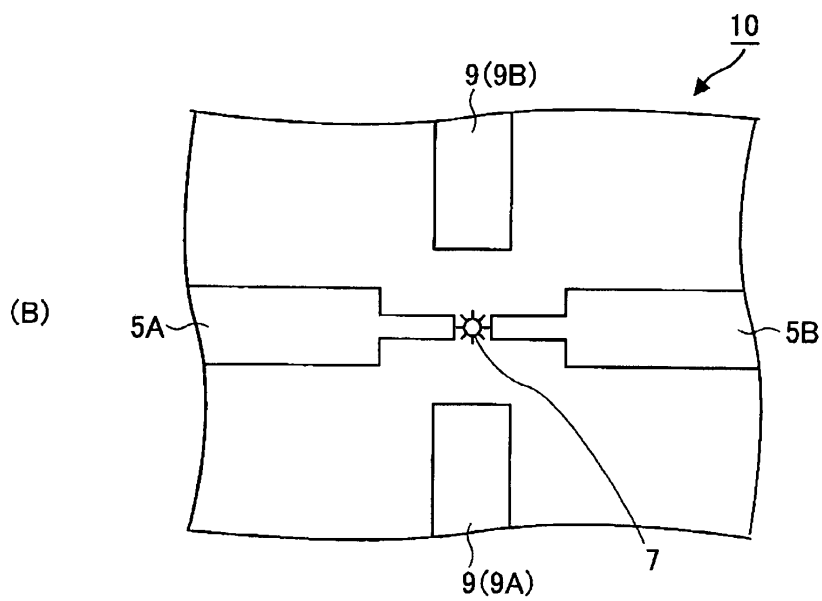
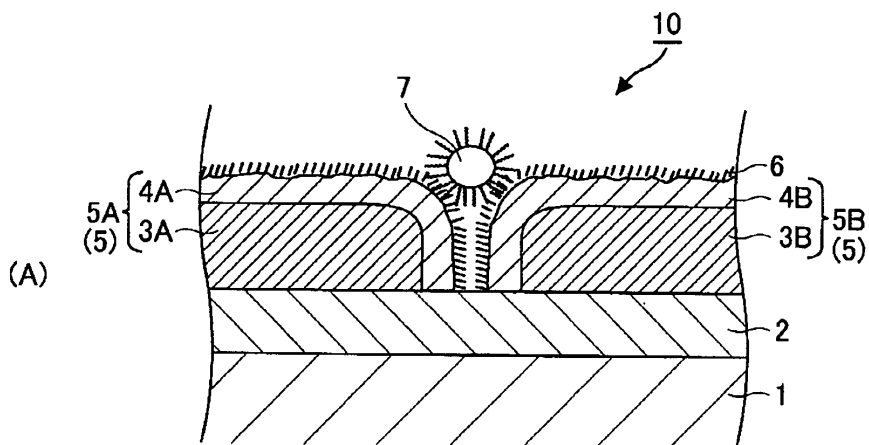


圖2

(6)

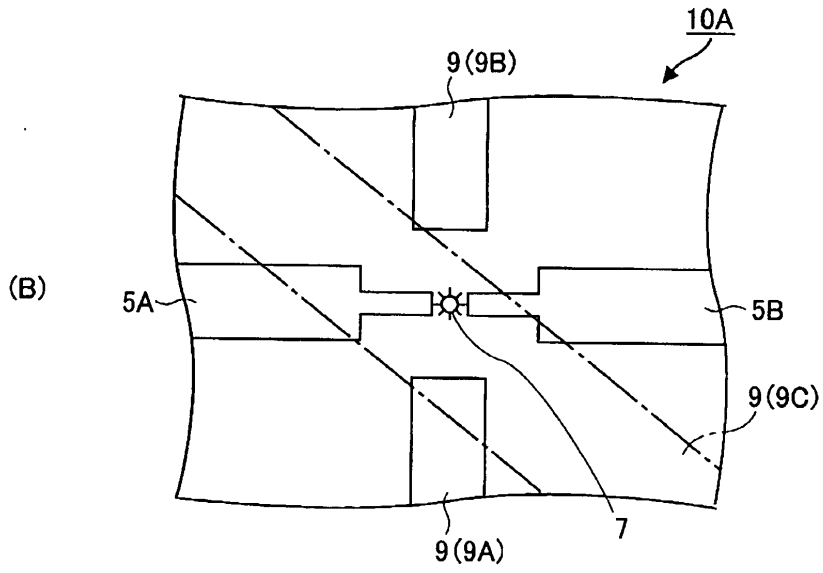
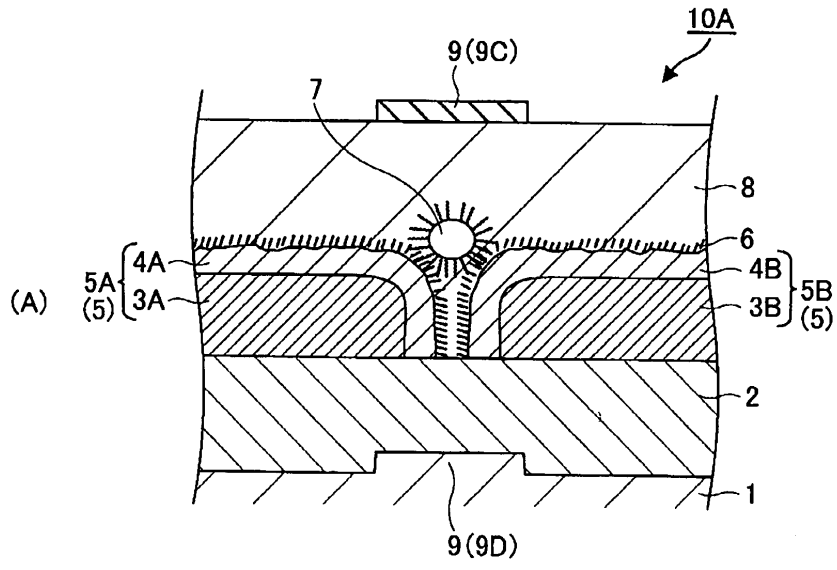


圖3

(7)

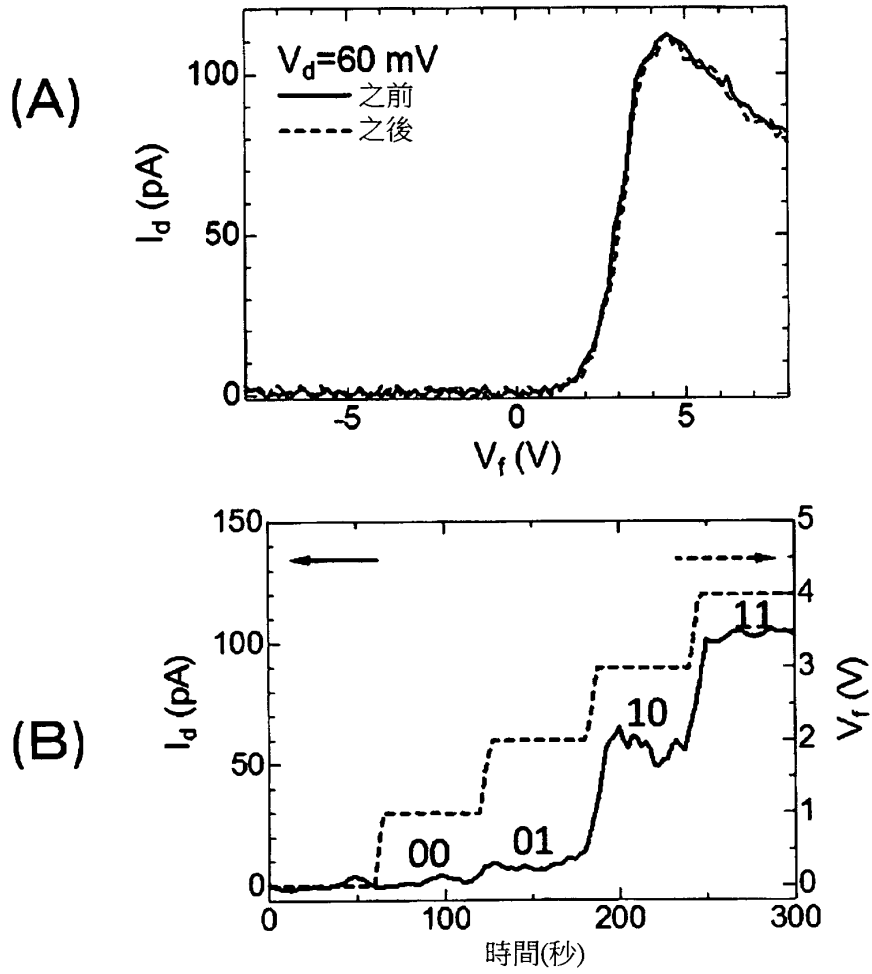


圖4

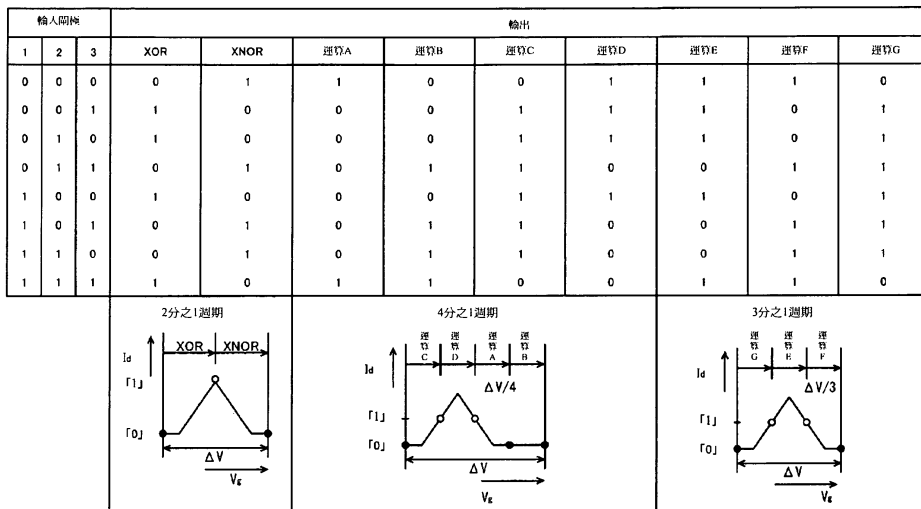


圖5

(8)

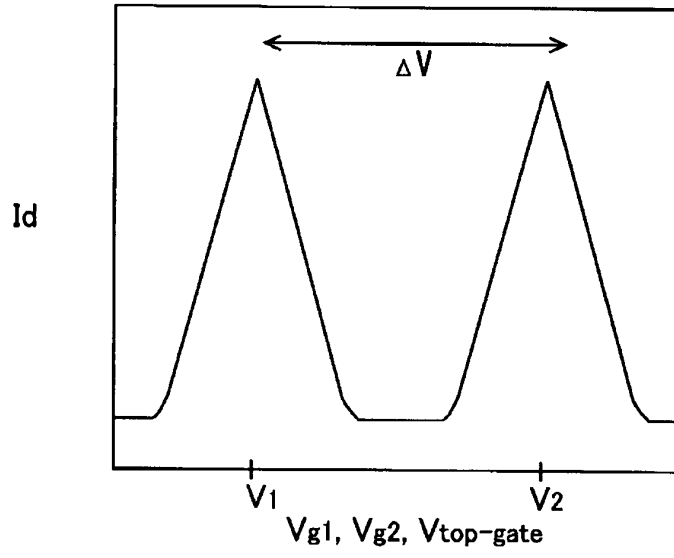


圖6

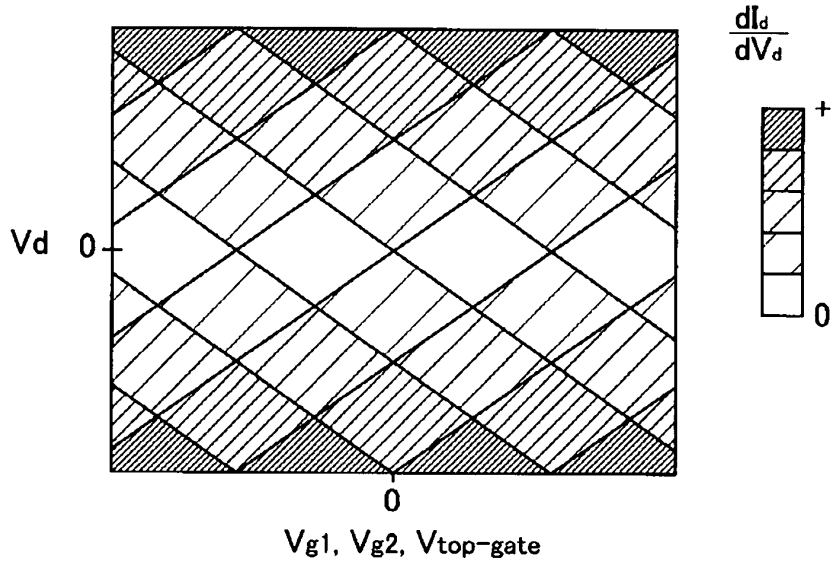


圖7

(9)

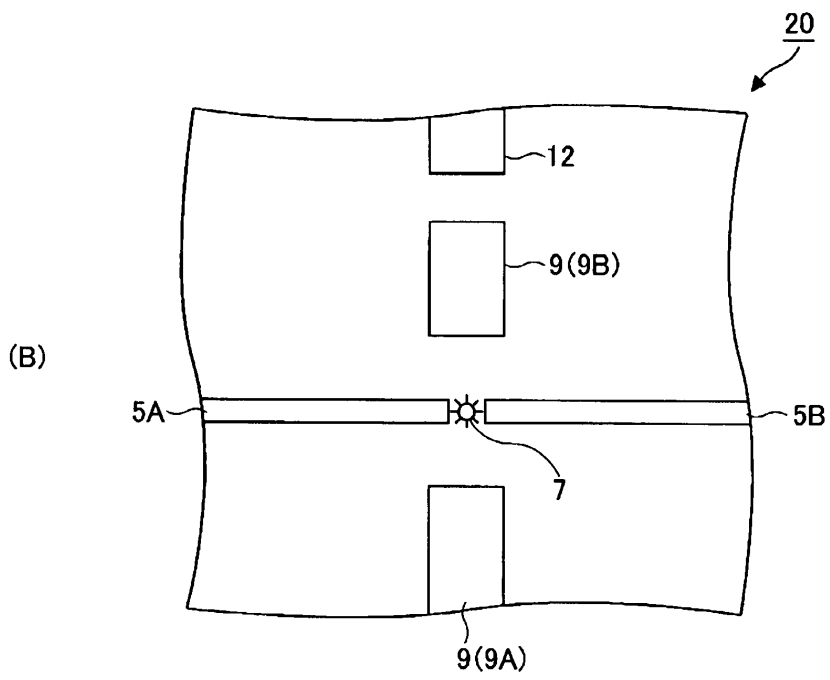
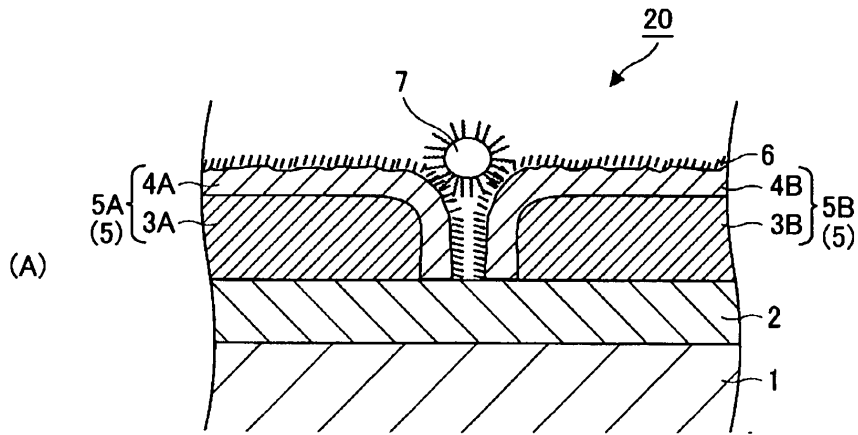
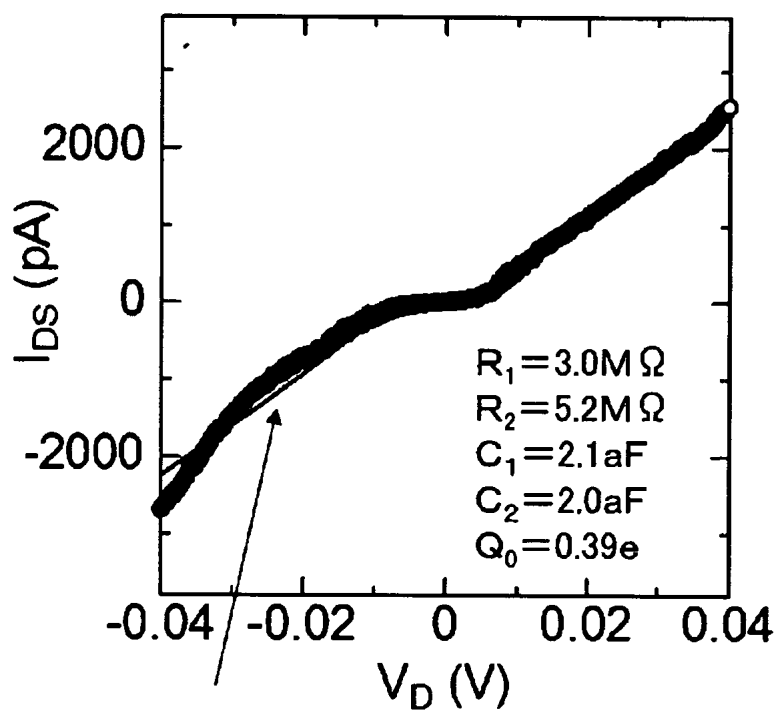


圖8

(10)



從理論式求
得的值

圖9

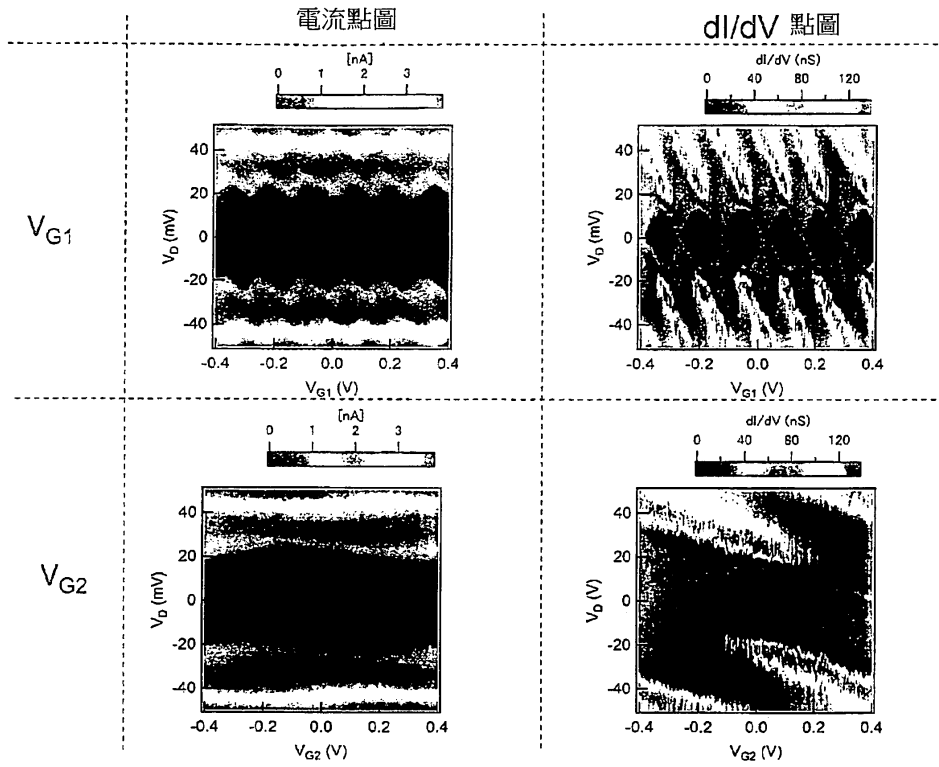


圖10

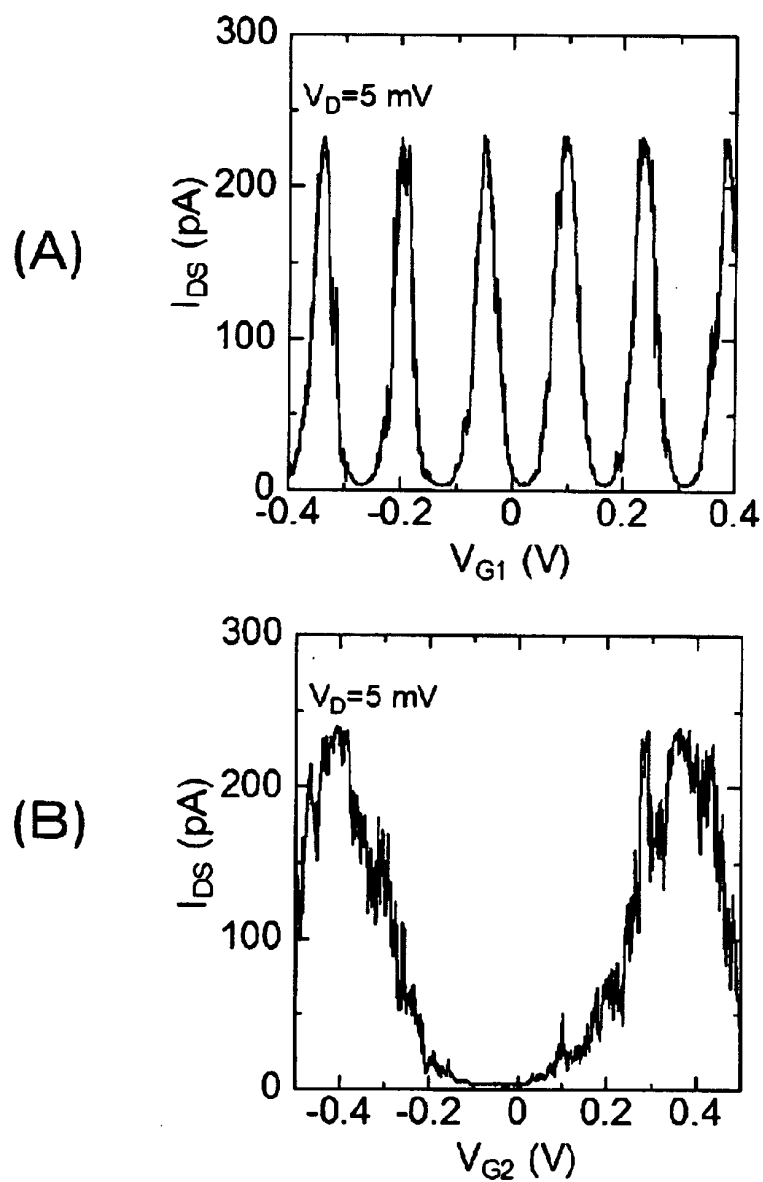


圖 11

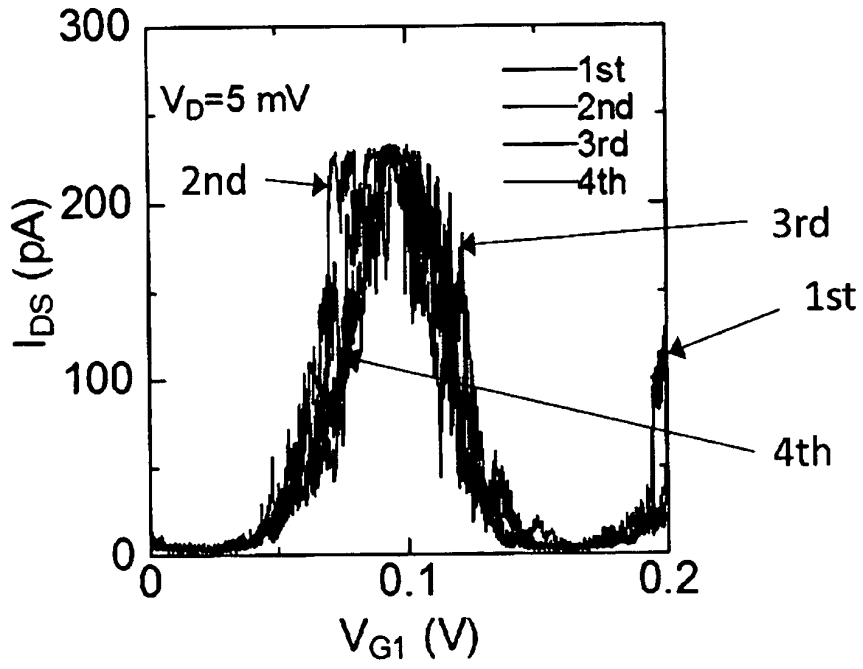


圖12

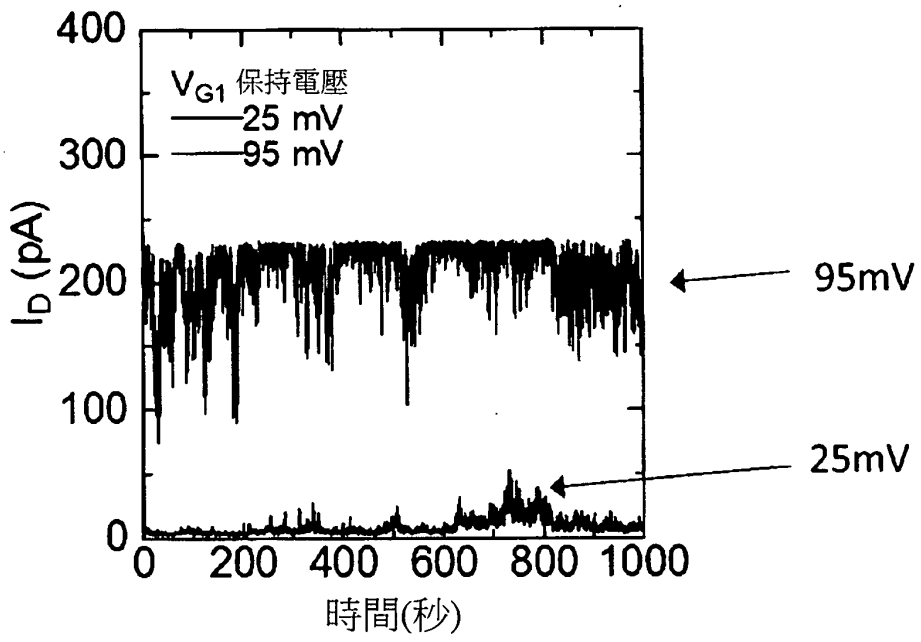


圖13

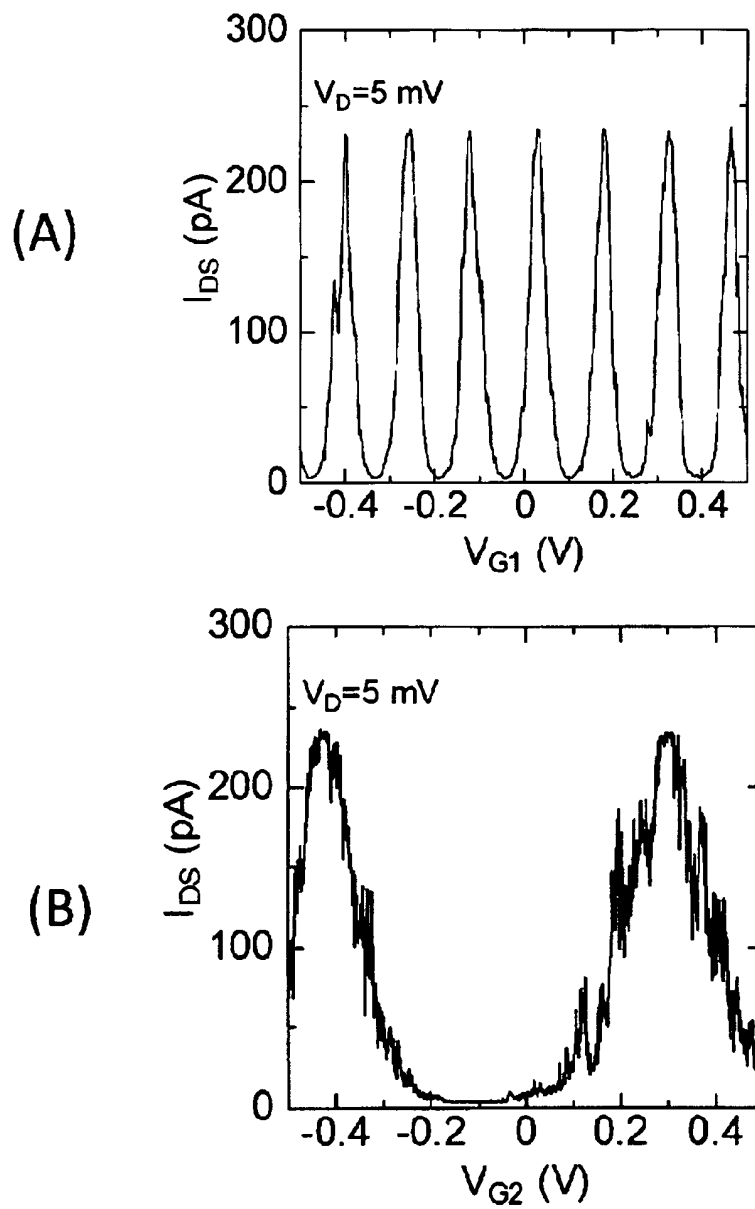


圖 14

(15)

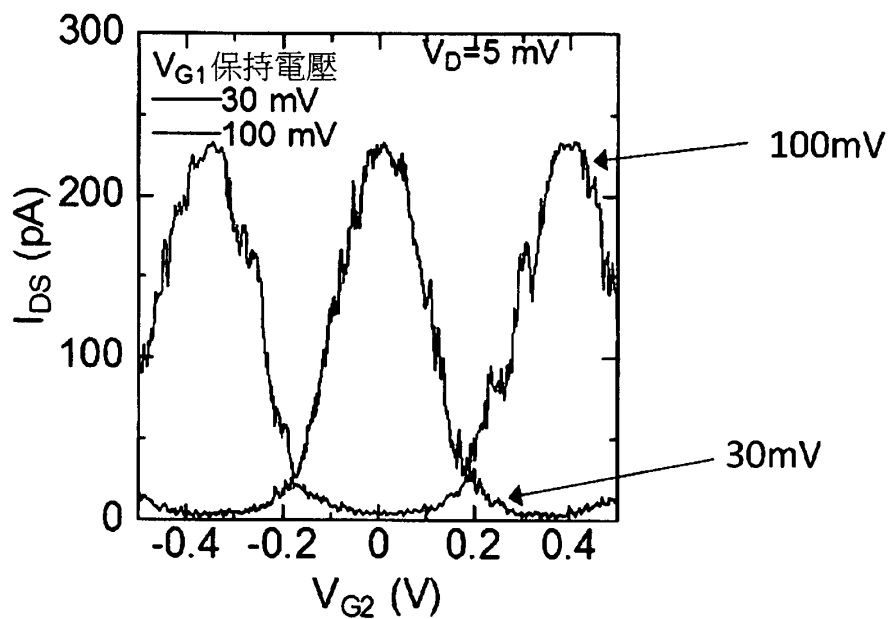


圖15

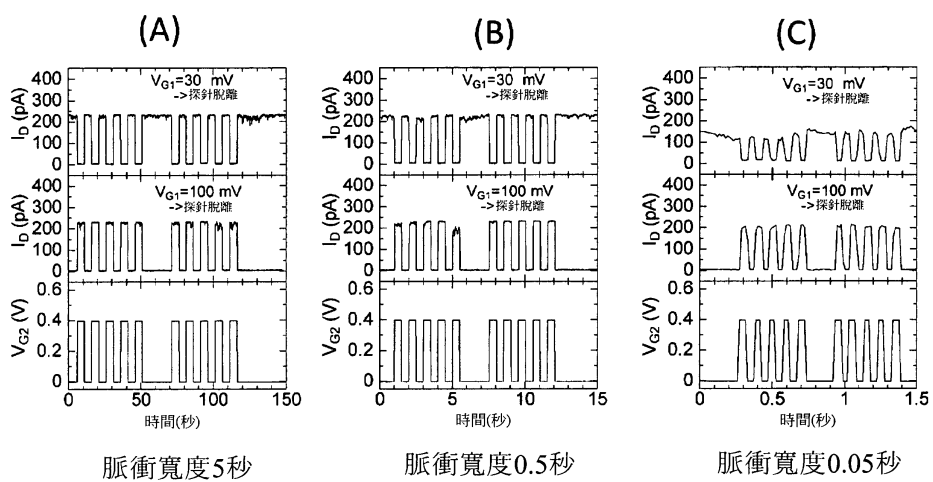


圖16

(16)

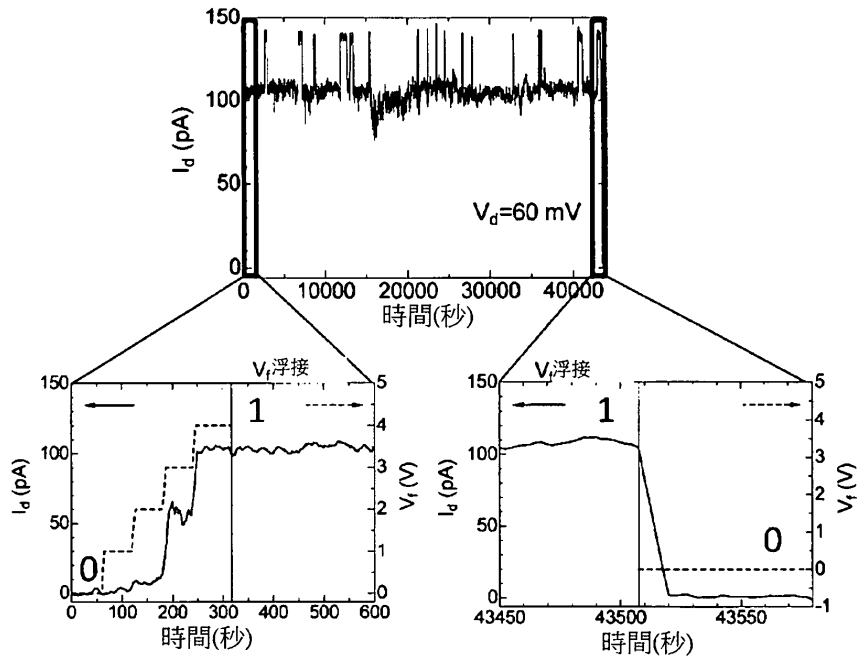


圖17

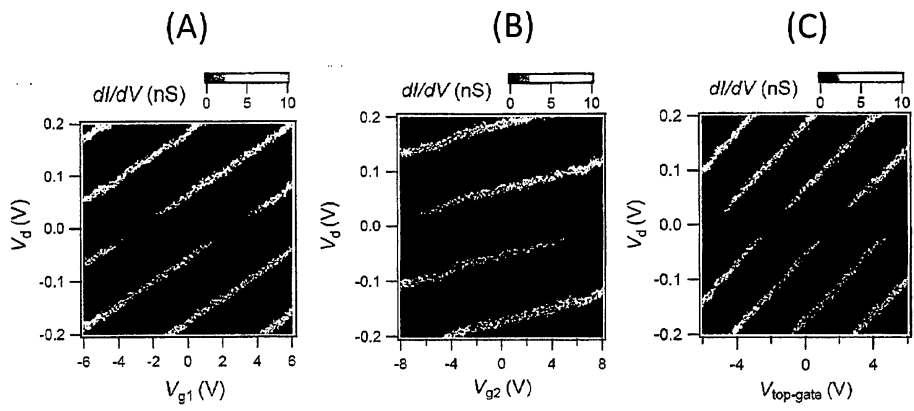


圖18

(17)

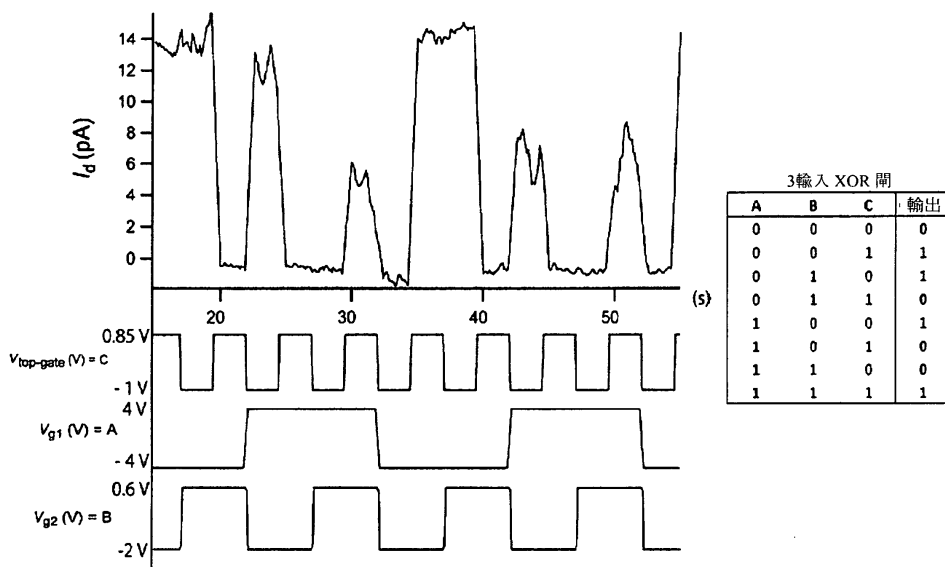


圖19

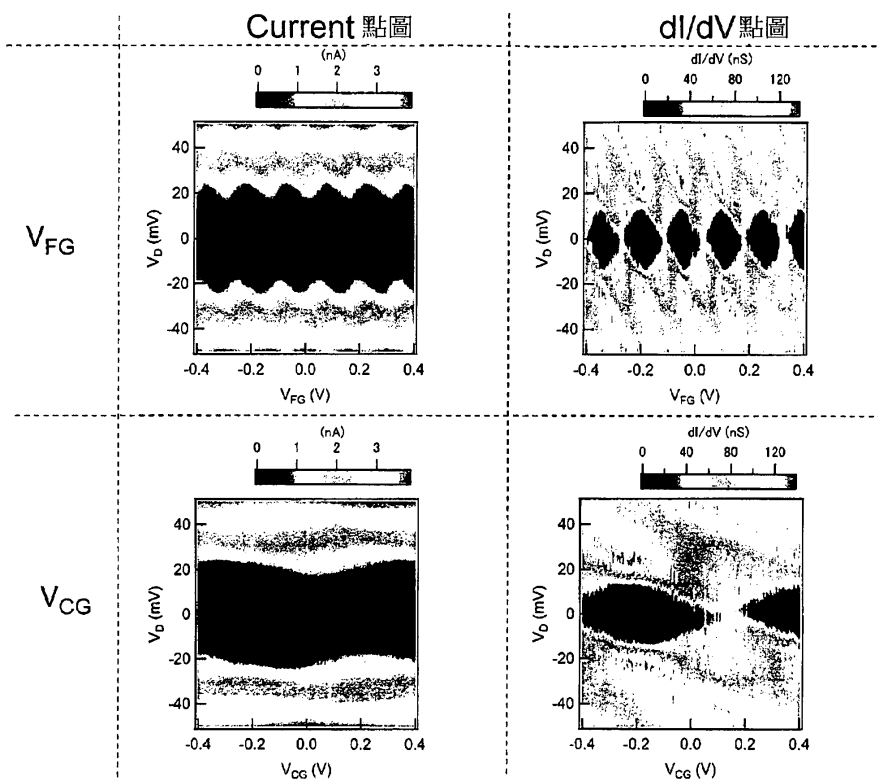


圖20

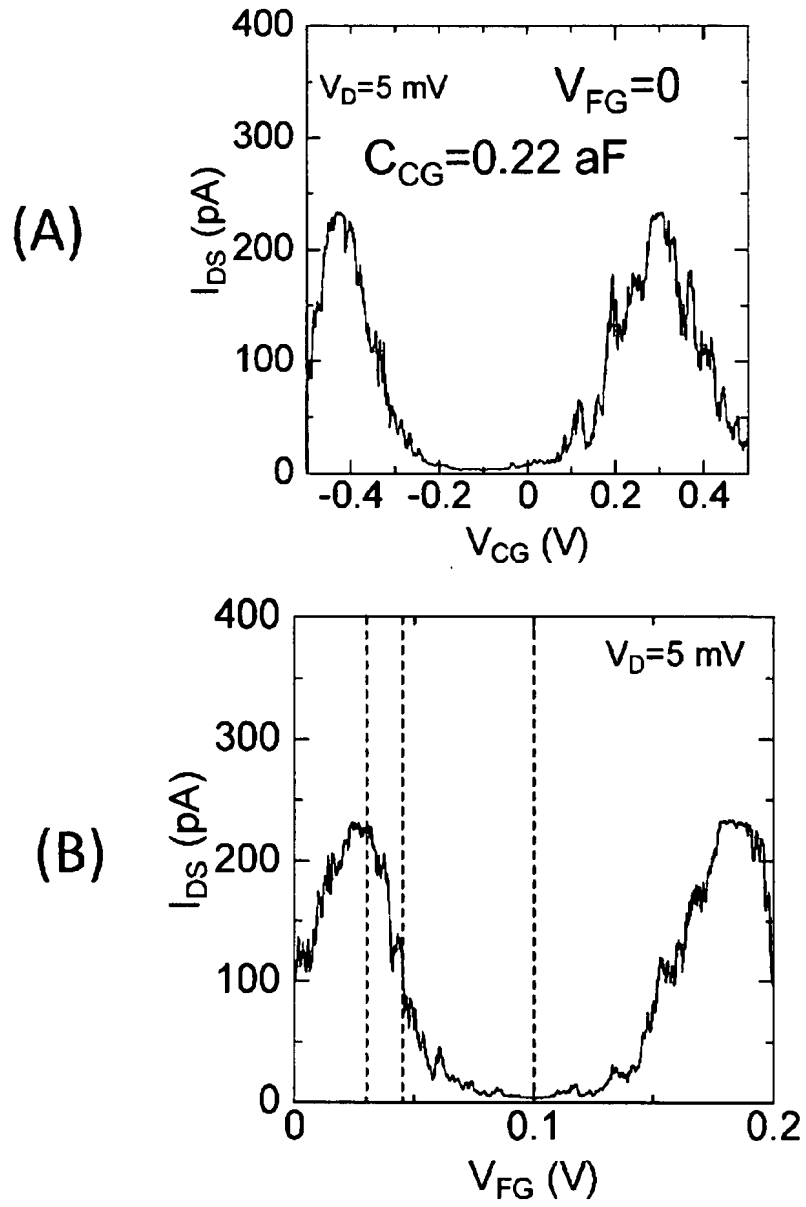


圖21

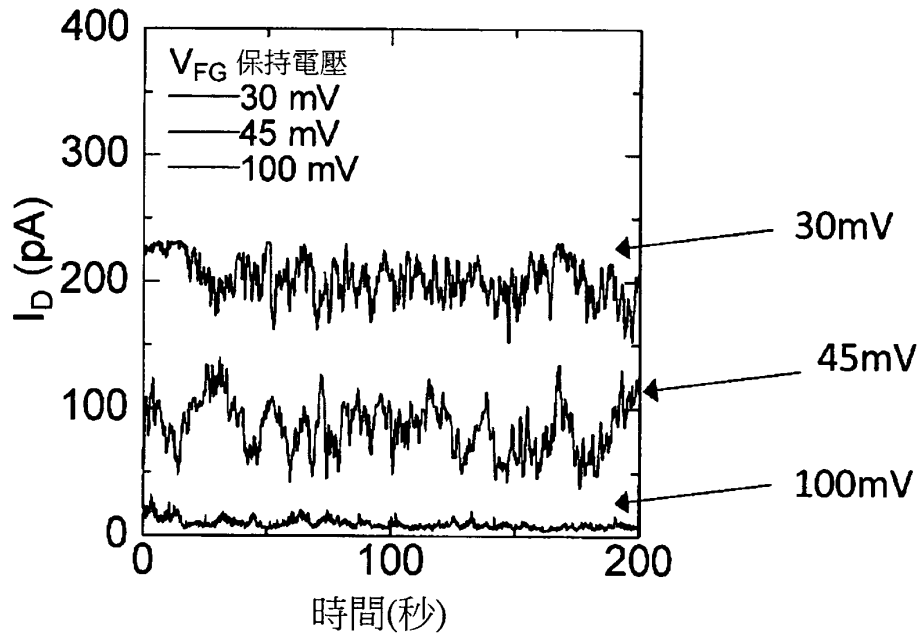


圖22

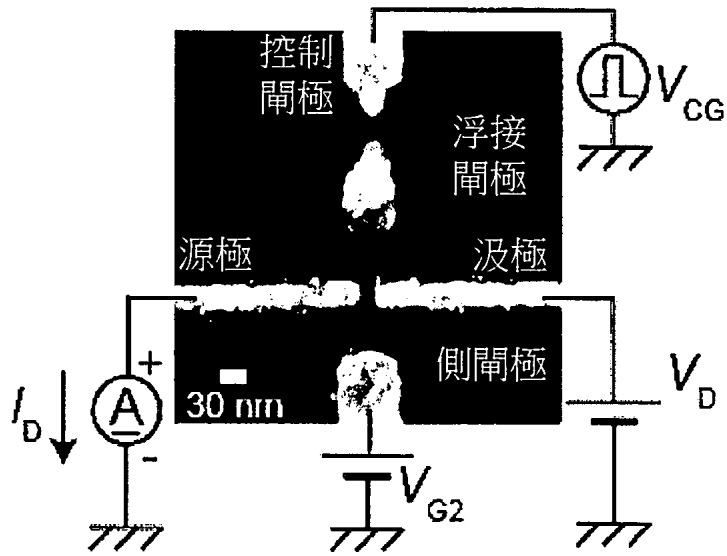


圖23

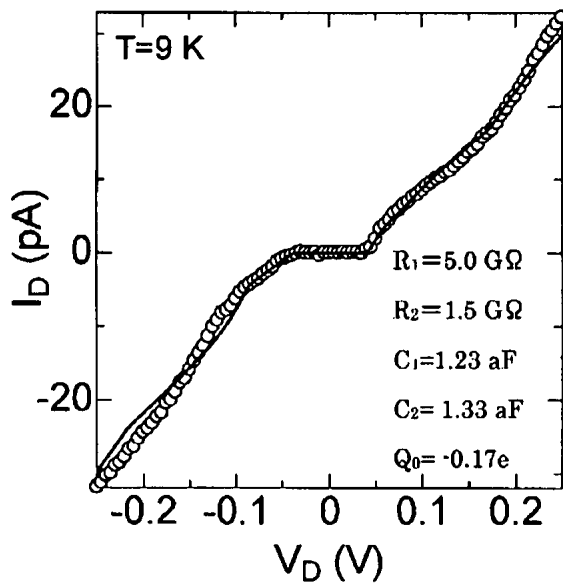


圖24

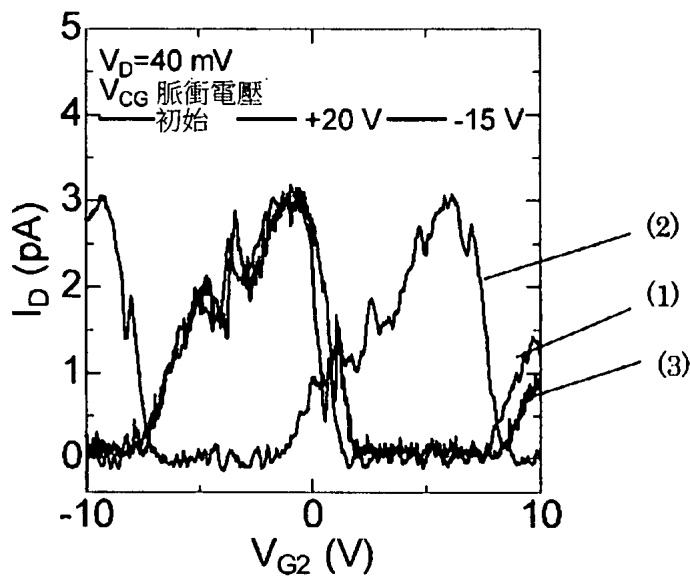


圖25

(21)

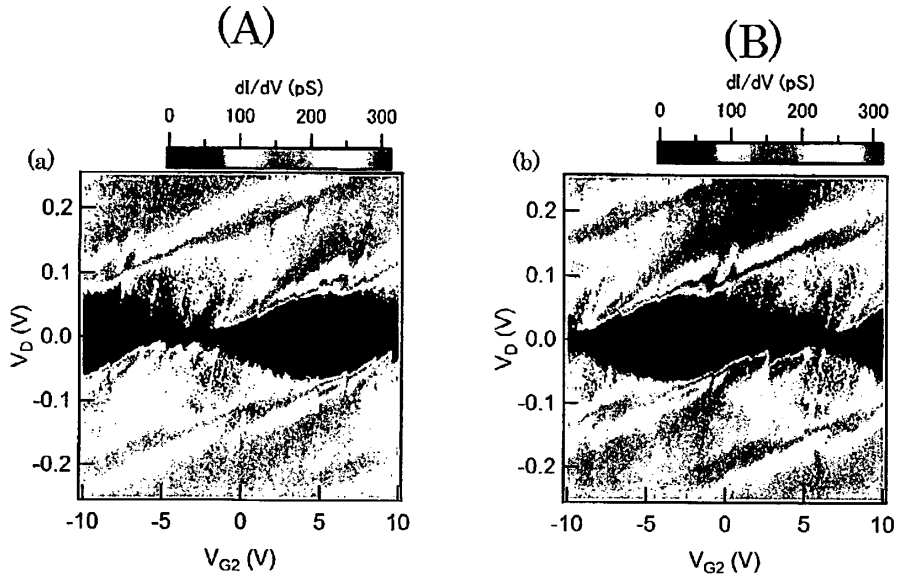


圖26

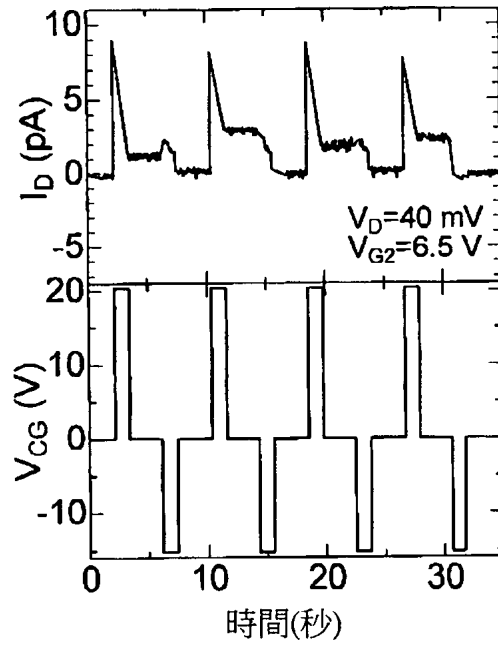


圖27