

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4118500号
(P4118500)

(45) 発行日 平成20年7月16日(2008.7.16)

(24) 登録日 平成20年5月2日(2008.5.2)

(51) Int.Cl.	F I		
HO 1 L 29/06 (2006.01)	HO 1 L 29/06	GO 1 N	
HO 1 L 29/24 (2006.01)	HO 1 L 29/24		
HO 1 L 27/10 (2006.01)	HO 1 L 27/10	4 5 1	
HO 3 K 19/08 (2006.01)	HO 3 K 19/08	Z	
G 1 1 C 13/00 (2006.01)	G 1 1 C 13/00	A	
請求項の数 11 (全 14 頁) 最終頁に続く			

(21) 出願番号 特願2000-334686 (P2000-334686)
 (22) 出願日 平成12年11月1日(2000.11.1)
 (65) 公開番号 特開2002-141494 (P2002-141494A)
 (43) 公開日 平成14年5月17日(2002.5.17)
 審査請求日 平成16年4月7日(2004.4.7)

(73) 特許権者 503360115
 独立行政法人科学技術振興機構
 埼玉県川口市本町4丁目1番8号
 (73) 特許権者 503359821
 独立行政法人理化学研究所
 埼玉県和光市広沢2番1号
 (74) 代理人 100089635
 弁理士 清水 守
 (72) 発明者 青野 正和
 埼玉県和光市広沢2番1号 理化学研究所
 内
 (72) 発明者 中山 知信
 埼玉県和光市広沢2番1号 理化学研究所
 内

最終頁に続く

(54) 【発明の名称】 ポイントコンタクト・アレー

(57) 【特許請求の範囲】

【請求項1】

イオン伝導性及び電子伝導性を有する混合導電体材料から成る第1電極と導電性物質から成る第2電極とを備え、前記第1電極と前記第2電極との間に、前記混合導電体材料内の可動イオンからなる架橋の形成または消滅により前記電極間のコンダクタンスが制御可能な電子素子を複数個用いることを特徴とするポイントコンタクト・アレー。

【請求項2】

可動イオン(Mイオン:Mは金属原子)を有する前記混合導電体材料が前記可動イオン供給源(M)上に形成されていることを特徴とする請求項1記載のポイントコンタクト・アレー。

【請求項3】

前記混合導電体材料がAg₂S、Ag₂Se、Cu₂S又はCu₂Seであることを特徴とする請求項1又は2記載のポイントコンタクト・アレー。

【請求項4】

前記混合導電体材料中に含まれる可動イオンにより、前記第1電極と第2電極間に架橋が形成され、前記電極間のコンダクタンスが変化することを利用することを特徴とする請求項1、2又は3記載のポイントコンタクト・アレー。

【請求項5】

前記第1電極と前記第2電極間に、イオンを固溶させることが可能で、かつイオンを固溶することにより電子とイオン伝導性が現れる半導体あるいは絶縁体材料を有し、該半導体

あるいは絶縁体材料に前記混合導電体材料中に含まれる可動イオンが流入することにより、該半導体ないし絶縁体のコンダクタンスが変化することを利用することを特徴とする請求項 1、2 又は 3 記載のポイントコンタクト・アレー。

【請求項 6】

前記半導体あるいは絶縁体材料が、 GeS_x 、 $GeSe_x$ 、 $GeTe_x$ 、ないし WO_x ($0 < x < 100$) の結晶体ないし非晶質体であることを特徴とする請求項 5 記載のポイントコンタクト・アレー。

【請求項 7】

少なくとも一部が混合導電体材料で被覆された第 1 電極を構成する金属線と、第 2 電極を構成する金属線であって、少なくとも一方の電極を構成する金属線が複数本あり、該金属線間の各交点にポイントコンタクトを設けることを特徴とする請求項 1、2、3、4、5 又は 6 記載のポイントコンタクト・アレー。

10

【請求項 8】

前記ポイントコンタクトのコンダクタンスが量子化されていることを特徴とする請求項 1、2、3、4、5、6 又は 7 記載のポイントコンタクト・アレー。

【請求項 9】

前記ポイントコンタクトの量子化されたコンダクタンスを記録状態として用いる多重記録メモリ型素子を構成することを特徴とする請求項 8 記載のポイントコンタクト・アレー。

【請求項 10】

前記ポイントコンタクトの量子化されたコンダクタンスを入力信号とし、前記各電極の電位を制御することにより、該入力信号間の加算ないし減算を行うことを特徴とする請求項 8 記載のポイントコンタクト・アレー。

20

【請求項 11】

前記ポイントコンタクトの一端の電位を入力信号とする論理回路を構成することを特徴とする請求項 1、2、3、4、5、6 又は 7 記載のポイントコンタクト・アレー。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、対向する電極間においてポイントコンタクトを形成し、又は切断してコンダクタンスを制御する素子を複数個用いるポイントコンタクト・アレーに関するものである。

30

【0002】

【従来の技術】

ポイントコンタクトを構成することによりコンダクタンスを制御する方法が、例えば、先行技術〔1〕として、J. K. Gimzewski and R. Moller: *Phys. Rev. B* 36 (1987) 1284, J. L. Costa-Kramer, N. Garcia, P. Garcia-Mochales, P. A. Serena, M. I. Marques and A. Corrcia: *Phys. Rev. B* 55 (1997) 5416, H. Ohnishi, Y. Kondo and K. Takayanagi: *Nature* 395 (1998) 780などに記載されている。

【0003】

40

これらは、ポイントコンタクトの構築および制御にピエゾ素子を必要とする。すなわち、ピエゾ素子を駆動することにより、ピエゾ素子に付けられた金属探針を対向電極に対して高精度で位置決めして、探針・対向電極間にポイントコンタクトを構築、その状態を制御する。

【0004】

これらとは別に、先行技術〔2〕として、ポイントコンタクトのコンダクタンスを制御する方法であって、有機分子を用いる方法が、C. P. Collier et al., *Science* 285 (1999) 391に記載されている。

【0005】

この方法では、対向電極間に一分子厚さで挟んだロタクサン分子の導電性を、電極間に高

50

電圧を印加することで変化させる。すなわち、電極間に挟んだロタクサン分子は初め導電性を示すが、ある極性の一定以上の電圧を印加すると、分子が酸化されて導電性が減り、電極間が絶縁される。

【 0 0 0 6 】

【 発明が解決しようとする課題 】

しかしながら、上記した先行技術〔 1 〕の方法では、一つのポイントコンタクトに対して少なくとも一つのピエゾ素子と、それを駆動する複雑な制御回路が必要となり、これらを集積化することは極めて困難である。

【 0 0 0 7 】

また、上記した先行技術〔 2 〕の方法では、一旦酸化された分子は還元して導電性を復活させることができないので、その用途が極めて限られてしまう。

【 0 0 0 8 】

本発明は、上記状況に鑑みて、電極間のコンダクタンスの制御を、電気的にかつ可逆的に行うとともに、演算回路、論理回路、メモリ素子などへ応用可能なポイントコンタクトを複数個並べたポイントコンタクト・アレーを提供することを目的とする。

【 0 0 0 9 】

【 課題を解決するための手段 】

本発明は、上記目的を達成するために、

〔 1 〕ポイントコンタクト・アレーにおいて、イオン伝導性及び電子伝導性を有する混合導電体材料から成る第 1 電極と導電性物質から成る第 2 電極とを備え、前記第 1 電極と前記第 2 電極との間に、前記混合導電体材料内の可動イオンからなる架橋の形成または消滅により前記電極間のコンダクタンスが制御可能な電子素子を複数個用いることを特徴とする。

【 0 0 1 0 】

〔 2 〕上記〔 1 〕記載のポイントコンタクト・アレーにおいて、可動イオン（Mイオン：Mは金属原子）を有する前記混合導電体材料が前記可動イオン供給源（M）上に形成されていることを特徴とする。

【 0 0 1 1 】

〔 3 〕上記〔 1 〕又は〔 2 〕記載のポイントコンタクト・アレーにおいて、前記混合導電体材料が Ag_2S 、 Ag_2Se 、 Cu_2S 又は Cu_2Se であることを特徴とする。

【 0 0 1 2 】

〔 4 〕上記〔 1 〕、〔 2 〕又は〔 3 〕記載のポイントコンタクト・アレーにおいて、前記混合導電体材料中に含まれる可動イオンにより、前記第 1 電極と第 2 電極間に架橋が形成され、前記電極間のコンダクタンスが変化することを利用することを特徴とする。

【 0 0 1 3 】

〔 5 〕上記〔 1 〕、〔 2 〕又は〔 3 〕記載のポイントコンタクト・アレーにおいて、前記第 1 電極と前記第 2 電極間に、イオンを固溶させることが可能で、かつイオンを固溶することにより電子とイオン伝導性が現れる半導体あるいは絶縁体材料を有し、この半導体あるいは絶縁体材料に前記混合導電体材料中に含まれる可動イオンが流入することにより、前記半導体ないし絶縁体のコンダクタンスが変化することを利用ことを特徴とする

【 0 0 1 4 】

〔 6 〕上記〔 5 〕記載のポイントコンタクト・アレーにおいて、前記半導体あるいは絶縁体材料が、 GeS_x 、 $GeSe_x$ 、 $GeTe_x$ 、ないし WO_x （ $0 < x < 100$ ）の結晶体ないし非晶質体であることを特徴とする。

【 0 0 1 5 】

〔 7 〕上記〔 1 〕、〔 2 〕、〔 3 〕、〔 4 〕、〔 5 〕又は〔 6 〕記載のポイントコンタクト・アレーにおいて、少なくとも一部が混合導電体材料で被覆された第 1 電極を構成する金属線と、第 2 電極を構成する金属線であって、少なくとも一方の電極を構成する金属線が複数本あり、この金属線間の各交点にポイントコンタクトを設けるようにしたことを特徴とする。

【 0 0 1 5 】

10

20

30

40

50

〔 8 〕 上記〔 1 〕、〔 2 〕、〔 3 〕、〔 4 〕、〔 5 〕、〔 6 〕又は〔 7 〕記載のポイントコンタクト・アレーにおいて、前記ポイントコンタクトのコンダクタンスが量子化されていることを特徴とする。

【 0 0 1 6 】

〔 9 〕 上記〔 8 〕記載のポイントコンタクト・アレーにおいて、前記ポイントコンタクトの量子化されたコンダクタンスを記録状態として用いる多重記録メモリ型素子を構成することを特徴とする。

【 0 0 1 7 】

〔 1 0 〕 上記〔 8 〕記載のポイントコンタクト・アレーにおいて、前記ポイントコンタクトの量子化されたコンダクタンスを入力信号とし、前記各電極の電位を制御することにより、この入力信号間の加算ないし減算を行うことを特徴とする。

10

【 0 0 1 8 】

〔 1 1 〕 上記〔 1 〕、〔 2 〕、〔 3 〕、〔 4 〕、〔 5 〕、〔 6 〕又は〔 7 〕記載のポイントコンタクト・アレーにおいて、前記ポイントコンタクトの一端の電位を入力信号とする論理回路を構成することを特徴とする。

【 0 0 1 9 】

【 発明の実施の形態 】

以下、本発明の実施の形態について図を参照しながら詳細に説明する。

【 0 0 2 0 】

図 1 は本発明にかかる複数個のポイントコンタクトを配置したポイントコンタクト・アレーを示す斜視模式図である。

20

【 0 0 2 1 】

図 1 に示すように、混合導電体 1 で被覆された金属線（第 1 電極）2 と、金属線 3, 4（第 2 電極）との交点に可動イオン（原子）5 で構成されたポイントコンタクト（架橋）6, 7 を形成する。これらは、絶縁性の基板 8 上に設置され、絶縁性の材料（図では省略）により固定される。

【 0 0 2 2 】

第 1 及び第 2 の二つの電極間に半導体ないし絶縁体材料を挿入する場合は、この半導体ないし絶縁体中に可動イオンが固溶することにより、その半導体のコンダクタンスが変化する。

30

【 0 0 2 3 】

その結果、電極間のコンダクタンスが変化する。なお、その変化量は半導体ないし絶縁体材料中に固溶する可動イオンの量に依存する。

【 0 0 2 4 】

簡略化するため、図 1 においては、混合導電体 1 で被覆された金属線（第 1 電極）2 が一本、金属線（第 2 電極）3, 4 が 2 本から成るポイントコンタクト・アレーが示されている。ポイントコンタクトの数は、電極を構成する金属線の本数の乗算であり、ここでは、 2×1 の 2 個のポイントコンタクトが形成されることになる。第 1 電極、第 2 電極を構成する金属線の本数を増やせば n 個 \times n 個のポイントコンタクト・アレーを構成することができる。

40

【 0 0 2 5 】

本発明では、第 1 電極 2 と第 2 電極 3, 4 間に電圧を印加して、イオン原子からなる架橋 6, 7 を形成したり消滅させたりして、電極間に形成されたポイントコンタクトのコンダクタンスを制御する。具体的に説明すれば、第 1 電極 2 に対して第 2 電極 3, 4 に適当な負電圧を印加すると、電圧と電流との効果により、混合導電体材料中の可動イオン（原子）が析出し、電極間に架橋 6, 7 が形成される。この結果、電極間のコンダクタンスが増大する。逆に第 2 電極 3, 4 に適当な正電圧を印加すると、可動イオン（原子）が混合導電体材料中に戻り、架橋 6, 7 が消滅する。すなわち、コンダクタンスが減少する。

【 0 0 2 6 】

このように、各金属線に印加する電圧を独立に制御することによって、第 1 電極 2 と第 2

50

電極 3, 4 の各交点に形成されたポイントコンタクトに印加する電圧を独立に制御することができる。すなわち、各交点のポイントコンタクトのコンダクタンスを独立に制御できる。

【0027】

これにより、ポイントコンタクト・アレーからなるメモリー素子、演算素子などの電子素子とそれらからなる電気回路を構成することができる。

【0028】

以下では、混合導電体材料 Ag_2S 、可動イオン供給源 Ag から成る第 1 電極と、 Pt からなる第 2 電極を用いた実施例を述べるが、他の材料を用いても同様の結果が得られることは言うまでもない。

【0029】

架橋の形成は Ag 原子が 10 個程度あれば十分可能である。測定結果から、電圧 100 mV、初期電極間抵抗 100 k の場合に、 Ag 原子 10 個を混合導電体 Ag_2S から引き出すのに必要な時間、すなわち架橋を形成するのに必要な時間は、高々数十ナノ秒と見積もられた。また、架橋を形成するのに必要な電力はナノワット程度と小さい。このため、本発明を用いれば、高速でかつ低消費電力型の素子を構築することができる。

【0030】

まず、本発明の第 1 実施例について説明する。

【0031】

図 2 は本発明にかかる多重メモリー素子に応用したポイントコンタクト・アレーの模式図である。

【0032】

簡略化のため、図 1 と同様に、2 つのポイントコンタクトから成る試料を用いた。ここでは、第 1 電極を構成する混合導電体材料 11 として Ag_2S を、金属線 10 として Ag 線を用いた。また、第 2 電極を構成する金属線 13, 14 として Pt 線を用いた。第 1 電極を接地し、第 2 電極 13, 14 にそれぞれ電圧 V_1, V_2 を独立に印加する。 V_1, V_2 として負の電圧を選ぶと、混合導電体材料 11 中の Ag 原子 12 が析出し、架橋 15, 16 が形成される。 V_1, V_2 を正の電圧にすると、架橋 15, 16 中の Ag 原子 12 が混合導電体材料 11 中に戻り、架橋 15, 16 が消滅する。この詳しい機構については、本願発明者によって特願平 12 - 265344 号として提案されている。

【0033】

本発明では、ポイントコンタクトを複数用いることにより、以下に述べる新たな機能を実現している。

【0034】

本実施例では、ポイントコンタクトのコンダクタンスの制御をパルス電圧を印加することにより行った。すなわち、コンダクタンスを増大させるためには、50 mV の電圧を 5 ミリ秒印加した。コンダクタンスを減少させる場合には、-50 mV の電圧を 5 ミリ秒印加した。これにより、各ポイントコンタクトにおいて、量子化されたコンダクタンス間の遷移を実現した。すなわち、これがメモリーとしての書き込み動作にあたる。

【0035】

そこで、記録状態を読み出すためには、 V_1, V_2 を 10 mV に設定し、読み出し動作によって記録したコンダクタンス値が変化しないようにした。その状態で、各ポイントコンタクトの第 2 電極を構成する金属線 13, 14 に流れる電流 I_1, I_2 を測定した。その結果を図 3 に示す。

【0036】

図 3 において、 I_1 を細い実線で、 I_2 を太い実線で示してある。ポイントコンタクト 15 ないし 16 に、1 秒ごとに書き込み動作を行い、その都度記録状態を読み出した。左側の縦軸は実際に測定した電流値を、右側の縦軸は対応する量子化コンダクタンスを示している。コンダクタンスは、測定電流を印加電圧 (10 mV) 除算して得られる。

【0037】

10

20

30

40

50

この図によれば、各ポイントコンタクトのコンダクタンスが量子化されていることが分かる。すなわち、架橋 15 による第 1 のポイントコンタクトの量子化コンダクタンスの量子数を N_1 、架橋 16 による第 2 のポイントコンタクトの量子化コンダクタンスの量子数を N_2 とすると、それぞれ $N_1 = 0 \sim 3$ 、 $N_2 = 0 \sim 3$ の合計 16 通りの記録状態が実現されている。

【0038】

本実施例では、 $N = 0 \sim 3$ の 4 つの量子化状態しか用いなかったが、さらに大きな量子数をもつ状態を用いることにより、記録密度を増やすことができる。また、ポイントコンタクトの数を増やすことによって記録密度が上げられることも言うまでもない。

【0039】

次に、本発明の第 2 実施例について説明する。

【0040】

まず、第 1 実施例に示す構成を用いて、加算回路を実現した実施例を説明する。

【0041】

本発明による加算回路では、入力は、架橋 15、16 によるポイントコンタクトの量子化コンダクタンスの量子数 N_1 、 N_2 である。入力の動作は、電圧 V_1 、 V_2 を制御して N_1 、 N_2 を所望の値に設定することで行われる。演算結果は、 V_1 、 V_2 を読み出し電圧、例えば 10 mV に設定して、第 1 電極 10 から接地電位に流出する電流 I_{out} を測定することにより得られる。

【0042】

図 4 は本発明の第 2 実施例の演算結果を示す図である。グラフ下に、入力した N_1 、 N_2 と測定された N_{out} をグラフ横軸に対応させて示した。得られた電流値 I_{out} が $N_1 + N_2$ に対応する量子化コンダクタンスを有していることが分かる。すなわち、加算が正確に行われている。本実施例でも、第 1 実施例と同様、 $N_1 = 0 \sim 3$ 、 $N_2 = 0 \sim 3$ に対応する 16 通りの加算結果を示したが、より大きな量子数を用いても良い。また、用いるポイントコンタクトの数、すなわち、入力数を 3 個以上にしても同様のことが行える。

【0043】

次に、本発明の第 3 実施例について説明する。

【0044】

第 1 実施例に示す構成は、減算回路にも応用できる。入力の制御は第 2 実施例で述べたのと同じ方法で行う。減算の演算を行う際には、 V_1 、 V_2 として絶対値が等しく極性が逆の電圧を選べばよい。例えば、 V_1 として 10 mV、 V_2 として -10 mV を設定すれば、 $N_1 - N_2$ に相当する量子化コンダクタンスに対応する電流 I_{out} が第 1 電極から接地電位に流出する。このとき、電流の向きが第 1 電極から接地電位を向いていれば演算結果は正の値を持ち、接地電位から第 1 電極を向いていれば演算結果は負の値を持つことになる。

【0045】

第 3 実施例の演算結果を図 5 に示す。

【0046】

$N_1 - N_2$ の演算が正確に行われている。更に、3 つ以上のポイントコンタクトを用いれば、 $N_1 + N_2 - N_3$ のような演算を一度に行うことが可能になる。例えば、この場合、 V_1 と V_2 を 10 mV、 V_3 を -10 mV に設定して演算を行えばよい。

【0047】

次に、本発明の第 4 実施例について説明する。

【0048】

これは、本発明のポイントコンタクトを用いて論理回路を構成した実施例である。論理回路を構成する場合は、第 1 実施例～第 3 実施例の場合と異なり、ポイントコンタクトにおける量子化コンダクタンス状態間の遷移は使わない。すなわち、オン・オフのスイッチング素子としてポイントコンタクトを用いる。典型的には、オンの状態の抵抗値が 1 k 以下、オフの状態の抵抗値が 100 k 以上である。

10

20

30

40

50

【0049】

図6は本発明のポイントコンタクトを用いて構成したORゲートの模式図である。

【0050】

Ag線21, 22がAg₂S₂₃, 24で被覆されており第1電極を構成している。これらのAg₂S₂₃, 24から析出したAg架橋25, 26が、第2電極であるPt電極20に対向して、ポイントコンタクトを形成している。Pt電極20の一端は、抵抗27(本実施例では10k)を介して参照電圧V_sに接続されており、もう一端は出力端子で、出力電圧V_{out}が出力される。Ag線21, 22に対して、入力電圧V1, V2が印加されると、これにより、架橋25, 26が形成されたり消滅したりして、ポイントコンタクトがオン・オフのスイッチング素子として働く。

10

【0051】

図7にその動作結果を示す。本実施例では、1秒毎に入力、すなわちV1, V2を変更して出力V_{out}を測定した。

【0052】

2入力ORゲートでは、LowレベルとHighレベルの2値化されたそれぞれの入力に対し、いずれか一方でもHighレベルならば、出力がHighレベルとならなければならない。

【0053】

そこで、まず、Lowレベルとして0V(参照電位V_sも同じ)を、Highレベルとして200mVを用いて動作させた場合の結果を図7(a)に示す。

20

【0054】

この図によると、2つの入力V1, V2の内、いずれか一方が200mVのとき、出力V_{out}は略200mVとなっており、正常に動作していることが分かる。Highレベルの電圧を500mVに上昇させても同様の結果〔図7(b)〕が得られた。

【0055】

図8は本論理回路の等価回路を示す図である。

【0056】

参照電圧V_sと入力電圧V1, V2によって、架橋25, 26(図6)の生成・消滅が起こり、抵抗R1, R2(架橋によって形成されるポイントコンタクト部の抵抗)の抵抗値が変化する。電極20(図6)上の2つのポイントコンタクト間にも僅かな抵抗R12(数から数十程度)があるが、R0(10k)、R1, R2(1k~1M)に比べれば無視できる大きさである。

30

【0057】

まず、V1, V2ともに0Vの場合、系に接続された3つの電圧が全て0Vなので、出力V_{out}は必然的に0Vになる。次に、V1が0V、V2が200mV(500mV)の場合、架橋25(図6)が成長し、抵抗R2の抵抗値が小さくなる。典型的には1k以下である。

【0058】

この結果、R0よりもR2の方が抵抗値が1桁以上小さくなるので、V2は約200mV(500mV)となる。このときV1もほぼ200mV(500mV)となるので、架橋26(図6)に対しては架橋が消滅する電圧が印加されたことになり、R1は1M以上の大きい値となる。この結果、V1が0Vであっても、R0, R1, R2であるので、V1はV2と同じ約200mV(500mV)となる。その結果、出力は200mV(500mV)となるのである。正確には、架橋25の成長と架橋26の切断は平行して起こり、上述の結果をもたらす。

40

【0059】

V1が200mV(500mV)、V2が0Vの場合も同様に説明できる。また、V1, V2ともに200mV(500mV)の場合は、架橋25, 26がともに成長するので、V1, V2の電圧、すなわち、200mV(500mV)が出力されることになる。

【0060】

50

次に、本発明の第5実施例について説明する。

【0061】

図9を用いて、ANDゲートを構成した実施例を説明する。

【0062】

本実施例では、 Ag_2S 薄膜31で被覆されたAg線30の一端が、抵抗体37を介して、参照電圧 V_s と接続されている。もう一端は出力端子である。また、2本のPt電極35, 36に向かって、可動イオンであるAg原子が析出してできた架橋33, 34が形成されている。入力電圧 V_1 , V_2 は、この2本のPt電極35, 36に対して印加される。なお、図9において、32は Ag_2S 薄膜31中のAgイオンである。

【0063】

図10に、ANDゲートの演算結果を示す。2入力ANDゲートでは、2つの入力とともにHighレベルの時のみ、出力 V_{out} がHighレベルとなる。

【0064】

図10(a)は、Highレベルを200mVに設定して動作させた場合の結果である。なお、このとき、参照電圧も200mVに設定した。

【0065】

図10(b)には、Highレベルを500mVに設定して動作させた場合の結果を示す。このときの参照電圧は500mVである。

【0066】

図10によると、Highレベルが200mVで、 V_1 が0V、 V_2 が200mVの場合に、出力 V_{out} が中途半端な値(約50mV)を示している。しかし、これ以外はLowレベルである0Vか、Highレベルである200mVを出力している。また、Highレベルとして500mVを設定した場合は、全ての入力パターンに対して正常に動作している。なお、200mV動作の場合もLow-Highを決める臨界電圧を100mVに設定すれば全く問題は起きない。なお、この原因については後述する。

【0067】

再び、図8を用いてこのANDゲートの動作原理を説明する。本実施例では、参照電圧 V_s はHighレベル(200ないし500mV)である。まず、 V_1 , V_2 ともに0Vの場合、架橋33, 34(図9)がともに成長するので、抵抗 R_1 , R_2 の抵抗値は典型的には1k以下となる。すなわち、抵抗 R_0 (10k)よりも一桁以上小さな抵抗値で出力端がLowレベルにある入力電圧に接続されるので、出力 V_{out} は0Vとなる。次に、 V_1 が0V、 V_2 が200mV(500mV)の場合、架橋33(図9)のみが成長する。

【0068】

一方、架橋34は電圧 V_2 が電圧 V_1 のために200mV(500mV)よりも小さくなる。すなわち、架橋が消滅する極性の電圧が印加されたことになり、架橋34は消滅し R_2 の抵抗値は1M程度に大きくなる。このときの V_1 と V_2 の電位差が小さいと、架橋の消滅が十分でなく、従って R_2 の抵抗値が十分大きくなりないので、先に述べた中途半端な出力がでてしまうことがある。しかし、Highレベルの電圧を500mVにすれば V_1 と V_2 の電位差が十分大きくなるので、完全に正常に動作する。

【0069】

V_1 が200mV(500mV)、 V_2 が0Vの場合も同様である。ただし、ポイントコンタクトを構成する架橋33, 34の特性が若干異なるため、この場合は、動作電圧200mVにおいても正常な出力が得られている。最後に、 V_1 , V_2 がともに200mV(500mV)の場合、この場合は、架橋33, 34の生成消滅は起こらない。全ての電圧が200mV(500mV)なので、出力電圧も200mV(500mV)となる。

【0070】

以上、ポイントコンタクトを用いた論理回路について説明してきた。以上の実施例では2入力の論理回路について述べたが、本発明によるポイントコンタクトを3つ以上使えば、上述した動作原理により3入力以上の論理回路を構成することができる。

10

20

30

40

50

【0071】

次に、本発明の第6実施例について説明する。

【0072】

ここでは、ポイントコンタクト・アレーの製造方法について述べる。

【0073】

図11は本発明の第6実施例を示すポイントコンタクト・アレーの製造方法を示す図である。

【0074】

図11に示すように、絶縁性の基板40上にAg線41, 42を形成し、その表面をイオウ化してAg₂S膜43, 44を形成する。その上にPt線45, 46を載せることで、このポイントコンタクト・アレーの主要部が完成する。ここで重要なことは、Ag₂S膜43, 44で覆われたAg線41, 42とPt線45, 46との各交点に、Ag原子による架橋47, 48が形成されていることである。

10

【0075】

このために本発明ではPt線45, 46を載せる際に、Pt線45, 46・Ag線41, 42間に電圧を印加して、Ag₂S膜43, 44からAgが析出して架橋47, 48を形成するようにした。これにより、例えば、配線装置等によりPt線45, 46を載せるだけで本発明を実現することができる。

【0076】

また、マスクを用いた蒸着等により、交点に予めAgを蒸着しておいても良いし、Ag₂S膜で覆われたAg線に電子線を照射してAg原子を析出させても良い。重要なことは、第1電極を構成するAg₂Sと第2電極を構成するPt間にAgが存在することである。

20

【0077】

さらに、Pt線を別の基板上に予め形成しておき、Ag₂S膜で覆われたAg線が形成された基板と貼り合わせても良い。

【0078】

次に、本発明の第7実施例について説明する。

【0079】

ここでは、別のポイントコンタクト・アレーの製造方法と構造について述べる。

【0080】

図12は本発明の第7実施例を示す半導体の導電性を制御するポイントコンタクト・アレーの模式図である。

30

【0081】

図12では、絶縁性の基板50上に、やはりAg₂S膜53, 54で被覆されたAg線51, 52が形成されている。その上に、Ag原子を固溶することができる半導体ないし絶縁体57, 58, 59, 60がAg線51, 52とPt線55, 56との交点にあたる部分にのみ形成されている。なお、図12ではこれらを覆う絶縁材料は示していないが、図に示した部分は全て素子内部に埋め込まれている。

【0082】

この場合、これまでに述べてきたのと同じ原理でAgイオンが、Ag₂S膜53, 54から流出する。この流出したAgイオンが半導体ないし絶縁体57, 58, 59, 60内に固溶して半導体ないし絶縁体の導電率を変化させ、上述した実施例と同様のことを実現することができる。この場合、架橋の生成・消滅のための空間が素子中に不要となるので、絶縁性部材中への埋め込みが容易になる。

40

【0083】

また、半導体ないし絶縁体の代わりに、Ag薄膜を予め形成しておけば、第6実施例で述べたのと同じ構造となる。この場合、この薄膜Ag中のAg原子がAg₂S膜中に入り込むことによって薄膜が消失する。

【0084】

なお、本発明では、Agイオンを固溶することができる半導体ないし絶縁体として、Ge

50

S_x 、 $GeSe_x$ 、 $GeTe_x$ 、ないし WO_x ($0 < x < 100$)の結晶体ないし非晶質体を用いるようにした。

【0085】

次に、本発明の第8実施例について説明する。

【0086】

図13に第1電極である金属配線の一部が混合導電体で被覆された実施例を示す。本実施例においては、第1電極を構成する金属線と第2電極を構成する金属線との交点において、「第1電極を構成する金属/混合導電体/架橋ないし半導体/第2電極を構成する金属」で構成されるポイントコンタクトが形成されていればよい。

【0087】

従って、図13に示すように、第1電極を構成する金属線70と第2電極を構成する金属線71, 72の交点付近のみに混合導電体73, 74が形成されていても、混合導電体73, 74と金属線71, 72間にポイントコンタクト(架橋)75, 76を形成できる。

【0088】

さらに、第1電極を構成する金属も、混合導電体に接する部分と、ポイントコンタクト間の配線材が異なっても良い。例えば、本実施例では、混合導電体(Ag_2S)77, 78に接する部分に Ag 線79, 80を、その他の部分81~83にタングステン線を用いた。なお、混合導電体と接する部分の部材は、混合導電体中の可動イオン原子と同じ元素で構成されている必要がある。従って、本実施例では、混合導電体として Ag_2S を用いたので、これと接する部分の部材に Ag を用いたのである。

【0089】

なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能であり、これらを本発明の範囲から排除するものではない。

【0090】

【発明の効果】

以上、詳細に説明したように、本発明によれば、高速、かつ低消費電力で動作するポイントコンタクト・アレーを構築することができ、多重記録型メモリー素子、論理回路、演算回路等を実現することができる。

【図面の簡単な説明】

【図1】本発明にかかる複数個のポイントコンタクトを配置したポイントコンタクト・アレーを示す斜視模式図である。

【図2】本発明にかかる多重記憶メモリを構成するポイントコンタクト・アレーを示す模式図である。

【図3】本発明の第1実施例を示す多重記憶されたメモリの読み出し結果を示す図である。

【図4】本発明の第2実施例を示すポイントコンタクト・アレーで構成した加算回路の演算結果を示す図である。

【図5】本発明の第3実施例を示すポイントコンタクト・アレーで構成した減算回路の演算結果を示す図である。

【図6】本発明の第4実施例を示すポイントコンタクト・アレーで構成したORゲートの模式図である。

【図7】本発明の第4実施例を示すポイントコンタクト・アレーで構成したORゲートの動作結果を示す図である。

【図8】本発明の第4実施例を示すポイントコンタクト・アレー論理回路の等価回路図である。

【図9】本発明の第5実施例を示すポイントコンタクト・アレーで構成したANDゲートの模式図である。

【図10】本発明の第5実施例を示すポイントコンタクト・アレーで構成したANDゲートの演算結果を示す図である。

【図11】本発明の第6実施例を示すポイントコンタクト・アレーの製造方法を示す図で

10

20

30

40

50

ある。

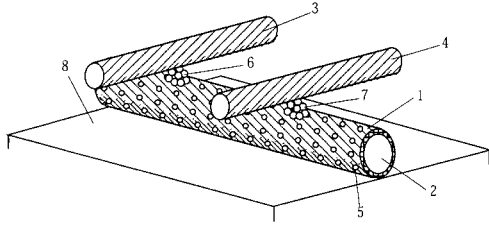
【図12】本発明の第7実施例を示す半導体の導電性を制御するポイントコンタクト・アレーの模式図である。

【図13】本発明の第8実施例を示す一部が混合導電体で被覆された電極を有するポイントコンタクト・アレーの模式図である。

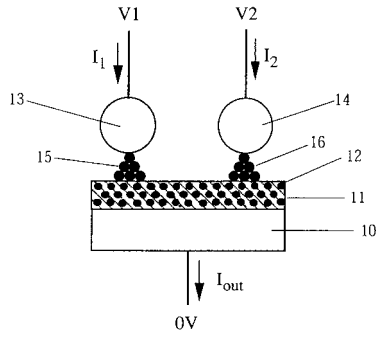
【符号の説明】

1	混合導電体	
2, 10, 70	金属線(第1電極)	
3, 4, 13, 14, 71, 72	金属線(第2電極)	
5, 32	可動イオン(原子)	10
6, 7, 15, 16, 25, 26, 33, 34, 47, 48, 75, 76	ポイントコンタクト(架橋)	
8, 40, 50	絶縁性の基板	
11, 73, 74, 77, 78	混合導電体材料(Ag ₂ S)	
12	Ag原子	
20	Pt電極	
21, 22, 30, 41, 42, 51, 52, 79, 80	Ag線(Ag電極)	
23, 24	Ag ₂ S	
27	抵抗	
31	Ag ₂ S薄膜	20
35, 36, 45, 46, 55, 56	Pt線(Pt電極)	
37	抵抗体	
43, 44, 53, 54	Ag ₂ S膜	
49	電源	
57, 58, 59, 60	半導体ないし絶縁体	
81, 82, 83	タンゲステン線	

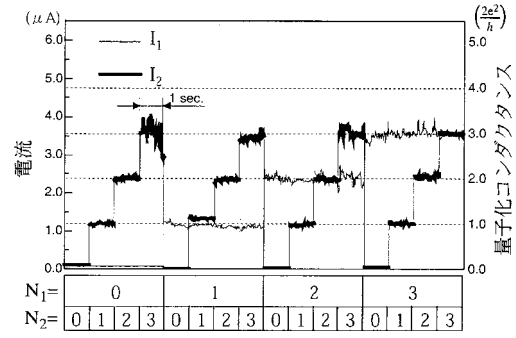
【図1】



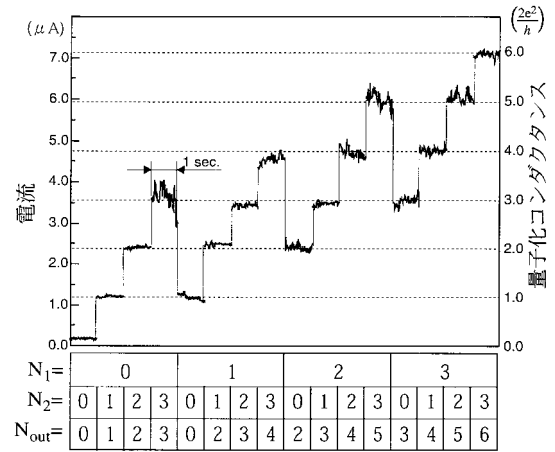
【図2】



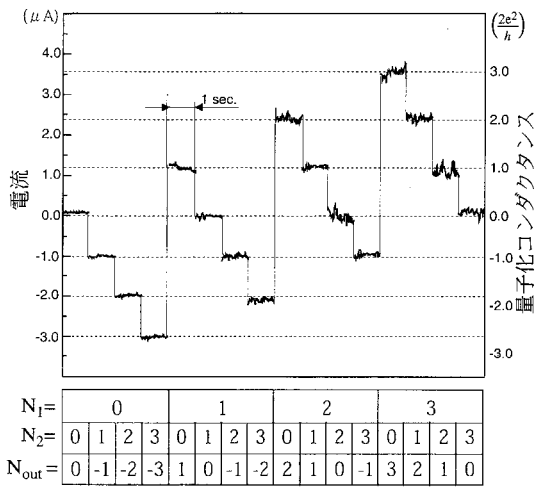
【図3】



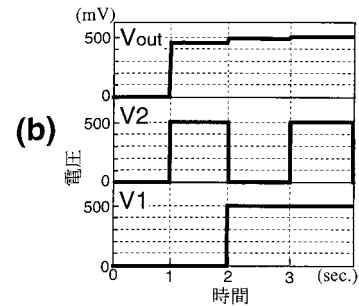
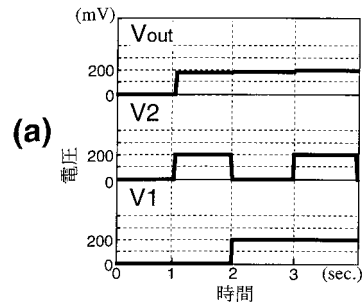
【図4】



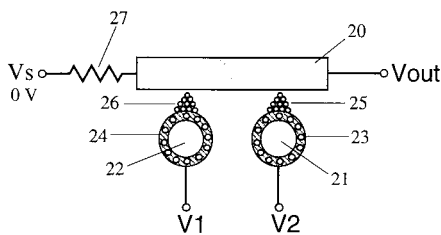
【図5】



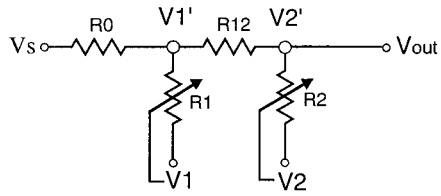
【図7】



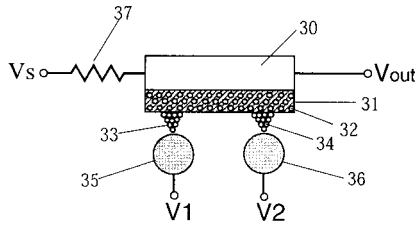
【図6】



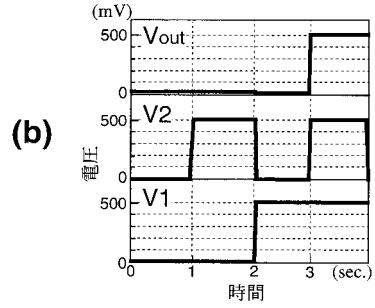
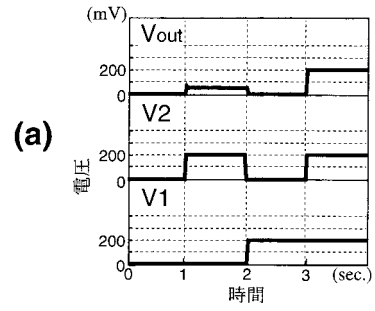
【 図 8 】



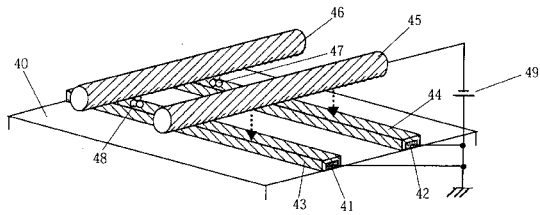
【 図 9 】



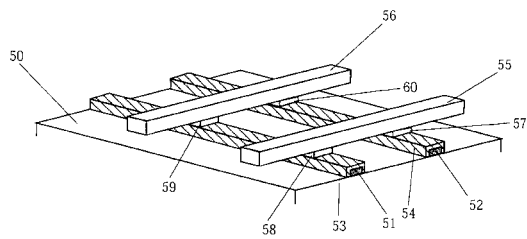
【 図 10 】



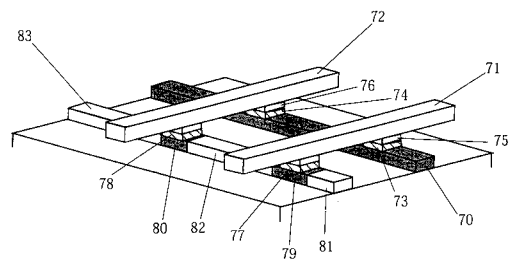
【 図 11 】



【 図 12 】



【 図 13 】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 49/00 (2006.01) H 0 1 L 49/00 Z

(72)発明者 寺部 一弥
埼玉県戸田市美女木 1 - 1 9 - 9 - 4 0 2

(72)発明者 長谷川 剛
埼玉県和光市広沢 2 番 1 号 理化学研究所内

審査官 恩田 春香

(56)参考文献 特開平 0 2 - 0 2 7 7 3 9 (J P , A)
特開平 0 8 - 0 8 3 9 1 3 (J P , A)
特開平 1 0 - 2 5 6 4 0 3 (J P , A)
特開平 0 7 - 2 6 4 0 4 8 (J P , A)
特開平 0 3 - 2 9 7 1 7 0 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H01L 29/06

H01L 29/66

H01L 49/00

ISI Web of Science