

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-112882
(P2004-112882A)

(43) 公開日 平成16年4月8日(2004.4.8)

(51) Int. Cl.⁷

H02M 5/12

F I

H02M 5/12

B

テーマコード(参考)

5H750

審査請求 有 請求項の数 2 O L (全 9 頁)

<p>(21) 出願番号 特願2002-269465 (P2002-269465) (22) 出願日 平成14年9月17日 (2002.9.17)</p>	<p>(71) 出願人 391016967 島根大学長 島根県松江市西川津町1060 (74) 代理人 100116861 弁理士 田邊 義博 (72) 発明者 田中 俊彦 島根県松江市上乃木3丁目14番40-5 03号 Fターム(参考) 5H750 BA01 BA05 CC11 CC12 DD13 DD14 DD27 GG04</p>
<p>特許法第30条第1項適用申請有り 2002年3月26日 社団法人電気学会発行の「平成14年電気学会全国大会 講演論文集」に発表</p>	

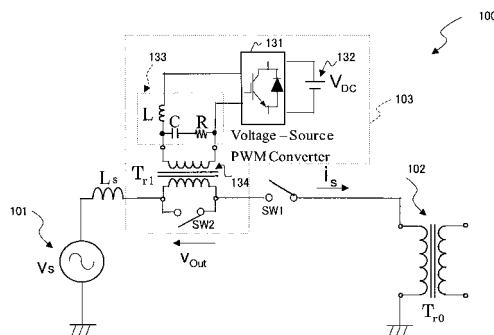
(54) 【発明の名称】 突入電流抑制方法

(57) 【要約】

【課題】 単相回路であっても三相回路であっても簡便な構成で突入電流を抑制する突入電流抑制方法を提供すること。

【解決手段】 主変圧器102を用いて電源101の電圧を降圧する回路において適用する突入電流抑制方法であって、整合用変圧器134を介して電力変換器131を主変圧器102と直列接続し、電力変換器131を主変圧器102の制動抵抗として動作させる。また、電力変換器131の動作を停止する際に所定の時間をかけてその出力電圧を減少させる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

変圧器を用いて電源電圧を降圧する回路において適用する突入電流抑制方法であって、整合用変圧器を介して電圧形インバータを前記変圧器と直列接続し、当該電圧形インバータを前記変圧器の制動抵抗として動作させることを特徴とする突入電流抑制方法。

【請求項 2】

前記電圧形インバータの動作を停止する際に所定の時間をかけて当該電圧形インバータの出力電圧を減少させることを特徴とする請求項 1 に記載の突入電流抑制方法。

【発明の詳細な説明】**【0001】**

10

【発明の属する技術分野】

本発明は、変圧器の突入電流抑制方法に関し、特に、電圧形インバータを用いた突入電流抑制方法に関する。

【0002】**【従来の技術】**

従来より、工場などの電力需要施設では変電所からの電力を引き入れるための受電設備を構内に有している。受電設備には、電圧を下げるための受電端大型変圧器に加えて、電路における地絡事故時や短絡事故時に動作する遮断機などの保護設備が設置されている。また、施設規模が大きく構内に建物が複数ある場合には、受電端大型変圧器の下位に、複数の中型変圧器やそれに付随する遮断器を設けて回路的に独立させている。これにより、ひとつの建物を停電させる場合でも他の施設は十全に電力供給することが可能となっている。

20

【0003】

しかしながら、大型変圧器や中型変圧器を無負荷で不用意に電源に接続（投入）すると、定格電流の数十倍の電流、すなわち突入電流が発生することが知られている。受電端大型変圧器の定格電流を超えた突入電流が生じると、第 1 に、構内回路外側直近に設けられている遮断器が誤作動し、構内総てが停電してしまうという問題点があった。これは、中型変圧器に対して突入電流が生じても起こりうる問題である。

【0004】

また、構内全体の停電を引き起こさなかった場合であっても、電圧波形が大きく歪み、場合によっては構内の他の建物の機器を含めて誤作動の原因となる場合があった。例えば、総合病院や大学の研究機関など、停止してはいけない機器が動作している施設では、このような誤動作は許されない。

30

【0005】

従来では、これらの問題を解決するために、単相回路では電源投入位相を調整する方法が用いられている。また、三相回路では、突入電流抑制抵抗を内蔵した変圧器が知られている（水野和宏ら「励磁突流抑制変圧器の開発」，電気学会静止器研究会資料，S A - 9 4 - 2 9 ，（1994））。また、高速電流応答を有する P W M 変換器を変圧器と並列接続し、突入電流を供給することで電源側における電圧瞬時低下などを抑制する方法も知られている（藤原勝次ら「並列形アクティブフィルタを用いた変圧器励磁突入電流補償回路」，平成 1 0 年電気学会全国大会，N o . 8 3 0 ）。

40

【0006】**【発明が解決しようとする課題】**

しかしながら、従来の技術では以下の問題点があった。

すなわち、三相回路では、原理的に電源投入位相を調整しても、位相が 1 2 0 ° ずつ相違している結果、必ず突入電流が生じるという問題点があった。

【0007】

また、変圧器に抑制抵抗を内蔵させる方式では、抑制抵抗を短絡除去する際に問題となる二次突入を防止できず、防止するためには抵抗値を制限する必要があるという問題点があった。

50

【 0 0 0 8 】

また、並列形 P W M 変換器を用いる方式では P W M 変換器自身の容量 (V × A) を大きくする必要があり経済的ではなく実用性が低いという問題点があった。

【 0 0 0 9 】

本発明は上記に鑑みてなされたものであって、単相回路であっても三相回路であっても簡便な構成で突入電流を抑制する突入電流抑制方法を提供することを目的とする。

【 0 0 1 0 】

【課題を解決するための手段】

上記の目的を達成するために、請求項 1 に記載の突入電流抑制方法は、変圧器を用いて電源電圧を降圧する回路において適用する突入電流抑制方法であって、整合用変圧器を介して電圧形インバータを前記変圧器と直列接続し、当該電圧形インバータを前記変圧器の制動抵抗として動作させることを特徴とする。

10

【 0 0 1 1 】

また、請求項 2 に記載の突入電流抑制方法は、請求項 1 に記載の突入電流抑制方法において、前記電圧形インバータの動作を停止する際に所定の時間をかけて当該電圧形インバータの出力電圧を減少させることを特徴とする。

【 0 0 1 2 】

【発明の実施の形態】

以下、本発明の実施の形態を図面を参照しながら詳細に説明する。

〔実施の形態 1〕

20

図 1 は、実施の形態 1 の突入電流抑制方法を適用する基本回路構成 (単相) を示した図である。図示したように、回路 1 0 0 は、電源 1 0 1 と、主変圧器 1 0 2 と、突入電流抑制器 1 0 3 とにより構成されている。

【 0 0 1 3 】

突入電流抑制器 1 0 3 は、 P W M 変換器である電力変換器 1 3 1 と、電力変換器 1 3 1 を駆動する直流電源 1 3 2 と、電力変換器 1 3 1 の出力側に設けたスイッチングリプル抑制用フィフタ (L C フィルタ) 1 3 3 と、整合用変圧器 1 3 4 と、により構成されている。整合用変圧器は、電圧形インバータを電力系統と接続する際にお互いの電圧・電流定格を合わせるために用いられる変圧器である。図示したように、本発明では突入電流抑制器 1 0 3 を、整合用変圧器 1 3 4 を介して電源 1 0 1 と直列接続させている。

30

【 0 0 1 4 】

なお、直流電源 1 3 2 は、図示を省略するが、その直近にコンデンサを配し、予め充電して使用するものとする。また、この直流コンデンサに回生用変換器を接続し (図示省略) 、主変圧器 1 0 2 の投入時に発生するエネルギーを電源 1 0 1 に回生させる。なお、ここでは、電力変換器 1 3 1 として P W M 変換器を用いるが、これに限らずあらゆる電圧形インバータを用いることができる。

【 0 0 1 5 】

実施の形態 1 では、主として計算機実験により検証を行うこととし、まず、突入電流を発生させるシステム (単相回路) を構築し、次に、本発明を適用した場合の実験結果について説明する。

40

【 0 0 1 6 】

主変圧器 1 0 2 としては、定格電圧 $V_0 = 200 [V]$ 、定格電流 $30 [A]$ 、容量 $6000 [VA]$ の単相変圧器を用いることとした。図 2 は、この主変圧器 1 0 2 の特性を示した図表である。また、図 3 は、図 2 に示した主変圧器 1 0 2 から導くことのできる変換器定数を示した図表である。実験では、電力系統の電磁過渡現象をシミュレーションする世界標準ソフトウェアである P S C A D / E M T C (カナダのマニトバ H V D C リサーチセンター社製) を用いた。なお、実験では巻数抵抗は一次側と二次側で等しいと仮定し、突入電流減衰時間、飽和電圧、磁化電流、空心リアクタンスについては、図 4 に示した値を用いることとした。なお、簡便化のため、実験ではヒステリシスおよび残存磁束は考慮しないこととした。

50

【0017】

電源101としては、電圧実効値 V_s を200[V]、周波数を60[Hz]とし、6000[V A]をベースとした。電源側インピーダンス L_s を5%とした。

【0018】

まず、図1で、回路100から突入電流抑制器103を取り除き、電源電圧位相を 0° で主変圧器102を投入した場合(スイッチSW1をONした場合)の電源電圧と電流波形を測定した。図5にその結果を示す。図示したように、回路100の電流 i_s は最大で約330[A]を記録しており、主変圧器102の定格電流30[A]の8倍程度の電流、すなわち、突入電流が発生する系であることが確認できた。なお、回路100で電源電圧位相 90° で主変圧器102を投入した場合には、図示を省略するが、理論的に確かめられているように無負荷電流量のみ流れ、突入電流は発生しないことが確認できた。

10

【0019】

次に、突入電流抑制器103の構成および作用を詳述する。図6は、電力変換器131の構成例を示した図であり、図7は、計算機実験に用いる回路定数を示した図表である。電力変換器131では、図8に示すような三角波比較方式PWM(Pulse Width Modulation)を用いて出力電圧 v_{ab} を得る。電力変換器131は、主変圧器102に流入する電流 i_s を検出して、K倍のゲインを乗じて三角波 v_t と比較する。これにより、電力変換器131の出力電圧 v_{ab} (図6参照)の平均値を $K \cdot i_s$ [V A]にすることができる。このことは、突入電流抑制器103がK[]の抵抗として動作することを意味する。なお、実際には回路100では、LCフィルタ133を用いてスイッチングに起因する成分を取り除いている。

20

【0020】

図8に示したブロックの $g_1 \sim g_4$ が図6に示した $g_1 \sim g_4$ に接続される。主変圧器102は無負荷状態であるので、鉄心が飽和した場合に、無負荷電流 I_0 (図2参照)を超えないように電力変換器131の出力電圧 v_{out} を出力すべく制御ゲインKを決定する。なお、 S_1 は図6の電力変換器131の運転停止を制御する信号を入力する。

【0021】

実施の形態1では、無負荷電流 I_0 を超えないようにゲインを決定しているため、モデル化した主変圧器102の定格電流を0.3[A]として変圧器定数を決定した整合用変圧器134を用いる。整合用変圧器の定数を図9に示す。

30

【0022】

以上のようにして、計算機実験を行った。電源電圧 v_s が0[V]となる $t = 0.0167$ [s]でSW1を閉じ、主変圧器102を電源101に投入した。結果を図10に示す。図5と比較すると明らかなように、投入直後に突入電流は発生しておらず定常状態となっていることが確認できる。しかしながら、電力変換器131の動作を急に停止した時点で二次突入が発生し2[A]程度の電流が流れていることがわかった。

【0023】

二次突入を防止し、電圧位相の急激な変化を防止するために、電力変換器131の出力電圧を50[ms]の時間をかけて減少させてみた。具体的には、 $t = 0.1$ [s]経過後から50[ms]をかけて出力電圧 v_{out} を減少させ、 $t = 0.15$ [s]で電力変換器131の動作を停止した。図11に結果を示す。主変圧器102を電源101に投入した瞬間は最大で約0.17[A]の電流が流れるが、1周期後には約0.12[A]となり定常状態を維持し、電源電圧にも影響を及ぼしていないことが確認できる。また、50[ms]の時間をかけて電力変換器131の出力電圧 v_{out} を減少させているため、二次突入も発生していないことが確認できた。突入電流抑制器103の動作を完全に停止すると、無負荷電流として回路100に0.28[A]の電流が流れ、一次二次とも突入電流が抑制されることが確認できた。

40

【0024】

次に、この計算機実験結果から、突入電流抑制器103の容量を求める。図10に示した結果では、電力変換器131の出力電圧 v_{out} の最大値は170[V]であった。また

50

、電流 i_s の最大値は 0.17 [A] であった。よって、電力変換器 131 のピーク値容量 P_{peak} は、

$$P_{peak} = 170 \times 0.17 = 28.9 \text{ [VA]}$$

となる。したがって、突入電流抑制器 102 の実効値容量は約 15 [VA] となる。よって、主変圧器 102 の容量 6000 [VA] に対して、 $1/400$ の容量の突入電流抑制器 102 で突入電流を抑制できたことになる。

【0025】

以上、実施の形態 1 の突入電流抑制方法によれば、簡便な構成で、単相回路の突入電流を抑制することが可能であることが明らかになった。

【0026】

[実施の形態 2]

実施の形態 2 では、三相回路についての突入電流抑制方法について説明する。なお、実施の形態 2 では、特に断らないかぎり、実施の形態 1 と同様の構成要素については同一の符号を付し、その説明を省略する。

【0027】

図 12 は、実施の形態 2 の突入電流抑制方法を適用する基本回路構成（三相）を示した図である。図示したように、回路 200 は、回路 100 を三相分組合せた構成とし、一次側を結線として電源 101 と接続している。実施の形態 2 では、三相電源電圧の線間電圧実効値を 200 [V]、周波数を 60 [Hz] とし、 10000 [VA] をベースとしている。なお、単相回路 100 と同様に、電源側インピーダンス L_s を 5% とした。

【0028】

まず、突入電流の発生を確認するために、図 12 で、回路 200 から突入電流抑制器 103 を除き、a 相電圧位相 0° で主変圧器 102 (T_{ra} 、 T_{rb} 、および T_{rc}) を電源 101 (v_{sa} 、 v_{sb} 、 v_{sc}) に投入し電源電圧と電流波形を測定した。図 13 にその結果を示す。図示したように、a 相で最大約 330 [A] の電流が流れ、b 相にキルヒホッフの法則を満たすために -330 [A] の電流が流れて、単相の場合と同様に、定格電流の 10 倍以上の突入電流が流れる系であることが確認できた。なお、回路 100 は、対称であるので、どの相で主変圧器 102 を電源 101 に投入しても同様の結果を得る。また、前述したように、位相が各相間で 120° ずれているのでいずれかの相で必ず突入電流が発生する。

【0029】

三相回路の場合の回路定数を図 14 に示した値として、計算機実験を行った。なお、実験では、回路構成を三相とし、図 14 に示した回路定数以外は実施の形態 1 と同様とし、a 相の電圧位相 0° の時、三相同時に主変圧器 102 を電源 101 に投入した。結果を図 15 に示す。図 13 と比較すると明らかなように、投入直後に突入電流は発生しておらず定常状態となっていることが確認できる。しかしながら、電力変換器 131 の動作を急に停止した時点で二次突入が発生し 3 [A] 程度の電流が流れていることがわかった。

【0030】

二次突入を防止し、電圧位相の急激な変化を防止するために、実施の形態 1 と同様に、電力変換器 131 の出力電圧を 50 [ms] の時間をかけて減少させ二次突入の防止を試みた。結果を図 16 に示す。電源 101 に投入した瞬間は、最大で 0.12 [A] 程度の電流が流れるが、定常状態では 0.08 [A] 程度の電流となる。電力変換器 131 の動作を完全に停止すると、無負荷電流として 0.28 [A] の電流が流れ、一次二次とも突入電流が電力変換器 131 によって抑制されていることがわかる。

【0031】

次に、この計算実験結果から、三相回路の場合の突入電流抑制器 103 の容量を求める。電力変換器 131 の出力電圧最大値は、1 相当たり約 120 [V] である。また、電流 i_s の最大値は 0.12 [A] である。よって、電力変換器 131 のピーク値容量 P_{peak} は、

$$P_{peak} = 120 \times 0.12 = 14.4 \text{ [VA]}$$

10

20

30

40

50

となる。したがって、電力変換器 131 の 1 台あたりの実効値容量は約 7.2 [VA] であり、三相一括すると、22 [VA] となる。よって、主変圧器 102 の容量 10000 [VA] に対して、1/454 の容量の突入電流抑制器 103 で突入電流を抑制できたことになる。

【0032】

以上実施の形態 2 の突入電流抑制方法によれば、三相回路であっても、簡便な構成で、突入電流を抑制することが可能であることが明らかになった。

【0033】

【発明の効果】

以上説明したように、本発明の突入電流抑制方法によれば、単相回路であっても三相回路であっても簡便な構成で突入電流を抑制する突入電流抑制方法を提供することができた。また、主変換器容量の数百分の 1 の容量で突入電流抑制を可能とした。すなわち、整合用変圧器の容量を主変圧器容量の数百分の 1 とすることができ、経済的な突入電流抑制方法を提供できたといえる。

【図面の簡単な説明】

【図 1】実施の形態 1 の突入電流抑制方法を適用する基本回路構成（単相）を示した図である。

【図 2】実施の形態 1 の主変圧器の特性を示した図表である。

【図 3】図 2 に示した主変換器から導くことのできる変換器定数を示した図表である。

【図 4】突入電流減衰時間、飽和電圧、磁化電流、空心リアクタンスを示した図表である。

【図 5】構築した単相回路モデルを用いた数値実験で、突入電流が発生する様子を確認する図である。

【図 6】実施の形態 1 の電力変換器の構成例を示した図である。

【図 7】実施の形態 1 の計算器実験に用いる回路定数を示した図表である。

【図 8】実施の形態 1 の電力変換器の信号生成構成ブロックを示した図である。

【図 9】実施の形態 1 の整合用変圧器の定数を示した図表である。

【図 10】実施の形態 1 の突入電流抑制方法を用い、主変換器を電源に投入した際の電流電圧の変化の様子を示した図である。

【図 11】実施の形態 1 の突入電流抑制方法を用い、主変換器を電源に投入し、定常後、突入電流抑制器を緩やかに減衰させた際の電流電圧の変化の様子を示した図である。

【図 12】実施の形態 2 の突入電流抑制方法を適用する基本回路構成（三相）を示した図である。

【図 13】構築した三相回路モデルを用いた数値実験で、突入電流が発生する様子を確認する図である。

【図 14】三相回路の場合の回路定数を示した図表である。

【図 15】実施の形態 2 の突入電流抑制方法を用い、主変換器を電源に投入した際の電流電圧の変化の様子を示した図である。

【図 16】実施の形態 2 の突入電流抑制方法を用い、主変換器を電源に投入し、定常後、突入電流抑制器を緩やかに減衰させた際の電流電圧の変化の様子を示した図である。

【符号の説明】

101 電源

102 主変圧器

103 突入電流抑制器

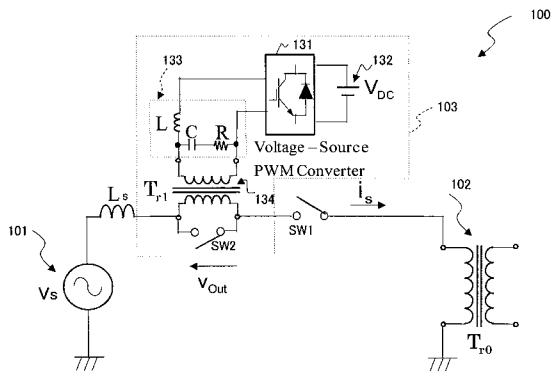
131 電力変換器（電力形 PWM 変換器）

132 駆動電源

133 LC フィルタ

134 整合用変圧器

【 図 1 】



【 図 2 】

巻数比		1:1
無負荷電流	I_0 [A]	0.20
無負荷損	P_0 [W]	25.0
負荷損	P_s [W]	116.0
負荷試験電圧	V_s [%]	2.6

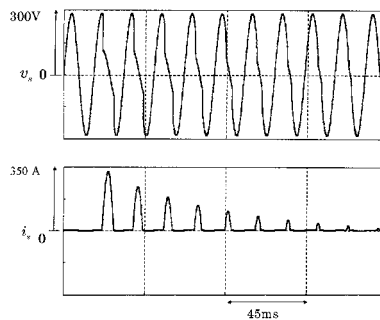
【 図 3 】

励磁コンダクタンス	g_0 [mS]	0.625
励磁サセプタンス	b_0 [mS]	0.781
励磁アドミタンス	Y_0 [mS]	1.0
巻線抵抗	$r_1 + r_2'$ [Ω]	0.129
漏れリアクタンス	$x_1 + x_2'$ [Ω]	0.114

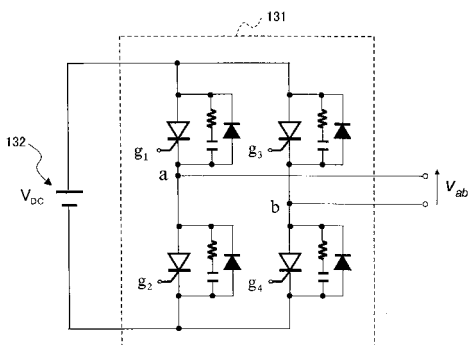
【 図 4 】

突入電流減衰時間	[s]	0.1
飽和電圧	[pu]	1.25
磁化電流	[%]	0.25
空心リアクタンス	[pu]	0.034

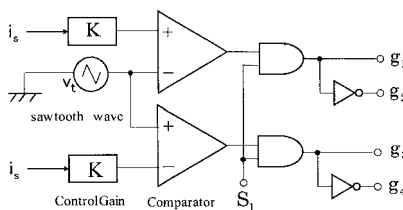
【 図 5 】



【 図 6 】



【 図 8 】



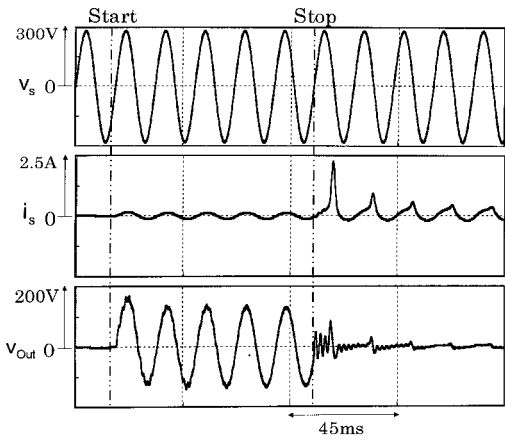
【 図 7 】

直流電源電圧	V_{DC} [V]	300
三角波周波数	f_c [kHz]	2.0
抵抗 (单相/三相)	R_c [Ω]	1.0
インダクタンス	L [mH]	5
キャパシタンス	C [μ F]	20
スナバ抵抗	R_s [Ω]	5000
スナバキャパシタンス	C_s [μ F]	0.05

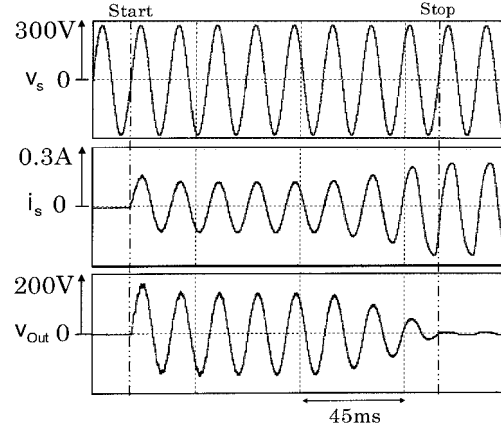
【 図 9 】

励磁コンダクタンス	g_0 [mS]	0.00625
励磁サセプタンス	b_0 [mS]	0.00781
励磁アドミタンス	Y_0 [mS]	0.001
巻線抵抗	$r_1 + r_2'$ [Ω]	12.9
漏れリアクタンス	$x_1 + x_2'$ [Ω]	11.4

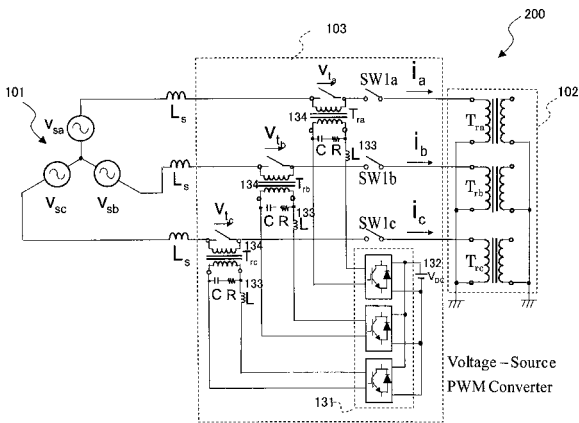
【 図 1 0 】



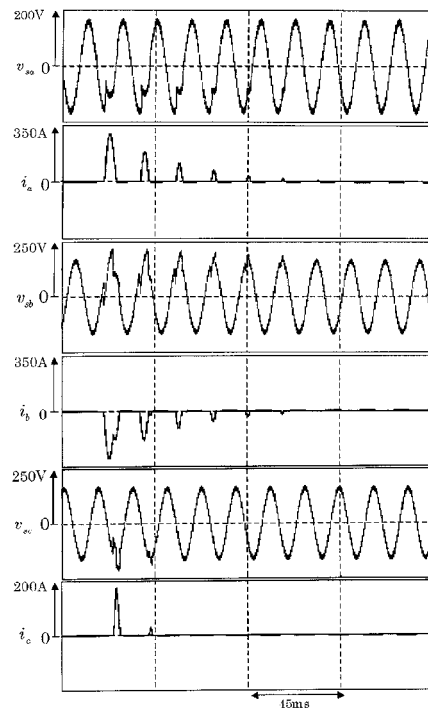
【 図 1 1 】



【 図 1 2 】



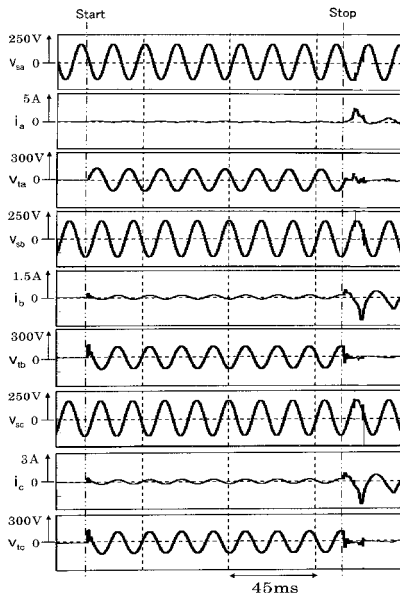
【 図 1 3 】



【 図 1 4 】

直流電源電圧	$V_{DC}[V]$	300
三角波周波数	$f_c[\text{kHz}]$	2.0
抵抗	$R[\Omega]$	10
インダクタンス	$L[\text{mH}]$	10
キャパシタンス	$C[\mu\text{F}]$	10
スナバ抵抗	$R_s[\Omega]$	5000
スナバキャパシタンス	$C_s[\mu\text{F}]$	0.05

【 図 1 5 】



【 図 1 6 】

