

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4395136号  
(P4395136)

(45) 発行日 平成22年1月6日(2010.1.6)

(24) 登録日 平成21年10月23日(2009.10.23)

(51) Int. Cl.		F I			
<b>H02J</b>	<b>7/00</b>	<b>(2006.01)</b>	H02J	7/00	P
<b>B60L</b>	<b>9/18</b>	<b>(2006.01)</b>	B60L	9/18	A
			H02J	7/00	S
			H02J	7/00	A

請求項の数 6 (全 14 頁)

(21) 出願番号	特願2006-9408 (P2006-9408)	(73) 特許権者	000173784
(22) 出願日	平成18年1月18日 (2006.1.18)		財団法人鉄道総合技術研究所
(65) 公開番号	特開2007-195298 (P2007-195298A)		東京都国分寺市光町2丁目8番地38
(43) 公開日	平成19年8月2日 (2007.8.2)	(73) 特許権者	000196587
審査請求日	平成20年12月11日 (2008.12.11)		西日本旅客鉄道株式会社
特許法第30条第1項適用	2005年7月21日・22日 社団法人電気学会主催の「電気学会研究会」において文書をもって発表	(74) 代理人	100100413
			弁理士 渡部 温
		(72) 発明者	田口 義晃
			東京都国分寺市光町二丁目8番地38 財団法人鉄道総合技術研究所内
		(72) 発明者	小笠 正道
			東京都国分寺市光町二丁目8番地38 財団法人鉄道総合技術研究所内

最終頁に続く

(54) 【発明の名称】 電気車両の蓄電装置及び蓄電装置システム

(57) 【特許請求の範囲】

【請求項1】

電源を供給する架線側のパンタグラフと、グラウンドである帰線側の車輪と、前記パンタグラフに接続されたフィルタリアクトルと、前記フィルタリアクトルに接続されたインバータと、前記フィルタリアクトルと前記インバータの間に並列に接続されるフィルタコンデンサと、を備える電気車両の回路に接続される蓄電装置であって、

前記蓄電装置は、

架線側の前記パンタグラフと、前記フィルタリアクトル及び前記フィルタコンデンサの間に接続され、

1列の短絡用の機械的スイッチと、

1列の双方向スイッチと、

1列以上の蓄電素子を中間に挟んだ双方向スイッチと、

を並列に接続して構成される、

ことを特徴とする電気車両の蓄電装置。

【請求項2】

前記蓄電素子は、

前記双方向スイッチの間に接続される蓄電素子コンデンサと、

前記蓄電素子コンデンサに並列に接続され、前記蓄電素子コンデンサが逆極性にチャージされるのを防ぐためのダイオードと、

前記蓄電素子コンデンサに並列に接続され、該蓄電素子に内在するインダクタンス成

分によって発生する転流時の過電圧を低減するためのRCスナバと、  
を備え、

前記双方向スイッチは、

前記蓄電素子コンデンサの充電電流を制御する第1のスイッチと、

前記蓄電素子コンデンサの放電電流を制御する第2のスイッチと、

を備える、

ことを特徴とする請求項1記載の電気車両の蓄電装置。

【請求項3】

前記蓄電素子は、前記双方向スイッチの前記第1のスイッチ及び前記第2のスイッチとそれぞれ並列に接続されたダイオードを備える、ことを特徴とする請求項2記載の電気車両の蓄電装置。

10

【請求項4】

前記蓄電装置は、1以上のインバータに接続される、ことを特徴とする請求項1から3何れか記載の電気車両の蓄電装置。

【請求項5】

前記蓄電装置は、架線側の前記パンタグラフの替わりに、帰線側の前記車輪と、前記フィルタリアクトル及び前記フィルタコンデンサの間に接続される、ことを特徴とする請求項1から4何れか記載の電気車両の蓄電装置。

【請求項6】

電源を供給する架線側のパンタグラフと、グランドである帰線側の車輪と、前記パンタグラフに接続されたフィルタリアクトルと、前記フィルタリアクトルに接続されたインバータと、前記フィルタリアクトルと前記インバータの間に並列に接続されるフィルタコンデンサと、を備える電気車両の回路に接続される蓄電装置システムであって、

20

前記請求項1から5何れか記載の蓄電装置と、

前記蓄電装置に接続され、前記1列の短絡用の機械的スイッチを開閉するための開閉信号と、昇圧電圧を決定する昇圧指令値と、力行昇圧と回生昇圧の移行を行なう動作モードと、を出力する指令値演算・シーケンス制御手段と、

前記指令値演算・シーケンス制御手段から入力された前記昇圧指令値及び前記動作モードに基づいて、1列以上の蓄電素子のうち通電する列を決定して、適切な通流率を算出して出力する通流率制御手段と、

30

前記通流率制御手段から入力された前記通流率に基づいて、前記蓄電装置の前記機械的スイッチ及び双方向スイッチを制御するゲート信号を出力するゲート制御手段と、

を備える、ことを特徴とする電気車両の蓄電装置システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電気車両の列車に搭載される蓄電装置及び蓄電装置システムに関する。特に、直列蓄電装置が安定動作可能となり、蓄電媒体の電気二重層キャパシタ（以下、「EDLC」ともいう）の円滑な充放電とインバータ電圧の昇圧ができ、回生失効や回生絞り込みを軽減し、回生エネルギーの一部を蓄電して力行時に再利用して電気車両の走行エネルギーを削減し、さらに省エネルギー・省保守性が向上し、力行アシスト時の時分短縮が可能な電気車両の蓄電装置及び蓄電装置システムに関する。

40

【背景技術】

【0002】

近年、電気車両において架線などの外部からの電源による電気車両の運行に加えて、電気車両内部に設けられたバッテリーなどの蓄電部からの電源で電気車両を運行する方式が考えられている。

【0003】

50

例えば、並列蓄電装置の場合、インバータ制御の電気車両に関して、ブレーキ時の回生失効を防止する有効な手段は、インバータ入力段に並列に、蓄電装置を挿入することである。これにより、架線に返らない回生電力を吸収し、力行時に放出することができる。

【0004】

また、直列蓄電装置の場合、低い電圧定格（昇圧分の2倍程度）で小型に蓄電装置を構成することができる。さらに、インバータ電圧を昇圧してモータパワーを増大できるため、高速域において電気ブレーキ力を増加し、力行加速度を向上することができる。

【特許文献1】小笠、田口、上園、丸山：車載高性能電池による架線ハイブリッド回生失効防止定置試験結果：2004-12-17 電気学会研究会資料SPC-04-177

【特許文献2】関島、乾、戸田、門田、長谷部：電気二重層キャパシタを適用した直流用電力貯蔵装置の開発：2005-3-17 電気学会全国大会5-176

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、従来からの並列蓄電装置によれば、電圧定格はVVVFインバータと同等であるため、装置が大型となる。

【0006】

また、従来からの直列蓄電装置によれば、高速スイッチングは行わずに、通電する列を数秒オーダーで切替えていたため、安定した昇圧電圧が確保できないという問題があった。

【0007】

従って、本発明の目的は、直列蓄電装置が安定動作可能となり、蓄電媒体の電気二重層キャパシタ（EDLC）の円滑な充放電とインバータ電圧の昇圧ができ、回生失効や回生絞り込みを軽減し、回生エネルギーの一部を蓄電して力行時に再利用して電気車両の走行エネルギーを削減し、さらに省エネルギー・省保守性が向上し、力行アシスト時の時分短縮が可能な電気車両の蓄電装置及び蓄電装置システムを提供することである。

【課題を解決するための手段】

【0008】

上記課題を解決するため、本発明の電気車両の蓄電装置は、電源を供給する架線側のパンタグラフと、グラウンドである帰線側の車輪と、パンタグラフに接続されたフィルタリアクトルと、フィルタリアクトルに接続されたインバータと、フィルタリアクトルとインバータの間に並列に接続されるフィルタコンデンサと、を備える電気車両の回路に接続される蓄電装置であって、蓄電装置は、架線側のパンタグラフと、フィルタリアクトル及びフィルタコンデンサの間に接続され、1列の短絡用の機械的スイッチと、1列の双方向スイッチと、1列以上の蓄電素子を中間に挟んだ双方向スイッチと、を並列に接続して構成される、ことを特徴とする。

【0009】

ここで、蓄電素子は、双方向スイッチの間に接続される蓄電素子コンデンサと、蓄電素子コンデンサに並列に接続され、蓄電素子コンデンサが逆極性にチャージされるのを防ぐためのダイオードと、蓄電素子コンデンサに並列に接続され、該蓄電素子に内在するインダクタンス成分によって発生する転流時の過電圧を低減するためのRCスナバと、を備え、双方向スイッチは、蓄電素子コンデンサの充電電流を制御する第1のスイッチと、蓄電素子コンデンサの放電電流を制御する第2のスイッチと、を備える。

【0010】

また、蓄電素子は、双方向スイッチの第1のスイッチ及び第2のスイッチとそれぞれ並列に接続されたダイオードを備える。

【0011】

また、蓄電装置は、1以上のインバータに接続される、ことができる。

【0012】

また、蓄電装置は、架線側のパンタグラフの替わりに、帰線側の車輪と、フィルタリアクトル及びフィルタコンデンサの間に接続される、ようにしてもよい。

10

20

30

40

50

## 【 0 0 1 3 】

また、上記課題を解決するため、本発明の電気車両の蓄電装置システムは、電源を供給する架線側のパンタグラフと、グランドである帰線側の車輪と、パンタグラフに接続されたフィルタリアクトルと、フィルタリアクトルに接続されたインバータと、フィルタリアクトルとインバータの間に並列に接続されるフィルタコンデンサと、を備える電気車両の回路に接続される蓄電装置システムであって、上述の蓄電装置と、蓄電装置に接続され、1列の短絡用の機械的スイッチを開閉するための開閉信号と、昇圧電圧を決定する昇圧指令値と、力行昇圧と回生昇圧の移行を行なう動作モードと、を出力する指令値演算・シーケンス制御手段と、指令値演算・シーケンス制御手段から入力された昇圧指令値及び動作モードに基づいて、1列以上の蓄電素子のうち通電する列を決定して、適切な通流率を算出して出力する通流率制御手段と、通流率制御手段から入力された通流率に基づいて、蓄電装置の前記機械的スイッチ及び双方向スイッチを制御するゲート信号を出力するゲート制御手段と、を備える、ことを特徴とする。

10

## 【発明の効果】

## 【 0 0 1 4 】

本発明の電気車両の蓄電装置及び蓄電装置システムによれば、EDLCとその周辺の回路構成を改良して高速スイッチング動作を可能とし、EDLCに通電する電流を通流率制御することによって、EDLCの充電量を制御し、直列蓄電装置が安定動作可能となり、蓄電媒体のEDLCの円滑な充放電とインバータ電圧の昇圧ができ、回生失効や回生絞り込みを軽減し、回生エネルギーの一部を蓄電して力行時に再利用して電気車両の走行エネルギーを削減し、さらに省エネルギー・省保守性が向上し、力行アシスト時の時分短縮が可能とすることができる。

20

## 【発明を実施するための最良の形態】

## 【 0 0 1 5 】

以下、図面を参照して本発明の電気車両の蓄電装置及び蓄電装置システムの実施の形態を説明する。

## 【 0 0 1 6 】

図1は、本発明の電気車両の蓄電装置を備える電気車両の回路を示す図である。この電気車両の回路は、電源を供給する架線側のパンタグラフ20と、グランドである帰線側の車輪50と、パンタグラフ20に接続されたフィルタリアクトルFL0及びフィルタコンデンサFC0と、フィルタリアクトルFL0に接続された蓄電装置10と、蓄電装置10に接続されたフィルタリアクトルFLと、フィルタリアクトルFLに接続されたVVVFインバータ30と、フィルタリアクトルFLとVVVFインバータ30の間に並列に接続されるフィルタコンデンサFCと、VVVFインバータ30に接続された駆動源の主電動機40と、を備えている。また、フィルタリアクトルFL0と蓄電装置10の間の架線側とVVVFインバータ30の帰線側には他のインバータユニットや補助電源が接続される。

30

## 【 0 0 1 7 】

ここで、フィルタリアクトルFL、フィルタコンデンサFCは、VVVFインバータ30のフィルタリアクトル、フィルタコンデンサであり、フィルタリアクトルFLとパンタグラフ20の間に蓄電装置を挿入する。基本的に1つのVVVFインバータ20につき蓄電装置10を1つ挿入するが、蓄電装置10の電流容量が許容するならば複数のVVVFインバータにつき蓄電装置10を1つとしてもよい。

40

## 【 0 0 1 8 】

図1では、蓄電装置10とパンタグラフ20の間にはフィルタリアクトルFL0とフィルタコンデンサFC0が挿入されているが、なくともよい。これは、架線・帰線に流出する高調波電流が問題となる場合に、これを抑制するためのフィルタ回路である。1つのパンタグラフ20につき複数台のVVVFインバータ30が接続される場合には、フィルタリアクトルFL0とフィルタコンデンサFC0の負荷側から分岐させる。その際には、昇圧装置スイッチング用の三角波キャリアに位相差を与えることで、架線・帰線に流出する

50

高調波電流を低減できる。

【0019】

また、蓄電装置10は、架線側のパンタグラフ20と、フィルタリアクトルFL及びフィルタコンデンサFCの間に接続され、短絡用の機械的スイッチLB(4列目)を一行と、双方向スイッチQ3a, Q3b(3列目)を一行と、蓄電素子(EDLC)を中間に挟んだ双方向スイッチQ2a, Q2b(2列目)及びQ1a, Q1b(1列目)を一行以上と、を並列に接続して構成される。

【0020】

ここで、蓄電素子(2列目)は、双方向スイッチQ2a, Q2bの間に接続される蓄電素子コンデンサC2と、蓄電素子コンデンサC2に並列に接続され、蓄電素子コンデンサC2が逆極性にチャージされるのを防ぐためのダイオードD2と、蓄電素子コンデンサC2に並列に接続され、該蓄電素子コンデンサC2に内在するインダクタンス成分によって発生する転流時の過電圧を低減するためのRCスナバと、を備え、双方向スイッチQ2a, Q2bは、蓄電素子コンデンサの充電電流を制御する第1のスイッチQ2aと、蓄電素子コンデンサの放電電流を制御する第2のスイッチQ2bと、を備える。また、蓄電素子は、双方向スイッチの第1のスイッチQ2a及び第2のスイッチQ2bとそれぞれ並列に接続されたダイオードD2a, D2bを備える。

10

【0021】

同様に、蓄電素子(1列目)は、双方向スイッチQ1a, Q1bの間に接続される蓄電素子コンデンサC1と、蓄電素子コンデンサC1に並列に接続され、蓄電素子コンデンサC1が逆極性にチャージされるのを防ぐためのダイオードD1と、蓄電素子コンデンサC1に並列に接続され、該蓄電素子コンデンサC1に内在するインダクタンス成分によって発生する転流時の過電圧を低減するためのRCスナバと、を備え、双方向スイッチQ1a, Q1bは、蓄電素子コンデンサの放電電流を制御する第1のスイッチQ1aと、蓄電素子コンデンサの充電電流を制御する第2のスイッチQ1bと、を備える。また、蓄電素子は、双方向スイッチの第1のスイッチQ1a及び第2のスイッチQ1bとそれぞれ並列に接続されたダイオードD1a, D1bを備える。

20

【0022】

蓄電装置10の内部は、上述のように短絡用の機械的スイッチLBを一行、双方向スイッチQ3a, Q3bを一行、蓄電素子を中間に挟んだ双方向スイッチQ2a, Q2b(Q1a, Q1b)を一行以上の、合計3列以上を並列接続して構成される。蓄電素子を含む列の列数は図3では2列(1列目、2列目)としたが、必要な蓄電容量に応じて増減可能である。増加したほうがEDLCの電圧範囲を広範に使用できて容量を有効利用できるが、制御は複雑となりスイッチ数が増加する。双方向スイッチQ2a, Q2b(Q1a, Q1b)をON-OFFさせることにより、並列された列間で電流Ibを転流させる。

30

【0023】

1列目を例にとると、EDLCである蓄電素子コンデンサC1の充電電流を制御するのが第2スイッチングQ1b、放電電流を制御するのが第1スイッチQ1a、蓄電素子コンデンサC1が逆極性にチャージされるのを防ぐのがダイオードD1、素子コンデンサC1に内在するインダクタンス成分によって発生する転流時の過電圧を低減するのがRCスナバであり、これは他の素子に付随するスナバ(図3では省略)より大容量である。

40

【0024】

回生時には1~3列目のQ1b, Q2b, Q3bの各素子を、力行時には1~3列目のQ1a, Q2a, Q3aの各素子を適宜高速スイッチングすることで所定の昇圧電圧Vbを確保する。

【0025】

図2は、本発明の電気車両の蓄電装置を備える電気車両の回路を示す図である。図2において、蓄電装置10は、VVVFインバータ30の架線側ではなく、帰線側に挿入する。これにより、蓄電装置の対地絶縁耐圧を下げることができる。

【0026】

50

図3は、本発明の電気車両の蓄電装置システムを備える電気車両の回路を示す図である。図3において、この蓄電装置システムは、図1に示した電気車両の回路の蓄電装置10に接続され、1列の短絡用の機械的スイッチLBを開閉するための開閉信号と、昇圧電圧を決定する昇圧指令値Vbr efと、力行昇圧と回生昇圧の移行を行なう動作モードと、を出力する指令値演算・シーケンス制御部60と、指令値演算・シーケンス制御部60から入力された昇圧指令値Vbr ef及び動作モードに基づいて、1列以上の蓄電素子(EDLC)のうち電圧を通過させる蓄電素子(EDLC)を決定して通流率d1a, d2a, d3a, d1b, d2b, d3b(制御周期に対するゲートオン時間の割合:d1aはスイッチQ1a、d2aはスイッチQ2a、d3aはスイッチQ3a、d1bはスイッチQ1b、d2bはスイッチQ2b、d3bはスイッチQ3bを制御する)を算出して出力する通流率制御部70と、通流率制御部70から入力された通流率d1a, d2a, d3a, d1b, d2b, d3bに基づいて、蓄電装置10の機械的スイッチLB及び双方向スイッチQ1a, Q2a, Q3a, Q1b, Q2b, Q3bを制御するゲート信号を出力するゲート制御部80と、を備える。

10

## 【0027】

ここで、指令値演算・シーケンス制御部60では、架線側電流Ib、架線電圧Vp、VVVFインバータ電圧指令値Vinv、1列目蓄電素子(EDLC)電圧V1、2列目蓄電素子(EDLC)電圧V2を入力とし、機械的スイッチLB(4列目)の開閉を制御するLB開閉指令、蓄電装置10への昇圧指令値Vbr efおよび動作モードを出力する。

## 【0028】

20

通流率制御部70では、昇圧指令値Vbr ef、動作モード、1列目蓄電素子(EDLC)電圧V1、2列目蓄電素子(EDLC)電圧V2、架線側電流Ibを入力とし、通流率d1a~d3bを決定する。

## 【0029】

ゲート駆動部80は、通流率制御部70からの通流率d1a~d3bに基づき、ゲート信号を蓄電装置10へ発生する。

## 【0030】

ここで、車両1編成に複数台の蓄電装置10を搭載する場合は、動作モードと昇圧電圧指令値Vbr efが同一となるように動作協調する。

## 【0031】

30

図4は、指令値演算・シーケンス制御部60からの動作モードの遷移図を示す。動作モードの決定を以下に説明する。各モード毎に、点弧する素子や、昇圧指令値Vbr ef、通流率算出式が異なる。

## 【0032】

遷移条件は、EDLC電圧V1, V2と架線側電流Ibである。EDLC電圧V1, V2が中間領域にある場合、架線側電流Ibを監視して回生電流(Ib<)を検知すれば回生昇圧に遷移し、電流がなくなれば待機モードに遷移する。力行電流(Ib>)を検知すれば力行昇圧に遷移して、電流がなくなれば待機状態に遷移する。

## 【0033】

EDLC電圧V1, V2は、常にV1>V2となるように制御する。V1<V2となった場合は、1列目と2列目を入れ替えて考えれば、同一の制御が適用できる。力行昇圧モードではEDLCの放電が進み、V1<V1min(V1の所定の最小値)となると待機モードに遷移する。次に昇圧モードとなる場合に、V1min以上の昇圧電圧を即座に確保するために、V1min以下には放電しない。

40

## 【0034】

回生昇圧モードでEDLCの充電が進み、Vmax(EDLC電圧V1, V2の所定の最大値)<V1且つVmax<V2となると、待機モードに遷移する。これは過充電を避けるためである。なお、定期的にEDLCの列を入替えて制御することにより、使用程度に差が生じない工夫が可能である。これを容易にするため、各列のEDLC容量は同一が望ましい。

50

## 【 0 0 3 5 】

待機モードは、機械的スイッチLBを閉じて装置を短絡するため、蓄電装置10の非設置と同等な状態となる。回生昇圧モードでは昇圧しながらEDLCの充電、力行昇圧モードでは昇圧しながらEDLCの放電を行う。なお、すべてのモード遷移条件にはヒステリシスを設け、不必要にモードが遷移するハンチングを避ける。

## 【 0 0 3 6 】

図4において、具体例としては、 $I_{ref}$  は  $-30 [A]$  程度、 $V_{ref}$  はVVVFインバータ30が特性領域(1パルスモード)に移行する少し前に対応した電流値であり、VVVFインバータ特性に応じて決定される。昇圧効果がない多パルスモードでは昇圧せず、1パルスモードから昇圧するための条件であり、厳密に設定しなくてよい。また、 $V_{max}$  はキャパシタの電圧定格と余裕を考慮して決定する。 $V_{min}$  はこれ以下には放電せず、常時残しておきたい電圧値とする。

## 【 0 0 3 7 】

図5は、昇圧電圧指令値 $V_{bref}$ の演算方法を示す図である。VVVFインバータ電圧指令値 $V_{invr}$ は、力行昇圧モード、回生昇圧モードそれぞれに固有の値である。例えば、力行昇圧モードでは $1800 [V]$ 、回生昇圧モードでは $1900 [V]$ 等と定める。これらと架線電圧 $V_p$ の差分( $V_{bref}'$ )にRIドロップ補償部61で架線側電流 $I_b$ 及び $R_d$ (EDLC、スイッチング素子、フィルタリアクトル等の等価抵抗)などでRIドロップ補償を施し、昇圧電圧指令値 $V_{bref}$ が0~昇圧電圧指令値最大値( $V_{bref\_max}$ )の範囲内になるようにリミッタ62を介し、ソフトスタート・ストップ63の制御によって出力されたものが昇圧電圧指令値 $V_{bref}$ となる。

## 【 0 0 3 8 】

リミッタ62は、 $0 [V] \sim V_{bref\_max} [V]$ に設定する。 $V_{bref\_max}$ は、蓄電装置10への要求によって様々であるが、既存のインバータ車両への適用を前提とした場合は $200 [V] \sim 400 [V]$ 程度と考えられる。また、ソフトスタート・ストップ63のランプ関数は0~1の値を出力し、立上がり・立下り時間は $0.2 [秒]$ 前後とする。これによってモードが変化した際の昇圧電圧 $V_b$ の変化を滑らかとし、リアクトルFLとコンデンサFCの共振発生を防止する。

## 【 0 0 3 9 】

次に、図1に基づいて、昇圧原理を述べる。簡単のため、EDLCの内部抵抗やインダクタンスは無視し、スイッチング素子 $Q_{1a} \sim Q_{3b}$ を理想スイッチと扱い、1制御周期の間に1列目EDLC電圧 $V_1$ 、1列目EDLC電圧 $V_2$ 、昇圧電圧 $V_b$ は一定と仮定する。1制御周期は三角波キャリアの周期と同期し、ゲート信号は三角波キャリア比較方式で出力する。すると、コンデンサC1に通流する期間はフィルタリアクトル電圧 $V_{b0} = V_1$ 、コンデンサC2に通流する期間はフィルタリアクトル電圧 $V_{b0} = V_2$ 、双方向スイッチに通流する期間はフィルタリアクトル電圧 $V_{b0} = 0$ となる。フィルタリアクトルFLの作用によって、定常的にはフィルタリアクトル電圧 $V_{b0}$ の時間平均値が昇圧電圧 $V_b$ となるため、次に示す<式1>が成立する。通流率 $d^*$ は、 $0 \leq d^* \leq 1$ の値をとる。

## 【 0 0 4 0 】

< 式 1 >

$$\text{回生時: } V_b = d_{1b} \times V_1 + d_{2b} \times V_2 + d_{3b} \times 0$$

(但し、 $d_{1b} + d_{2b} + d_{3b} = 1$ )

$$\text{力行時: } V_b = d_{1a} \times V_1 + d_{2a} \times V_2 + d_{3a} \times 0$$

(但し、 $d_{1a} + d_{2a} + d_{3a} = 1$ )

これらより、昇圧電圧 $V_b$ の出力可能範囲は、 $0 \leq V_b \leq \max(V_1, V_2)$ である。

## 【 0 0 4 1 】

通流率の決定は、まずEDLCの電圧 $V_1$ 、 $V_2$ に応じて通流させる列を1~2列に決定する。これには、EDLCの過電圧を避けること、所要電圧を出力可能なこと、各EDLCが望ましい充放電経過をたどることを考慮して決定する。次に<式1>の関係をを用い

て、 $V_{bref} = V_b$ となるように演算する。例として、回生時に1列目と2列目に通流させる場合は、 $d_{3b} = 0$ 、 $V_{bref} = V_b$ を代入し、次のように求まる。

<式2>

$$V_{bref} = (1 - d_{2b}) \times V_1 + d_{2b} \times V_2$$

従って、

$$d_{2b} = (V_1 - V_{bref}) / (V_1 - V_2)$$

【0042】

図6～11は、回生昇圧モードと力行昇圧モードにおける電流経路を示す図である。上述において、 $d_{1b} = 1 - d_{2b}$ と求まるが、ゲート制御を容易にするために $d_{1b} = 1$ とする。これによってスイッチ $Q_{2b}$ がOFFの期間は必ずスイッチ $Q_{1b}$ に通流できるようにする。他方、常に $V_1 > V_2$ となるよう制御するため、 $Q_{2b}$ がONの期間は必ず第2列に通流する。つまり、 $d_{1b} = 1$ としても実質的な通流率は $d_{1b} = 1 - d_{2b}$ となり、なおかつ必ずいずれかの列が通流可能となる(図6、図7参照)。

10

【0043】

以下、図6～8を参照して、回生昇圧モードにおける電流経路を説明する。図6において、スイッチ $Q_{1b}$ がONとなっているときに、スイッチ $Q_{2b}$ をONすると、 $V_1 > V_2$ のため、1列目の電流は減少し、2列目に自然転流する(図7)。 $Q_{2b}$ をOFFすると、強制転流によって図6の状態に戻る。この際、 $V_2$ 、 $V_1$ にはサージ電圧が現れる。次に、図7においてスイッチ $Q_{3b}$ をONすると、 $V_2 > 0$ のため、2列目の電流は減少し、3列目に自然転流する(図8)。ここで、スイッチ $Q_{3b}$ をOFFすると、強制転流によって図7の状態に戻る。この際、 $V_2$ にはサージ電圧が現れる。

20

【0044】

次に図9～11を参照して、力行昇圧モードにおける電流経路を説明する。図9において、スイッチ $Q_{3a}$ がONとなっているときに、スイッチ $Q_{2a}$ をONすると、 $V_2 > 0$ のため、3列目の電流は減少し、2列目に自然転流する(図10)。スイッチ $Q_{2a}$ をOFFすると、強制転流によって図9の状態に戻る。この際、 $V_2$ にはサージ電圧が現れる。次に、スイッチ $Q_{2a}$ がON(図10)となっているときに、 $Q_{1a}$ をONすると、 $V_1 < V_2$ のため、2列目の電流は減少し、1列目に自然転流する(図11)。ここで、スイッチ $Q_{1a}$ をOFFすると、強制転流によって図10の状態に戻る。この際、 $V_1$ 、 $V_2$ にはサージ電圧が現れる。

30

【0045】

図12は、通流率演算式を整理した図である。図12(A)は、回生昇圧モードにおける通流率演算を、図12(B)は、力行昇圧モードにおける通流率演算を示す。矢印は、蓄電や放電が進む経過を示している。塗りつぶした矢印が望ましい経過である。図12(A)において、印を付した領域では、所定の昇圧電圧が出力できないため、この領域は避けるべきである。

【0046】

EDLC列が3列以上の場合は、充放電経過に応じて通電対象の列を2列選定することで、本提案の通流率制御を準用可能である。また、1列のみの場合には $V_2$ を無視して $V_1$ のみに着目し、本提案の通流率制御を適用可能である。

40

【0047】

図13は、回生昇圧モードで、 $V_{bref} < V_1$ 、 $V_2 < V_{bref}$ の場合の各部波形の概略である。図13(A)は、ゲート制御、(B)は、ゲート信号、(C)はEDLC電流、(D)は、EDLC電圧を示す。以下、ゲート駆動部80の動作について説明する。図13(A)、(B)に示すように、ゲート信号は三角波比較によって生成する。三角波 $V_{tri}$ の周波数は、数百[Hz]～1000[Hz]程度が妥当と考えられ、EDLCの発熱や高調波電流の許容値等を考慮して決定する必要がある。制御周期は三角波と同期させるのが望ましい。

【0048】

図13(C)に示すように、1列目と2列目に交互に通流し、 $V_1$ 、 $V_2$ を交互に充電

50



していく。この際、出力電圧  $V_b$  は指令値  $V_{bref}$  と等しくなるよう制御されている。

【0049】

以上のように、本発明の電気車両の蓄電装置及び蓄電装置システムによれば、EDLCとその周辺の回路構成を改良して高速スイッチング動作を可能とし、EDLCに通電する電流を通流率制御することによって、EDLCの充電量を制御し、直列蓄電装置が安定動作可能となり、蓄電媒体のEDLCの円滑な充放電とインバータ電圧の昇圧ができ、回生失効や回生絞り込みを軽減し、回生エネルギーの一部を蓄電して力行時に再利用して電気車両の走行エネルギーを削減し、さらに省エネルギー・省保守性が向上し、力行アシスト時の時分短縮が可能とすることができる。

【図面の簡単な説明】

10

【0050】

【図1】本発明の電気車両の蓄電装置を備える電気車両の回路を示す図である。

【図2】本発明の電気車両の蓄電装置を備える電気車両の回路を示す図である。

【図3】本発明の電気車両の蓄電装置システムを備える電気車両の回路を示す図である。

【図4】指令値演算・シーケンス制御部60からの動作モードの遷移図を示す。

【図5】昇圧電圧指令値  $V_{bref}$  の演算方法を示す図である。

【図6】回生昇圧モードにおける電流経路を示す図である。

【図7】回生昇圧モードにおける電流経路を示す図である。

【図8】回生昇圧モードにおける電流経路を示す図である。

【図9】力行昇圧モードにおける電流経路を示す図である。

20

【図10】力行昇圧モードにおける電流経路を示す図である。

【図11】力行昇圧モードにおける電流経路を示す図である。

【図12】通流率演算式を整理した図である。

【図13】回生昇圧モードで、 $V_{bref} < V_1$ 、 $V_2 < V_{bref}$  の場合の各部波形の概略である。

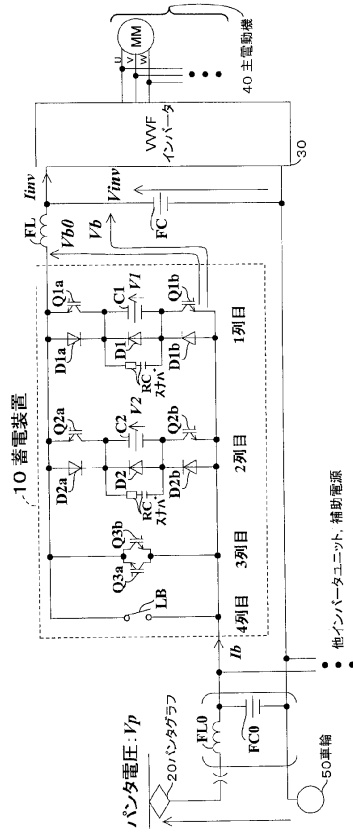
【符号の説明】

【0051】

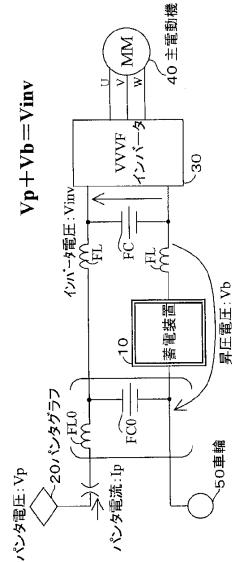
- 10 蓄電装置
- 20 パンタグラフ
- 30 V V V F インバータ
- 40 主電動機
- 50 車輪
- 60 指令値演算・シーケンス制御部
- 61 R I ドロップ補償部
- 62 リミッタ
- 63 ソフトスタート・ストップ
- 70 流通制御部
- 80 ゲート駆動部

30

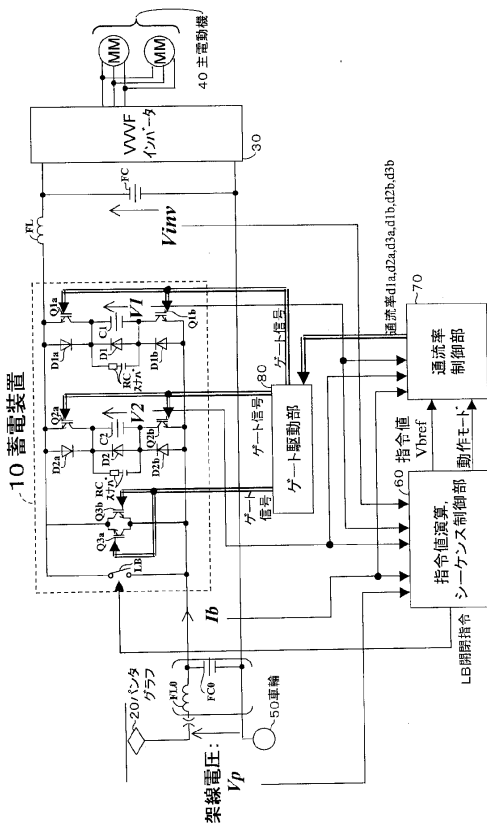
【図1】



【図2】



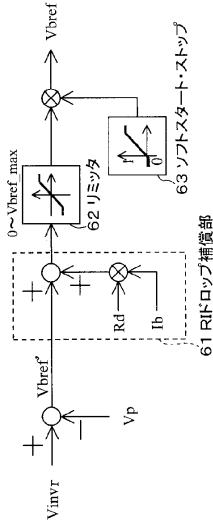
【図3】



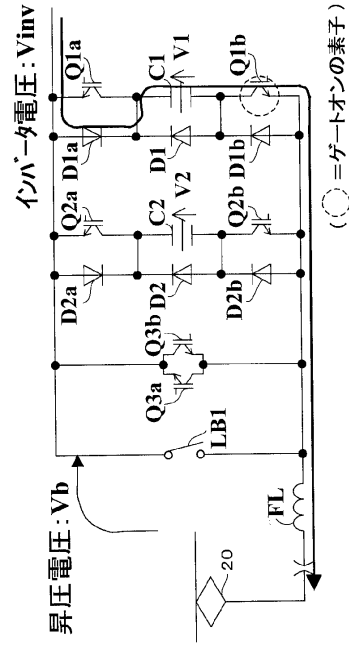
【図4】

$V1, V2$	$V1 < V1min$	$V1min < V1$ かつ $V2 < Vmax$	$Vmax < V2$ かつ $Vmax < V1$
$Ib$	$(0 < \beta < Ib$	$\alpha < Ib < \beta$	$Ib < \alpha (< 0)$
指令値計算, シーケンス制御部	待機	待機	待機
指令値 $Vbref$	待機	待機	待機
動作モード	回生昇圧	回生昇圧	回生昇圧
ゲート電圧	待機	待機	待機
ゲート番号	待機	待機	待機
ゲート駆動部	待機	待機	待機
ゲート信号	待機	待機	待機
通流率 制御部	待機	待機	待機
通流率 $d1a, d2a, d3a, d1b, d2b, d3b$	待機	待機	待機

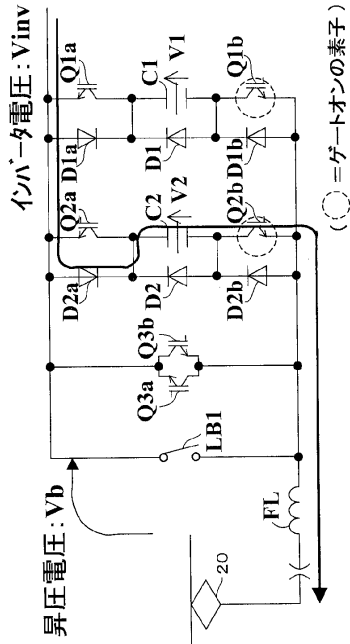
【 図 5 】



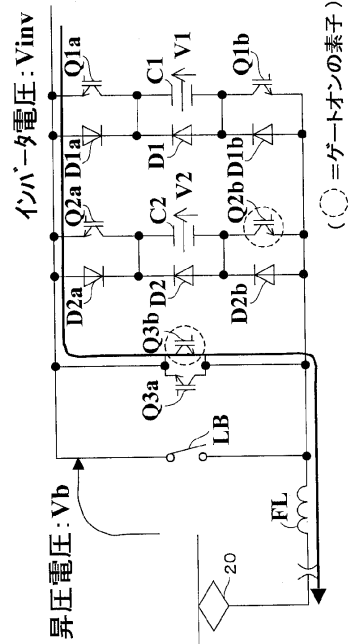
【 図 6 】



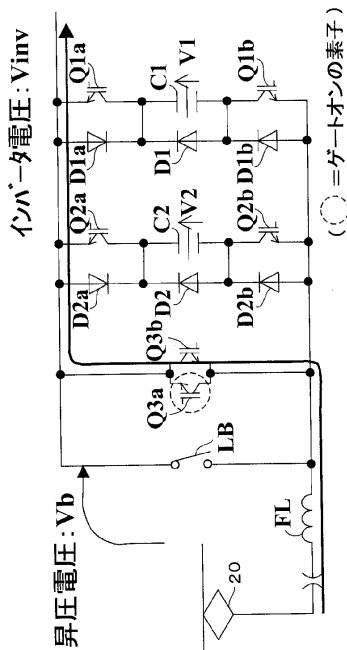
【 図 7 】



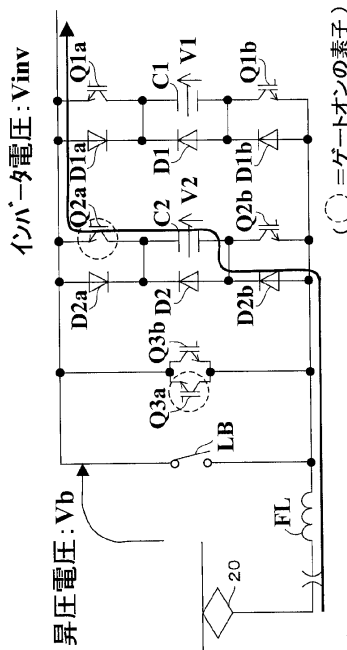
【 図 8 】



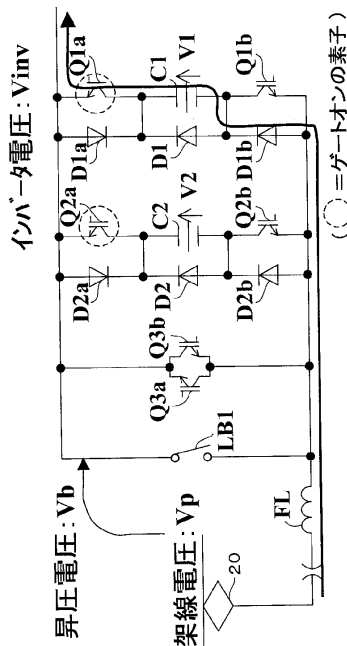
【 図 9 】



【 図 10 】



【 図 11 】



【 図 12 】

V1	V2	~Vbref	Vbref~Vmax	Vmax~
Vmax~	V1=0, d1b=0, d3b=1	d1b=0, d2b=1, d3b=1	Vbref~Vmax	Vmax~
Vbref~Vmax	V1=V2 > Vmin => d1b=1, d2b=0, d3b=1	V1=V2 > Vbref/(V1+V2), d1b=0, d2b=1, d3b=1	V1 > V2 => d1b=0, d2b=1, d3b=1	Vmax~
~Vbref	V1=V2 < V1/min => d1b=1, d2b=0, d3b=1	V1=V2 < V1/min => d1b=1, d2b=0, d3b=1	V1 < V2 => d1b=1, d2b=0, d3b=1	Vmax~
~Vbref	V1=V2 < V1/min => d1b=1, d2b=0, d3b=1	V1=V2 < V1/min => d1b=1, d2b=0, d3b=1	V1 < V2 => d1b=1, d2b=0, d3b=1	Vmax~

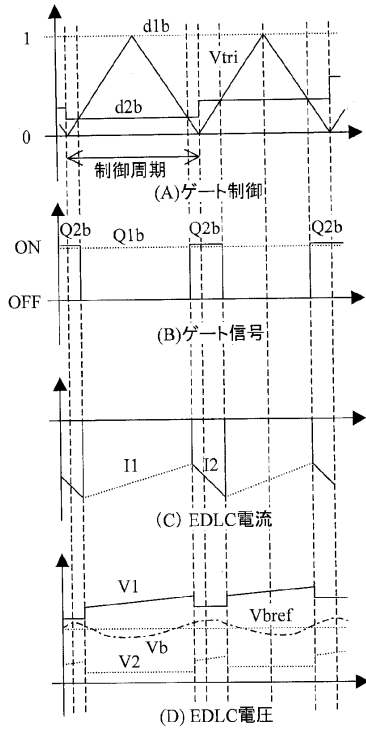
  

V1	~Vmin	Vmin	Vbref
V1min~	V1=V2 < V1/min => d1b=1, d2b=0, d3b=1	V1=V2 < V1/min => d1b=1, d2b=0, d3b=1	Vbref
~V1min	V1=V2 < V1/min => d1b=1, d2b=0, d3b=1	V1=V2 < V1/min => d1b=1, d2b=0, d3b=1	Vbref

(A)

(B)

【 図 1 3 】



---

フロントページの続き

- (72)発明者 秦 広  
東京都国分寺市光町二丁目8番地38 財団法人 鉄道総合技術研究所内
- (72)発明者 平元 忠雄  
大阪府大阪市北区芝田二丁目4番24号 西日本旅客鉄道株式会社内
- (72)発明者 真野 辰哉  
大阪府大阪市北区芝田二丁目4番24号 西日本旅客鉄道株式会社内

審査官 矢島 伸一

- (56)参考文献 特開2003-199204(JP,A)  
特開2006-094623(JP,A)  
特開2002-247894(JP,A)

(58)調査した分野(Int.Cl., DB名)

B60L 1/00 - 3/12  
B60L 7/00 - 13/00  
B60L 15/00 - 15/42  
H02J 7/00 - 7/36