

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4411436号

(P4411436)

(45) 発行日 平成22年2月10日(2010.2.10)

(24) 登録日 平成21年11月27日(2009.11.27)

(51) Int.Cl. F I
HO2M 3/135 (2006.01) HO2M 3/135 U

請求項の数 5 (全 13 頁)

(21) 出願番号	特願2004-268376 (P2004-268376)	(73) 特許権者	504145308
(22) 出願日	平成16年9月15日(2004.9.15)		国立大学法人 琉球大学
(65) 公開番号	特開2006-87197 (P2006-87197A)		沖縄県中頭郡西原町字千原1番地
(43) 公開日	平成18年3月30日(2006.3.30)	(74) 代理人	100104341
審査請求日	平成19年2月22日(2007.2.22)		弁理士 関 正治
		(72) 発明者	千住 智信
			沖縄県宜野湾市志真志1-10-4-40
			1 志真志住宅
		(72) 発明者	金城 達人
			沖縄県豊見城市字我那覇528-2 2F
		審査官	槻木澤 昌司

最終頁に続く

(54) 【発明の名称】 双方向DC-DCコンバータのソフトスイッチング回路

(57) 【特許請求の範囲】

【請求項1】

入力側正極端子と負極端子および出力側正極端子と負極端子を有し、前記入力側負極端子にアノードを接続し前記出力側正極端子にカソードを接続した第1ダイオード、前記出力側負極端子にアノードを接続し前記入力側正極端子にカソードを接続した第2ダイオード、前記入力側正極端子と前記出力側正極端子の間に設けられた第1半導体スイッチ、および前記出力側負極端子と前記入力側負極端子の間に設けられた第2半導体スイッチにより構成される双方向DC-DCコンバータにおいて、前記第1半導体スイッチに直列に第1共振用インダクタを設け、前記第2半導体スイッチに直列に第2共振用インダクタを設け、出力側正極端子と出力側負極端子の間に共振用キャパシタを設け、前記第1半導体スイッチと第2半導体スイッチを共振電流がゼロのときに作動させる制御器を備えたことを特徴とする電流共振形の双方向DC-DCコンバータのソフトスイッチング回路。

【請求項2】

前記第1半導体スイッチはアノードを前記入力側正極端子の方に向けカソードを前記出力側正極端子の方に向けたGTOサイリスタ、前記第2半導体スイッチはアノードを前記出力側負極端子の方に向けカソードを前記入力側負極端子の方に向けGTOサイリスタであることを特徴とする請求項1記載の双方向DC-DCコンバータのソフトスイッチング回路。

【請求項3】

10

20

前記共振用キャパシタの容量を C_r としたとき、 C_r は、入力電圧を V_{in} 、出力端子に接続した直流出力電流を I_{dc} 、第1、第2の共振用インダクタのインダクタンスをそれぞれ L_{r1} 、 L_{r2} とするとときに、不等式

$$C_r > (I_{dc} / V_{in})^2 (L_{r1} + L_{r2})$$

で表される関係を有するようにすることを特徴とする請求項1または2記載の双方向DC-DCコンバータのソフトスイッチング回路。

【請求項4】

電力貯蔵要素を前記入力側正極および負極端子に接続し、前記出力陽極端子は出力インダクタを介した前記出力負極端子は直接に電流形インバータに接続することにより、電力貯蔵装置を形成したことを特徴とする請求項1から3のいずれかに記載の双方向DC-DCコンバータのソフトスイッチング回路。

10

【請求項5】

前記電力貯蔵要素は、電気二重層キャパシタを複数用いて形成されるキャパシタバンクで構成されることを特徴とする請求項4記載の双方向DC-DCコンバータのソフトスイッチング回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電流形インバータに接続する双方向DC-DCコンバータのソフトスイッチング回路に関し、特に充電可能な電力貯蔵装置に最適に用いることができる双方向DC-DCコンバータのソフトスイッチング回路に関する。

20

【背景技術】

【0002】

近年、パワーエレクトロニクス技術の進歩を背景に、種々の大容量電力貯蔵装置が開発されている。現状で実用化されている大容量電力貯蔵装置に揚水発電所があるが、今後の建設は難しく発展性がない。また二次電池は環境への影響などが心配される。

近年、数1000 μ Fオーダー以上という驚異的な静電容量を持つ電気二重層キャパシタ(EDLC)素子が出現し、これにパワーエレクトロニクス技術を利用することにより、二次電池に匹敵するエネルギー密度や出力密度を有する大容量電力貯蔵装置が開発されている。

30

【0003】

一般に、電気二重層キャパシタバンクを利用した電力貯蔵装置(ECESS)には電圧形インバータが用いられるが、単セルの耐電圧が3V以下でエネルギー放電に伴う端子電圧の低下が無視できないEDLC固有の特性に伴う直流リンク電圧の低下、出力低下、出力制御の困難性などの欠点が存在する。

発明者らは、ECESSに電流形インバータを適用することによりこれらの欠点を解消する研究を行ってきた。電流形インバータは、過電流保護が容易、分散型電源に使用するとき単独運転の危険性が無いなど、電圧形インバータにない利点を有する。電流形インバータでは、直流電流の方向が変化せず、直流リンク電圧の極性を変化させることで電力の授受を行うため、充放電を行うには直流部に双方向DC-DCコンバータを設ける。

40

【0004】

電流形インバータを用いる利点として、(1)比較的小さい直流入力電圧で大容量の電力を出力できる、(2)エネルギー放電に伴うEDLCの端子電圧が低下して直流リンク電圧が変動した場合でも低出力を維持できる、(3)直流部に接続する双方向DC-DCコンバータを用いて直流電流制御を行うことによってEDLCの内部抵抗損失を低減することができる、などを挙げることができる。

このように、電力貯蔵装置には電流形インバータの使用が好ましく、電流形インバータの汎用性の向上と変換効率の向上が求められている。特に、分散型電源には電流形インバータをパワーコンデンショナーとして利用することが有利で、電力業界でも電流形インバータの需要がますます増大すると予測される。

50

【 0 0 0 5 】

しかし、自励式半導体素子を用いてハードスイッチングする電流形インバータでは、スイッチングによる電力損失が大きいためエネルギー変換効率が低く、また急峻な電圧・電流波形を生じるため装置ストレスが大きく製造コストが高かった。さらに、電磁妨害（EMI）を発生するため、環境性にも問題があった。

スイッチング損失を低減し電磁妨害を抑制するため、共振を用いて、電流あるいは電圧がゼロのときにスイッチング素子をオン・オフするソフトスイッチング手法が用いられる。しかし、半導体素子および共振素子からなる回路構成が複雑となる。また、簡単な回路としては、双方向性を持たない無効電力制御に限定するものしかなかった。さらに、電力貯蔵装置に適用するには、電力の充放電を可能とする双方向性の共振回路構成が難しいため、大電力を扱う分野において、このような共振回路が実用化された例はなかった。

10

【 0 0 0 6 】

特許文献 1 には、電流形インバータに相当する DC リンク・LC 直列共振形の高周波共振リンクを持つ電力変換装置において、ソフトスイッチングを利用し直流電源への電力回生が可能な回路が開示されている。

開示された回路は、LC 直列共振回路中に共振コンデンサの充放電を制御するスイッチ素子を備えると共に、直流電流供給用インダクタと磁気的に密結合したフィードバック用インダクタとダイオードの直列回路を直流電源に並列接続したもので、電源装置から供給される直流電流がゼロになるとレンツの法則に従ってフィードバック用インダクタに大きなフィードバック電流が流れてバッテリーに余剰電力が回生される。

20

【 0 0 0 7 】

開示された電流形インバータは、インバータのサイリスタがソフトスイッチングを行うためスイッチング損失が小さくなりインバータ効率が向上し、またスイッチングによる EMI が発生しない。

しかし、開示回路では共振回路部に双方向性を与えることができないため、バッテリーから供給される電流によってフィードバック用インダクタに発生する起電力による電流を電力回生するだけで、系統側で発生する余剰電力を吸収する機構になっていない。

【 0 0 0 8 】

特許文献 2 には、商用電源の配電網から離れた離島などで利用できる発電設備が開示されている。この開示装置は、太陽光や風力など自然エネルギーを利用する主発電装置の出力が不足する毎に起動されて主発電装置の出力が回復するまで運転する化石燃料で運転される補助発電装置を組み合わせたもので、補助発電装置の起動過渡期間の電力補償エネルギーを保持するキャパシタバンクと双方向コンバータを備える。

30

【 0 0 0 9 】

自然エネルギーを利用する主発電装置の出力不足を検知すると、双方向コンバータのインバータ運転によりキャパシタバンクの直流出力を定電圧制御して交流化し、配電線に供給して出力を補うことができる。また、主発電装置の出力に余剰があるときは、コンバータ運転して配電線の交流電力の一部を充電用の直流電力に変換してキャパシタバンクを充電する。双方向コンバータ内部の回路は開示されていないが、放電と充電を切り換えるために、充電路ダイオードと放電路スイッチを並列に組んだ回路が用いられる。この切り換え回路は電流共振形でなく、放電路スイッチは放電期間中は常時オンにすればよいので、ソフトスイッチングする要請は少ない。

40

なお、補助発電装置の起動過渡期間は数秒であるので、キャパシタバンクは大きな電力貯蔵を必要としない。

【特許文献 1】特開平 8 - 5 1 7 8 1 号公報

【特許文献 2】特開 2 0 0 1 - 1 3 6 6 8 1 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 0 】

本発明が解決しようとする課題は、電力貯蔵装置に適用する電流形インバータにおいて

50

、ソフトスイッチングを可能とする簡素な共振回路を提供することであり、特に直流リンク部に使用する双方向DC-DCコンバータについて共振を用いたソフトスイッチングが可能な共振回路を提供することである。

【課題を解決するための手段】

【0011】

上記課題を解決するため、本発明の双方向DC-DCコンバータのソフトスイッチング回路は、入力側負極端子にアノードを接続し出力側正極端子にカソードを接続した第1ダイオード、出力側負極端子にアノードを接続し入力側正極端子にカソードを接続した第2ダイオード、入力側正極端子と出力側正極端子の間に設けられた第1半導体スイッチ、および出力側負極端子と入力側負極端子の間に設けられた第2半導体スイッチにより構成された双方向DC-DCコンバータにおいて、第1半導体スイッチに直列に第1共振用インダクタを設け、第2半導体スイッチに直列に第2共振用インダクタを設け、出力側正極端子と出力側負極端子の間に共振用キャパシタを設けて、充放電中に発生させた共振電流がゼロのときに第1半導体スイッチと第2半導体スイッチを作動させるようにしたことを特徴とする。

10

【0012】

放電期間には、第2半導体スイッチをオン状態に維持して、予め決められたタイムスケジュールにしたがって共振電流がゼロのときに第1半導体スイッチを閉鎖し、電流共振形降圧コンバータとして動作させる。また、充電期間には、第1半導体スイッチをオフ状態にして、予め決められたタイムスケジュールにしたがって共振電流がゼロのときに第2半導体スイッチを作動させ、電流共振形昇圧コンバータとして動作させる。

20

本発明の回路を有する双方向DC-DCコンバータは、充電方向と放電方向で同一の共振素子を用いた簡素な双方向性の共振回路を構成し、共振電流がゼロになるタイミングで半導体スイッチを動作させてソフトスイッチングを可能とすることができる。

【0013】

したがって、スイッチングによる電力損失を抑制してエネルギー変換効率を向上させ、電磁妨害も十分抑制することができる。

本発明に係る双方向DC-DCコンバータを、電力貯蔵要素と電流形インバータの間に配置する直流リンクとして使用すると、電力貯蔵要素から電流形インバータに直流電力を供給する放電工程と、系統からインバータを介して余剰電力を電力貯蔵要素に電力回生する充電工程の双方向に流通させることができる。

30

また、急峻な電圧・電流波形が生じないので、回路素子は高度な耐性を要求されず、簡素な回路構成と相俟って製造コストも低下する。

【0014】

本発明の双方向DC-DCコンバータのソフトスイッチング回路では、半導体スイッチがGTOサイリスタであって、第1半導体スイッチはアノードを入力側正極端子の方に向けカソードを出力側正極端子の方に向け、第2半導体スイッチはアノードを出力側負極端子の方に向けカソードを入力側負極端子の方に向けて接続されるようにしてもよい。

本発明の回路では、充電放電のいずれにおいても半導体スイッチを通る直流電流の向きが変わらないので、半導体スイッチとして双方向性を持つものに限らず1方向にしか電流を流さないものであってもよい。半導体スイッチとして、サイリスタ、パワートランジスタ、IGBTなどを使用できるが、特に大容量の電流を制御できるGTOサイリスタを使用して大容量電力貯蔵装置に適用することができる。

40

【0015】

共振用キャパシタの容量 C_r は、入力電圧を V_{in} 、出力端子に接続した直流出力電流を I_{dc} 、第1、第2の共振用インダクタのインダクタンスをそれぞれ L_{r1} 、 L_{r2} とすると、不等式 $C_r > (I_{dc} / V_{in})^2 (L_{r1} + L_{r2})$

で表される関係を有するようにすることが好ましい。

この関係が成立すれば、共振電流を得て、共振周波数より小さいスイッチング周波数を設定することができる。

50

なお、第1共振用インダクタのインダクタンス $Lr1$ は、第2共振用インダクタのインダクタンス $Lr2$ より小さく選択することが好ましい。放電時の共振電流の振幅は $(Cr / (Lr1 + Lr2))^2 Vin$ に比例し、充電時は $(Cr / Lr2)^2 Vin$ に比例するので、 $Lr1$ を小さくして充電時と放電時の共振電流の振幅を抑制できれば、スイッチの電流ストレスが低減するからである。

【0016】

本発明の双方向DC-DCコンバータのソフトスイッチング回路を電力貯蔵要素と電流形インバータの間に配置して、電力貯蔵装置用電流形インバータを構成することができる。

なお、電力貯蔵要素として、電気二重層キャパシタを複数用いて形成されるキャパシタバンクを用いると、小型で大容量の電力貯蔵が可能となり、様々な分野で有効に利用できる。

【発明の効果】

【0017】

本発明の電流共振形を用いれば、回路構成が簡単で、半導体スイッチのソフトスイッチングを行うことでスイッチング損失を低減してエネルギー変換効率を向上させ、電磁妨害も殆ど生じないような電力貯蔵装置を提供することができる。

なお、本発明の双方向DC-DCコンバータは、分散型電源のパワーコンディショナとして利用することも可能で、また、直流機器用の変換器として利用することもできる。

【発明を実施するための最良の形態】

【0018】

以下、実施例を用いて本発明を詳細に説明する。

図1は、本実施例に係る双方向DC-DCコンバータのソフトスイッチング回路を組み込んでなる電流形電力貯蔵装置の主回路構成図である。

本実施例に係るソフトスイッチング回路を備えた双方向DC-DCコンバータ2は、直流電源部1とインバータ部3の間の直流リンク部に配置され、全体で電力貯蔵装置を構成して、三相誘導電動機4などの負荷に交流電力を供給する。

直流電源部1は、電気二重層キャパシタ(EDLC)を用いたキャパシタバンクで構成され、直流端子電圧 Vin を発生する。なお、キャパシタバンクは内部抵抗を有するので、回路図には等価的な抵抗を表示してある。

直流電源部1の正負の出力端子は、それぞれ直流リンク部2の正負の入力端子に接続される。

【0019】

直流リンク部に設けた双方向DC-DCコンバータ2は、第1整流ダイオード $D1$ 、第2整流ダイオード $D2$ 、GTOサイリスタで構成された第1半導体スイッチ $SW1$ 、およびGTOサイリスタで構成された第2半導体スイッチ $SW2$ を備える。本実施例の双方向DC-DCコンバータ2は、さらに第1共振用インダクタ $Lr1$ 、第2共振用インダクタ $Lr2$ 、および共振用キャパシタ Cr を新たに備えたことを特徴とする電流共振形第1-4象限DC-DCコンバータである。

【0020】

第1整流ダイオード $D1$ は、双方向DC-DCコンバータ2の入力側負極端子にアノードを接続し出力側正極端子にカソードを接続し、第2整流ダイオード $D2$ は、出力側負極端子にアノードを接続し入力側正極端子にカソードを接続する。第1半導体スイッチ $SW1$ のGTOサイリスタは、入力側正極端子にアノードを接続し出力側正極端子にカソードを接続する。また、第2半導体スイッチ $SW2$ は出力側負極端子にアノードを接続し入力側負極端子にカソードを接続する。

【0021】

さらに、第1共振用インダクタ $Lr1$ を第1半導体スイッチ $SW1$ と直列に接続し、第2共振用インダクタ $Lr2$ を第2半導体スイッチ $SW2$ と直列に接続し、共振用キャパシタ Cr を出力側正極端子と出力側負極端子の間に設けている。

10

20

30

40

50

第1半導体スイッチSW1と第2半導体スイッチSW2を操作することにより充電と放電を選択すると共に、充電・放電の工程中ではソフトスイッチングによりオンオフ操作することによりスイッチング損失を抑制して、変換効率を向上させず。

充電時と放電時で同じ共振素子(Lr1, Lr2, Cr)を用いて回路構成を単純化している。

【0022】

直流リンク部2の出力側正極端子は直流インダクタLdc5を介して電流形インバータ3の正極入力端子に接続し、直流リンク部2の出力側負極端子は直接に電流形インバータ3の負極入力端子に接続する。電流形インバータ3、半導体スイッチを駆動して直流交流変換して出力し、インダクタLacとキャパシタCacで構成される交流フィルタ6を介して3相交流電力を電動機などの負荷4に供給する。

10

【0023】

図2は、双方向DC-DCコンバータ2の第4象限動作時であって充電時の等価回路を表す。

充電時には、第1半導体スイッチSW1をオフ状態にし(図中点線で表示した)、第2半導体スイッチSW2をプログラムにしたがってオンオフ操作することによって(図中斜線ハッチングを入れて表示した)、第2整流ダイオードD2の働きと相俟って、電流共振形昇圧コンバータとして動作させる。図中矢印の左側の回路は、右側の回路に等価変換される。直流インダクタLdcを通る直流電流Idcは、放電時と同じように図の右方向に流れるが、系統側からの余剰電流は共振キャパシタCrに充電されキャパシタ電圧Vcrが増加して入力電圧Vinを越えると第2整流ダイオードD2が順バイアスされて直流電源部1のキャパシタバンクに回生電力として充電される。

20

【0024】

一方、図3は、双方向DC-DCコンバータ2の第1象限動作時であって放電時の等価回路を表す。

放電時には、第2半導体スイッチSW2を期間中オン状態にし(図中斜線ハッチングを入れて表示した)、第1半導体スイッチSW1をプログラムにしたがって駆動することによって、第1整流ダイオードD1の働きと相俟って、電流共振形降圧コンバータとして動作させる。

また、充電時と放電時で直流インダクタLdcを通る電流の向きは変わらない。

【0025】

双方向DC-DCコンバータ2は電流共振形になるため、充電時と放電時のソフトスイッチング手法は動作波形が類似しているため、充電時における動作解析結果について説明する。

30

充電時は、各スイッチング周期毎に、インダクタ励磁期間のモードI、共振期間のモードII、キャパシタ放電期間のモードIII、整流ダイオードオン期間のモードIVの4つのモードに分けられる。

【0026】

図4は、充電時におけるモード別の等価回路を表す。(a)図はモードI、(b)図はモードII、(c)図はモードIII、(d)図はモードIVの等価回路である。充電時には、第1半導体スイッチSW1はオフ状態になっている。

40

ここでは、各モードにおける第2半導体スイッチSW2に使われるGTOサイリスタにおける瞬時電圧 v_{ak} と瞬時電流 i_{ak} 、およびスイッチング損失(電力損失) P_{bo} を導出する。

【0027】

図5は、シミュレーションにより得られた、充電時の1スイッチング期間における各部の瞬時電圧・電流の波形図である。図は、横軸に時間 t をとり、第2半導体スイッチ(GTOサイリスタ)SW2のオンオフ指令信号の状態、第2半導体スイッチSW2を通る共振電流の瞬時値 i_{ak} 、第2半導体スイッチSW2に掛かる電圧の瞬時値 v_{ak} 、第2半導体スイッチSW2における瞬時電流 i_{ak} と瞬時電圧 v_{ak} を掛けて得られるソフトスイッチングを用いたときの消費電力 P_{Sbo} 、消費電力 P_{Sbo} を時間積分して得られるエネルギー損失量 W_{Sbo} 、共振用キ

50

ャパシタ C_r への充電電流 i_{cr} 、共振用キャパシタ C_r の端子間電圧 v_{cr} 、および電力貯蔵要素からの入力電流 i_{in} の時間変化を表示している。なお、時間軸方向には、縦の点線でモードを区切る時刻 T_0 、 T_1 、 T_2 、 T_3 、 T_4 の位置を示している。

【0028】

シミュレーションは、直流電流 I_{dc} が変化しないと仮定し、GTOサイリスタが図7の等価回路図に表したようにスイッチに対して直列に内部インダクタンス L_{on} と内部抵抗 R_{on} と順方向電圧 V_f を有するとし、図8のパラメータ表の値を用いて、瞬時シミュレーションソフトウェアMATLAB/SIMULINKおよびSimPowerSystemsにより行った。

【0029】

なお、比較のため、図6にハードスイッチング手法による充電時の瞬時電圧・電流等を示した。図は横軸に時間 t を取って、第2半導体スイッチ SW_2 のオンオフ状態、第2半導体スイッチ SW_2 の瞬時電流 i_{ak} 、瞬時電圧 v_{ak} 、第2半導体スイッチ SW_2 におけるハードスイッチング時の消費電力 P_{Hbo} 、ハードスイッチング時のエネルギー損失量 W_{Hbo} 、および電力貯蔵要素からの入力電流 i_{in} の時間変化を表示している。モードの区切り時刻を縦の点線で示してある。

10

【0030】

(1) モードI：インダクタ励磁期間 ($T_0 < t < T_1$)

図5における時刻 T_0 から時刻 T_1 の期間であって、第2半導体スイッチ SW_2 を通る瞬時電流 i_{ak} がゼロである時刻 T_0 において第2半導体スイッチ SW_2 がターンオンされて、図4(a)に示す等価回路状態になり、直流電流 I_{dc} が第2半導体スイッチ SW_2 に転流されて第2整流ダイオード D_2 のアノード電圧が電力貯蔵要素の端子電圧 v_{in} に達して、第2整流ダイオード D_2 がオフとなってモードIIに切り替わるまでの期間である。

20

【0031】

モードIでは、瞬時電流 i_{ak} と瞬時電圧 v_{ak} は、(1)式で表されるものとなる。

$$i_{ak} = i_{in} / L_{r2} * (t - T_0)$$

$$v_{ak} = R_{on} * i_{ak} + V_f \quad (1)$$

また、(1)式より、モードIにおけるエネルギー損失は、

$$W_{bo1} = \int_{T_0}^{T_1} P_{bo1}(t) dt = \int_{T_0}^{T_1} i_{ak}(t) v_{ak}(t) dt \\ = R_{on} / 3 (i_{in} / L_{r2})^2 (T_1 - T_0)^3 + i_{in} V_f / 2 L_{r2} (T_1 - T_0)^2 \quad (2)$$

で表される。

30

これらの変化は、図5に表されている。

【0032】

(2) モードII：共振期間 ($T_1 < t < T_2$)

図5における時刻 T_1 から時刻 T_2 の期間であって、第2整流ダイオード D_2 がオフとなって図4(b)に示す等価回路状態になり、 C_r と L_{r2} によりCL共振する期間である。共振電流がゼロになったときに次のモードIIIに切り替わる。

モードIIでは、瞬時電流 i_{ak} と瞬時電圧 v_{ak} は、(3)式で表されるものとなる。

$$i_{ak} = I_{dc} + (C_r / L_{r2})^{1/2} i_{in} \sin \omega_{rbo}(t - T_1)$$

$$v_{ak} = R_{on} * i_{ak} + V_f \quad (3)$$

ここで、 ω_{rbo} は共振角周波数で、 $1 / (L_{r2} C_r)^{1/2}$ により表される。

40

【0033】

(3)式より、モードIIにおけるエネルギー損失 W_{bo2} は、

$$W_{bo2} = \int_{T_1}^{T_2} P_{bo2}(t) dt = \int_{T_1}^{T_2} i_{ak}(t) v_{ak}(t) dt \\ = R_{on} [I_{dc}^2 (T_2 - T_1) + 2 i_{in} I_{dc} C_r \{1 - \cos \omega_{rbo} (T_2 - T_1)\} \\ + i_{in}^2 C_r / L_{r2} \{(T_2 - T_1) / 2 - \sin^2 \omega_{rbo} (T_2 - T_1) / 4\} \\ + V_f [I_{dc} (T_2 - T_1) + i_{in} C_r \{1 - \cos \omega_{rbo} (T_2 - T_1)\}]] \quad (4)$$

で表される。これらの変化は、図5に表されている。

【0034】

(3) モードIII：キャパシタ放電期間 ($T_2 < t < T_3$)

図5における時刻 T_2 から時刻 T_3 の期間であって、共振電流 i_{ak} がゼロとなった時刻 T

50

2に第2半導体スイッチSW2がゼロ電流スイッチング(ZCS)でターンオフされ図4(c)に示す等価回路状態になる。

モードIIIでは、瞬時電流 i_{ak} と瞬時電圧 v_{ak} は、(5)式で表されるものとなる。

$$\begin{aligned} i_{ak} &= 0 \\ v_{ak} &= R_{on} * i_{ak} + V_f \end{aligned} \quad (5)$$

【0035】

(5)式より、電流がゼロであるので、モードIIIにおけるエネルギー損失 W_{bo3} はゼロである。

$$\begin{aligned} W_{bo3} &= \int P_{bo2}(t) dt = \int i_{ak}(t) v_{ak}(t) dt \\ &= 0 \end{aligned} \quad (6)$$

10

モードIIIの期間で、共振キャパシタに電気エネルギーが充電されて共振キャパシタ C_r の端子電圧 v_{cr} が増加し始める。端子電圧 v_{cr} が入力電圧 v_{in} に達するとモードIVに移行する。

【0036】

(4)モードIV：整流ダイオードオン期間 ($T_3 < t < T_4$)

図5における時刻 T_3 から時刻 T_4 の期間であって、共振キャパシタ C_r の端子電圧 v_{cr} が入力電圧 v_{in} に達して第2整流ダイオード D_2 が順バイアスされ導通すると、図4(d)に示す等価回路状態になる。モードIVでは、第2整流ダイオード D_2 が導通し直流電流 I_{dc} が転流して電気エネルギーがキャパシタバンクに充電される。図4(d)と図5における電流の向きに注意すること。モードIVの間中は瞬時電流 i_{ak} がゼロなので、モードIIIのときと同様にエネルギー損失は発生しない。任意の時刻に第2半導体スイッチSW2をオンすることによりモードIに切り替わる。

20

【0037】

スイッチング周波数 f_{sbo} は共振周波数 f_{rbo} より小さいことが好ましいので、充電時における共振電流式(3)より、

$$f_{rbo} = \omega_{rbo} / 2\pi = 1 / 2\pi \sqrt{(Lr2 C_r)}^{1/2} > f_{sbo} \quad (7)$$

となる。

また、放電時における共振電流 i_{ak} は(8)式で表される。

$$i_{ak} = I_{dc} + (C_r / (Lr1 + Lr2))^{1/2} v_{in} \sin \omega_{rbu} (t - T1) \quad (8)$$

したがって、放電時におけるスイッチング周波数 f_{sbu} は、

$$f_{rbu} = \omega_{rbu} / 2\pi = 1 / 2\pi \sqrt{((Lr1 + Lr2) C_r)}^{1/2} > f_{sbu} \quad (9)$$

となる。ここで、 ω_{rbu} は、 $1 / \sqrt{((Lr1 + Lr2) C_r)}^{1/2}$ により表される。

(7)式と(9)式から分かるように、スイッチング周波数は放電時と充電時では異なる値に設定しなければならない。この差は共振用インダクタンス $Lr1$, $Lr2$ に基づいて決まる。

【0038】

次に、(3)式と(8)式の共振電流式から、ゼロ電流スイッチング(ZCS)を達成するためには、

$$C_r \geq (I_{dc} / v_{in})^2 (Lr1 + Lr2) \quad (10)$$

なる条件が満たされる必要がある。

40

(10)式における入力電圧 v_{in} は、電気二重層キャパシタバンクの端子電圧に相当する。バンク電圧はエネルギーの放電に伴い減少するため、エネルギーの充放電に伴い共振状態が変化する。

【0039】

そこで、満充電時におけるバンク電圧を約200Vとして、電気エネルギーを約95%放電した場合のバンク電圧60VについてZCS条件を考える。

(10)式で入力電圧 v_{in} を60Vとした場合の共振キャパシタ C_r の値は図9に示すようになる。図9は、第1共振用インダクタ $Lr1$ を $1 \mu H$ (図中実線で表示)あるいは $0.5 \mu H$ (図中点線で表示)に固定して、第2共振用インダクタ $Lr2$ の値(横軸)を変化させたときに、ZCSを達成するために設定すべき共振用キャパシタ C_r の値を縦軸にプロ

50

ットしたものである。

第1共振用インダクタ L_{r1} と第2共振用インダクタ L_{r2} の組に対して共振用キャパシタ C_r の適切な設定値が直ぐに分かる。共振用キャパシタ C_r は、図中の線より大きい値に設定するとよい。

【0040】

なお、放電時と充電時で共振電流の振幅差を小さくすることにより、スイッチの電流ストレスを軽減することができる。このため、第1共振用インダクタ L_{r1} と第2共振用インダクタ L_{r2} の関係を、

$$L_{r2} > L_{r1}$$

(11)

となるように規制することが好ましい。

10

【0041】

双方向DC-DCコンバータにおけるエネルギー損失について検討する。

図8のパラメータ表の値を用いて先の演算式により算出した損失エネルギーの理論値とシミュレーションにより得られた損失エネルギーを比較すると、理論値とシミュレーション結果は放電時には、ソフトスイッチングを使ったときの理論値で0.0357Wに対してシミュレーションでは0.0430W、ハードスイッチングでは理論値で0.1755Wに対してシミュレーションで0.208Wと若干の差異が見られるが、充電時の値は、ソフトスイッチングで理論値が0.174Wに対してシミュレーションでは0.181W、ハードスイッチングでは理論値で1.1019Wに対してシミュレーションで1.210Wと比較的よく一致している。

20

いずれのケースにおいても、ハードスイッチングよりソフトスイッチングの方がエネルギー損失が格段に小さいことが分かる。

【0042】

なお、シミュレーションにより求めた充電時におけるハードスイッチングの効率が84.51%であるのに対してソフトスイッチングの効率が96.95%、放電時にはハードスイッチングで84.48%に対してソフトスイッチングでは99.28%であることから、ソフトスイッチング化することにより効率改善が著しいことが分かる。

【0043】

電気二重層キャパシタバンク(EDLC)1はエネルギーの充放電に伴い端子電圧が変化する。また、電流形インバータ3の直流電流 I_{dc} も充放電に伴い、あるいは有効・無効電力量に依存して変化する。

30

そこで、これらの要因に起因して変化するエネルギー損失値と変換効率について、図10から図13に示す。図10と図11はそれぞれ双方向DC-DCコンバータのソフトスイッチングにおけるエネルギー損失 W_{sbo} と変換効率 η_{soft} 、図12と図13はハードスイッチングにおけるエネルギー損失 W_{hard} と変換効率 η_{hard} を直流電流 I_{dc} とキャパシタバンクの端子電圧 V_{in} の2次元座標面に対する第3次軸に対してプロットしたものである。

【0044】

直流電流の増加に伴ってスイッチング損失が増大し、変換効率が低下していることが確認できる。

さらに、ハードスイッチングとソフトスイッチングで比較すると、ソフトスイッチングの第3次軸における目盛りが著しく細かくプロットされていることに注意すれば、ソフトスイッチングにおけるエネルギー損失がいずれの領域においても著しく小さく、変換効率が著しく大きいことが理解できる。

40

【0045】

なお、上記実施例では、電力貯蔵要素として電気二重層キャパシタを利用したが、通常の大容量キャパシタや二次電池を利用してもよい。

また、本実施例の双方向DC-DCコンバータは電流形インバータと組み合わせて電力貯蔵装置を構成して交流機器の駆動に使用したが、直流機器に適用することができることはいうまでもない。

なお、上記実施例は本願発明を実施するための最良の形態を示したものに過ぎず、本明

50

細書に説明した技術的思想および特許請求の範囲の記載に基づいていわゆる当業者が想到する他の装置および方法に対しても本願発明の技術範囲に属することはいうまでもない。

【図面の簡単な説明】

【0046】

【図1】本発明の1実施例に係る双方向DC-DCコンバータのソフトスイッチング回路を用いた電流形電力貯蔵装置の主回路構成図である。

【図2】本実施例の双方向DC-DCコンバータの充電時の等価回路図である。

【図3】本実施例の双方向DC-DCコンバータの放電時の等価回路図である。

【図4】本実施例の双方向DC-DCコンバータの充電時におけるモード別の等価回路図である。

10

【図5】シミュレーションにより得られた本実施例における各部の瞬時電圧・電流の波形図である。

【図6】シミュレーションにより得られたハードスイッチング手法による各部の瞬時電圧・電流の波形図である。

【図7】GTOサイリスタの等価回路図である。

【図8】シミュレーションに用いたパラメータの表である。

【図9】共振用キャパシタパラメータの決定条件を表すグラフである。

【図10】本実施例の双方向DC-DCコンバータのソフトスイッチングにおけるエネルギー損失を表すグラフである。

【図11】本実施例の双方向DC-DCコンバータのソフトスイッチングにおける変換効率を表すグラフである。

20

【図12】本実施例の双方向DC-DCコンバータの等価物についてハードスイッチングしたときのエネルギー損失を表すグラフである。

【図13】本実施例の双方向DC-DCコンバータの等価物についてハードスイッチングしたときの変換効率を表すグラフである。

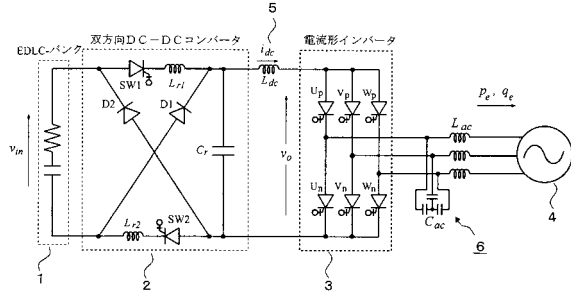
【符号の説明】

【0047】

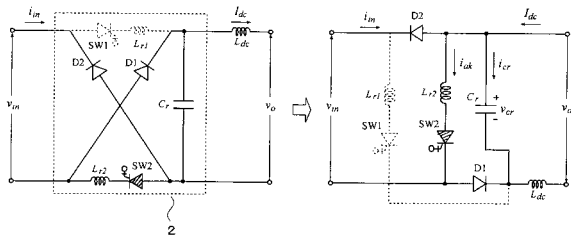
- 1 直流電源
- 2 双方向DC-DCコンバータ
- 3 電流形インバータ3
- 4 誘導電動機
- 5 直流インダクタ
- 6 交流フィルタ

30

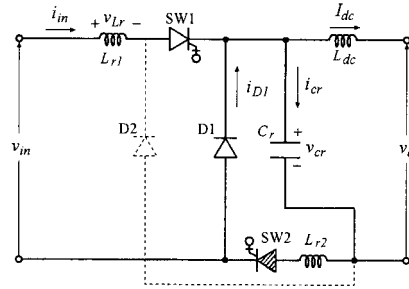
【図1】



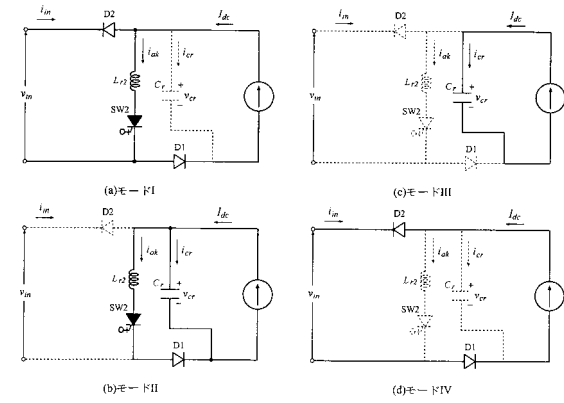
【図2】



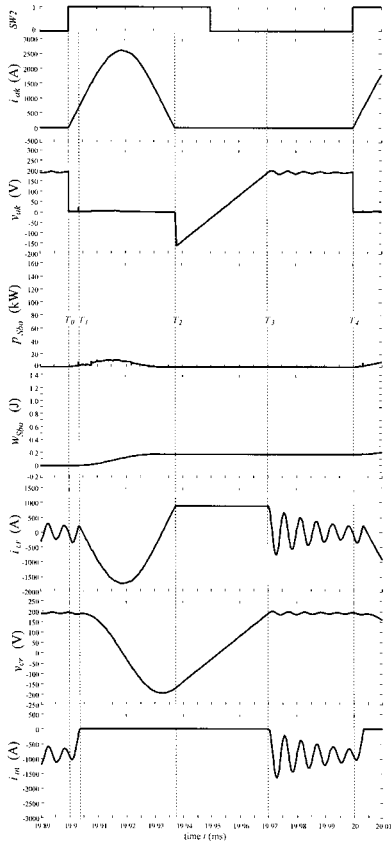
【図3】



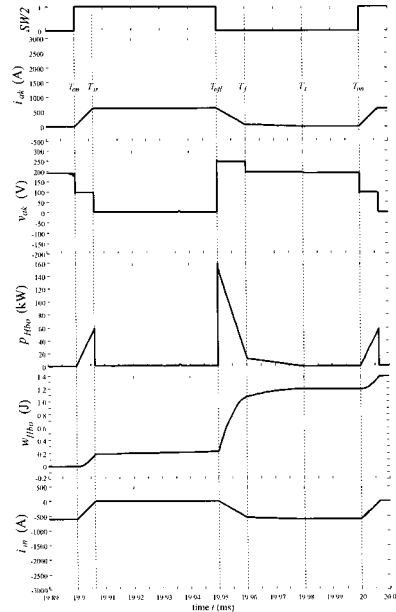
【図4】



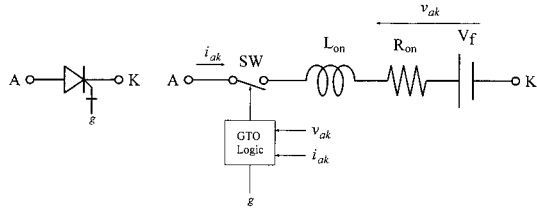
【図5】



【図6】



【図7】

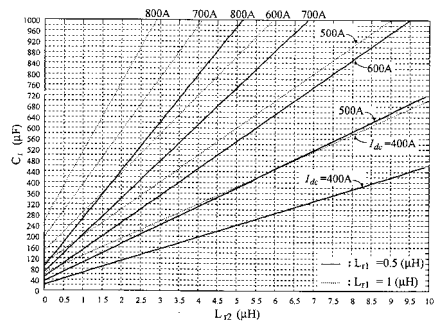


【図8】

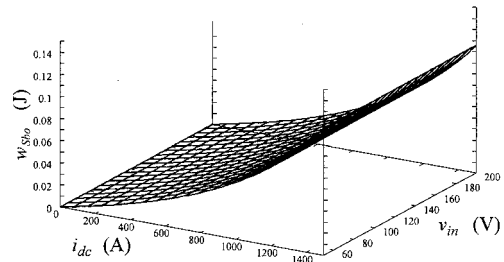
表 シミュレーションパラメータ

GTOサイリスタ		
内部抵抗	R _{on}	1mΩ
内部インダクタンス	L _{on}	1μH
順方向電圧	V _f	1V
急速回復用ダイオード		
内部抵抗	R _{on}	1mΩ
内部インダクタンス	L _{on}	1μH
順方向電圧	V _f	0.8V
入力電圧	V _{in}	190V
直流インダクタ	L _{dc}	1mH
第1共振用インダクタ	L _{r1}	0.5μH
第2共振用インダクタ	L _{r2}	1μH
共振用キャパシタ	C _r	80μF
スイッチング周波数	f _{sbo}	10kHz=1/100μs
デューティ	d	50%
フィルタ用インダクタ	L _{ac}	0.1mH
フィルタ用キャパシタ	C _{ac}	5μF

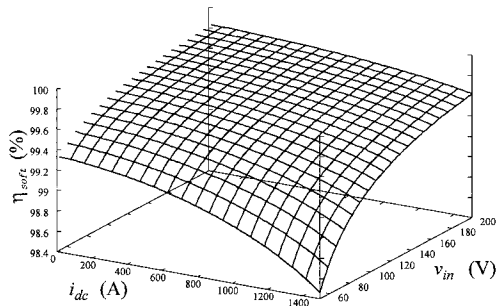
【図9】



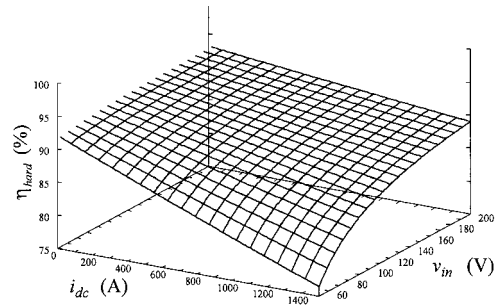
【図10】



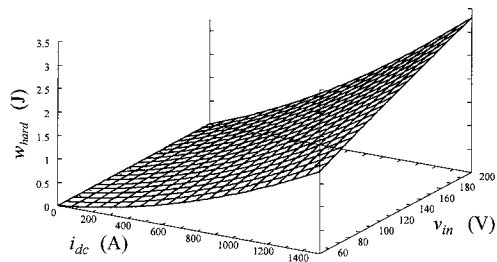
【図11】



【図13】



【図12】



フロントページの続き

- (56)参考文献 特開平 1 1 - 0 0 8 0 9 6 (J P , A)
特開平 0 2 - 0 7 4 1 2 4 (J P , A)
特開 2 0 0 2 - 0 7 8 3 2 3 (J P , A)
特開平 0 2 - 2 1 1 0 5 4 (J P , A)
特開 2 0 0 3 - 2 5 0 2 6 7 (J P , A)
特開昭 6 0 - 2 4 9 8 7 1 (J P , A)
特開 2 0 0 3 - 0 8 8 1 0 7 (J P , A)

(58)調査した分野(Int.Cl. , DB名)

H 0 2 M 3 / 1 3 5