

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-171807

(P2009-171807A)

(43) 公開日 平成21年7月30日(2009.7.30)

(51) Int.Cl.
H02M 7/49 (2007.01)

F 1
H02M 7/49

テーマコード(参考)
5H007

審査請求 未請求 請求項の数 1 O L (全 8 頁)

(21) 出願番号 特願2008-10239(P2008-10239)
(22) 出願日 平成20年1月21日(2008.1.21)

特許法第30条第1項適用申請有り 2007年8月1日、社団法人 電気設備学会発行の「2007年(第25回)電気設備学会全国大会 2007年(第5回)電気設備学会国際ワークショップ 講演論文集」に発表

(71) 出願人 800000068
学校法人東京電機大学
東京都千代田区神田錦町2-2
(74) 代理人 100083806
弁理士 三好 秀和
(74) 代理人 100100712
弁理士 岩▲崎▼ 幸邦
(74) 代理人 100100929
弁理士 川又 澄雄
(74) 代理人 100095500
弁理士 伊藤 正和
(74) 代理人 100101247
弁理士 高橋 俊一
(74) 代理人 100098327
弁理士 高松 俊雄

最終頁に続く

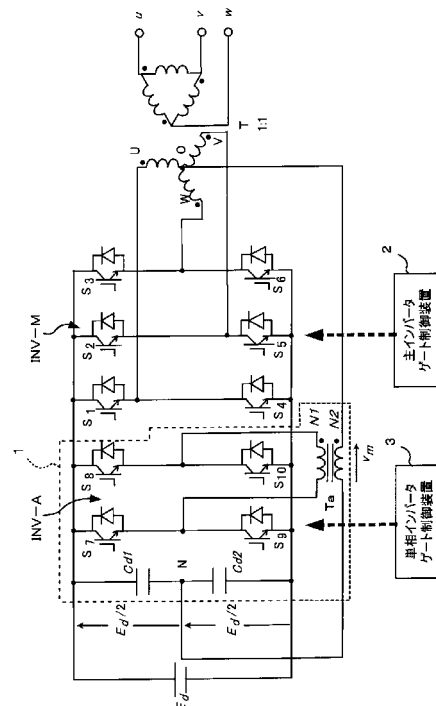
(54) 【発明の名称】 3相電圧形インバータシステム

(57) 【要約】

【課題】装置の大型化とコストの増加を抑えながらも正弦波に近い出力波形が得られる3相電圧形インバータシステムを提供する。

【解決手段】本発明は、3相インバータユニットINV-Mと、直流電源と3相インバータユニットとの間に介挿された補助回路1であって、直流電源の直流電圧を分圧する分割コンデンサCd1、Cd2と、単相各相の上側のスイッチング素子S7、S8に対して80°ずらして60°オン期間を設定し、単相各相の下側スイッチング素子S9、S10に対して上側スイッチング素子とは60°ずらし、かつ相毎に80°ずらして60°オン期間を設定した単相インバータユニットINV-Aと、補助トランスTaとから構成される補助回路1とを備えた3相電圧形インバータシステムを特徴とする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

直流電源と、3相各相の上側のスイッチング素子に対して120°ずつずらして120°ずつオン期間を設定し、前記各相の下側スイッチング素子に対して前記上側スイッチング素子とは180°ずらし、かつ相ごとに120°ずつずらして120°ずつオン期間を設定した3相インバータユニットと、前記3相インバータの3相各相の出力端に接続された一次側Y巻線、二次側巻線の3相出力トランスとを含む3相電圧形インバータ装置と

、
前記直流電源と3相電圧形インバータ装置との間に介挿された補助回路であって、前記直流電源の直流電圧を分圧する分割コンデンサと、単相各相の上側のスイッチング素子に対して80°ずつずらして60°ずつオン期間を設定し、前記単相各相の下側スイッチング素子に対して前記上側スイッチング素子とは60°ずらし、かつ相毎に80°ずつずらして60°ずつオン期間を設定した単相インバータユニットと、一次側巻線が前記単相インバータユニットの各相の上下のスイッチング素子の接続中点間に接続され、二次側巻線が前記分割コンデンサの接続中点と前記3相トランスの一次側Y巻線の接続中点との間に接続された補助トランスとから構成される補助回路とを備えたことを特徴とする3相電圧形インバータシステム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、3相電圧形インバータシステムに関する。

【背景技術】

【0002】

従来、3相インバータの出力電圧波形を改善する一方式として多段多重方式がある。例えば、1周期18ステップから成る階段波形の電圧を得るには、図4に示すように直流電源E_dに対して3台の3相インバータユニットINV-1～INV-3を3段縦続接続し、この3台の3相インバータユニットINV-1～INV-3の3相U、V、Wの出力に対して3相トランスT1～T3の巻線101-1～101-3を接続し、3相トランスT1～T3のY巻線102-1～102-3をU、V、W各相の出力とする構成の3相インバータシステムを用いていた。

【0003】

この従来の3相インバータシステムでは、移相用の3相トランスT-1～T-3の巻線101-1～101-3それぞれの各相の巻数を同じにして、Y巻線102-1～102-3の巻数比をA：B：C＝1：0.742：0.395に設定し、3相インバータユニットINV-1～INV-3を順次20°遅れの位相差で制御すると、出力相電圧v_{UN}が図5(a)に示すように1周期18ステップの階段波形となる。したがって、出力線間電圧v_{UV}は、図5(b)に示すように1周期18ステップの階段波形を得ることができる。

【0004】

ところが、従来の3相インバータシステムでは、出力電圧波形を正弦波に近づけるほど移相トランスとインバータユニットを複数台必要とするために装置の大型化とコストの増加が避けられない問題点があった。例えば、図4に示した3段縦続接続で1周期18ステップの出力電圧を得るには、18個のスイッチング素子と3台の3相トランスを必要とする。

【0005】

一方、例えば、S. Masukawa, S. Iidaの論文“An Improved Three-Phase Diode Rectifier for Reducing AC Line Current Harmonics”, in Conf. Rec. EPE '97, pp.4.227-4.232 (非特許文献1)、Sewan Choiの論文“New Multiplication Technique Based on Six-Pulse Thyristor Converters for High-Power Applications”, IEEE Trans. Ind. Appl., Vol. 38, No.1, pp.131-136, 2002 (非特許文献2)、Y. Nishidaの論文“New Passiv

10

20

30

40

50

e and Hybrid Rectifier Topologies to Achieve Sinusoidal Utility Current and Controlled Output Voltage”, in Conf. Rec. IPEC-Niigata 2005, pp.1823-1829, 2005 (非特許文献 3) には、3 相整流回路の電源側に高調波を注入して電源電流波形を改善する方式が提案されている。この方式は高調波を注入するわずかな容量の補助回路を追加するだけで多段多重方式と同等の波形改善効果を得ることができるため、航空機の発電機や無停電電源装置 (UPS) の整流回路として検討されているが、インバータの出力電圧波形の改善に適用された例は見当たらない。

【非特許文献 1】S. Masukawa, S. Iida の論文 “An Improved Three-Phase Diode Rectifier for Reducing AC Line Current Harmonics”, in Conf. Rec. EPE '97, pp.4.227-4.232

【非特許文献 2】Sewan Choi の論文 “New Multiplication Technique Based on Six-Pulse Thyristor Converters for High-Power Applications”, IEEE Trans. Ind. Appl., Vol. 38, No.1, pp.131-136, 2002

【非特許文献 3】Y. Nishida の論文 “New Passive and Hybrid Rectifier Topologies to Achieve Sinusoidal Utility Current and Controlled Output Voltage”, in Conf. Rec. IPEC-Niigata 2005, pp.1823-1829, 2005

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明は、上記従来技術の課題に鑑みてなされたもので、装置の大型化とコストの増加を抑えながらも正弦波に近い出力波形が得られる 3 相電圧形インバータシステムを提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明は、直流電源と、3 相各相の上側のスイッチング素子に対して 120° ずつずらして 120° ずつオン期間を設定し、前記各相の下側スイッチング素子に対して前記上側スイッチング素子とは 180° ずらし、かつ相ごとに 120° ずつずらして 120° ずつオン期間を設定した 3 相インバータユニットと、前記 3 相インバータの 3 相各相の出力端に接続された一次側 Y 巻線、二次側巻線の 3 相出力トランスとを含む 3 相電圧形インバータ装置と、前記直流電源と 3 相電圧形インバータ装置との間に介挿された補助回路であって、前記直流電源の直流電圧を分圧する分割コンデンサと、単相各相の上側のスイッチング素子に対して 80° ずつずらして 60° ずつオン期間を設定し、前記単相各相の下側スイッチング素子に対して前記上側スイッチング素子とは 60° ずらし、かつ相毎に 80° ずつずらして 60° ずつオン期間を設定した単相インバータユニットと、一次側巻線が前記単相インバータユニットの各相の上下のスイッチング素子の接続中点間に接続され、二次側巻線が前記分割コンデンサの接続中点と前記 3 相トランスの一次側 Y 巻線の接続中点との間に接続された補助トランスとから構成される補助回路とを備えた 3 相電圧形インバータシステムを特徴とする。

【発明の効果】

【0008】

本発明の 3 相電圧形インバータシステムによれば、出力周波数の 3 倍で動作する小型の単相トランス 1 台と直流電源を 2 分圧するコンデンサを追加することで 10 個のスイッチング素子と 3 相トランス 1 台で 18 ステップの出力電圧波形を得ることができ、装置の大型化とコストの増加を抑えながらも正弦波に近い出力波形が得られる 3 相インバータシステムを提供することができる。

【0009】

また本発明の 3 相電圧形インバータシステムによれば、最大スイッチング周波数は出力周波数の 3 倍であるため、低周波用のスイッチング素子を適用することができ、またスイッチング周波数が低いためにスイッチング損失やスイッチングノイズを抑えることができる。

10

20

30

40

50

【発明を実施するための最良の形態】

【0010】

以下、本発明の実施の形態を図に基づいて詳説する。

【0011】

(第1の実施の形態) 図1は、本発明の第1の実施の形態の3相電圧形インバータシステムを示している。本実施の形態の3相電圧形インバータシステムは、直流電源 E_d 、スイッチング素子 $S_1 \sim S_6$ からなる主インバータユニット $INV-M$ 、出力トランス T 、そして破線で囲まれた補助回路1から構成されている。主インバータユニット $INV-M$ のスイッチング素子 $S_1 \sim S_6$ には、例えばIGBTのような自己消弧型スイッチング素子が適用されている。出力トランス T はY巻線 - 巻線の3相トランスである。

10

【0012】

補助回路1は単相インバータユニット $INV-A$ を構成する補助スイッチング素子 $S_7 \sim S_{10}$ 、補助トランス T_a 、直流電源 E_d を2分割する2つのコンデンサ C_{d1} 、 C_{d2} から成る。そして、補助トランス T_a の一次側巻線は各相の上下の補助スイッチング素子の接続点間に接続し、補助トランス T_a の二次側巻線はコンデンサ C_{d1} 、 C_{d2} の接続点 N と出力トランス T の中性点 O との間に接続してある。

【0013】

次に、上記構成の3相インバータシステムの動作について説明する。図2はスイッチング素子 $S_1 \sim S_{10}$ のパルスパターン、補助トランス T_a と出力トランス T の線間電圧波形を示す。通常、電圧形インバータのスイッチング素子は 180° 期間導通するが、本実施の形態の方式では主インバータゲート制御装置2により主インバータユニット $INV-M$ のスイッチング素子 $S_1 \sim S_6$ それぞれを 120° 期間導通させる。

20

【0014】

一方、単相インバータゲート制御装置3により補助回路1の単相インバータユニット $INV-A$ を構成するスイッチング素子 $S_7 \sim S_{10}$ は補助トランス T_a の二次側巻線電圧 v_m が出力電圧の3倍周波数からなる断続方形波電圧となるように非対称制御する。例えば、 $0^\circ - 30^\circ$ の期間ではスイッチング素子 S_3 、 S_5 がオンとなるので、出力トランス T の一次側巻線 VO と WO の相電圧および二次側巻線 vw と wu の線間電圧は、

【数1】

$$\left. \begin{aligned} v_{VO} = v_{vw} = v_{VN} - v_m = -\frac{E_d}{2} - v_m \\ v_{WO} = v_{wu} = v_{WN} - v_m = \frac{E_d}{2} - v_m \end{aligned} \right\} \dots (1)$$

30

【0015】

となる。回路構成より出力トランス T の二次側巻線電圧の総和は、

【数2】

$$v_{uv} + v_{vw} + v_{wu} = 0 \quad \dots (2)$$

40

【0016】

になるので、(1)式、(2)式より出力トランス T の二次側巻線電圧 v_{uv} は、

【数3】

$$v_{uv} = -(v_{vw} + v_{wu}) = 2v_m \quad \dots (3)$$

【0017】

50

となる。一方、補助トランス T a の出力電圧 v_m は補助スイッチング素子 S 7 ~ S 1 0 のパルスパターンより、次の値をとる。

【数 4】

$$\left. \begin{array}{l} v_m = 0 \quad (\theta: 0-10^\circ) \\ v_m = kE_d \quad (\theta: 10-30^\circ) \end{array} \right\} \dots(4)$$

【0018】

ここで、 k は補助トランス T a の巻数比であり、一次側巻線の巻数を N_1 、二次側巻線の巻数を N_2 とし、 $k = N_2 / N_1$ と定義する。

【0019】

したがって、(2)式、(3)式、(4)式より θ が $0^\circ - 10^\circ$ の期間における出力トランス T の二次側巻線電圧は、

【数 5】

$$v_{uv} = 0 \quad v_{vw} = -\frac{E_d}{2} \quad v_{wu} = \frac{E_d}{2} \quad \dots(5)$$

【0020】

となる。さらに、 θ が $10^\circ - 30^\circ$ の期間では、

【数 6】

$$v_{uv} = 2kE_d \quad v_{vw} = -\frac{E_d}{2} - kE_d \quad v_{wu} = \frac{E_d}{2} - kE_d \quad \dots(6)$$

【0021】

を得る。同様にして、出力トランス T の各ステップの出力電圧を求めると、出力電圧 v_{uv} は 1 周期 18 ステップ相当の階段波形に改善され、出力電圧 v_{vw} および v_{wu} は v_{uv} を 120° ずつ遅らせた波形となる。

【0022】

図 3 は、直流電源電圧 $E_d = 400V$ 、インピーダンス 10Ω 、遅れ力率 80% におけるシミュレーション波形を示す。図 3 から明らかなように、補助トランス T a の出力電圧 v_m は出力周波数の 3 倍からなる断続方形波電圧となっている。また、補助回路 1 の動作により、出力トランス T の出力電圧は 1 周期 18 ステップ波形になっている。

【0023】

尚、図 3 に示したシミュレーション結果から、出力電圧に 60° 期間ごとにサージ電圧が現れているが、これは制御パルスに若干の重なりを与えることで改善できる。

【0024】

(他の実施の形態) 第 1 の実施の形態では、補助回路 1 は単相インバータ構成にしてスイッチング素子 S 7 ~ S 1 0 を動作させたが、補助回路 1 のインバータを単相マルチレベルインバータにして、例えば、2 レベルインバータとすれば、出力トランス T の出力電圧 v_{uv} には 1 周期 12 ステップ相当の階段波形が得られる。また、4 レベルインバータとすれば出力トランス T の出力電圧 v_{uv} には 1 周期 24 ステップ相当の階段波形が得られ、6 レベルインバータとすれば出力トランス T の出力電圧 v_{uv} には 1 周期 36 ステップ相当の階段波形が得られる。

【図面の簡単な説明】

【0025】

【図 1】本発明の 1 つの実施の形態の 3 相電圧形インバータシステムの回路図。

【図 2】上記実施の形態におけるインバータ制御パルス波形図と出力電圧波形図。

10

20

30

40

50

【図3】上記実施の形態の3相電圧形インバータシステムのシミュレーション結果の補助トランスの二次巻線電圧波形図(同図(a))と出力電圧波形図(同図(b))。

【図4】従来の3段縦続接続方式の3相インバータシステムの回路図。

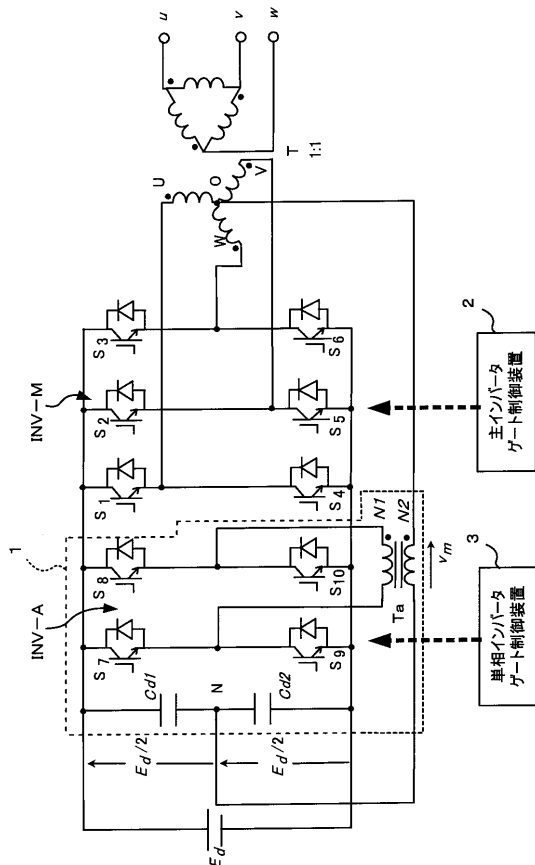
【図5】従来の3段縦続接続方式の3相インバータシステムの出力電圧波形図。

【符号の説明】

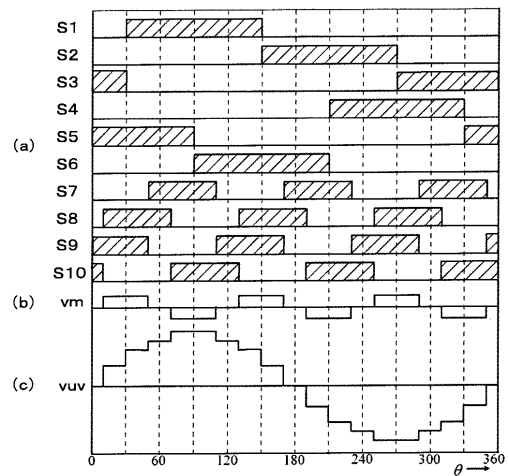
【0026】

- 1 補助回路
- 2 主インバータゲート制御装置
- 3 単相インバータゲート制御装置
- INV-M 主インバータユニット
- S1~S10 スイッチング素子
- T 出力トランス
- Ta 補助トランス

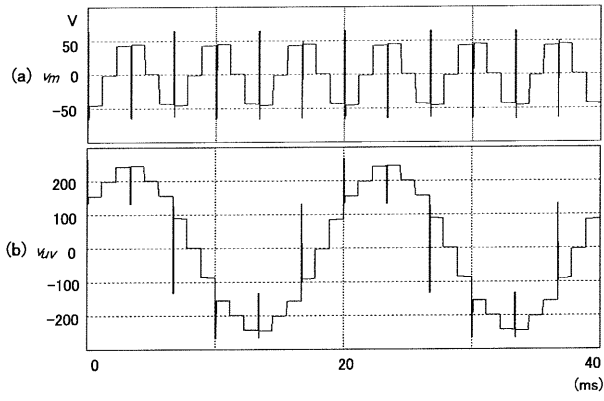
【図1】



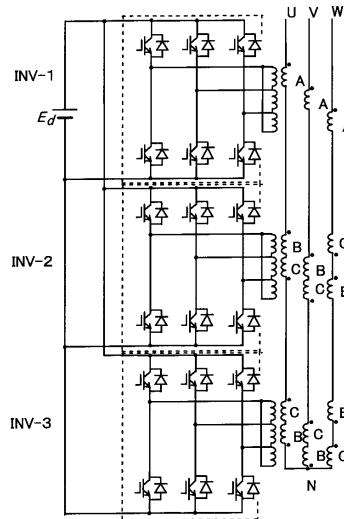
【図2】



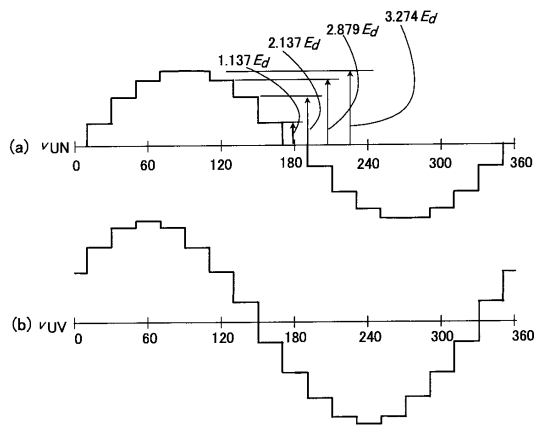
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

(72)発明者 枅川 重男

東京都千代田区神田錦町2丁目2番地 学校法人東京電機大学内

Fターム(参考) 5H007 AA08 BB05 CA01 CB02 CB05 CC06 CC12 CC23 CC33 DA06