

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5219078号
(P5219078)

(45) 発行日 平成25年6月26日(2013.6.26)

(24) 登録日 平成25年3月15日(2013.3.15)

(51) Int.Cl. F I
G06F 17/50 (2006.01) G06F 17/50 662G

請求項の数 3 (全 18 頁)

| | |
|--|---|
| <p>(21) 出願番号 特願2008-264541 (P2008-264541) (22) 出願日 平成20年10月10日 (2008.10.10) (65) 公開番号 特開2010-92434 (P2010-92434A) (43) 公開日 平成22年4月22日 (2010.4.22) 審査請求日 平成23年10月11日 (2011.10.11)</p> | <p>(73) 特許権者 599011687 学校法人 中央大学 東京都八王子市東中野742-1 (74) 代理人 100101915 弁理士 塩野入 章夫 (72) 発明者 杉本 泰博 東京都文京区春日1-13-27 学校法人中央大学理工学部内 審査官 早川 学</p> |
|--|---|

最終頁に続く

(54) 【発明の名称】 アナログ回路の数値演算によるシミュレーション方法、およびスイッチング電源回路の数値演算によるシミュレーション方法

(57) 【特許請求の範囲】

【請求項1】

アナログ回路の動作を数値演算によってシミュレートする方法であって、
 アナログ回路を複数の回路ブロックに分割し、
 当該分割した回路ブロックにおいて、
 出力を求めるために時間変化を解析する過渡解析を要する回路ブロックについて、
 回路ブロック内の電圧および電流を変数とし、前記変数を微分した微分変数を含む状態方程式を用いて記述して数値演算のための演算ブロックを形成し、当該演算ブロックによって回路ブロックをモデル化し、微分変数を含む状態方程式を数値演算で解くことによって当該回路ブロックの出力の時間変化を求め、

10

前記過渡解析を要さない回路ブロックについて、
 当該回路ブロックのアナログ能動要素に入力する電圧源および又は電流源について、前記電圧源又は電流源が単独で存在するときの伝達関数を、当該電圧源又は電流源からアナログ能動要素までをS関数で記述し、当該伝達関数とS関数で記述した前記電圧源の電圧又は電流源の電流との積の和を求め、この積の和を重ねの理によってアナログ能動要素の入力信号として記述し、

前記アナログ能動要素の伝達関数をS関数で記述し、
 前記入力信号の伝達関数と前記アナログ能動要素の伝達関数との積によって回路ブロックの総合的な伝達関数を記述して数値演算のための演算ブロックを形成し、当該演算ブロックによって回路ブロックをモデル化し、前記総合的な伝達関数をラプラス逆変換するこ

20

とによって回路ブロックの出力の時間変化を求め、

前記時間変化を求める処理をコンピュータで実行することを特徴とする、アナログ回路の数値演算によるシミュレーション方法。

【請求項2】

入力直流電圧をスイッチングして電圧パルスを出力するスイッチング回路と

前記電圧パルスを平滑化して負荷に供給する出力平滑回路と、

前記出力平滑回路の出力電圧と参照電圧の差分電圧を入力信号とし、当該入力信号を電圧増幅し、低域通過させた電圧を出力し、リミタ電流を出力端から入力端に帰還する誤差増幅器と、

前記出力平滑回路に流れる電流を検出し、当該電流を電圧変換して出力する前記電流検出回路と、

誤差増幅器出力電圧と電流検出回路の出力電圧とを比較する比較器を備え、

前記スイッチング回路のスイッチング期間を制御するデジタル制御回路とを備えるスイッチング電源回路の動作を数値演算によってシミュレートする方法であって、

前記出力平滑回路は、前記スイッチング回路を構成する出力トランジスタの出力電圧と負荷電流とを入力信号とし、

前記出力平滑回路の出力電圧と当該出力平滑回路が備えるインダクタンス素子に流れる電流とを出力信号とし、

当該出力平滑回路が備える容量素子の両端の電圧と前記インダクタンス素子に流れる電流を変数とし、前記変数を微分した微分変数を含む状態方程式を用いて前記出力平滑回路を記述して数値演算を行う演算ブロックを形成し、当該演算ブロックを用いてスイッチング回路および出力平滑回路をモデル化し、

前記インダクタンス素子を流れる電流および前記出力平滑回路の出力直流電圧の時間変化を求め、

前記誤差増幅器は、

入力信号電圧源から前記誤差増幅器の入力端までの伝達関数と、

出力信号電圧源から前記誤差増幅器の入力端までの伝達関数と、

参照電圧源から前記誤差増幅器の入力端までの伝達関数と、

入力端と出力端との間に接続されたダイオードリミタに流れる電流を表すリミタ電流源から前記誤差増幅器の入力端までの伝達関数とについて、それぞれが単独で存在するときの伝達関数をS関数で記述し、

当該各伝達関数とS関数で記述した前記入力信号電圧源、出力信号電圧源、参照電圧源、リミタ電流源の電圧又は電流源の電流との積の和を求め、この積の和を重ねの理によって誤差増幅器の入力信号として記述し、

前記誤差増幅器の伝達関数をS関数で記述し、

前記入力信号のS関数と前記誤差増幅器の伝達関数との積によって誤差増幅器の総合的な伝達関数を記述して数値演算を行う演算ブロックを形成し、当該演算ブロックを用いて誤差増幅器をモデル化し、

前記総合的な伝達関数をラプラス逆変換することによって誤差増幅器の出力の時間変化を求め、

前記電流検出回路は、

前記スイッチングトランジスタに流れる電流に対して所定比率の電流を流す検出用トランジスタを前記スイッチングトランジスタに並列接続し、

前記検出用トランジスタに流れる電流と抵抗との積によって記述して数値演算を行う演算ブロックを形成し、当該演算ブロックを用いて電流検出回路をモデル化し、

前記所定比率と前記抵抗との積を一定値の電流 - 電圧変換係数として数値演算を行うことによって電流を検出し、

前記時間変化を求める処理をコンピュータで実行し、前記スイッチング回路と前記出力平滑回路と前記誤差増幅器と前記電流検出回路の各アナログ回路の動作を数値演算によってシミュレートすることを特徴とする、スイッチング電源回路の数値演算によるシミュレ

10

20

30

40

50

ーション方法。

【請求項3】

入力直流電圧をスイッチングして電圧パルスを出力するスイッチング回路と、
前記電圧パルスを平滑化して負荷に供給する出力平滑回路と、
前記出力平滑回路の出力電圧と参照電圧の差分電圧を入力信号とし、当該入力信号を電圧増幅し、低域通過させた電圧を出力し、リミタ電流を出力端から入力端に帰還する誤差増幅器と、

前記出力平滑回路に流れる電流を検出し、当該電流を電圧変換して前記電流検出回路と、

前記スイッチング回路のスイッチング期間を制御するデジタル制御回路とを備えるスイッチング電源回路において、 10

入力信号電圧と参照電圧の差分電圧を入力信号とし、当該入力信号を電圧増幅し、低域通過させた電圧を出力し、リミタ電流を出力端から入力端に帰還する誤差増幅器の周波数特性を数値演算によってシミュレートする方法であって、

入力信号電圧源から前記誤差増幅器の入力端までの伝達関数と、

出力信号電圧源から前記誤差増幅器の入力端までの伝達関数と、

参照電圧源から前記誤差増幅器の入力端までの伝達関数と、

入力端と出力端との間に接続されたダイオードリミタに流れる電流を表すリミタ電流源から前記誤差増幅器の入力端までの伝達関数とについて、それぞれが単独で存在するときの伝達関数をS関数で記述し、 20

当該各伝達関数とS関数で記述した前記入力信号電圧源、出力信号電圧源、参照電圧源、リミタ電流源の電圧又は電流源の電流との積の和を求め、この積の和を重ねの理によって誤差増幅器の入力信号として記述し、

前記誤差増幅器の伝達関数をS関数で記述し、

前記入力信号のS関数と前記誤差増幅器の伝達関数との積によって誤差増幅器の総合的な伝達関数を記述して数値演算を行う演算ブロックを形成し、当該演算ブロックを用いて誤差増幅器をモデル化し、

前記総合的な伝達関数をラプラス逆変換することによって誤差増幅器の出力の時間変化を求め、

前記時間変化を求める処理をコンピュータで実行することを特徴とする、誤差増幅器の数値演算によるシミュレーション方法。 30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、数値演算によるシミュレーション方法に関し、アナログ回路、およびアナログ回路とデジタル回路が混在するDC-DCコンバータに代表されるスイッチング電源回路において周波数特性を数値演算によってシミュレートする方法に関する。

【背景技術】

【0002】

アナログ電子回路のシミュレーション方法として、回路方程式をガウス消去法、LU分解法を用いて解く他、非線形回路の解析ではNewton-Rahpson法を用いる方法が知られている。また、回路の動特性をシミュレートするには、回路中の素子を時間刻み毎に変化する電流源、電圧源に置き換え、この時間刻み単位で非線形回路計算を繰り返すことが行われている。また、デジタル回路のシミュレーション方法としてイベントドリブン法と呼ばれる方法が知られている(特許文献1)。 40

【0003】

上記した特許文献1には、アナログデジタル混在回路において、アナログ部のシミュレーションは通常高精度を目標として作られており時間刻みの間隔を制御する必要があるため計算時間が長くなるという課題を指摘し、この課題を解決する方法として、S関数で記述されたアナログ回路部の伝達関数をシミュレーション精度に応じた周期を持つサンプ 50

リング周期によるZ関数に変換し、変換したZ関数に基づいてデジタル回路網を形成し、論理シミュレーションを行うことが開示されている。

【0004】

また、アナログ回路をシミュレートするプログラムとしてSPICE（登録商標）と呼ばれる回路シミュレーションプログラムが知られ、数値演算プログラムとしてMATLAB（登録商標）と呼ばれるプログラムが知られている。

【特許文献1】特許第3019368号（従来技術の項、発明が解決しようとする課題の項、課題を解決するための手段の項）

【発明の開示】

【発明が解決しようとする課題】

10

【0005】

前記した、アナログ回路やアナログデジタル混在回路のシミュレーション方法では、アナログ回路部の動作を論理シミュレーションするために、アナログ回路をS関数による伝達関数で表現し、S関数をZ関数に変換することによってデジタル回路を形成する手法を用いている。

【0006】

しかしながら、パルス波形や急激な電圧変化や電流変化を持つ信号波形を扱う回路では、その回路構成を伝達関数で表現することが難しい場合があり、また、その過渡解析を行うには急激に変化する部分を細かく解析するために解析ステップ時間を細かく設定する必要があるためシミュレーション時間が増大するという問題がある。また、複数の信号源が

20

接続されるような回路構成では、伝達関数で表現することが難しい場合がある。

【0007】

特に、アナログデジタル混在回路のように、デジタル回路の解析のために数値演算によってシミュレートを行う必要がある場合には、アナログ回路の動作解析を数値演算によるシミュレートに適した構成とすることが求められる。この際、アナログ回路部分において、パルス波形や急激な電圧変化や電流変化を持つ信号波形のシミュレーションに要する時間を短縮することが求められ、また、アナログ回路の構成を数値演算のシミュレーションに適したモデル化が成されることが求められる。

【0008】

以下、この課題について、DC-DCコンバータを例にして説明する。一般に、DC-DCコンバータは、入力直流電圧 V_{in} をスイッチングして電圧パルス波形に変換し、この電圧パルス波形をインダクタLとコンデンサCとにより平滑することで入力電圧とは異なる所望の直流出力電圧 V_{out} を得る構成となっている。

30

【0009】

上記電圧パルス波形のパルス時間幅 t_B とパルス波形の繰り返し周期Tとの比 t_B/T をデューティ比Dで表すと、DC-DCコンバータの直流出力電圧 V_{out} は、降圧形($V_{in} > V_{out}$)の場合、

【数1】

$$V_{out} = D \cdot V_{in} \quad \dots (1)$$

40

のようになり、昇圧形($V_{in} < V_{out}$)の場合には

【数2】

$$V_{out} = V_{in} / D \quad \dots (2)$$

のようになる。

【0010】

式(1)あるいは式(2)の動作において、入力直流電圧 V_{in} をスイッチして電圧パルス波形として平滑回路に送り出す役目は、スイッチング回路を構成する出力トランジスタが担っている。大きな電流値を供給しなければならないような場合であっても、スイッチがオンとなっている状態の出力トランジスタの両端の電圧は小さいので、出力トランジスタ

50

タにおける電力消費は少ない。この理由によりDC - DCコンバータは電力変換効率の高い変換器として多用されている。

【0011】

しかしながらDC - DCコンバータに要求される電流供給能力は負荷の状況により常に変動する。負荷がスタンバイモードになった場合には供給する電流値は小さくなり、負荷がアクティブな場合にはその電流値は大となる。電流値が変動すると、直流出力電圧 V_{out} も変動する。そこで負帰還をかけて V_{out} を安定にする必要がある。

【0012】

図12は、LSI化降圧形DC - DCコンバータ($V_{in} > V_{out}$)の構成図を示している。図12に示すDC - DCコンバータは、入力直流電圧 V_{in} をスイッチングするスイッチング回路60、スイッチング回路60の出力を平滑化して直流出力電圧 V_{out} を形成する出力平滑回路20、直流出力電圧 V_{out} を定数(K)倍した電圧 KV_{out} と参照電圧 V_{ref} との電圧差()を増幅する誤差増幅器部40、出力平滑回路20のインダクタ21に流れる電流 i_L を形成する電流検出器50、誤差増幅器部40の出力電圧 v_c と電流検出器50で検出した電流にスローブ補償電流を加えて電圧変換した電圧値 v_{cfb} とを比する比較器30、比較器30の出力 v_f を帰還してスイッチング回路60のスイッチング動作を制御するデジタル制御回路10によって構成されている。デジタル制御回路10は発振器(OSC)11の周期信号で駆動される。

【0013】

出力電圧 V_{out} を定数(K)倍した電圧 KV_{out} と参照電圧 V_{ref} の電圧差 E ()を誤差増幅器部40で増幅して、その出力電圧 v_c を比較器30に送る。出力電圧 V_{out} を定数(K)倍した電圧 KV_{out} が参照電圧 V_{ref} の電圧より大である場合には、誤差増幅器部40の出力電圧 v_c は小となる。

【0014】

一方、出力平滑回路20のインダクタ21(L)に流れる電流 i_L は、スイッチング回路60の出力トランジスタMpあるいは出力トランジスタMnに流れる電流と一致している。電流 i_L の電流値の変化は誤差増幅器部40では十分検出できないため、この電流 i_L の電流値の変化は電流検出器50で検出し更にスローブ補償51を施して比較器30に入力される。

【0015】

以上のように、直流出力電圧の電圧情報(V_{out})およびインダクタの電流情報(i_L)は比較器30を通してデジタル制御回路10へと帰還され、該デジタル制御回路10にてスイッチング回路60の出力トランジスタMpあるいはMnのオン期間を制御する。これにより直流出力電圧(V_{out})が変化した場合、あるいは出力電流(i_L)が変化して直流出力電圧(V_{out})が変化した場合でも、直流出力電圧(V_{out})は常に一定に保たれる。

【0016】

図12の回路において、誤差増幅器部40のアナログ回路は主に変化の緩やかな波形を扱うが、出力平滑回路20や電流検出器50等の他のアナログ回路ではパルス波形や急激な変化のある波形を扱っている。

【0017】

ここで、アナログ回路の回路シミュレーションツールを用いて、急激な電圧変化あるいは電流変化を持つ信号波形を過渡解析すると、回路シミュレーションツールは急激な変化のある部分で細かく精密な解析を行おうとしてその解析ステップ時間を非常に細かく設定する。このため過渡解析に要するシミュレーション時間が急激に増大する。

【0018】

さらにアナログ回路シミュレーションツールはトランジスタをベースとしたシミュレーションツールであるから、図12の各回路構成に含まれる全ての素子を含んだ形で解析を行うため、回路規模が大となる。

【0019】

10

20

30

40

50

上述したように、パルス的な動作を解析するために、解析の時間ステップを非常に細かく設定する必要があること、回路を構成する各素子を基本とした解析をする必要があるため回路規模が大となることの2つの要因によって、図12に示したような回路の過渡解析を行うと解析時間に長時間を要するという課題がある。

【0020】

また図12ではパルス的な信号波形を扱い、多くのスイッチやデジタル回路機能が含まれるので、アナログシミュレータで用いられる小信号モデルに基づく伝達関数を使ったAC解析を行うことができない。開ループ特性を求める場合には、直流出力電圧 V_{out} と誤差増幅器部40のマイナス入力端子間に50程の低抵抗を接続し、この低抵抗の両端に誤差増幅器部40のマイナス入力端子側が正となるような信号を与えて過渡解析を行う。このとき直流出力電圧 V_{out} に重畳して入力信号成分が現れるので、過渡解析結果に含まれる開ループを通過してきた入力信号成分を抽出する。

10

【0021】

ただし上記の操作では一つの周波数の信号に対する開ループの応答しか得られない。開ループの周波数特性を求めるには、開ループに様々な周波数の信号を入力してそれぞれの周波数に対する応答のデータを集める必要がある。一つの過渡解析に要する解析時間が大である上、さらに、周波数特性を求める場合には、この動作を繰り返して行う必要があり、膨大な時間を費やさないと求まらないという課題がある。

【0022】

そこで、本発明は上述した課題を解決して、アナログ回路やアナログ回路とデジタル回路が混在する回路において、パルス信号や急激な波形変化を伴う信号波形の過渡解析を数値演算によってシミュレーションすることを目的とし、解析時間を短縮することを目的とする。

20

【課題を解決するための手段】

【0023】

本発明は、アナログ回路やアナログ回路とデジタル回路が混在する回路の動作を数値演算によってシミュレートする第1の態様、アナログ回路とデジタル回路が混在するスイッチング電源回路の動作を数値演算によってシミュレートする第2の態様とを含む。

【0024】

本発明の第1の態様は、アナログ回路やアナログ回路とデジタル回路が混在する回路の動作を数値演算によってシミュレートする方法であり、アナログ回路を複数の回路ブロックに分割し、この分割した回路ブロックにおいて2つの形態によって数値演算を行う回路ブロックをモデル化し、モデル化した回路ブロックを数値演算で解くことによって回路ブロックの出力の時間変化を求める。これによって、アナログ回路やアナログ回路とデジタル回路が混在する回路において、パルス信号や急激な波形変化を伴う信号波形の過渡解析の数値演算によるシミュレーションを可能とし、また、解析時間を短縮することができる。

30

【0025】

数値演算を行うための回路ブロックのモデル化の第1の形態は、出力に時間変化を解析する過渡解析を要する回路ブロックに適用するものである。この形態のモデル化では、回路ブロック内の電圧および電流を変数とし、この変数を微分した微分変数を含む状態方程式を用いて記述して数値演算のための演算ブロックを形成し、形成した演算ブロックによって回路ブロックをモデル化する。

40

【0026】

モデル化した回路ブロックにおいて、微分変数を数値演算で解くことによって出力の時間変化を求める。

【0027】

状態方程式は微分変数を含んで記述されるため、時間変化を数値演算で求めることができる。また、数値演算であるため、膨大な解析ステップを繰り返すことなくパルス信号や急激な波形変化を伴う信号波形の過渡解析を数値演算でシミュレートすることができる。

50

【 0 0 2 8 】

数値演算を行うための回路ブロックのモデル化の第2の形態は、前記過渡解析を要さない回路ブロックに適用するものである。この形態のモデル化は、電気回路による重ねの理を適用するものであり、回路ブロックのアナログ能動要素に inputs する電圧源および又は電流源について、電圧源又は電流源が単独で存在するときの伝達関数を、電圧源又は電流源からアナログ能動要素までをS関数で記述し、この回路ブロックの伝達関数とS関数で記述した電圧源の電圧又は電流源の電流との積の和を求め、この積の和を重ねの理によってアナログ能動要素の入力信号として記述する。さらに、アナログ能動要素の伝達関数をS関数で記述し、入力信号の伝達関数とアナログ能動要素の伝達関数との積によって回路ブロックの総合的な伝達関数を記述して数値演算のための演算ブロックを形成し、この演算ブロックによって回路ブロックをモデル化し、この総合的な伝達関数をラプラス逆変換することによって回路ブロックの出力の時間変化を求める。

10

【 0 0 2 9 】

本発明の第2の態様は、アナログ回路とデジタル回路が混在するスイッチング電源回路の動作を数値演算によってシミュレートする方法である。

【 0 0 3 0 】

本発明のシミュレーション方法を適用するスイッチング電源回路は、入力直流電圧をスイッチングして電圧パルスを出力するスイッチング回路と、電圧パルスを平滑化して負荷に供給する出力平滑回路と、出力平滑回路の出力電圧の定数倍の電圧と参照電圧の差分電圧を入力信号とし、この入力信号を電圧増幅し、低域通過させた電圧を出力し、リミタ電流を出力端から入力端に帰還する誤差増幅器と、出力平滑回路に流れる電流を検出し、この電流を電圧変換して比較器に帰還する電流検出回路と、スイッチング回路のスイッチング期間を制御するデジタル制御回路とを備える。

20

【 0 0 3 1 】

上記したスイッチング電源回路において、出力平滑回路、誤差増幅器、電流検出回路、およびデジタル制御回路をモデル化して数値演算によって信号の時間変化を求める。

【 0 0 3 2 】

出力平滑回路は、スイッチング回路を構成する出力トランジスタの出力電圧と負荷電流とを入力信号とし、出力平滑回路の出力電圧と出力平滑回路が備えるインダクタンス素子に流れる電流とを出力信号とし、出力平滑回路が備える容量素子の両端の電圧とインダクタンス素子に流れる電流を変数とし、この変数を微分した微分変数を含む状態方程式を用いて出力平滑回路を記述して数値演算を行う演算ブロックを形成し、形成した演算ブロックを用いてスイッチング回路および出力平滑回路をモデル化し、このモデル化においてインダクタンス素子を流れる電流および出力平滑回路の出力直流電圧の時間変化を求める。

30

【 0 0 3 3 】

このモデル化によれば、状態方程式において、微分した変数を積分することは変数の時間変化を求めることに対応するため、微分変数を含む状態方程式を数値演算で解くことによって、膨大な解析ステップを繰り返すことなくパルス信号や急激な波形変化を伴う信号波形の過渡解析を数値演算でシミュレートすることができる。

【 0 0 3 4 】

誤差増幅器は、入力信号電圧源から前記誤差増幅器の入力端までの伝達関数と、出力信号電圧源から前記誤差増幅器の入力端までの伝達関数と、参照電圧源から前記誤差増幅器の入力端までの伝達関数と、入力端と出力端との間に接続されたダイオードリミタに流れる電流を表すリミタ電流源から前記誤差増幅器の入力端までの伝達関数とについて、それぞれが単独で存在するときの伝達関数をS関数で記述し、各伝達関数とS関数で記述した入力信号電圧源、出力信号電圧源、参照電圧源、リミタ電流源の電圧又は電流源の電流との積の和を求め、この積の和を重ねの理によって誤差増幅器の入力信号として記述する。

40

【 0 0 3 5 】

さらに、誤差増幅器の伝達関数をS関数で記述し、入力信号の伝達関数と誤差増幅器の伝達関数との積によって誤差増幅器の総合的な伝達関数を記述して数値演算を行う演算ブ

50

ロックを形成して誤差増幅器をモデル化し、このモデル化において総合的な伝達関数をラプラス逆変換することによって誤差増幅器の出力の時間変化を求める。

【0036】

ここで、誤差増幅器の信号波形は急激な波形変化を伴わないため、伝達関数によってモデル化することができる。本発明では、複数の外部要素の伝達関数を組み合わせることによってモデル化する。より詳細には、重ねの理を用い、それぞれが単独で存在するときの伝達関数と入力信号の伝達関数との積の和によって求める。

【0037】

電流検出回路は、スイッチング回路のスイッチングトランジスタに流れる電流に対して所定比率の電流を流す検出用トランジスタをスイッチングトランジスタに並列接続し、この検出用トランジスタに流れる電流と抵抗との積によって記述して数値演算を行う演算ブロックを形成し、形成した演算ブロックを用いて電流検出回路をモデル化する。

10

【0038】

このモデル化において、所定比率と抵抗との積を一定値の電流 - 電圧変換係数として数値演算を行うことによって電流を検出する。

【0039】

上記した各アナログ回路のモデル化によって、スイッチング回路と、出力平滑回路と誤差増幅器と電流検出回路の各アナログ回路の動作を数値演算によってシミュレートすることができる。

【0040】

20

また、スイッチング電源回路において、入力直流電圧をスイッチングして電圧パルスを出力するスイッチング回路のスイッチング期間を制御するデジタル制御回路の制御動作を数値演算によってシミュレートする構成では、電流検出回路の出力電圧と、誤差増幅器の出力電圧との差分を零と比較して論理値を出し、この比較結果の論理値によって前記スイッチング期間を制御するデジタル制御回路の制御動作をブール代数によって記述して数値演算を行う演算ブロックを形成し、この演算ブロックを用いてデジタル制御回路をモデル化する。このモデル化において、ブール代数の数値演算によってスイッチング期間を制御する。

【発明の効果】

【0041】

30

本発明によれば、アナログ回路やアナログ回路とデジタル回路が混在する回路において、パルス信号や急激な波形変化を伴う信号波形の過渡解析を数値演算によってシミュレーションすることができ、解析時間を短縮することができる。その結果、短時間で周波数特性を求めることができる。

【発明を実施するための最良の形態】

【0042】

以下、本発明の実施の形態を実施例に基づき詳細に説明する。図1は、本発明において、スイッチング電源回路をモデル化して形成されたブロック構成を説明するための図である。

【0043】

40

図1において、スイッチング電源回路は、前記図12に示すDC-DCコンバータのデジタル制御回路10、スイッチング回路60、出力平滑回路20、誤差増幅器部40、電流検出器50、比較器30の各回路をモデル化した回路ブロックによって構成される。この回路ブロックは、デジタル制御回路ブロック1、スイッチング回路ブロック6、出力平滑回路ブロック2、誤差増幅器ブロック4、電流検出回路ブロック5によって構成される。なお、図1では、デジタル制御回路ブロック1は、電流検出回路ブロック5の出力電圧 v_{cfb} と誤差増幅器ブロック4の出力電圧 v_e とを引き算によって差分電圧 v_f を求める比較ブロック3を含む構成としている。

【0044】

以下、スイッチング回路ブロック6、出力平滑回路ブロック2、誤差増幅器ブロック4

50

、デジタル制御回路ブロック 1、および電流検出回路ブロック 5 の各部分のブロック化について説明する。

【 0 0 4 5 】

はじめに、スイッチング回路ブロック 6 および出力平滑回路ブロック 2 について説明する。図 2 は、本発明を適用するスイッチング電源回路のスイッチング回路 6 0 の出力トランジスタ (M p 、 M n)、出力平滑回路 2 0、および負荷の部分を示した図である。

【 0 0 4 6 】

図 1 2 に示される出力平滑回路 2 0 において、インダクタ L は実際には抵抗成分 R_L を持ち、コンデンサ C にも抵抗成分 R_c が存在する。また実際は直流出力電圧 V_{out} を抵抗で分圧する回路を誤差増幅器部 4 0 の入力に含むため、この抵抗として R_f が接続される。ここで、負荷は電流源 I_{out} で示している。

10

【 0 0 4 7 】

図 2 において、キルヒホフの法則を適用して式をたてると、

【 数 3 】

$$i_L(t) - i_C(t) - \frac{V_{OUT}(t)}{R_f} - I_{OUT}(t) = 0$$

$$V_{LX}(t) - R_L i_L(t) - v_L(t) - V_{OUT}(t) = 0$$

$$V_{OUT}(t) = v_C(t) + R_C i_C(t)$$

20

$$i_C(t) = C \frac{dv_C(t)}{dt}$$

$$v_L(t) = L \frac{di_L(t)}{dt} \quad \dots (3)$$

がなりたつため、

【 数 4 】

$$\begin{bmatrix} \frac{dv_C(t)}{dt} \\ \frac{di_L(t)}{dt} \end{bmatrix} = \begin{bmatrix} -\frac{1}{C(R_C + R_f)} & \frac{R_f}{C(R_C + R_f)} \\ -\frac{R_f}{L(R_C + R_f)} & -\frac{R_L(R_C + R_f) + R_C R_f}{L(R_C + R_f)} \end{bmatrix} \begin{bmatrix} v_C(t) \\ i_L(t) \end{bmatrix} + \begin{bmatrix} 0 & -\frac{R_f}{C(R_C + R_f)} \\ \frac{1}{L} & \frac{R_C R_f}{L(R_C + R_f)} \end{bmatrix} \begin{bmatrix} V_{LX}(t) \\ I_{OUT}(t) \end{bmatrix}$$

$$\begin{bmatrix} V_{OUT}(t) \\ i_L(t) \end{bmatrix} = \begin{bmatrix} \frac{R_f}{R_C + R_f} & \frac{R_C R_f}{R_C + R_f} \\ 0 & 1 \end{bmatrix} \begin{bmatrix} v_C(t) \\ i_L(t) \end{bmatrix} + \begin{bmatrix} 0 & -\frac{R_C R_f}{R_C + R_f} \\ 0 & 0 \end{bmatrix} \begin{bmatrix} V_{LX}(t) \\ I_{OUT}(t) \end{bmatrix} \quad \dots (4)$$

30

という状態方程式が得られる。

【 0 0 4 8 】

式 (4) は、

【 数 5 】

$$x' = Ax + Bu$$

40

$$y = Cx + Du \quad \dots (5)$$

の形で表すことができ、変数 x の時間変化つまり v_c(t) , i_L(t) の時間変化を計算し、V_{out}(t) , i_L(t) の時間変化を求めている。ただし x' は時間 t による x の微分を示している。ここで、x、y、u は以下で表される。

【 0 0 4 9 】

【 数 6 】

$$x = \begin{bmatrix} v_C(t) \\ i_L(t) \end{bmatrix} \quad y = \begin{bmatrix} V_{out}(t) \\ i_L(t) \end{bmatrix} \quad u = \begin{bmatrix} V_{LX}(t) \\ I_{out}(t) \end{bmatrix} \quad \dots (6)$$

50

【 0 0 5 0 】

したがって変数 y を求めることは $i_L(t)$ および $V_{out}(t)$ の過渡解析に相当する。式(5)の係数にあたる A 、 B 、 C および D は式(4)では回路定数から簡単に計算することができる定数であり、また $v_c(t)$ 、 $i_L(t)$ の時間変化波形も理想的な変化波形として考えられているので、数値演算の高速化が期待される。

【 0 0 5 1 】

一方、アナログ回路のシミュレーションソフト(例えば、S P I C E (登録商標)と呼ばれるプログラム)を用いた場合には、シミュレーションにおける時間ステップ幅を急峻な変化時には細かく設定する必要があり、処理時間が長時間化する。

【 0 0 5 2 】

図3は式(4)を数値演算するための M A T L A B (登録商標)と呼ばれるプログラムの入力例である。

【 0 0 5 3 】

通常、プログラム入力にはこのようなシンボル表記が用いられている。式(5)の形態の状態変数方程式を計算するには外部入力 U と出力 y を指定する必要がある。この場合、外部入力 U として $V_{LX}(t)$ 、 $I_{out}(t)$ が指定され、出力 y には $V_{out}(t)$ 、 $i_L(t)$ が指定されている。状態変数 x や係数 A 、 B 、 C 、 D は別途タイプ入力で指定する。

【 0 0 5 4 】

次に、誤差増幅器ブロック4について説明する。図4は、本発明を適用するスイッチング電源回路の誤差増幅器部40を示した図であり、図5は誤差増幅器部40をモデル化した回路ブロックを示した図である。ここで、 V_{out} は出力直流電圧、 v_c は誤差アンプ46の出力であり、 v_i は誤差アンプ46の入力である。図4の誤差増幅器回路はアナログ回路であるから、モデル化に際しては伝達関数で表現するのが適当である。

【 0 0 5 5 】

ここで、誤差増幅器部40の伝達関数を v_c / V_{out} で表すと、誤差アンプ46の周波数特性をもこの伝達関数内に含めて記述する必要がある。誤差アンプ46を独立して定義し、その出力にLPF(低域通過フィルタ)を接続する形で記述することによってシミュレーションの自由度を増すことができる。したがって、ここでは誤差アンプ46の入力 v_i を重ねの理を用いて、その後に誤差アンプの電圧増幅部分(図5中の電圧増幅度(-k1)で表している)と低域通過フィルタ部分(LP F)を接続する構成によって表している。

【 0 0 5 6 】

入力 v_i は、直流出力電圧 V_{out} 、誤差アンプ46の出力 v_c 、参照電圧源45の参照電圧 V_{ref} 、リミタ47を流れる電流 I_{lim} に重ねの理を適用して、

【数7】

$$v_i(s) = H_{out}(s)V_{out}(s) + H_c(s)v_c(s) - V_{ref} + H_{lim}(s)I_{lim}(s) \quad \dots (7)$$

という形で記述される。

【 0 0 5 7 】

式(7)において、伝達関数 $H_{out}(s)$ は、直流出力電圧 $V_{out}(s)$ 以外の電圧 $v_c(s)$ 、参照電圧 $V_{ref}(s)$ 、リミタを流れる電流 $I_{lim}(s)$ などの電圧源および電流源の値をゼロとして、直流出力電圧 $V_{out}(s)$ のみの入力 $v_i(s)$ への影響を示す伝達関数である。ここで、各伝達関数、電圧、および電流は S 関数で記述している。誤差アンプ46の出力部からの伝達関数 $H_c(s)$ 、リミタ47の伝達関数 $H_{lim}(s)$ も伝達関数 $H_{out}(s)$ と同様に、該当外の電圧源や電流源をゼロとして一入力のみによって求めている。このようにして求めた伝達関数 $H_{out}(s)$ 、伝達関数 $H_c(s)$ 、および伝達関数 $H_{lim}(s)$ は、それぞれ以下の式で表される。

【 0 0 5 8 】

10

20

30

40

【数 8】

$$H_{out}(s) = \frac{R_{f2} // (R_{f3} + Z_{CR})}{R_{f1} + R_{f2} // (R_{f3} + Z_{CR})} \cdot \frac{Z_{CR}}{R_{f3} + Z_{CR}}$$

$$H_C(s) = \frac{R_{f3} + R_{f1} // R_{f2}}{Z_{CR} + R_{f3} + R_{f1} // R_{f2}}$$

$$H_{lim}(s) = Z_{CR} // (R_{f3} + R_{f1} // R_{f2}) \quad \dots (8)$$

【0059】

10

ただし、 $Z_{CR} = R_{eff} + 1 / s C_{eff}$ である。また M_{lim} 47は誤差アンプ46の出力端子の電圧 v_c が大にならないようにするためのリミタである。また、抵抗41 (R_{f1})、抵抗42 (R_{f2})は直流出力電圧 V_{out} を分圧する抵抗であり、抵抗48 (R_{f3})は誤差アンプ46に入力端に接続する入力抵抗であり、電圧源45 (V_{ref})は参照電圧源である。容量43 (C_{err})、抵抗44 (R_{err})は誤差アンプ46の帰還路を構成している。

【0060】

ここで、リミタ47が動作した場合には、

【数 9】

$$I_{lim} = \frac{\beta_{lim}}{2} [v_c - (V_{ref} + v_i) - V_{thlim}]^2 \quad \dots (9) \quad 20$$

の電流が流れる。ただし I_{lim} はリミタ47のトランジスタの定数(ゲート係数と呼ばれる)である。

【0061】

図5は、式(7)を用いて誤差増幅器部40をMATLAB(登録商標)上でモデル化した図である。誤差アンプ46は電圧増幅部分(電圧増幅度 - K1)と低域通過フィルタ部分(LPF)の従属接続でモデル化することができる。それ以外の部分は、式(7)に従って構成した例を示している。

【0062】

次に、デジタル制御回路ブロック1について説明する。図6は、本発明を適用するスイッチング電源回路のデジタル制御回路10をブロック化した回路ブロックを示した図である。図6は、図12におけるデジタル制御回路10をブール代数を基本として表現している。デジタル制御回路ブロック1は、NOT(1b)、AND(1c)、×(積)(1e)、S-Rフリップフロップ(1d)、比較結果を判定する ≥ 0 機能(1a)により構成され、その出力は V_{LX} で示している。これらは、実回路においてもデジタル回路の基本回路である。

30

【0063】

なおOSC(発振器)はトリガ機能を担うだけであるため、OSCに限らず任意の繰り返しパルス波形を用いることができる。

【0064】

40

また、図12中の比較器30の機能については、引き算によってモデル化することができる。なお、この引き算によるモデル化の構成は図6には示していない。図6中の比較動作1aは、比較器30の機能の出力 v_f を零と比較する構成部である。図7は、図6で示す各部分の信号を示している。図7(c)に示す比較結果は、比較器30の出力 v_f と零との比較結果であり、この論理値に応じてR-Sフリップフロップの出力Qのオンとなる期間が制御されて電圧 V_{in} が出力される期間が制御され、スイッチング回路のスイッチングトランジスタの出力電圧 V_{LX} が制御される。

【0065】

本構成によれば、単純な論理演算だけで出力電圧 V_{LX} が求まる。アナログ回路のシミュレーションに用いるSPICE(登録商標)回路シミュレーションプログラムを使って計

50

算する場合には、クロック波形の時間軸に沿って解析が行われるため、波形が急峻に変化する度に細かく時間を区切って計算をする必要があり、そのため膨大な計算時間となる。

【 0 0 6 6 】

これに対して、本構成によれば実際の波形と違って理想的な波形を考えて処理することができ、 V_{LX} に求められるのは出力トランジスタのオン・オフ制御であって簡単な機能であるため誤差も影響しにくいという効果も奏することができる。

【 0 0 6 7 】

次に、電流検出回路ブロック 5 について説明する。図 8 は、本発明を適用するスイッチング電源回路の電流検出回路 50 を示した図である。図 8 には図 12 のインダクタ 21 に流れる電流をコピーして電流帰還ループの制御電圧として変換する回路を示している。

10

【 0 0 6 8 】

図 8 において、PMOS トランジスタ M_{pc} (513) は、出力トランジスタ M_p と素子サイズが異なるのみで他の条件は同一のトランジスタである。アンプ A_1 (514) と M_{pcfb} (515) の働きで c_{f1} と c_{f2} の端子電圧が等しくなるので、電流 i_L が流れている状態では M_p に流れる電流が素子サイズの比で M_{pc} (513) にコピーされる。 M_{pc} (513) に流れる電流は抵抗 R_{cfb} (516) に流れて、制御電圧 v_{cfb} に変換される。

【 0 0 6 9 】

図 8 ではアンプは電圧増幅度 A_1 を持つ素子として扱い、周波数特性は考慮していない。しかしながら、トランジスタ M_{pc} は線形領域で動作するため、その出力コンダクタンス g_{dsmpc} は変換比に影響する。またトランジスタ M_{pcfb} の伝達コンダクタンス g_{mcfb} も変換比に影響する。これらは回路構成より考えられる影響と言える。それらの影響を考慮すれば、

20

【 数 1 0 】

$$v_{cfb} = K \cdot R_{cfb} \cdot v_{cf1} = \frac{A_1 \frac{g_{mcfb} / g_{dsmpc}}{1 + g_{mcfb} / g_{dsmpc}}}{1 + A_1 \frac{g_{mcfb} / g_{dsmpc}}{1 + g_{mcfb} / g_{dsmpc}}} \cdot g_{dsmpc} \cdot R_{cfb} \cdot v_{cf1}$$

$$= \frac{A_1 g_{mcfb} g_{dsmpc}}{g_{mcfb} + g_{dsmpc} + A_1 g_{mcfb}} \cdot R_{cfb} \cdot v_{cf1} \quad \dots (10)$$

30

で表される。

【 0 0 7 0 】

実際にはスイッチ SW_1 (511)、 SW_2 (512) の影響を考慮し、また出力トランジスタ M_p がオンの場合はスイッチ SW_1 (511) がオン、 SW_2 (512) がオフとなり (図 9 の 1 の場合)、その他の場合は SW_1 がオフ、 SW_2 がオンする (図 9 の 2 の場合) 2 つの状態が考えられるので、モデル図は図 9 のようになる。

【 0 0 7 1 】

図 9 は、電流検出回路をモデル化した回路ブロックを示し、電流検出回路ブロック 5 は、トランジスタ M_p の伝達コンダクタンス g_{dsmp} (5 a)、スイッチ SW の伝達コンダクタンス $g_{ds_{sw}}$ (5 b)、抵抗 R_{cfb} (5 d , 5 e)、倍率 (5 c) 等で記述することができる。

40

【 0 0 7 2 】

なお、 $g_{ds_{sw}}$ はスイッチ SW_1 および SW_2 のコンダクタンス、 i_{ref} は一定の電流値、 $\times 10$ は 10 倍する機能を表している。また、 K をあらかじめ求めておけば、図 9 中の 1 の場合および 2 の場合について、 v_{cfb} を容易に計算することができる。

【 0 0 7 3 】

次に、図 10 , 図 11 を用いてシミュレーションの実施例を示し、本発明による効果を示す。

50

【0074】

図10には、図12に示す回路構成を、通常のSPICE（登録商標）回路シミュレーションプログラムにより構成した回路（以下SPICE（登録商標）の回路と言う）と、本発明による数値演算用のプログラムとしてマトラボ（MATLAB（登録商標））を用いて構成した回路（以下MATLAB（登録商標）の回路と言う）の2種類のプログラムを用いて、図12の回路の電源を0Vから3Vまで立ち上げた場合の直流出力電圧 V_{out} の変化をシミュレートした結果を示している。

【0075】

図10では時刻 $t = 0 \sim 20 \mu S$ で V_{in} を立ち上げ、過渡解析の時間間隔を $1 n S$ として直流出力電圧 V_{out} の電圧変化を $100 \mu S$ まで観測したものを示している。なお、シミュレーション条件は、OSC、参照電圧、および参照電流は理想状態とし、注入信号を印加しないものとし、 $V_{in} = 3 V$ 、 $V_{out} = 2 V$ 、 $V_{ref} = 0.5 V$ 、出力電流は $100 m A$ としている。

10

【0076】

図10では、SPICE（登録商標）の回路による結果とMATLAB（登録商標）の回路による結果は、ほぼ同じであることを示している。

【0077】

本過渡解析において、SPICE（登録商標）の回路では約3,600秒のCPU時間を要したが、MATLAB（登録商標）の回路では約25秒ほどであった。これは本発明の手法が、100倍以上の高速化を達成できることを意味している。

20

【0078】

図11は図12の回路の周波数特性を示す図である。周波数特性は、図12において直流出力電圧 V_{out} と誤差増幅器部40のマイナス(-)端子間に50 Ω 程度の低抵抗を接続し、この低抵抗の両端に誤差増幅器部40のマイナス入力端子側が正となるような信号を加えて直流出力電圧 V_{out} に現れる信号成分を観測することで得られる。すなわち、等価的にループを切り離して開ループ特性を評価している。図11(a)は振幅特性を示し、図11(b)は位相特性を示している。

【0079】

図11において、濃い実線がMATLAB（本発明の手法でプログラム）を使用したシミュレーション値を表し、薄い実線は図12の回路を $0.35 \mu m CMOS$ プロセスを用いて実際に試作したICチップより得られた実測値を表している。また、×印はSPICE（登録商標）によるシミュレーション値を表している。図12の回路を5MHzのクロックで動作させた時の特性を示している。

30

【0080】

図11によれば、振幅特性および位相特性のシミュレーション値が実測値に良好に合致していることが観察される。ただし、クロック信号の周期が5MHzであるため、特性は2.5MHzまでしか有効ではない。また、SPICE（登録商標）での解析は少なくとも1時間/1点の時間を要するため、図11では4点しか表していない。

【0081】

なお、図11において、全体の周波数特性を計算する時間は、MATLAB（登録商標）上でのシミュレーションでは約25分を要した。

40

【0082】

以上のように、図11での比較によれば、本発明の手法を適用してMATLAB（登録商標）の数値演算プログラムを用いれば、図12の回路の周波数特性を従来の手法と同程度の精度で高速にシミュレーションすることができる。

【0083】

本発明の数値演算によるシミュレーション方法は、DC-DCコンバータに代表されるスイッチング電源の設計に利用することができ、従来の手法に比べて同様の精度で、短時間で回路シミュレーションを行うことができるため、設計の効率を大幅に向上させることができる。

50

【産業上の利用可能性】

【0084】

本発明の数値演算によるシミュレーション方法は、DC - DCコンバータに代表されるスイッチング電源の設計に利用する他、パルス波形や急激な電圧変化や電流変化を持つ信号波形を処理する回路に適用することができ、アナログ回路とデジタル回路が混在する回路のシミュレーションに適用することができる。

【図面の簡単な説明】

【0085】

【図1】本発明のスイッチング電源回路をモデル化して形成されたブロック構成を説明するための図である。

10

【図2】本発明を適用するスイッチング電源回路のスイッチング回路の出力トランジスタ、出力平滑回路、および負荷の部分を示す図である。

【図3】数値演算するためのプログラムの入力例である。

【図4】本発明を適用するスイッチング電源回路の誤差増幅器部を示した図である。

【図5】本発明により誤差増幅器部をモデル化した回路ブロックを示した図である。

【図6】本発明によりデジタル制御回路をモデル化した回路ブロックを示した図である。

【図7】デジタル制御回路の回路ブロックの各部分の信号を示す図である。

【図8】本発明を適用するスイッチング電源回路の電流検出回路を示した図である。

【図9】本発明により、電流検出回路をモデル化した回路ブロックを示した図である。

20

【図10】本発明による手法をMATLAB（登録商標）上に適用したプログラムと、従来のSPICE（登録商標）プログラムとで同一回路構成の過渡解析を行い、実行時間を比較した図である。

【図11】回路の周波数特性を、本発明による手法をMATLAB（登録商標）上に適用したプログラムと、従来のSPICE（登録商標）プログラムと、試作した実測値とを比較した図である。

【図12】LSI化降圧形DC - DCコンバータ（ $V_{in} > V_{out}$ ）の構成図を示す図である。

【符号の説明】

【0086】

30

- 1 デジタル制御回路ブロック
- 2 出力平滑回路ブロック
- 3 比較ブロック
- 4 誤差増幅器ブロック
- 5 電流検出回路ブロック
- 6 スwitchング回路ブロック
- 10 デジタル制御回路
- 20 出力平滑回路
- 21 インダクタ
- 30 比較器
- 40 誤差増幅器部
- 45 参照電圧源
- 46 誤差アンプ
- 47 リミタ
- 50 電流検出器
- 51 スロープ補償
- 60 スwitchング回路

40

【 図 1 】

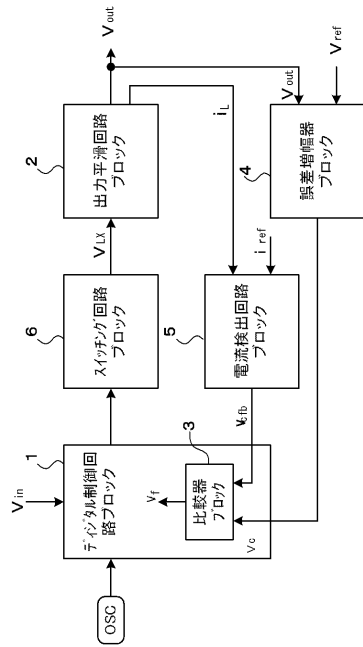


図1

【 図 2 】

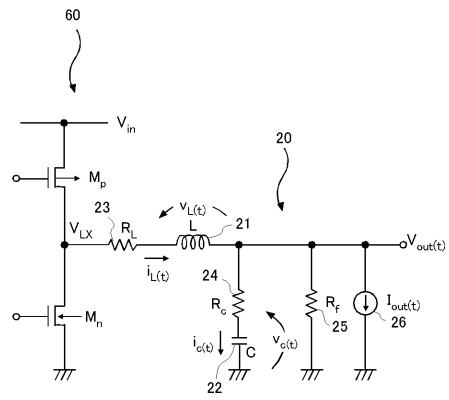


図2

【 図 3 】

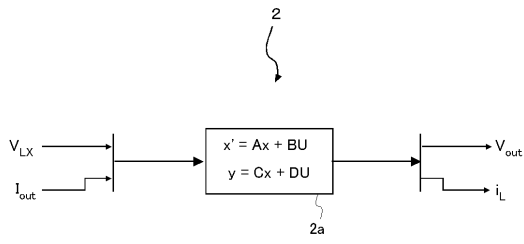


図3

【 図 4 】

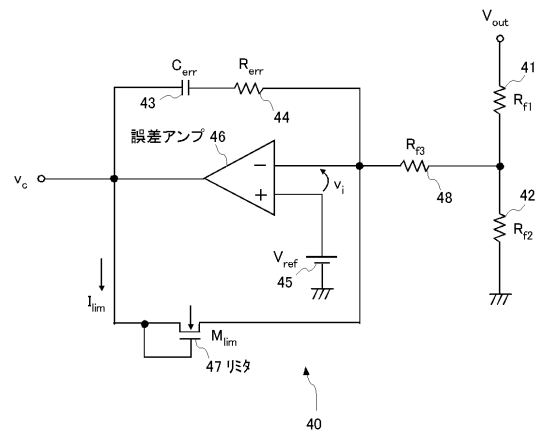


図4

【図5】

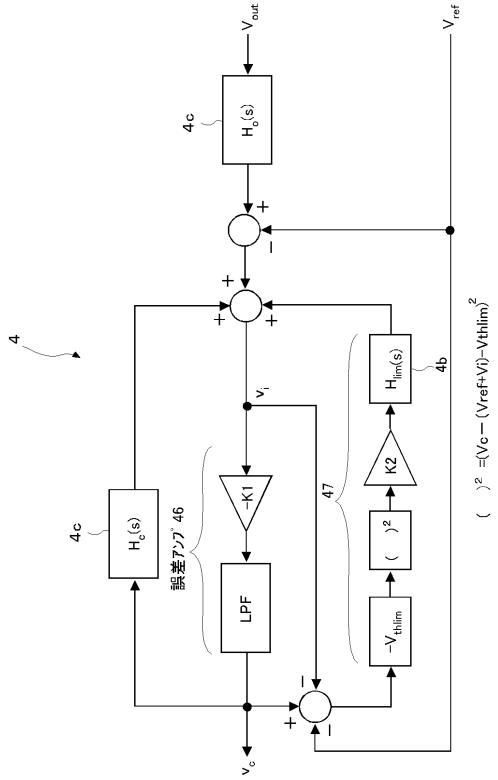


図5

$$()^2 = (V_c - (V_{ref} + V_i) - V_{thlim})^2$$

【図6】

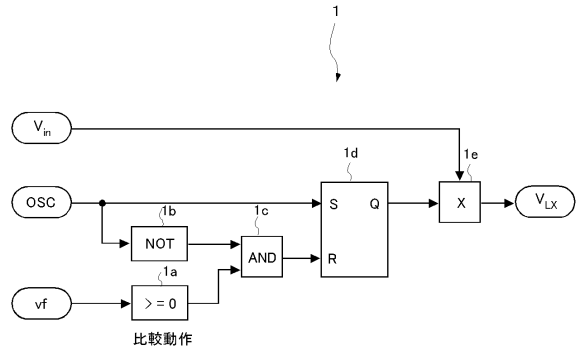


図6

【図7】

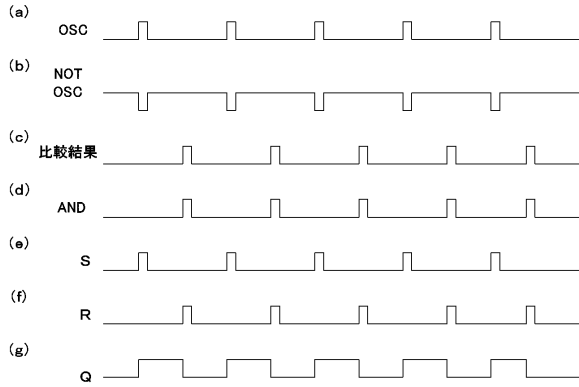


図7

【図8】

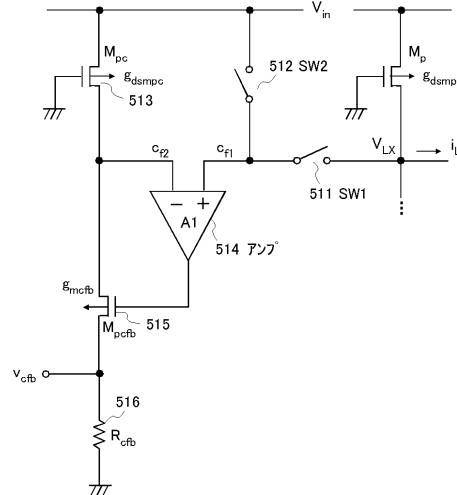


図8

【 図 9 】

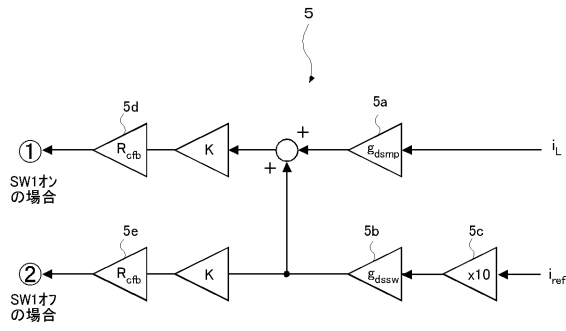
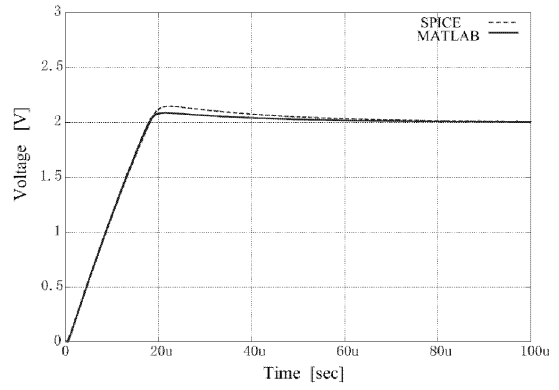


図9

【 図 10 】



Vin=3V, Vout=2V, Iout=100mA
刻み幅: 1[n s]

0~100usの過渡解析を行った場合のシミュレーション
図10

【 図 11 】

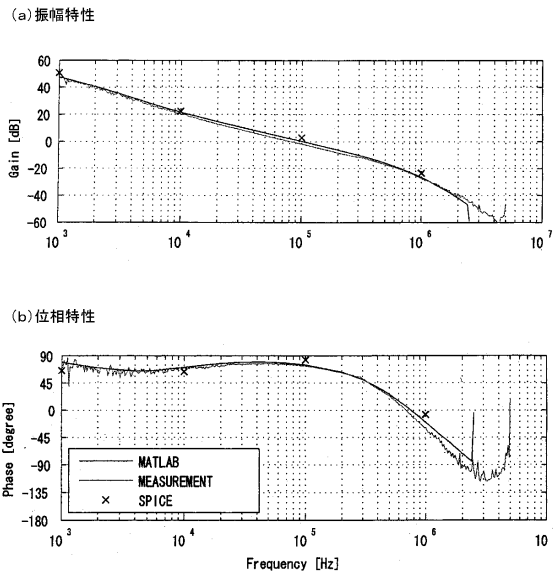


図11

【 図 12 】

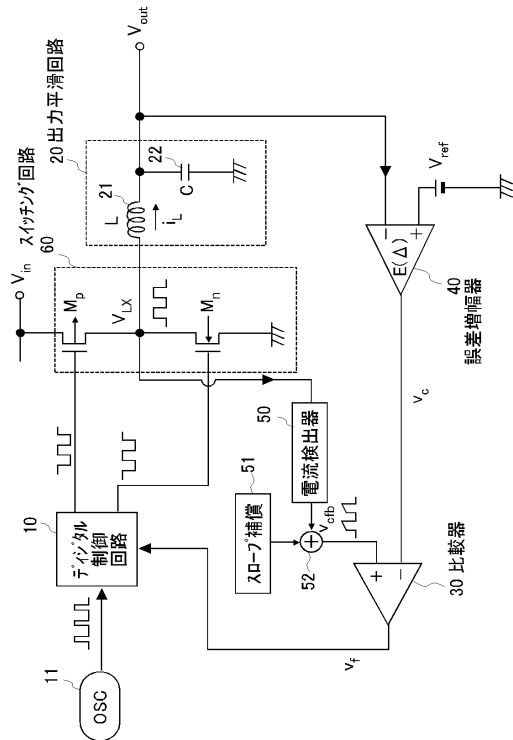


図12

フロントページの続き

- (56)参考文献 特開平04 - 074272 (JP, A)
特開2000 - 090143 (JP, A)
特開平10 - 021281 (JP, A)
特開2004 - 213144 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
G06F 17/50