

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4555969号
(P4555969)

(45) 発行日 平成22年10月6日(2010.10.6)

(24) 登録日 平成22年7月30日(2010.7.30)

(51) Int.Cl. F I
H04B 5/02 (2006.01) H04B 5/02

請求項の数 13 (全 16 頁)

(21) 出願番号	特願2007-14037 (P2007-14037)	(73) 特許権者	304023318
(22) 出願日	平成19年1月24日 (2007.1.24)		国立大学法人静岡大学
(65) 公開番号	特開2008-182458 (P2008-182458A)		静岡県静岡市駿河区大谷836
(43) 公開日	平成20年8月7日 (2008.8.7)	(74) 代理人	100088155
審査請求日	平成19年1月24日 (2007.1.24)		弁理士 長谷川 芳樹
		(74) 代理人	100092657
			弁理士 寺崎 史朗
		(74) 代理人	100108257
			弁理士 近藤 伊知良
		(74) 代理人	100124800
			弁理士 諏澤 勇司
		(72) 発明者	伊藤 真也
			静岡県浜松市城北3丁目5-1 国立大学 法人静岡大学電子科学研究科内

最終頁に続く

(54) 【発明の名称】 インダクティブリンク

(57) 【特許請求の範囲】

【請求項1】

インダクティブリンクであって、

送信されるべきデジタルデータを示す送信シンボルを含む変調信号を受ける入力および出力を有し、前記送信シンボルの切り替わりで電力を消費するスイッチングアンプと、前記スイッチングアンプの前記出力からの信号を受ける一端および他端を有する結合キャパシタと、

誘導結合によりレシーバの受信用コイルに結合される送信用コイルとキャパシタとを含んでおり、キャリア信号の基本周波数に共振する第1のタンク回路と、

前記第1のタンク回路と前記結合キャパシタの前記他端との間に接続されており、または複数のフィルタを含むフィルタリング回路とを備え、

前記スイッチングアンプは、pチャネルMIS型トランジスタおよびnチャネルMIS型トランジスタを含み、

前記pチャネルMIS型トランジスタは、前記スイッチングアンプの前記入力からの信号を受けるゲート、高電位側電源線に接続されたソース、および前記スイッチングアンプの前記出力に接続されたドレインを含み、

前記nチャネルMIS型トランジスタは、前記スイッチングアンプの前記入力からの信号を受けるゲート、低電位側電源線に接続されたソース、および前記スイッチングアンプの前記出力に接続されたドレインを含み、

10

20

前記第 1 のタンク回路、前記結合キャパシタおよび前記フィルタリング回路の前記フィルタは、直列に接続されてクラス F 回路を構成しており、

各フィルタは、前記基本周波数の奇数次高調波のいずれかに対応した周波数成分を濾波するブロッキングフィルタである、ことを特徴とするインダクティブリンク。

【請求項 2】

前記フィルタリング回路は、前記第 1 のタンク回路と前記結合キャパシタの前記他端との間に直列に接続された複数の LC タンク回路を含み、該フィルタリング回路は、前記送信シンボルの変化がないときハイインピーダンスとなる、ことを特徴とする請求項 1 に記載されたインダクティブリンク。

【請求項 3】

前記複数のフィルタは、それぞれ、第 2 ~ 第 i のタンク回路を含み、前記第 2 ~ 第 i のタンク回路の各々は、並列に接続されたインダクタおよびキャパシタを有し、前記第 2 ~ 第 i のタンク回路は直列に接続され、

前記第 2 ~ 第 i のタンク回路の各々は、前記基本周波数の奇数次高調波のいずれかに対応する共振周波数を有する、ことを特徴とする請求項 1 又は請求項 2 に記載されたインダクティブリンク。

【請求項 4】

前記スイッチングアンプは、前記変調信号の変調キャリアコードにตอบสนองしてスイッチング動作する CMOS インバータを含む、ことを特徴とする請求項 1 ~ 請求項 3 のいずれか一項に記載されたインダクティブリンク。

【請求項 5】

前記 CMOS インバータは、前記スイッチングアンプの前記出力に矩形波を提供する、ことを特徴とする請求項 4 に記載されたインダクティブリンク。

【請求項 6】

前記スイッチングアンプの前記出力と前記結合キャパシタの前記一端との間に接続され、前記送信コイルに提供される電流を調整するための抵抗を更に備える、ことを特徴とする請求項 1 ~ 請求項 5 のいずれか一項に記載されたインダクティブリンク。

【請求項 7】

前記フィルタリング回路における前記フィルタは、前記基本周波数の 3、5、7、9 次高調波をそれぞれ濾波するための第 1 ~ 第 4 のフィルタを含む、ことを特徴とする請求項 1 ~ 請求項 6 のいずれか一項に記載されたインダクティブリンク。

【請求項 8】

前記送信用コイルは、前記フィルタリング回路からの信号に応じた交流磁界を発生しており、

前記送信用コイルと前記受信用コイルとの結合係数は 0.01 以下である、ことを特徴とする請求項 1 ~ 請求項 7 のいずれか一項に記載されたインダクティブリンク。

【請求項 9】

前記スイッチングアンプの前記入力に前記変調信号を提供する変調回路を更に備え、前記変調回路の変調方式は、ASK、BPSK、および QPSK のいずれかである、ことを特徴とする請求項 1 ~ 請求項 8 のいずれか一項に記載されたインダクティブリンク。

【請求項 10】

デジタル回路で構成され、前記スイッチングアンプの前記入力に前記変調信号を提供する変調回路を更に備え、

前記変調回路の変調方式は、ASK、BPSK、および QPSK のいずれかである、ことを特徴とする請求項 1 ~ 請求項 8 のいずれか一項に記載されたインダクティブリンク。

【請求項 11】

前記変調回路の入力にセンサ信号を提供するセンサ回路を更に備える、ことを特徴とする請求項 9 または請求項 10 に記載されたインダクティブリンク。

【請求項 12】

前記センサ回路は、対象物の情報をセンスするためのセンシング素子と、該センシング

10

20

30

40

50

素子からの信号を処理する信号処理回路とを含み、

前記スイッチングアンプ、前記変調回路、および前記信号処理回路は、シリコンマイクロチップ上に集積されている、ことを特徴とする請求項 1 1 に記載されたインダクティブリンク。

【請求項 1 3】

前記シリコンマイクロチップには、前記センシング素子がさらに集積されている、ことを特徴とする請求項 1 2 に記載されたインダクティブリンク。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、インダクティブリンクに関する。

【背景技術】

【0002】

特許文献 1 には、マイクロ波カードが記載されている。マイクロ波カードは、マイクロ波を利用する非接触識別 / 情報伝送システムに使用されると共に、送信用の発振器を内部に持たず受信・変調・送信の機能を併せ持つ。マイクロ波カードは、アンテナ手段を含む。このアンテナ手段では、カード形状の筐体の一方の側にマイクロストリップアンテナが設けられると共に、カード形状の筐体の他方の側にスロットアンテナが設けられている。マイクロストリップアンテナは、スロットアンテナに結合されている。

【0003】

特許文献 2 には、高周波増幅器が記載されている。高周波増幅器のバイポーラトランジスタは、このトランジスタに直列に接続された基本波整合回路を介して負荷に電力を供給する。基本波整合回路は、該トランジスタに直列に接続され第 3 次高調波に共振する並列共振回路を含み、トランジスタには基本波の $1/4$ 波長 ($\lambda/4$) の伝送路を介して電源に供給される。伝送路の一端は、トランジスタの出力に接続されると共に、他端は高周波的に接地されている。

【特許文献 1】特開平 5 - 1 4 3 7 9 9 号公報

【特許文献 2】特開平 1 1 - 2 3 4 0 6 2 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

パワーアンプの重要な設計パラメーターの一つに電力効率がある。高い効率をもった高周波通信を実現するために、パワーアンプにおける動作クラスの設定は重要である。

【0005】

方絡線(エンベロープ)が一定信号の場合、トランジスタを高周波スイッチとして用いることによって、クラス D、E 増幅では電力効率の高いパワーアンプが得られる。クラス D 増幅では、直列に接続された 2 個のトランジスタを交互のターンオン・オフさせて、スイッチング周波数と等しい矩形波電圧信号を発生させると共に、パワーアンプからの信号を受ける同調回路において基本波成分を抜き出している。同調回路の周波数はスイッチング周波数と等しい。クラス E 増幅では、電源側のトランジスタを高周波コイル (RFC) に置き換えると共に、パワーアンプの出力と接地との間にキャパシタを設けている。このため、負荷抵抗を流れる電流は、キャパシタに流れる電流成分とトランジスタに流れる電流の交流成分である。クラス E 増幅では、トランジスタのオン抵抗が電力効率の損失 P_{diss} (ドレイン電圧とドレイン電流の積) に関係する。クラス D 増幅およびクラス E 増幅では、時間軸上においてドレイン電圧とドレイン電流との積はゼロであるが、実際には種々の理由によりゼロはない。したがって、この積を小さくすることが求められる。

【0006】

一方、データ転送の視点では、近距離のデータ転送において電磁結合を用いるインダクティブリンクにおいて受信用コイルと送信用コイルとの間の接合係数は $0.01 \sim 0.001$ 程度であり、非常に小さい。二次側コイルから負荷のために取り出される電力は一次

10

20

30

40

50

側からの電力に比べて極めて少ない。このため、電磁結合を用いた信号電力伝達では、パワーアンプの負荷は、誘導性の負荷である。二次側において信号電力が取り出されないとき、一次側の電力は送信用コイルから反射してパワーアンプへ戻り、パワーアンプのスイッチトランジスタにおいて熱となる。この結果、損失が増加する。

【 0 0 0 7 】

したがって、インダクティブリンクにおける通信では、トランスミッタの効率を上げるために、過剰な信号電力の投入を抑えると共に、スイッチングトランジスタにおける損失を抑えることが求められる。これが満たされれば、電磁結合を用いるインダクティブリンクは、放射アンテナを用いるリンクに比べて、消費電力性において有利である。

【 0 0 0 8 】

本発明は、このような事情を鑑みて成されたものであり、低消費電力であるインダクティブリンクを提供することにある。

【課題を解決するための手段】

【 0 0 0 9 】

本発明に係る一側面は、クラスF増幅を用いるインダクティブリンクである。インダクティブリンクは、(a)入力および出力を有するスイッチングアンプと、(b)前記スイッチングアンプの前記出力からの信号を受け一端および他端を有する結合キャパシタと、(c)誘導結合によりレシーバの受信用コイルに結合するための送信用コイルとキャパシタとを含んでおり、キャリア信号の基本周波数に共振する第1のタンク回路と、(d)前記第1のタンク回路と前記結合キャパシタの前記他端との間に接続されており、一または複数のフィルタを含むフィルタリング回路とを備え、前記第1のタンク回路、前記結合キャパシタおよび前記フィルタリング回路の前記フィルタは、直列に接続されており、各フィルタは、前記基本周波数の奇数次高調波のいずれかに対応した周波数成分を濾波する。

本発明の一側面に係るインダクティブリンクは、(a)送信されるべきデジタルデータを示す送信シンボルを含む変調信号を受け入力および出力を有し、前記送信シンボルの切り替わりで電力を消費するスイッチングアンプと、(b)前記スイッチングアンプの前記出力からの信号を受け一端および他端を有する結合キャパシタと、(c)誘導結合によりレシーバの受信用コイルに結合される送信用コイルとキャパシタとを含んでおり、キャリア信号の基本周波数に共振する第1のタンク回路と、(d)前記第1のタンク回路と前記結合キャパシタの前記他端との間に接続されており、一または複数のフィルタを含むフィルタリング回路とを備える。前記スイッチングアンプは、pチャネルMIS型トランジスタおよびnチャネルMIS型トランジスタを含み、前記pチャネルMIS型トランジスタは、前記スイッチングアンプの前記入力からの信号を受けゲート、高電位側電源線に接続されたソース、および前記スイッチングアンプの前記出力に接続されたドレインを含み、前記nチャネルMIS型トランジスタは、前記スイッチングアンプの前記入力からの信号を受けゲート、低電位側電源線に接続されたソース、および前記スイッチングアンプの前記出力に接続されたドレインを含む。前記第1のタンク回路、前記結合キャパシタおよび前記フィルタリング回路の前記フィルタは、直列に接続されてクラスF回路を構成しており、各フィルタは、前記基本周波数の奇数次高調波のいずれかに対応した周波数成分を濾波するブロッキングフィルタである。

【 0 0 1 0 】

このインダクティブリンクによれば、レシーバへのデータの伝達は、レシーバの受信コイルと送信用コイル間の電磁結合により行われる。インダクティブリンクの初期応答において、並列共振回路は容量性の負荷となるので、インダクティブリンクの負荷へ電源から電流が供給される。共振状態においては、送信されるべきデジタルデータを示す送信シンボルの変化がないとき、スイッチングアンプの負荷はハイインピーダンスとなり、負荷へ流れ込むエネルギーが制限される。送信シンボルの切り替わるとき、電力が消費される。このため、電力効率の良いインダクティブリンクが提供される。

【 0 0 1 1 】

10

20

30

40

50

本発明に係るインダクティブリンクでは、各フィルタは、インダクタおよびキャパシタを有する第2～第*i*のタンク回路を含み、前記第2～第*i*のタンク回路の各々は、前記基本周波数の奇数次高調波のいずれかに対応する共振周波数を有する（「*i*」は2以上の自然数）。

【0012】

このインダクティブリンクによれば、これらのタンク回路は、スイッチングアンプの出力信号の奇数次の周波数成分に対して高いインピーダンスを持つ並列共振回路（負荷）として動作すると共に、スイッチングアンプの出力信号の基本波成分は、第1のタンク回路に到達する。

【0013】

本発明に係るインダクティブリンクでは、前記スイッチングアンプはCMOSインバータを含むことが好ましい。

【0014】

このインダクティブリンクでは、CMOSインバータは、変調キャリアコードに応答した実質的な矩形波をフィルタリング回路および第1のタンク回路に提供できる。

【0015】

本発明に係るインダクティブリンクでは、前記スイッチングアンプは、pチャネルMIS型トランジスタおよびnチャネルMIS型トランジスタを含むことができる。前記pチャネルMIS型トランジスタは、前記入力からの信号を受けるゲート、高電位側電源線に接続されたソース、および前記出力に接続されたドレインを含み、前記nチャネルMIS型トランジスタは、前記入力からの信号を受けるゲート、低電位側電源線に接続されたソース、および前記出力に接続されたドレインを含む。

【0016】

このインダクティブリンクによれば、スイッチングアンプがpチャネルMIS型トランジスタおよびnチャネルMIS型トランジスタを含むので、スイッチングアンプが半導体集積回路により実現される。

【0017】

本発明に係るインダクティブリンクでは、前記スイッチングアンプは、負荷回路およびnチャネルMIS型トランジスタを含み、前記負荷回路は、高電位側電源線に接続された一端および前記出力に接続された他端を含み、前記nチャネルMIS型トランジスタは、前記入力からの信号を受けるゲート、低電位側電源線に接続されたソース、および前記出力に接続されたドレインを含む。

【0018】

このインダクティブリンクによれば、nチャネルMIS型トランジスタが変調キャリアコードに応答して動作する。

【0019】

本発明に係るインダクティブリンクでは、前記スイッチングアンプの前記出力と前記結合キャパシタの前記一端との間に接続された抵抗を更に備えることができる。このインダクティブリンクによれば、抵抗は、送信用コイルに提供される電流を調整することができる。

【0020】

本発明に係るインダクティブリンクでは、前記フィルタリング回路は、前記基本周波数の3、5、7、9次高調波をそれぞれ濾波するための第1～第4のフィルタを含むことができる。

【0021】

このインダクティブリンクによれば、フィルタリング回路は、スイッチングアンプの出力信号に含まれる3、5、7、9次高調波成分に対して高いインピーダンスを示す。

【0022】

本発明に係るインダクティブリンクでは、前記送信用コイルは、前記フィルタリング回路からの信号に応じた交流磁界を発生しており、前記送信用コイルと前記受信用コイルと

10

20

30

40

50

の結合係数は0.01以下である。このインダクティブリンクは、近距離および小電力の無線通信システムに好適である。

【0023】

本発明に係るインダクティブリンクでは、前記スイッチングアンプの入力に変調信号を提供する変調回路を更に備えることができる。前記変調回路の変調方式は、ASK、BPSK、およびQPSKのいずれかである。これらの変調方式は、いずれも単一のキャリア周波数を用いるので、送信シンボルの切り替わりときに電力を消費する。

【0024】

本発明に係るインダクティブリンクでは、前記スイッチングアンプの入力に変調信号を提供する変調回路を更に備えることができる。前記変調回路の変調方式は、ASK、BPSK、およびQPSKのいずれかであり、前記変調回路はデジタル回路で構成される。

10

【0025】

このインダクティブリンクによれば、スイッチングアンプだけでなく変調回路も、デジタル回路で構成されるので、リニアアンプを必要としない。また、スイッチングアンプおよび変調回路は、デジタル半導体集積回路により形成される。このため、消費電力の低減だけでなく、回路素子の実現のための半導体集積回路の面積を縮小できる。

【0026】

本発明に係るインダクティブリンクは、前記変調回路の入力にセンサ信号を提供するセンサ回路を更に備えることが好ましい。このインダクティブリンクによれば、センサ信号を伝送するための電磁誘導方式のデータトランスミッタが提供される。

20

【0027】

本発明に係るインダクティブリンクでは、前記センサ回路は、対象物の情報をセンシングするためのセンシング素子と、該センシング素子からの信号を信号処理回路とを含むことができる。前記スイッチングアンプ、前記変調回路、および前記信号処理回路は、シリコンマイクロチップ上に集積されている。このインダクティブリンクによれば、デジタル無線通信システムのための電磁誘導方式のデータトランスミッタが提供される。

【0028】

本発明に係るインダクティブリンクでは、前記シリコンマイクロチップには、前記センシング素子がさらに集積されていることが好ましい。このインダクティブリンクによれば、デジタル無線通信システムのための電磁誘導方式の小型データトランスミッタが提供される。

30

【0029】

本発明の上記の目的および他の目的、特徴、並びに利点は、添付図面を参照して進められる本発明の好適な実施の形態の以下の詳細な記述から、より容易に明らかになる。

【発明の効果】

【0030】

以上説明したように、本発明によれば、低消費電力であるインダクティブリンクが提供される。

【発明を実施するための最良の形態】

【0031】

本発明の知見は、例示として示された添付図面を参照して以下の詳細な記述を考慮することによって容易に理解できる。引き続き、添付図面を参照しながら、本発明のインダクティブリンクに係る実施の形態を説明する。可能な場合には、同一の部分には同一の符号を付する。

40

【0032】

図1は、電磁誘導方式を用いて信号伝送を行うデジタル無線通信システムを概略的に示す図面である。デジタル無線通信システム11は、レシーバ13およびインダクティブリンク(データトランスミッタ)15を含む。レシーバ13は、受信用コイル17および復調回路19を含むことができる。

【0033】

50

インダクティブリンク 15 は、スイッチングアンプ 21 と、結合キャパシタ 23 と、第 1 のタンク回路 25 と、フィルタリング回路 27 とを備える。スイッチングアンプ 21 は、入力 21 a および出力 21 b を有する。スイッチングアンプ 21 の出力 21 b には、クラス F 回路 31 が接続されている。結合キャパシタ 23 は、スイッチングアンプ 21 の出力 21 b からの信号を受け取る一端 23 a および他端 23 b を有する。第 1 のタンク回路 25 は、送信用コイル 33 とキャパシタ 35 とを含む。送信用コイル 33 は、レシーバ 13 の受信用コイル 17 と誘導結合により結合するように設けられている。第 1 のタンク回路 25 において、送信用コイル 33 のインダクタンス L_1 およびキャパシタ 35 のキャパシタンス C_1 は、キャリア信号の基本周波数 f_0 ($f_0^2 = 1 / (L_1 \times C_1)$) に共振するように決定されている。第 1 のタンク回路 25 の Q 値は、「Q」で表される。フィルタリング回路 27 は、第 1 のタンク回路 25 と結合キャパシタ 23 の他端 23 b との間に直列に接続されている。フィルタリング回路 27 は、一または複数のフィルタを含んでおり、各フィルタは、共振周波数を有する。この共振周波数は、基本周波数の奇数次高調波のいずれかに対応しており、このため各フィルタは、共振周波数成分を濾波する。インダクティブリンク 15 において、フィルタの共振周波数は互いに異なっている。

10

【0034】

このインダクティブリンク 15 によれば、レシーバ 13 へのデータの伝達は、レシーバ 13 の受信コイル 17 と送信用コイル 33 との間の電磁結合により行われる。インダクティブリンク 15 の初期応答においては、並列共振回路は容量性の負荷となるので、スイッチングアンプ 21 の負荷へ電源から電流が供給される。共振状態においては、送信されるべきデジタルデータを示す送信シンボルの変化がないとき、スイッチングアンプ 21 の負荷はハイインピーダンスとなり、負荷へ流れ込むエネルギーが制限されるように働く。電力は、送信シンボルの切り替わりにおいて消費される。このため、電力効率の良いインダクティブリンク 15 が提供される。

20

【0035】

アンテナを用いる無線通信では、アンテナはパワーアンプの抵抗性負荷として動作する。しかしながら、インダクティブリンク 21 では、送信用コイル 33 は、フィルタリング回路 27 からの信号に応じた交流磁界を発生する。電磁結合を用いた信号電力伝達モデルにおいて、パワーアンプの出力の負荷は、誘導性の負荷として近似でき、抵抗性の負荷を含まない。

30

【0036】

送信用コイル 33 と受信用コイル 17 との結合係数は、例えば 0.01 以下であり、このインダクティブリンク 15 は、近距離および小電力の無線通信システム 11 に好適である。このように結合係数が小さいので、インダクティブリンク 15 において二次側（レシーバ）の負荷で取り出される電力は、一次側（トランスミッタ）の電力に比べて極めて小さい値である。二次側において信号電力が取り出されなかった場合、一次側の電力はスイッチング回路といったスイッチングアンプへ反射し、スイッチングアンプ内のスイッチトランジスタにおいて熱となる。つまり、損失となる。したがって、電磁結合を用いた通信を行う場合において、本実施の形態のように、過剰な信号電力の投入を抑えスイッチングトランジスタでの損失を抑えることが好適である。これによって、トランスミッタの効率が向上される。

40

【0037】

インダクティブリンク 15 は、変調回路 37 を更に含むことができる。変調回路 37 は、入力 37 a に受けた信号に応答して変調信号 S_{MOD} を生成する。変調回路 37 の出力 37 b は、スイッチングアンプ 21 の入力 21 a に変調信号 S_{MOD} を提供する。変調回路 37 の変調方式は、ASK、BPSK、および QPSK のいずれかであることが好ましい。これらの変調方式は、いずれも単一のキャリア周波数を用いるものであり、スイッチングアンプ 21 およびクラス F 回路 31 は、送信シンボルの切り替わりときに電力を消費する。

【0038】

50

変調回路 37 の変調方式が A S K、B P S K、および Q P S K のいずれかであるとき、変調回路 37 をデジタル回路で構成することができる。このインダクティブリンク 15 によれば、スイッチングアンプ 21 だけでなく変調回路 37 も、デジタル回路で構成されるので、リニアアンプが必要でない。また、スイッチングアンプ 21 および変調回路 37 は、デジタル半導体集積回路により形成される。このため、消費電力の低減だけでなく、回路素子の実現のための半導体集積回路の面積を縮小できる。

【0039】

好適な実施例では、インダクティブリンク 15 はセンサ回路 39 を更に備えることが好ましい。センサ回路 39 の出力 39 a は、変調回路 37 の入力 37 a にセンサ信号 S_{SEN} を提供する。このインダクティブリンク 15 によれば、センサ信号 S_{SEN} を伝送するための電磁誘導方式のデータトランスミッタが提供される。

10

【0040】

インダクティブリンク 15 では、センサ回路 39 は、対象物 41 の状態をセンスするためのセンシング素子 43 と、信号処理回路 45 とを含むことができる。センシング素子 43 としては、例えばイメージセンサ、生体信号センサ等を用いることができる。信号処理回路 45 は、該センシング素子 43 からの信号 S_{DET} を処理する。センシング素子からの信号を送信する送信器を必要とする近距離および小電力の無線通信システムのために、このインダクティブリンク 15 は便利である。

【0041】

スイッチングアンプ 21、変調回路 37、および信号処理回路 45 は、シリコンマイクロチップ上に集積されることができる。このインダクティブリンク 15 によれば、デジタル無線通信システムのための電磁誘導方式のデータトランスミッタが提供される。

20

【0042】

インダクティブリンク 15 では、スイッチングアンプ 21、変調回路 37 および信号処理回路 45 に加えて、シリコンマイクロチップにはセンシング素子 43 がさらに集積されることが好ましい。センシング素子 43 としては、例えばイメージセンサ、生体信号センサ等を用いることができる。このインダクティブリンク 15 によれば、デジタル無線通信システムのための電磁誘導方式の小型データトランスミッタが提供される。図 1 に示されるように、送信用コイル 33 としては、例えば、複数回のターン (N ターン) により比較的小さなサイズ (例えば半径 a) を用いることができ、受信コイル 17 としては、例えば、単一ループの比較的大きなサイズ (例えば半径 b) を用いて受信感度を高めることができる。例えば、送信用コイル 33 が、図 1 に示されるように受信コイル 17 から距離 x だけ離れているとき、距離 x における磁場 H および距離 x に位置する受信用コイルに誘起される磁束は、共に図 1 に示されている。

30

【0043】

図 2 は、スイッチングアンプ 21、クラス F 回路 31 を概略的に示す図面である。図 2 (a) に示されるように、クラス F 回路 31 はフィルタリング回路 27 および第 1 のタンク回路 25 を含む。クラス F 回路 31 には、図 2 (b) に示される波形の信号が入力される。この入力信号にตอบสนองして、クラス F 回路 31 は、図 2 (c) に示される波形の信号を生成する。この波形は、キャリアの基本周波数成分に対応する実質的な正弦波である。このため、第 1 のタンク回路 25 には、キャリアの基本周波数成分に対応する正弦波の振幅成分が大きい信号が入力される。

40

【0044】

このために、クラス F スwitching 動作を用いたフィルタリング回路 27 は以下のような回路を含む。フィルタリング回路 27 において、各フィルタは、奇数次の高調波成分にインピーダンスを持つようにチューニングした複数のブロックフィルタである。これらのブロックフィルタは、例えば、それぞれ、複数の LC タンク回路 (例えば、3 次高調波に共振する LC タンク回路 53、5 次高調波に共振する LC タンク回路 55、(2N - 1) 次高調波に共振する LC タンク回路 57 等) である。LC タンク回路 53 は互いに並列に接続されたキャパシタ 47 a (キャパシタンス $C_2 = C_1 / 3$) およびインダク

50

タ(インダクタンス $L_2 = L_1 / 3$)49aを含み、キャパシタ47aおよびインダクタ49aから成る並列共振回路は、図2(d)に示されるような3次高調波に共振する。LCタンク回路55は互いに並列に接続されたキャパシタ(キャパシタンス $C_3 = C_1 / 5$)47bおよびインダクタ(インダクタンス $L_3 = L_1 / 5$)49bを含み、キャパシタ47bおよびインダクタ49bから成る並列共振回路は、図2(e)に示されるような5次高調波に共振する。LCタンク回路57は互いに並列に接続されたキャパシタ(キャパシタンス $C_N = C_1 / (2N - 1)$)47cおよびインダクタ(インダクタンス $L_N = L_1 / (2N - 1)$)49cを含み、キャパシタ47cおよびインダクタ49cから成る並列共振回路は、図2(f)に示されるような $(2N - 1)$ 次高調波に共振する。このフィルタリング回路31によれば、これらのタンク回路53、55、57は、スイッチングアンプ21の出力信号の奇数次の周波数成分に対して高いインピーダンスを持つ並列共振回路(負荷)として動作すると共に、スイッチングアンプ21の出力信号の基本波成分は、第1のタンク回路25に到達する。

10

【0045】

例えば、インダクティブリンク15では、フィルタリング回路27は基本周波数の3、5、7、9次高調波をそれぞれ濾波するための4つのフィルタを含むことができる。フィルタリング回路は、スイッチングアンプの出力信号に含まれる3、5、7、9次高調波成分に対して高いインピーダンスを示し、これらの周波数成分を濾波する。このため、第1のタンク回路25は、3、5、7、9次高調波成分を含まず、9次高調波成分よりも高次周波数成分および基本周波数成分を含む信号を受けるけれども、9次高調波成分よりも高次周波数成分の振幅は非常に小さい。しかしながら、必要な場合には、フィルタリング回路27は、11次以降の高周波成分のためのフィルタを含むことができる。

20

【0046】

スイッチングアンプ21は、理想的には完全にオン/オフ・スイッチング動作をする非線形の増幅器である。好適な実施例では、スイッチングアンプ21は、図2(a)に示されるように、pチャネルMOSトランジスタ20aおよびnチャネルMOSトランジスタ20bを含むCMOSインバータを含むことが好ましい。このCMOSインバータは、変調キャリアコードに応答した実質的な矩形波をフィルタリング回路27およびタンク回路25に提供できる。

30

【0047】

インダクティブリンク15では、スイッチングアンプ21として、CMOSインバータに替えて、以下の接続を含む非線形増幅器を用いることができる。この非線形増幅器は、負荷回路およびnチャネルMIS型トランジスタを含み、この負荷回路の一端は高電位側電源線に接続されると共に、その他端はスイッチングアンプ21の出力21bに接続される。nチャネルMIS型トランジスタのゲートは、スイッチングアンプ21の入力21aからの信号を受け、そのソースは低電位側電源線に接続され、そのドレインは出力21bに接続される。nチャネルMIS型トランジスタが変調キャリアコードに応答して動作する。

【0048】

或いは、インダクティブリンク15では、スイッチングアンプ21として、CMOSインバータに替えて、以下の接続を含む非線形増幅器を用いることができる。この非線形増幅器は、pチャネルMIS型トランジスタおよびnチャネルMIS型トランジスタを含む。pチャネルMIS型トランジスタのゲートは、スイッチングアンプ21の入力21aからの信号を受け、そのソースは高電位側電源線に接続され、そのドレインは、スイッチングアンプ21の出力21bに接続される。nチャネルMIS型トランジスタのゲートは、スイッチングアンプ21の入力21bからの信号を受け、そのソースは低電位側電源線に接続され、そのドレインは、スイッチングアンプ21の出力21bに接続される。スイッチングアンプ21がpチャネルMIS型トランジスタおよびnチャネルMIS型トランジスタを含むので、スイッチングアンプ21を半導体集積回路により実現できる。

40

【0049】

50

必要な場合には、インダクティブリンク 15 は、スイッチングアンプ 21 の出力 21b と結合キャパシタ 23 の一端 23a との間に接続された抵抗 51 を更に含むことができる。この抵抗 51 は、送信用コイルに供給される電流を調整するために用いられ、送信用コイル 33 に流れ込む電流値の上限を定める。しかしながら、抵抗 51 として、スイッチングアンプ 21 に含まれるトランジスタのオン抵抗を利用できる。

【0050】

既に説明したように、インダクティブリンク 15 では、パワーアンプであるスイッチングアンプがクラスF動作を行うことにより、スイッチングアンプにおける損失を効率的に改善できる。スイッチングアンプ 21 およびクラスF回路 31 の初期応答において、フィルタリング回路 27 の並列共振回路は容量性の負荷となるので、該負荷へ電源から電流が供給される。スイッチングアンプ 21 およびクラスF回路 31 の定常状態では、送信シンボルの変化がない共振状態においてはクラスF回路 31 はハイインピーダンスとなるので、負荷へ流れ込むエネルギーが制限される。

10

【0051】

好適な実施例として、図 2 (a) に示されるように、インダクティブリンク 15 は送信コイル 33 をデジタル CMOS 出力バッファを用いてフィルタリング回路 27 を介して駆動する。通信に必要な周波数変調回路および増幅回路のすべてをデジタル基本素子で構成できる。リニアアンプを必要としないので、上記のような消費電力だけでなく、回路面積においても大幅な削減を達成できる。

【0052】

図 3 は、インダクティブリンク内の主要な回路ノードにおける信号波形を示す図面である。コイルドライバアンプとして用いられる CMOS インバータのゲート電圧に、変調回路におけるデジタル演算で生成された変調キャリアコード信号（例えば、図 3 (a) に示されるように、デューティ比 50 : 50 を持つ矩形波）を入力する。送信用コイルから受信用コイルに誘導結合により送信される送信信号は、キャリアの基本波に共振周波数を持つ LC タンク回路を用いたフィルタリングによって、矩形波に含まれる高調波成分から正弦波として取り出される。CMOS インバータは、図 3 (b) に示されるように、ほぼ矩形波をドレインに生成する。このドレイン電圧の位相は、ゲート電圧の位相と反転している。理想的な矩形波信号をゲートに与えると共に電源電圧 V_{DD} とするとき、ドレイン電圧 V_d は、フーリエ級数を用いて図 4 における式 (1) で表される。CMOS インバータの p チャネルトランジスタおよび n チャネルトランジスタを流れる電流は、それぞれ、図 3 (d) および図 3 (e) に示される。結合キャパシタ 23 の一端 23a における波形は、図 3 (c) に示される。送信用コイルを含む LC タンク回路における電圧および電流の波形は、図 3 (f) に示されており、また図 4 の式 (2) および式 (3) により表される。図 3 (b)、図 3 (d) および図 3 (e) から理解されるように、トランジスタがオンしている時のドレイン電圧はゼロに近い値であるので、トランジスタスイッチング中には電力損失はほとんどない。したがって、リンクの消費電力は抵抗 R で失われるエネルギーであり、図 4 において式 (4) として表される。ノード V_1 における電圧波形は、 $(2N - 1)$ 次高調波成分までの和として、図 4 における式 (5) で表され、入力された矩形波信号を提供するアンプに対して、奇数次高調波成分に対して高いインピーダンスを持つ負荷を直列に接続することにより、スイッチングアンプの電力ロスを制限できる。ノード V_1 における電圧波形は、フィルタリング回路における高次フィルタの段数を増加することによって矩形波に近づけることができ、これによってインダクティブリンクの電力損失を改善できる。

20

30

40

【0053】

次いで、スイッチングアンプの電力ロスについて説明する。これまでの説明から理解されるように、矩形波信号を生成するスイッチングアンプの出力に、奇数次の高調波成分に対して高いインピーダンスを持つ負荷を直列に付加することにより、スイッチングアンプの電力ロスを制限できる。引き続き説明では、クラスF動作を用いたインダクティブリンクにおいて、基本波のみを処理する回路の電力効率とフィルタリング回路におけるフィル

50

タを様々な段数に変更させた回路の電力効率において、消費電力の改善がどの程度あるかをシミュレーションにより見積もる。

【 0 0 5 4 】

図 5 は、様々な段数の奇数次高調波フィルタを有するフィルタリング回路において抵抗 R に流れる電流波形を示す図面である。図 5 (a) に示されるように、奇数次高調波フィルタを持たない回路における電流値波形 (DC 成分のみの基準電流波形) を示しており、図 7 に示されるグラフの横軸 (時間軸) は、キャリア周波数 1 サイクル当たりの時間によって正規化されており、縦軸 (電流軸) は、抵抗 R の最大電流値

$$I_{m a x} = V_{D D} / 2 R \quad (6)$$

によって正規化されている。図 5 (b) は、基本周波数成分に共振する共振回路を含むリンクにおける電流波形を示す。図 5 (c) は、基本周波数成分 f_1 と 3 次高周波成分 f_3 に共振する共振回路を含むリンクにおける電流波形を示す。図 5 (d) は、基本周波数成分 f_1 並びに 3 次及び 5 次高周波成分 f_3 、 f_5 に共振する共振回路を含むリンクにおける電流波形を示す。図 5 (e) は、基本周波数成分 f_1 並びに 3 次、5 次及び 7 次高周波成分 f_3 、 f_5 、 f_7 に共振する共振回路を含むリンクにおける電流波形を示す。図 5 (f) は、基本周波数成分 f_1 並びに 3 次、5 次、7 次及び 9 次高周波成分 f_3 、 f_5 、 f_7 、 f_9 に共振する共振回路を含むリンクにおける電流波形を示す。図 5 によれば、高調波フィルタの追加により、負荷 R に流れる電流が制限されることが示されている。

【 0 0 5 5 】

図 6 は、単位時間当たりの消費電力の改善効果がブロッキングフィルタの段数に応じて変化する様子を示す。基本波のみの LC タンク回路用いたリンクでは、約 8 1 % の消費電力改善効果が得られる。基本波成分から 9 次高調波成分までの奇数次成分をチューニングするリンクでは、インダクティブリンクの電力ロス は約 9 6 % 削減できる。

【 0 0 5 6 】

これまでの説明から理解されるように、インダクティブリンクの消費電力は、抵抗 R において熱となって失われる電力におおよそ相当する。その平均消費電力は抵抗 R に流れる電流成分を次の 2 種類の成分に分けてことで計算できる。これらの 2 種類の成分は、無変調キャリアの送信時に流れる定常電流成分と、シンボルの切り替わり時に流れる過渡電流成分である。

【 0 0 5 7 】

まず、定常電流成分を見積もる。無変調キャリアを送信する場合、インダクティブリンクの平均消費電力は、既出の式

$$P_{L o s s} = (V_d - V_1)^2 / R = I_R^2 \times R \quad (4)$$

$$I_{m a x} = V_{D D} / 2 R \quad (6)$$

および図 7 (a) に示される式 (7) で表される。

【 0 0 5 8 】

次いで、過渡電流成分を見積もる。シンボルの切り替わる時に流れる過渡電流成分は、各 LC 共振回路がもつキャパシタへの充放電に伴う電流である。遷信シンボルが「 0 」から「 1 」及び「 1 」から「 0 」へと変化するときエネルギーが必要とされる。このエネルギーは、各キャパシタに蓄えられるエネルギーと負荷 R で熱として消費された電力との時間積分によって表される。このため、1 シンボルの変化で消費するエネルギーは、図 7 (b) に示される式 (8) で表される。このエネルギーは、m 段目 (m : 自然数) において

$$C_m = C_1 / (2 m - 1)$$

で表されるキャパシタンスを

$$- 2 \times V_{D D} / ((2 m - 1) \times)$$

から

$$+ 2 \times V_{D D} / ((2 m - 1) \times)$$

まで充電するエネルギーに関して 1 段目から m 段目までの総和をとって得られる。シンボルの遷移による平均消費電力は、図 7 (c) に示される式 (9) で表される。

【 0 0 5 9 】

10

20

30

40

50

したがって、平均消費電力の全体は静的な平均消費電力と動的な平均消費電力との和であり、これは図7(d)に示される式(10)で表される。図7(e)は、ブロッキングフィルタの段数と平均消費電力の詳細な値との関係を示す。

【0060】

以上本実施の形態に示されるように、クラスFスイッチング増幅器を用いたインダクティブリンクは、超低消費電力の無線データトランスミッタを提供する。このインダクティブリンクでは、送信用コイルの駆動には、オン・オフのスイッチング動作をする非線形増幅器を用いると共に、非線形増幅器の入力にデジタル演算で生成された変調キャリアコードを入力する。送信信号は、基本波に共振周波数を持つLCタンク回路によってフィルタリングすることによって、矩形波に含まれる高調波成分から取り出される。このときパワーアンプにクラスF動作をさせるために、奇数次の高調波成分に対して高いインピーダンスを持つ負荷を送信用コイルの前段に直列に接続する。インダクティブリンクの初期応答において並列共振回路は容量性の負荷となるので、電源から負荷へと電流が供給される。しかしながら、インダクティブリンクの定常応答では、フィルタリング回路の共振周波数においては非線形増幅器の負荷はハイインピーダンスとなり、この負荷へ流れ込むエネルギーが制限される。したがって、クラスF回路とLCタンク回路の組み合わせにより、キャリア周波数のサイクルではなくシンボルの切り替わりの瞬間にだけ電力が消費される。

【0061】

好適な実施の形態において本発明の原理を図示し説明してきたが、本発明は、そのような原理から逸脱することなく配置および詳細において変更され得ることは、当業者によって認識される。本発明は、本実施の形態に開示された特定の構成に限定されるものではない。したがって、特許請求の範囲およびその精神の範囲から来る全ての修正および変更権利を請求する。

【産業上の利用可能性】

【0062】

本実施の形態は、ASK、BPSK、QPSKのような単一のキャリア周波数を用いた変調方式を用いる場合において、極めて電力効率の良いインダクティブリンクを構成できる。また、送信用コイルを駆動する非線形増幅器に、CMOSインバータといったスイッチングアンプを矩形波で駆動すれば、回路面積の大幅な削減も達成できる。

【図面の簡単な説明】

【0063】

【図1】図1は、電磁誘導方式を用いて信号伝送を行うデジタル無線通信システムを概略的に示す図面である。

【図2】図2は、スイッチングアンプおよびクラスF回路を概略的に示す図面である。

【図3】図3は、インダクティブリンク内の主要な回路ノードにおける信号波形を示す図面である。

【図4】図4は、インダクティブリンクの主要なノードにおける信号波形を説明するための図面である。

【図5】図5は、様々な段数の奇数次高調波フィルタを有するフィルタリング回路における抵抗Rに流れる電流波形を示す図面である。

【図6】図6は、単位時間当たりの消費電力の改善効果がブロッキングフィルタの段数に応じて変化する様子を示す。

【図7】図7は、ブロッキングフィルタの段数と平均消費電力の詳細な値との関係を説明するための図面である。

【符号の説明】

【0064】

11...デジタル無線通信システム、13...レシーバ、15...インダクティブリンク(データトランスミッタ)、17...受信用コイル、19...復調回路、21...スイッチングアンプ、23...結合キャパシタ、25...第1のタンク回路、27...フィルタリング回路、33...送信用コイル、31...クラスF回路、35...キャパシタ、37...変調回路、39...セン

10

20

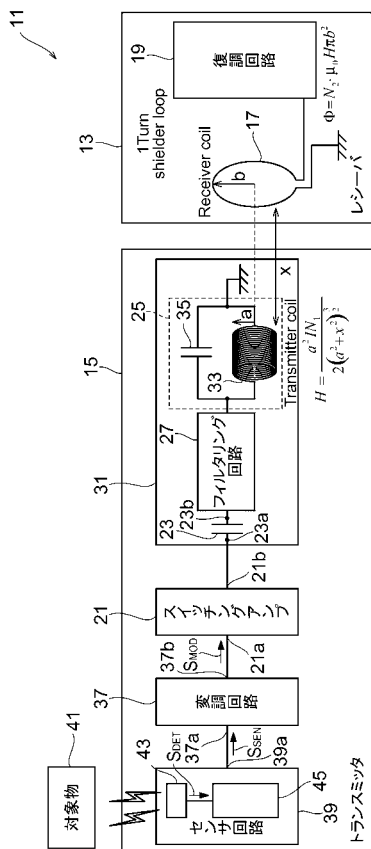
30

40

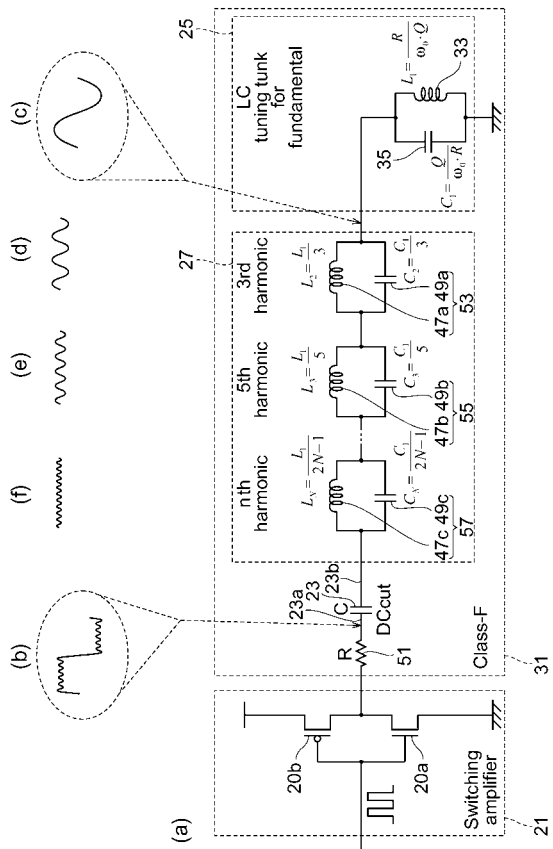
50

サ回路、41...対象物、43...センシング素子、45...信号処理回路、47a、47b、47c...キャパシタ、49a、49b、49c...インダクタ、53、55、57...LCタンク回路

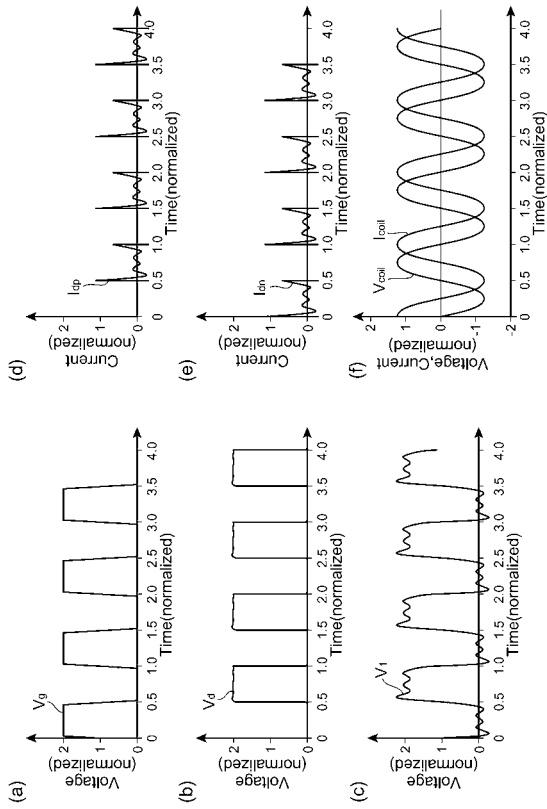
【図1】



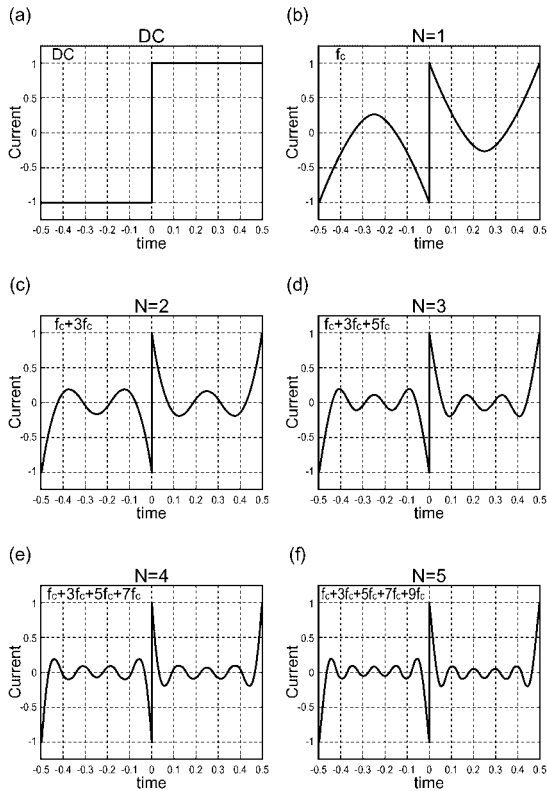
【図2】



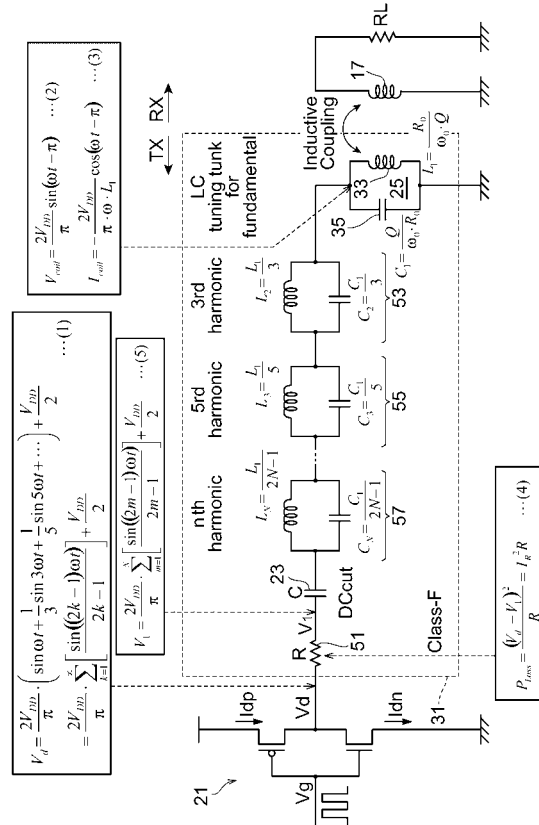
【 図 3 】



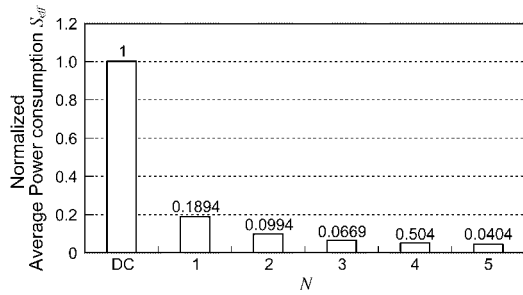
【 図 5 】



【 図 4 】



【 図 6 】



【 図 7 】

(a)
$$P_{static} = \frac{V_{DD}^2}{4R} \times S_{eff} \quad \dots(7)$$

(b)
$$W_{symbol} = \sum_{m=1}^N \left[\frac{1}{2} \cdot \frac{C_1}{2m-1} \cdot \left(2 \times \frac{2 \cdot V_{DD}}{(2m-1) \cdot \pi} \right)^2 \right] \quad \dots(8)$$

$$= \frac{8 \cdot C_1 \cdot V_{DD}^2}{\pi^2} \sum_{m=1}^N \left[\frac{1}{(2m-1)^3} \right]$$

(c)
$$P_{symbol} = W_{symbol} \cdot R_s \cdot \alpha_s \quad \dots(9)$$

(d)
$$P_{total} = P_{static} + P_{symbol} \quad \dots(10)$$

(e) $V_{DD} = 2V, Q = 8, R = 1 \text{ k}\Omega, L_s = 1 \mu\text{H}, C_s = 63 \text{ pF}$
 carrier frequency $f_c = 20 \text{ M[Hz]}, R_s = 2.5 \text{ M[sample / s]}, \alpha_s = 0.5$

N	Odd Harmonics	P_{static} [μW]	P_{symbol} [μW]	P_{total} [μW]	Energy Cost [nJ/bit]
1	1	189	255	444	0.178
2	1,3	94	265	359	0.144
3	1,3,5	67	267	334	0.134
4	1,3,5,7	50	268	318	0.127
5	1,3,5,7,9	40	268	308	0.123

フロントページの続き

(72)発明者 川人 祥二

静岡県浜松市城北3丁目5-1 国立大学法人静岡大学電子工学研究所内

審査官 前田 典之

(56)参考文献 特開2005-026741(JP,A)

特開2005-117200(JP,A)

特開平04-083408(JP,A)

特開2004-206245(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04B 5/02