

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-120455  
(P2009-120455A)

(43) 公開日 平成21年6月4日(2009.6.4)

(51) Int.Cl.	F I	テーマコード (参考)
<b>C30B 29/36 (2006.01)</b>	C30B 29/36 A	4G077
<b>C30B 1/10 (2006.01)</b>	C30B 1/10	4K029
<b>C23C 14/48 (2006.01)</b>	C23C 14/48 A	5F041
<b>H01L 21/265 (2006.01)</b>	H01L 21/265 Y	5F045
<b>H01L 21/20 (2006.01)</b>	H01L 21/20	5F152

審査請求 未請求 請求項の数 6 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願2007-298752 (P2007-298752)  
(22) 出願日 平成19年11月19日 (2007.11.19)

(71) 出願人 000126115  
エア・ウォーター株式会社  
北海道札幌市中央区北3条西1丁目2番地  
(71) 出願人 505127721  
公立大学法人大阪府立大学  
大阪府堺市中央区学園町1-1  
(74) 代理人 100109472  
弁理士 森本 直之  
(72) 発明者 泉 勝俊  
大阪府堺市中央区大野芝町2-3番地府大宅舎  
1-2号  
(72) 発明者 横山 敬志  
長野県松本市梓川俊4007番地3 エア  
・ウォーター株式会社総合開発研究所内

最終頁に続く

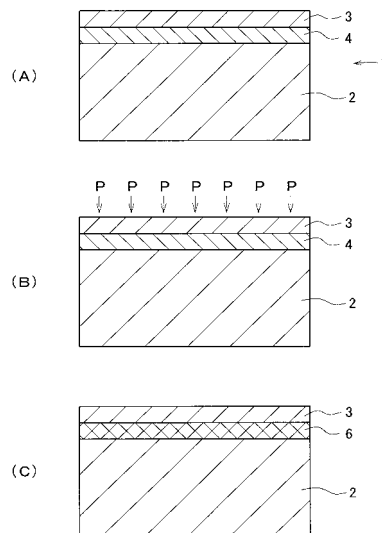
(54) 【発明の名称】 単結晶SiC基板の製造方法およびそれによって得られた単結晶SiC基板

(57) 【要約】 (修正有)

【課題】 比較的安価な多結晶SiC基板を母材基板として歪みが少なく大型で結晶性の良い単結晶SiC基板を安価に製造する方法を提供する。

【解決手段】 Si母材層2に所定厚さの表面Si層3と埋め込み酸化層4が形成されたSOI基板1に対し、表面Si層3側からPイオンを注入することにより、埋め込み酸化層4をPSG層6に変成させて軟化点を低下させるPイオン注入工程と、PSG層6が形成されたSOI基板1を炭化水素系ガス雰囲気中で加熱して表面Si層3をSiCに変成させたのち冷却させて表面に単結晶SiC層を形成するSiC形成工程とを行なう。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

Si 母材層に所定厚さの表面 Si 層と埋め込み酸化層が形成された SOI 基板に対し、上記表面 Si 層側から P イオンを導入することにより、上記埋め込み酸化層を埋め込みガラス層に変成させて軟化点を低下させる P イオン導入工程と、

上記埋め込みガラス層が形成された SOI 基板を炭化水素系ガス雰囲気中で加熱して上記表面 Si 層を SiC に変成させたのち冷却させて表面に単結晶 SiC 層を形成する SiC 形成工程とを備えたことを特徴とする単結晶 SiC 基板の製造方法。

## 【請求項 2】

上記 P イオン導入工程における P イオンの導入量は、 $1 \times 10^{15} \sim 5 \times 10^{18}$  個 /  $\text{cm}^2$  である請求項 1 記載の単結晶 SiC 基板の製造方法。

10

## 【請求項 3】

上記 P イオン導入工程における基板温度は、 $200 \sim 550$  である請求項 1 または 2 記載の単結晶 SiC 基板の製造方法。

## 【請求項 4】

上記 P イオン導入工程をイオン注入によって行い、その際の P イオンの加速エネルギーが  $5 \sim 30 \text{ keV}$  である請求項 1 ~ 3 のいずれか一項に記載の単結晶 SiC 基板の製造方法。

## 【請求項 5】

Si 母材と表面 Si 層となる Si 薄板を接合する前に、その接合面となる Si 母材と表面 Si 層の少なくとも一方の表面に、堆積法によって少なくとも  $\text{SiO}_2$  よりも軟化点が低いガラス層を形成するガラス層形成工程と、

20

上記 Si 母材と Si 薄板をガラス層を挟むように接合し、Si 母材層、表面 Si 層および埋め込みガラス層が積層された埋め込み型基板を形成する接合工程と、

上記埋め込み型基板を炭化水素系ガス雰囲気中で加熱して上記表面 Si 層を SiC に変成させたのち冷却させて表面に単結晶 SiC 層を形成する SiC 形成工程とを備えたことを特徴とする単結晶 SiC 基板の製造方法。

## 【請求項 6】

Si 母材層と表面の単結晶 SiC 層との間に、少なくとも  $\text{SiO}_2$  よりも軟化点が低い埋め込みガラス層が形成されたことを特徴とする単結晶 SiC 基板。

30

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、単結晶 SiC 基板の製造方法および単結晶 SiC 基板に係るものであり、詳しくは、大型で結晶性の良かつ歪みの少ない単結晶 SiC 基板を製造できる単結晶 SiC 基板の製造方法および単結晶 SiC 基板に関するものである。

## 【背景技術】

## 【0002】

単結晶 SiC (炭化シリコン) は、熱的、化学的安定性に優れ、機械的強度も強く、放射線照射にも強いという特性から、次世代の半導体デバイス材料として注目を集めている。特に、青色発光ダイオード等の基板材料や耐環境半導体素子等の技術分野において有望視されている。このような用途に用いる SiC 膜を得る方法としては、SiC 単結晶の基板上に、 $1400$  以上の温度での液相成長法、もしくは  $1300$  以上の温度での気相成長法が通常用いられている。

40

## 【0003】

ところが、上記出発材料として SiC 単結晶基板を用いる方法では、SiC 単結晶基板自体が、極めて高価でかつ小面積のものしか得られていないのが実情である。このため、半導体デバイスとしても極めて高価なものとなっており、大面積の単結晶 SiC 基板を安価に提供する技術が強く望まれている。

## 【0004】

50

そこで、下記の特許文献1のように、表面Si層とこの表面Si層の下側に存在する埋め込み絶縁層(SiO<sub>2</sub>層)およびSi母材層を有する絶縁層埋め込み型Si基板を利用し、絶縁層埋め込み型Si基板の表面Si層を10nm程度に薄膜化し、これを高温で炭化処理して単結晶SiC層に変成させる技術が提供されている。

【特許文献1】特開2003-224248号公報

【特許文献2】特開2001-094082号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、上述した製造方法では、Siの融点が1410であることから、1400以上の高温プロセスは全く適用することができず、少なくともそれよりも低い温度で炭化処理を行う必要がある。一方、SiとSiCの熱膨張係数が異なるうえ、SiO<sub>2</sub>の軟化点が1200付近と比較的高いことから、炭化処理で加熱した後に冷却する段階でSi母材層とSiC層の間で収縮率に差が生じ、冷却後の基板にそりが発生することが避けられないという問題があった。このように、基板自体にそりが発生するため、基板を大型化するにも限界があったのが実情である。

10

【0006】

このように、現状の技術では、膜質の良い単結晶SiC基板は高価でかつ小型のものしか得られておらず、大型で膜質のよい単結晶SiC基板は得られていないのが実情であり、大型で結晶性の良い単結晶SiC基板を安価に提供できる技術の開発が強く望まれている。

20

【0007】

本発明は、上記のような事情に鑑みなされたもので、比較的安価な多結晶SiC基板を母材基板として歪みが少なく大型で結晶性の良い単結晶SiC基板を安価に製造できる単結晶SiC基板の製造方法および単結晶SiC基板の提供を目的とする。

【課題を解決するための手段】

【0008】

上記目的を達成するため、本発明の単結晶SiC基板の製造方法は、Si母材層に所定厚さの表面Si層と埋め込み酸化層が形成されたSOI基板に対し、上記表面Si層側からPイオンを導入することにより、上記埋め込み酸化層を埋め込みガラス層に変成させて軟化点を低下させるPイオン導入工程と、

30

上記埋め込みガラス層が形成されたSOI基板を炭化水素系ガス雰囲気中で加熱して上記表面Si層をSiCに変成させたのち冷却させて表面に単結晶SiC層を形成するSiC形成工程とを備えたことを第1の要旨とする。

【0009】

また、本発明の単結晶SiC基板の製造方法は、Si母材と表面Si層となるSi薄板を接合する前に、その接合面となるSi母材と表面Si層の少なくとも一方の表面に、堆積法によって少なくともSiO<sub>2</sub>よりも軟化点が高いガラス層を形成するガラス層形成工程と、

上記Si母材とSi薄板をガラス層を挟むように接合し、Si母材層、表面Si層および埋め込みガラス層が積層された埋め込み型基板を形成する接合工程と、

40

上記埋め込み型基板を炭化水素系ガス雰囲気中で加熱して上記表面Si層をSiCに変成させたのち冷却させて表面に単結晶SiC層を形成するSiC形成工程とを備えたことを第2の要旨とする。

【0010】

また、上記目的を達成するため、本発明の単結晶SiC基板は、Si母材層と表面の単結晶SiC層との間に、少なくともSiO<sub>2</sub>よりも軟化点が高い埋め込みガラス層が形成されたことを要旨とする。

【発明の効果】

【0011】

50

すなわち、本発明の第1の単結晶SiC基板の製造方法は、SOI基板の埋め込み酸化物層を軟化点が低い埋め込みガラス層に変成させた後、炭化水素系ガス雰囲気中で加熱し冷却する炭化処理を行うため、炭化処理で形成されたSiC層とSi母材層の収縮率に差があっても、SiC層とSi母材層の間の埋め込みガラス層が変形してSi母材層とSiC層の間に滑りが発生し、基板全体の反りを大幅に抑制することができる。

【0012】

本発明の第1の単結晶SiC基板の製造方法において、上記Pイオン導入工程におけるPイオンの導入量は、 $1 \times 10^{15} \sim 5 \times 10^{18}$  個/cm<sup>2</sup>である場合には、形成されるSiC層の結晶性を良好に維持しながら基板の反りを効果的に抑制することができる。

【0013】

本発明の第1の単結晶SiC基板の製造方法において、上記Pイオン導入工程における基板温度は、200～550である場合には、表面Si層の結晶性を良好に維持するとともに、その炭化工程において良質なSiC層を確保できる。

【0014】

本発明の第1の単結晶SiC基板の製造方法において、上記Pイオン導入工程をイオン注入によって行い、その際のPイオンの加速エネルギーが5～30keVである場合には、表面Si層の結晶性を維持しながらイオン注入を実施することができ、その結果、基板の反りを効果的に抑制することができる。

【0015】

また、本発明の第2の単結晶SiC基板の製造方法は、Si母材層と表面Si層の間に少なくともSiO<sub>2</sub>よりも軟化点が低い埋め込みガラス層が形成された埋め込み型基板を形成した後、炭化水素系ガス雰囲気中で加熱し冷却する炭化処理を行うため、炭化処理で形成されたSiC層とSi母材層の収縮率に差があっても、SiC層とSi母材層の間の埋め込みガラス層が変形してSi母材層とSiC層の間に滑りが発生し、基板全体の反りを大幅に抑制することができる。

【0016】

また、本発明の単結晶SiC基板は、Si母材層と表面の単結晶SiC層との間に、少なくともSiO<sub>2</sub>よりも軟化点が低い埋め込みガラス層が形成されているため、炭化水素系ガス雰囲気中で加熱し冷却する炭化処理を行っても、SiC層とSi母材層の間の埋め込みガラス層が変形してSi母材層とSiC層の間に滑りが発生し、基板全体の反りが大幅に抑制される。

【発明を実施するための最良の形態】

【0017】

つぎに、本発明を実施するための最良の形態を説明する。

【0018】

〔第1実施形態〕

図1および図2は、本発明の第1実施形態の単結晶SiC基板の製造方法を示す図である。

【0019】

この単結晶SiC基板の製造方法は、下記(1)(2)の工程を行なう。

(1) Si母材層2に所定厚さの表面Si層3と埋め込み酸化物層4が形成されたSOI(Silicon On Insulator)基板1に対し、上記表面Si層3側からPイオンを導入することにより、上記埋め込み酸化物層4を埋め込みガラス層であるPSG層6に変成させて軟化点を低下させるPイオン導入工程。

(2) 上記埋め込みガラス層であるPSG層6が形成されたSOI基板1を炭化水素系ガス雰囲気中で加熱して上記表面Si層3をSiCに変成させたのち冷却させて表面に単結晶SiC層5を形成するSiC形成工程。

【0020】

図1(A)は、Si母材層2の表面に、所定厚さの表面Si層3と埋め込み酸化物層4とが形成されたSOI基板1を示す。上記SOI基板1は、Si母材層2の表面近傍に、

10

20

30

40

50

埋め込み酸化層 4 として所定厚みの  $\text{SiO}_2$  層が形成され、表面に所定厚さの表面  $\text{Si}$  層 3 が形成されたものである。上記埋め込み酸化層 4 の厚みは、約 100 ~ 200 nm 程度の厚みになるよう設定されている。

【0021】

上記  $\text{SOI}$  基板 1 の表面  $\text{Si}$  層 3 は、厚み 20 nm ~ 50 nm 程度のものを 4 ~ 10 nm に薄膜化して用いる。この薄膜化は、例えば、 $\text{SOI}$  基板 1 を酸化雰囲気中で加熱処理することにより、埋め込み酸化層 4 との界面近傍に所望厚みの  $\text{Si}$  層を残存させるよう、表面  $\text{Si}$  層 3 の表面から所定深さを酸化させたのち、表面に生成した酸化層をフッ化水素酸等でエッチングすることにより除去して薄膜化することが行われる。

【0022】

このとき、薄膜化した表面  $\text{Si}$  層 3 の厚みは、上述したように 4 nm ~ 10 nm 程度に設定するのが好ましく、より好ましいのは 4 nm ~ 7 nm 程度である。上記薄膜化した表面  $\text{Si}$  層 3 の厚みが薄すぎると、その後の炭化処理である変成工程によって単結晶  $\text{SiC}$  層 5 が十分に生成されず、良好な単結晶  $\text{SiC}$  層 7 を形成できないからである。

【0023】

また、上記薄膜化した表面  $\text{Si}$  層 3 の厚みが厚すぎると、その後に炭化処理によって単結晶  $\text{SiC}$  層 5 へ変成させる際に、完全に炭化することが困難になり、 $\text{SiC}$  層 5 の底端部に未炭化の  $\text{Si}$  層が残存することとなる。この残存  $\text{Si}$  層はその後の熱処理により容易に上部  $\text{SiC}$  層へ拡散し、その結晶性を悪化させる結果となる。必要に応じて単結晶  $\text{SiC}$  層 5 をさらにエピタキシャル成長させることが行なわれるが、シード層としての単結晶  $\text{SiC}$  層 5 の結晶性が悪いと、その後エピタキシャル成長させても結晶性の悪い単結晶  $\text{SiC}$  層 5 しか得られない。このように、残存  $\text{SiC}$  層が生じないように完全炭化させることは極めて重要である。

【0024】

図 1 (B) および図 1 (C) は、上記  $\text{SOI}$  基板 1 に対し、上記表面  $\text{Si}$  層 3 側から  $\text{P}$  イオンを導入することにより、上記埋め込み酸化層 4 を形成する  $\text{SiO}_2$  を燐を導入したガラスである燐珪酸ガラス (PSG; Phospho Silicate Glass) に変成させ PSG 層 6 を形成して軟化点を低下させる  $\text{P}$  イオン導入工程を示す。

【0025】

上記  $\text{P}$  イオン導入工程は、例えば、イオン注入法やプラズマドーピング法等によって行なうことができる。

【0026】

上記  $\text{P}$  イオン導入工程における  $\text{P}$  イオンの導入量すなわちドーズ量は、 $1 \times 10^{15} \sim 5 \times 10^{18}$  個 /  $\text{cm}^2$  とするのが好ましい。ドーズ量が  $1 \times 10^{15}$  個 /  $\text{cm}^2$  未満では、PSG 層 6 の軟化の程度が十分でなく、基板の反りを防止する効果が十分に得られないからである。反対にドーズ量が  $5 \times 10^{18}$  個 /  $\text{cm}^2$  を超えると、表面  $\text{Si}$  層 3 の結晶性が悪くなり、良質で結晶性のよい単結晶  $\text{SiC}$  層 5 が得られなくなる。このように、 $\text{P}$  イオン導入工程におけるドーズ量を  $1 \times 10^{15} \sim 5 \times 10^{18}$  個 /  $\text{cm}^2$  とすることにより、形成される単結晶  $\text{SiC}$  層 5 の結晶性を良好に維持しながら基板の反りを効果的に抑制することができる。

【0027】

上記イオン注入により、PSG 層 6 の燐のドーブ量を 5 ~ 7 原子%程度に設定するのが好ましい。ドーブ量が 5 原子%未満では、PSG 層 6 の軟化の程度が十分でなく、基板の反りを防止する効果が十分に得られないからである。反対にドーブ量が 7 原子%を超えると、PSG 層 6 の吸湿性が高くなり、単結晶  $\text{SiC}$  層 5 を使って作成した電子素子の電気的特性を著しく劣化させ、良質で信頼性の高い電子素子を得られなくなる。このように、PSG 層 6 を構成するガラスへの燐のドーブ量を 5 ~ 7 原子%とすることにより、形成される単結晶  $\text{SiC}$  層 5 の電気的特性を良好に維持しながら基板の反りを効果的に抑制することができる。

【0028】

10

20

30

40

50

また、上記Pイオン導入工程における基板温度は、200～550 とするのが好ましい。基板温度が200未満では、表面Si層3の結晶性が低下し、良質で結晶性のよい単結晶SiC層5が得られなくなる。反対に基板温度が550を超えると、表面Si層3を構成するSiが昇華し始めて厚みが減少してしまい、十分な膜厚の単結晶SiC層5が得られなくなる。このように、Pイオン導入工程における基板温度を200～550 とすることにより、単結晶SiC層5の結晶性を良好に維持するとともに、適切な膜厚も確保できる。

#### 【0029】

上記Pイオン導入工程をイオン注入によって行う場合、その際のPイオンの加速エネルギーは5～30keVに設定するのが好ましい。上記加速エネルギーが5keV未満でも30keVを超えても、表面Si層3の膜厚との兼ね合いで、埋め込み酸化層4を十分に軟化点の低いPSG層6に変成することができないからである。そして、上記加速エネルギーを5～30keVに設定することにより、SiC層の結晶性および適切な膜厚を維持しながら基板の反りを効果的に抑制することができる。

10

#### 【0030】

図2(D)は、上記埋め込みガラス層であるPSG層6が形成されたSOI基板1を炭化水素系ガス雰囲気中で加熱して上記表面Si層3をSiCに変成させたのち冷却させて表面に単結晶SiC層5を形成するSiC形成工程を行なった状態である。

#### 【0031】

上記SiC形成工程は、例えば、雰囲気制御が可能な加熱炉において、加熱炉内に導入される雰囲気ガス(水素ガスおよび炭化水素ガス)を切り換えながら温度調節することにより行うことができる。

20

#### 【0032】

上記のような装置により、上記SOI基板1を加熱炉内に設置し、上記加熱炉内に水素ガスと炭化水素系ガスとの混合ガスを供給しながら、加熱炉内の雰囲気温度を上昇させて、前記SOI基板1の表面Si層3を単結晶SiC層5に変成させることが行われる。

#### 【0033】

このとき、上記SOI基板1を加熱炉内に設置して、加熱炉内に水素ガスに対して炭化水素系ガスを1体積%の割合で混合した混合ガスを供給する。また、この混合ガスの供給と同じくして、加熱炉内の雰囲気温度を900～1405に加熱する。この加熱によって、SOI基板1の表面Si層3を単結晶SiC層5に変成させることができる。

30

#### 【0034】

ここで、前記水素ガスはキャリアガスであり、炭化水素ガスとしては例えばプロパンガスを使用する。例えば、水素ガスのボンベからの供給量が1000cc/分であったならば、炭化水素ガスのボンベからの供給量を10cc/分とする。

#### 【0035】

そして、所定時間加熱して表面Si層3が完全炭化されて単結晶SiC層5に変成したのち常温まで冷却する。このとき、単結晶SiC層5とSi母材層2との間に、SiO<sub>2</sub>よりも軟化点が高いPSG層6が介在することから、炭化処理で形成された単結晶SiC層5とSi母材層2の収縮率に差があっても、単結晶SiC層5とSi母材層2の間のPSG層6が変形してSi母材層2と単結晶SiC層5の間に滑りが発生し、基板全体の反りを大幅に抑制することができる。

40

#### 【0036】

図2(E)は、上述したように形成した単結晶SiC層5をシード層として、エピタキシャル成長によりさらに単結晶SiC層5を成長させた状態を示す。

#### 【0037】

上記エピタキシャル成長は、例えば、下記の条件により単結晶SiC層5を成長させる。例えば、表面に単結晶SiC層5が形成された基板を処理チャンバー内に配置し、上記処理チャンバー内にモノメチルシラン等メチルシラン系ガスの原料ガスを約1.0sccm程度のガス流量で供給しながら、温度900～1405で処理することにより、上記

50

単結晶 SiC 層 5 をシード層としてエピタキシャル成長により、単結晶 SiC 層 5 を成長させることができる。

【0038】

このように、単結晶 SiC 層 5 をエピタキシャル成長させる際の昇温および冷却においても、単結晶 SiC 層 5 と Si 母材層 2 との間に軟化点が高い PSG 層 6 が介在することから、単結晶 SiC 層 5 と Si 母材層 2 の間の PSG 層 6 が変形して Si 母材層 2 と単結晶 SiC 層 5 の間に滑りが発生し、基板全体の反りを大幅に抑制することができる。

【0039】

上記処理温度は、上記温度範囲で処理可能であるが、より良好な膜質を得るとともに、設備コストやエネルギーコスト、メンテナンスコスト等の面から 1000 ~ 1350 程度に設定するのが好適である。

10

【0040】

また、上記エピタキシャル成長は、処理チャンパー内にモノシランガス等のシラン系ガスとプロパンガス等の炭化水素系ガスを同時に供給しながら上記温度範囲で処理することにより単結晶 SiC 層 5 をエピタキシャル成長させることもできる。

【0041】

このようにして、Si 母材層 2 と表面の単結晶 SiC 層 5 との間に、少なくとも SiO<sub>2</sub> よりも軟化点が高い埋め込みガラス層である PSG 層 6 が形成された本発明の単結晶 SiC 基板を得ることができる。

【0042】

図 2 (F) は、必要に応じて、上記単結晶 SiC 層 5 の上に、エピタキシャル成長により GaN 層 8 等の他の半導体膜を形成させた状態を示す。

20

【0043】

上記エピタキシャル成長は、例えば、下記の条件により GaN 層 8 を成長させる。例えば、単結晶 SiC 層 5 を形成した基板を処理チャンパー内に配置し、上記処理チャンパー内にトリエチルガリウムを約 2 sccm、アンモニアを約 1250 sccm の流量で供給しながら、温度 950 ~ 1200 で処理することにより、上記単結晶 SiC 層 5 の上に GaN 層 8 を形成させることができる。

【0044】

このように、単結晶 SiC 層 5 の上に GaN 層 8 をエピタキシャル成長させる際の昇温および冷却においても、単結晶 SiC 層 5 と Si 母材層 2 との間に軟化点が高い PSG 層 6 が介在することから、単結晶 SiC 層 5 と Si 母材層 2 の間の PSG 層 6 が変形して Si 母材層 2 と単結晶 SiC 層 5 の間に滑りが発生し、基板全体の反りを大幅に抑制することができる。

30

【0045】

図 3 は、実施例と比較例の基板の反り量を測定した結果である。

【0046】

SOI 基板 1 として、表面 Si 層 3 の厚みが 7 nm、Si 母材層 2 の厚みが 725 μm、埋め込み酸化物層 4 の厚みが 160 nm、直径 200 mm のものを準備した。

【0047】

実施例は、上記 SOI 基板 1 に P イオン注入によって埋め込み酸化物層 4 を PSG 層 6 に変化したのち炭化処理を行なった。イオンの加速エネルギーは 30 keV、ドーズ量は  $6 \times 10^{15}$  個/cm<sup>2</sup>、基板温度は 250 に設定した。比較例は、上記 SOI 基板 1 をイオン注入せずに炭化処理を行なった。

40

【0048】

炭化処理は、プロパンガス 30 cc、水素ガス 2000 cc の割合で混合ガスを流しながら、基板を 1250 に 15 分間加熱して行なった。

【0049】

その後の、エピタキシャル成長は、モノメチルシランガスを約 3 sccm のガス流量で供給しながら、温度 1200 で処理を行ない、処理時間を変えて、最終的な単結晶 Si

50

C層5の厚みが5nm、160nm、320nm、600nmの資料を準備した。

【0050】

反り量は、つぎのようにして測定した。すなわち、水平な標準面を有する試料測定台の上に200mm口径の被測定試料を載置し、この被測定資料の表面に探針式反り量測定器の探針を接触させながら水平面内で走査させる。このとき、被測定試料表面のうねりに応じて垂直面内に現れるうねりを記録し、基板全体の反り量として判定することにより測定した。

【0051】

図3からわかるように、単結晶SiC層5の膜厚が300nmを超えると、実施例が良好な結果がえられている。なお、膜厚の薄い部分について比較例の方が良いように見えるが、この差は測定誤差範囲であり、膜厚が300nmを超えたあたりから反りの抑制効果が顕著に現れている。

10

【0052】

なお、上記実施形態では、イオン注入の際にPイオンだけを導入して埋め込み酸化物層4をPSG層6に変成した例を示したが、Pイオンと併せてBイオンを導入して埋め込み酸化物層4をBPSG層に変成させるようにしてもよい。

【0053】

〔第2実施形態〕

図4は、本発明の第2実施形態の単結晶SiC基板の製造方法を示す図である。

【0054】

20

この単結晶SiC基板の製造方法は、下記(1)(2)(3)の工程を行なう。

(1) Si母材と表面Si層となるSi薄板を接合する前に、その接合面となるSi母材と表面Si層の少なくとも一方の表面に、堆積法によって少なくともSiO<sub>2</sub>よりも軟化点が高いガラス層を形成するガラス層形成工程。

(2) 上記Si母材とSi薄板をガラス層を挟むように接合し、Si母材層、表面Si層および埋め込みガラス層が積層された埋め込み型基板を形成する接合工程。

(3) 上記埋め込み型基板を炭化水素系ガス雰囲気中で加熱して上記表面Si層をSiCに変成させたのち冷却させて表面に単結晶SiC層を形成するSiC形成工程。

【0055】

図4(A)に示すように、この例では、まず、表面Si層3となるSi薄板の一面に、堆積法によって少なくともSiO<sub>2</sub>よりも軟化点が高いガラス層であるPSG層6を形成する。

30

【0056】

上記堆積法は、例えば、減圧CVDやプラズマCVDのような化学的気相堆積法、真空蒸着法やスパッタリング法等の物理的気相堆積法等、各種の堆積法を適用することができる。

【0057】

図4(B)に示すように、PSG層6が形成された表面Si層3と、Si母材層2とを、上記PSG層6を挟むように接合する。上記PSG層6は、燐がドーブされたガラスであり、燐のドーブ量は5~7原子%程度に設定するのが好ましい。ドーブ量が5原子%未満では、PSG層6の軟化の程度が十分でなく、基板の反りを防止する効果が十分に得られないからである。反対にドーブ量が7原子%を超えると、PSG層6の吸湿性が高くなり、単結晶SiC層5を使って作成した電子素子の電気的特性を著しく劣化させ、良質で信頼性の高い電子素子を得られなくなる。このように、PSG層6を構成するガラスへの燐のドーブ量を5~7原子%とすることにより、形成される単結晶SiC層5の電気的特性を良好に維持しながら基板の反りを効果的に抑制することができる。

40

【0058】

上記接合は、Si母材層2の上面に、表面Si層3が上を向きPSG層6が下を向くようにして積層し、加熱することによって行なうことができる。このときの加熱温度は概ね850~950、加熱時間は30~60分程度である。

50



## 【 0 0 5 9 】

図 4 ( C ) は、上記のようにして形成された S i 母材層 2 と表面 S i 層 3 の間に埋め込み型の P S G 層 6 が積層された埋め込み型基板を示す。この埋め込み型基板における P S G 層 6 の厚みは、約 1 0 0 ~ 2 0 0 n m 程度の厚みになるよう設定され、表面 S i 層 3 はあらかじめ厚み 4 n m ~ 1 0 n m に薄膜化されるのは上述した第 1 実施形態と同様である。

## 【 0 0 6 0 】

つぎに、上記埋め込み型基板を炭化水素系ガス雰囲気中で加熱して上記表面 S i 層 3 を S i C に変成させたのち冷却させて表面に単結晶 S i C 層 5 を形成する。この炭化処理の条件は上述した第 1 実施形態と同様である。

10

## 【 0 0 6 1 】

図 4 ( D ) は、上記のようにして形成された S i 母材層 2 と表面 S i 層 3 の間に埋め込み型の P S G 層 6 が積層された埋め込み型基板を示す。

## 【 0 0 6 2 】

その後、エピタキシャル成長により単結晶 S i C 層 5 を成長させたり、G a N 層 8 のような他の半導体層を積層したりすることが行なわれる。エピタキシャル成長の条件は上述した第 1 実施形態と同様である。

## 【 0 0 6 3 】

このようにして、S i 母材層 2 と表面の単結晶 S i C 層 5 との間に、少なくとも S i O<sub>2</sub> よりも軟化点が高い埋め込みガラス層である P S G 層 6 が形成された本発明の単結晶 S i C 基板を得ることができる。

20

## 【 0 0 6 4 】

なお、この例では表面 S i 層 3 となる S i 薄板の一面に、P S G 層 6 を形成したのち S i 母材層 2 と接合するようにしたが、S i 母材層 2 の一面に P S G 層 6 を形成したのち表面 S i 層 3 となる S i 薄板を接合してもよいし、S i 母材層 2 と表面 S i 層 3 となる S i 薄板の双方の一面に P S G 層 6 を形成したのち両者を接合するようにしてもよい。

## 【 0 0 6 5 】

本実施形態の単結晶 S i C 基板の製造方法は、S i 母材層 2 と表面 S i 層 3 の間に少なくとも S i O<sub>2</sub> よりも軟化点が高い P S G 層 6 が形成された埋め込み型基板を形成した後、炭化水素系ガス雰囲気中で加熱し冷却する炭化処理を行うため、炭化処理で形成された単結晶 S i C 層 5 と S i 母材層 2 の収縮率に差があっても、単結晶 S i C 層 5 と S i 母材層 2 の間の P S G 層 6 が変形して S i 母材層 2 と単結晶 S i C 層 5 の間に滑りが発生し、基板全体の反りを大幅に抑制することができる。

30

## 【 0 0 6 6 】

なお、上記実施形態では、堆積法により P S G 層 6 を形成した例を示したが、同じく堆積法により B P S G 層 ( 硼 磷 珪 酸 ガ ラ ス 層 ) を形成させるようにしてもよい。

## 【 産業上の利用可能性 】

## 【 0 0 6 7 】

本発明は、大規模集積回路等に用いる半導体基板の製造等に適用することができる。

## 【 図面の簡単な説明 】

40

## 【 0 0 6 8 】

【 図 1 】 本発明の第 1 実施の形態の単結晶 S i C 基板の製造方法を示す図である。

【 図 2 】 本発明の第 1 実施の形態の単結晶 S i C 基板の製造方法を示す図である。

【 図 3 】 上記単結晶 S i C 基板の製造方法を示す図である。

【 図 4 】 本発明の第 2 実施の形態の単結晶 S i C 基板の製造方法を示す図である。

## 【 符号の説明 】

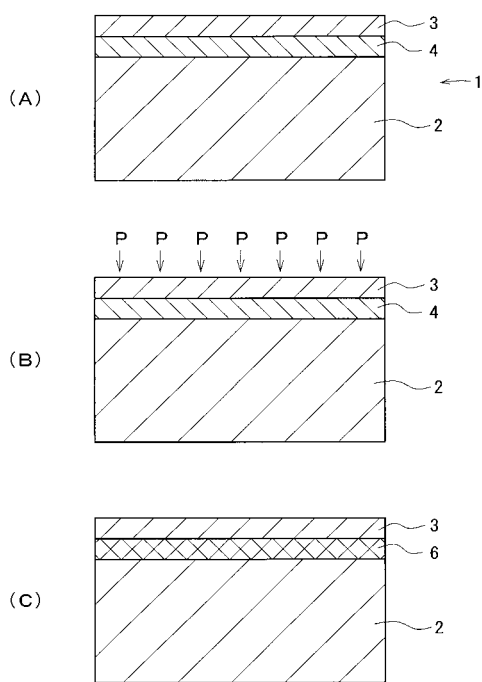
## 【 0 0 6 9 】

- 1 S O I 基板
- 2 S i 母材層
- 3 表面 S i 層

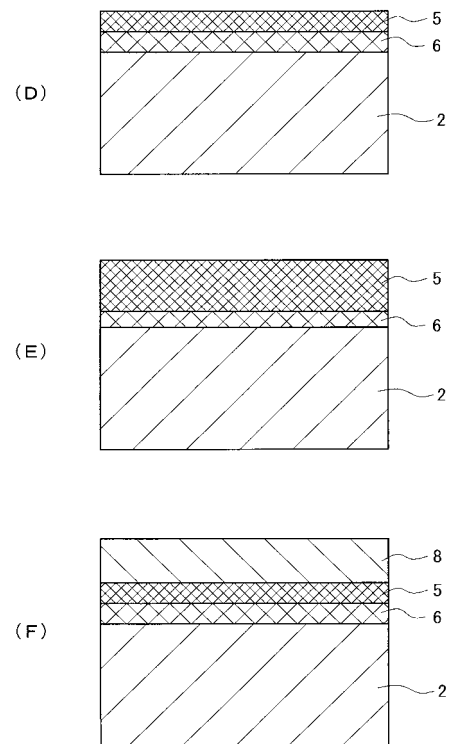
50

- 4 埋め込み酸化物層，酸化物層
- 5 単結晶 SiC 層
- 6 PSG 層
- 8 GaN 層

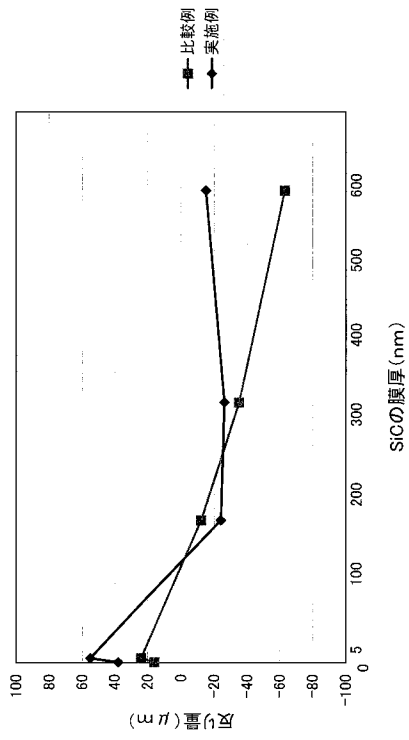
【 図 1 】



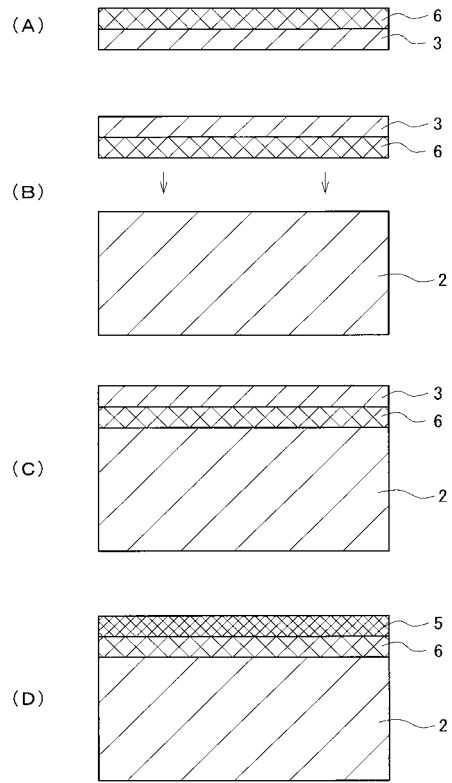
【 図 2 】



【 図 3 】



【 図 4 】



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
<i>H 0 1 L 21/02 (2006.01)</i>	H 0 1 L 27/12	B
<i>H 0 1 L 27/12 (2006.01)</i>	H 0 1 L 21/205	
<i>H 0 1 L 21/205 (2006.01)</i>	H 0 1 L 21/31	B
<i>H 0 1 L 21/31 (2006.01)</i>	H 0 1 L 33/00	C
<i>H 0 1 L 33/00 (2006.01)</i>		

Fターム(参考) 4G077 AA03 BE08 CA01 CA03 CA08 EA06 ED06 EE08 EE10 EF01  
 EF03 HA02 HA06 HA12 JA03 JA05 JB02 JB12  
 4K029 AA06 CA10 GA00  
 5F041 CA40 CA46 CA65  
 5F045 AA03 AA20 AB06 AB32 AC07 AC19 AD16 AF03 BB11 DC57  
 5F152 LL03 LM09 LP01 MM10 MM19 NN03 NP02 NP11 NQ02 NQ09